

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-239631

(P2013-239631A)

(43) 公開日 平成25年11月28日(2013.11.28)

| | | |
|----------------------------|-------------|------------|
| (51) Int.Cl. | F I | テーマコード(参考) |
| H05K 3/46 (2006.01) | H05K 3/46 U | 5E322 |
| H05K 7/20 (2006.01) | H05K 7/20 C | 5E338 |
| H05K 1/02 (2006.01) | H05K 3/46 N | 5E346 |
| | H05K 3/46 Q | |
| | H05K 1/02 Q | |

審査請求 未請求 請求項の数 8 O L (全 20 頁) 最終頁に続く

(21) 出願番号 特願2012-112510 (P2012-112510)
 (22) 出願日 平成24年5月16日 (2012.5.16)

(71) 出願人 00005223
 富士通株式会社
 神奈川県川崎市中原区上小田中4丁目1番1号
 (74) 代理人 100092152
 弁理士 服部 毅巖
 (72) 発明者 阿部 知行
 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
 (72) 発明者 ▲高▼須 庸一
 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
 Fターム(参考) 5E322 AA01 AA11 AB02

最終頁に続く

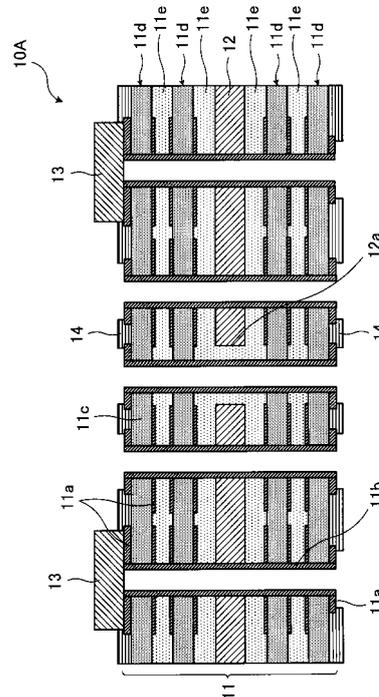
(54) 【発明の名称】 回路基板、回路基板の製造方法、電子装置及び電子装置の製造方法

(57) 【要約】

【課題】 放熱効果の高い回路基板、電子装置を実現する。

【解決手段】 回路基板10Aの内部に熱拡散層12を設け、回路基板10Aの表面に多孔質の放熱層13を設けて、熱拡散層12と放熱層13とを、ビア11b及び配線層11aを用いて接続する。熱拡散層12に伝熱された熱は、ビア11b及び配線層11aを通じて放熱層13に伝熱され、放熱される。多孔質の放熱層13を設けることで、放熱面積が大きく、放熱効果の高い回路基板10Aが実現される。このような回路基板10Aを用いることにより、放熱効果の高い電子装置が実現される。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

基板と、
前記基板の内部に設けられた熱拡散層と、
前記基板の表面に設けられた多孔質の放熱層と、
前記熱拡散層と前記放熱層とに接続された伝熱部と
を含むことを特徴とする回路基板。

【請求項 2】

前記伝熱部は、
前記基板の表面に設けられ、前記放熱層が接続された配線層と、
前記熱拡散層と前記配線層とに接続されたビアと
を含むことを特徴とする請求項 1 に記載の回路基板。

10

【請求項 3】

前記基板の表面に設けられた保護膜を更に含み、前記放熱層が前記保護膜から露出することを特徴とする請求項 1 又は 2 に記載の回路基板。

【請求項 4】

前記放熱層は、
前記基板の第 1 表面に設けられた多孔質の第 1 放熱層と、
前記基板の第 2 表面に設けられた多孔質の第 2 放熱層と
を含むことを特徴とする請求項 1 乃至 3 のいずれかに記載の回路基板。

20

【請求項 5】

内部に熱拡散層が設けられた基板を準備する工程と、
前記基板に、前記熱拡散層に接続される伝熱部を設ける工程と、
前記基板の表面に、前記伝熱部に接続される多孔質の放熱層を設ける工程と
を含むことを特徴とする回路基板の製造方法。

【請求項 6】

基板と、前記基板の内部に設けられた熱拡散層と、前記基板の表面に設けられた多孔質の放熱層と、前記熱拡散層と前記放熱層とに接続された伝熱部とを含む回路基板と、
前記回路基板に実装された電子部品と
を備えることを特徴とする電子装置。

30

【請求項 7】

前記伝熱部は、
前記基板の表面に設けられ、前記放熱層が接続された配線層と、
前記熱拡散層と前記配線層とに接続されたビアと
を含むことを特徴とする請求項 6 に記載の電子装置。

【請求項 8】

回路基板を形成する工程と、
形成された前記回路基板に電子部品を実装する工程と
を含み、
前記回路基板を形成する工程は、
内部に熱拡散層が設けられた基板を準備する工程と、
前記基板に、前記熱拡散層に接続される伝熱部を設ける工程と、
前記基板の表面に、前記伝熱部に接続される多孔質の放熱層を設ける工程と
を含むことを特徴とする電子装置の製造方法。

40

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、回路基板及び回路基板の製造方法、並びに回路基板を含む電子装置及び電子装置の製造方法に関する。

【背景技術】

50

【 0 0 0 2 】

発熱する電子部品が回路基板に実装された電子装置の放熱技術として、電子部品に放熱フィンを搭載する技術、回路基板にヒートシンクを搭載する技術等が知られている。更に、回路基板に放熱板、放熱フィンを搭載する技術、回路基板の電極（裏面電極）に凹凸部を設けて放熱面積を増大させる技術等も知られている。

【 0 0 0 3 】

また、従来、基板内或いは基板上に、気孔を内蔵した低抵抗配線導体を設け、それにワイヤやハンダ等で半導体素子を接続する電子装置等が知られている。

【 先行技術文献 】

【 特許文献 】

10

【 0 0 0 4 】

【 特許文献 1 】 実開平 0 6 - 0 7 7 2 8 1 号 公 報

【 特許文献 2 】 特開 2 0 0 6 - 3 5 1 9 7 6 号 公 報

【 特許文献 3 】 特開平 1 1 - 3 1 2 8 5 0 号 公 報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 5 】

放熱フィンやヒートシンク等の放熱体は、電子装置によっては搭載スペースに制限があり、採用することができない場合がある。或いは、そのような搭載スペースの制限のために、放熱体のサイズを大きくして放熱性（放熱効果）を高めるといった手法を採用することができない場合がある。

20

【 0 0 0 6 】

これまでの放熱技術では、電子装置の回路基板に実装される電子部品の発熱量に応じた放熱面積を確保して所望の放熱効果を得ることができない場合がある。

【 課題を解決するための手段 】

【 0 0 0 7 】

本発明の一観点によれば、基板と、前記基板の内部に設けられた熱拡散層と、前記基板の表面に設けられた多孔質の放熱層と、前記熱拡散層と前記放熱層とに接続された伝熱部とを含む回路基板が提供される。

【 0 0 0 8 】

30

また、本発明の一観点によれば、内部に熱拡散層が設けられた基板を準備する工程と、前記基板に、前記熱拡散層に接続される伝熱部を設ける工程と、前記基板の表面に、前記伝熱部に接続される多孔質の放熱層を設ける工程とを含む回路基板の製造方法が提供される。

【 0 0 0 9 】

また、本発明の一観点によれば、上記のような回路基板を含む電子装置、電子装置の製造方法が提供される。

【 発明の効果 】

【 0 0 1 0 】

開示の技術によれば、回路基板の熱を、多孔質の放熱層に伝熱して放熱することが可能になり、放熱効果の高い回路基板を実現することが可能になる。また、このような回路基板を用いることにより、放熱効果の高い電子装置を実現することが可能になる。

40

【 図面の簡単な説明 】

【 0 0 1 1 】

【 図 1 】 回路基板の第 1 構成例を示す図である。

【 図 2 】 電子装置の一例を示す図である。

【 図 3 】 回路基板の第 2 構成例を示す図である。

【 図 4 】 回路基板表面側の放熱層の一例を示す図である。

【 図 5 】 回路基板裏面側の放熱層の一例を示す図である。

【 図 6 】 回路基板の第 3 構成例を示す図である。

50

- 【図 7】回路基板の第 4 構成例を示す図である。
- 【図 8】放熱層形成方法の一例の説明図である。
- 【図 9】両面配線板形成工程の説明図である。
- 【図 10】熱拡散層形成工程の説明図（その 1）である。
- 【図 11】熱拡散層形成工程の説明図（その 2）である。
- 【図 12】積層工程の説明図である。
- 【図 13】ビア形成工程の説明図（その 1）である。
- 【図 14】ビア形成工程の説明図（その 2）である。
- 【図 15】保護膜形成工程及び放熱層配設工程の説明図である。
- 【図 16】電子装置の製造方法の一例を示す図である。

10

【発明を実施するための形態】

【0012】

図 1 は回路基板の第 1 構成例を示す図である。図 1 には、回路基板の一例の断面を模式的に図示している。

図 1 に示す回路基板 10 A は、配線層 11 a 及びビア 11 b が設けられた基板 11、基板 11 の内部に設けられた熱拡散層 12、基板 11 上に設けられた多孔質の放熱層 13、及び基板 11 上に設けられた保護膜 14 を有する。

【0013】

ここでは基板 11 として、銅 (Cu) 等を用いて複数層に設けられた配線層 11 a と、複数層を貫通するビア 11 b を備える多層基板を例示している。基板 11 には、例えば、ガラスエポキシ等の基材 11 c の両面に配線層 11 a を設けた両面配線板 11 d を複数枚、プリプレグ等の絶縁層 11 e を介して積層したものが用いられる。

20

【0014】

熱拡散層 12 は、基板 11 の内部、ここでは基板 11 の中央部となる層に、設けられる。熱拡散層 12 と、その上下の両面配線板 11 d の間には、絶縁層 11 e が設けられる。熱拡散層 12 には、例えば、箔状、板状で、配線層 11 a よりも厚いものが用いられる。熱拡散層 12 の厚みは、例えば、500 μm ~ 2 mm とされる。熱拡散層 12 は、基板 11 の内層に全体的に (プレーン状に) 設けられる。熱拡散層 12 には、一部のビア 11 b が接続され、熱拡散層 12 を非接触で貫通するビア 11 b の部位には孔 12 a が設けられる。

30

【0015】

熱拡散層 12 には、熱伝導率が高く、熱拡散層 12 に伝熱された熱をその層内に拡散させ易い材料が用いられる。このような材料としては、銅、アルミニウム (Al)、ステンレス等の金属材料、グラフェン、カーボンナノチューブ等の炭素材料等を用いることができる。

【0016】

放熱層 13 は、基板 11 上、ここでは基板 11 の表層に設けられて熱拡散層 12 にビア 11 b で接続された配線層 11 a の上に、設けられる。例えば、放熱層 13 は、そのような配線層 11 a の上に、導電性ペースト等、熱伝導性を有する接合材料 (図示せず) を用いて接合される。放熱層 13 には、熱伝導率の高い材料が用いられる。このような材料としては、銅、アルミニウム、ステンレス等の金属材料、グラフェン、カーボンナノチューブ等の炭素材料等を用いることができる。このような材料を用いて、多孔質の放熱層 13 が形成される。

40

【0017】

熱拡散層 12 に伝熱され拡散された熱は、熱拡散層 12 に繋がるビア 11 b を通じて表層の配線層 11 a、更にそれに接続された放熱層 13 に伝熱される。放熱層 13 に伝熱された熱は、放熱層 13 から回路基板 10 A の外部へと放熱される。放熱層 13 に多孔質材料を用いることで、その表面積 (比表面積、放熱面積) を増大させることができるため、放熱層 13 に伝熱された熱を、その気孔内を流れる外気によって効果的に放熱することが可能になっている。

50

【 0 0 1 8 】

尚、回路基板 1 0 A から外部への放熱経路は、放熱層 1 3 からの経路に限定されるものではない。

放熱層 1 3 には、気孔率が、好ましくは体積比率で 5 0 % 以上、より好ましくは体積比率で 8 0 % 以上の多孔質材料が用いられる。気孔率が体積比率で 5 0 % を下回るような場合には、外気が気孔内を流れ難くなり、効果的に放熱が行えない可能性がある。

【 0 0 1 9 】

基板 1 1 上には、ソルダレジスト等の保護膜 1 4 が設けられる。基板 1 1 の表層（ここでは表面側と裏面側）の配線層 1 1 a は、各々の表面の少なくとも一部が保護膜 1 4 から露出する。

【 0 0 2 0 】

保護膜 1 4 から露出する配線層 1 1 a の一部は、回路基板 1 0 A の外部接続端子（電極部）となる。例えば、そのような配線層 1 1 a のうち、基板 1 1 の表面側に露出する配線層 1 1 a は、半導体装置等の電子部品を実装するための端子となり、基板 1 1 の裏面側に露出する配線層 1 1 a は、回路基板 1 0 A をマザーボード等の他の基板に実装するための端子となる。

【 0 0 2 1 】

放熱層 1 3 は、ここでは保護膜 1 4 から露出する所定の配線層 1 1 a 上に設けられる。放熱層 1 3、及び放熱層 1 3 が設けられる配線層 1 1 a は、外部接続端子として利用される配線層 1 1 a の配設領域以外の領域に設けられる。

【 0 0 2 2 】

尚、基板 1 1 のビア 1 1 b には、所謂サーマルビアのような熱伝導パスとして設けられるもののほか、信号線、グランド（GND）線として設けられるものが含まれ得る。

また、熱拡散層 1 2 としては多層基板に設けられる GND プレーン配線を利用してよく、或いは熱拡散層 1 2 を多層基板に設けられる GND プレーン配線として利用してもよい。

【 0 0 2 3 】

ここで、上記のような回路基板 1 0 A を用いた電子装置の一例を図 2 に示す。図 2 には、回路基板 1 0 A を用いた電子装置の一例の断面を模式的に図示している。

図 2 に示す電子装置 2 0 は、回路基板 1 0 A、回路基板 1 0 A に実装された半導体パッケージ（半導体装置（電子部品））3 0、及び半導体パッケージ 3 0 に搭載された放熱フィン（放熱体）4 0 を有する。

【 0 0 2 4 】

半導体パッケージ 3 0 は、パッケージ基板（回路基板）3 1、及びパッケージ基板 3 1 に実装された半導体チップ（半導体素子）3 2 を備える。半導体チップ 3 2 は、ここでは図示を省略するが、パッケージ基板 3 1 にフリップチップ接続されて実装される。このような半導体パッケージ 3 0 が、ソルダボール等の bumps 3 3 を介して、回路基板 1 0 A の所定の配線層 1 1 a（外部接続端子）に電氣的に接続される。

【 0 0 2 5 】

半導体パッケージ 3 0 の上には、針状や板状の複数のフィン 4 1 を備えた放熱フィン 4 0 が搭載される。放熱フィン 4 0 は、熱伝導性の接合材料（図示せず）等を介して、半導体パッケージ 3 0 の上に搭載され、半導体パッケージ 3 0 と熱的に接続される。

【 0 0 2 6 】

半導体パッケージ 3 0 は、動作に伴い発熱する。半導体パッケージ 3 0 の過熱は、その寿命の低下を招いたり、リーク電流の増加による性能低下を招いたりする可能性がある。そのため、半導体パッケージ 3 0 で発生した熱を放熱し、冷却する必要がある。電子装置 2 0 では、まず、半導体パッケージ 3 0 に放熱フィン 4 0 を搭載することで、半導体パッケージ 3 0 の放熱（冷却）を行う。放熱フィン 4 0 を搭載した電子装置 2 0 に対し、ファンによる空冷を行うことで、より放熱効果が高められる。

【 0 0 2 7 】

10

20

30

40

50

更に、この電子装置 20 では、半導体パッケージ 30 が実装された回路基板 10 A に多孔質の放熱層 13 が設けられる。半導体パッケージ 30 で発生した熱は、例えば、回路基板 10 A に伝熱され、ビア 11 b を通じて、そのビア 11 b に接続された熱拡散層 12 に伝熱される。熱拡散層 12 に伝熱された熱は、その層内に拡散され、熱拡散層 12 に接続されたビア 11 b を通じて、そのビア 11 b に接続された配線層 11 a、更に放熱層 13 へと伝熱される。

【0028】

ここで、放熱層 13 には、多孔質材料が用いられる。そのため、放熱層 13 は、そのような多孔質材料を用いていないものに比べて、放熱面積が大きくなっている。また、所定の気孔率を有する放熱層 13 を用いることで、回路基板に複数のフィンを備えた放熱フィン

10

【0029】

尚、電子装置 20 から外部への放熱経路は、放熱フィン 40、放熱層 13 からの経路に限定されるものではない。

半導体パッケージ 30 に放熱フィン 40 を搭載し、回路基板 10 A に多孔質の放熱層 13 を設けることで、半導体パッケージ 30 で発生した熱を効果的に放熱し、その過熱を抑え、寿命や性能の低下を抑えることができる。

20

【0030】

更に、多孔質の放熱層 13 は、小さなサイズでも大きな放熱面積を得ることができる。そのため、電子装置 20 に含まれる部品や部材、電子装置 20 の周辺に配置される部品や部材と干渉しないサイズで、放熱面積の大きい放熱層 13 を、回路基板 10 A に設けることができる。

【0031】

電子装置 20 の放熱効果を高める方法としては、空冷に用いるファンの能力を向上させる方法、放熱フィン 40 を大型化する（その放熱面積を大きくする）方法等がある。しかし、ファン能力を向上させると、電子装置 20 を含めたシステム全体の消費電力が増加してしまう場合がある。また、搭載スペースが制限され、放熱フィン 40 を大型化することができない場合がある。更に、電子装置 20 が配置される環境によっては、回路基板 10 A の裏面側（半導体パッケージ 30 の実装面と反対の面側）に空間が確保できず、回路基板 10 A にヒートシンク等の比較的大型の放熱体を搭載することができない場合もある。

30

【0032】

これに対し、上記のような多孔質の放熱層 13 は、大型化を抑えて放熱面積の増加を図ることができる。放熱層 13 を用いることで、放熱フィン 40 の大型化を不要にし、ファン能力向上のための消費電力の増加を抑制して、高い放熱効果を得ることができる。

【0033】

尚、ここでは、回路基板 10 A に半導体パッケージ 30 が実装された電子装置 20 を例示したが、回路基板 10 A には、半導体パッケージ 30 に替えて、或いは半導体パッケージ 30 と共に、様々な電子部品を実装することができる。

40

【0034】

また、図 1 及び図 2 には、回路基板 10 A の一方の面側に多孔質の放熱層 13 を設ける場合を例示したが、放熱層 13 は、回路基板 10 A の他方の面側にも設けることができる。

【0035】

図 3 は回路基板の第 2 構成例を示す図である。図 3 には、回路基板の一例の断面を模式的に図示している。

図 3 に示す回路基板 10 B は、一方の面（表面）側に設けられた多孔質の放熱層 13、及び他方の面（裏面）側に設けられた多孔質の放熱層 15 を有する。放熱層 15 は、基板

50

11の裏面に設けられて熱拡散層12にビア11bで接続された配線層11aの上に、設けられる。例えば、放熱層15は、そのような配線層11aの上に、熱伝導性を有する接合材料(図示せず)を用いて接合される。放熱層15は、保護膜14から露出する所定の配線層11a上に設けられる。放熱層15には、放熱層13と同様、金属材料、炭素材料等を用いることができ、その気孔率は、好ましくは体積比率で50%以上、より好ましくは体積比率で80%以上とすることができる。

【0036】

回路基板10Bでは、熱拡散層12に伝熱され拡散された熱が、熱拡散層12に繋がるビア11bを通じて表面側の配線層11a、放熱層13、及び裏面側の配線層11a、放熱層15に伝熱される。放熱層13及び放熱層15に伝熱された熱は、放熱層13及び放熱層15からそれぞれ回路基板10Bの外部へと放熱される。放熱層13及び放熱層15に多孔質材料を用いることで、その放熱面積を増大させることができ、放熱層13及び放熱層15に伝熱された熱を、各々の気孔内を流れる外気によって効果的に放熱することができる。このように回路基板10Bの表面側及び裏面側にそれぞれ放熱層13及び放熱層15を設けることで、大きな放熱面積を確保し、高い放熱効果を得ることができる。

10

【0037】

尚、回路基板10Bから外部への放熱経路は、放熱層13及び放熱層15からの経路に限定されるものではない。

また、回路基板10Bの表面側に放熱層13を設けず、裏面側にのみ放熱層15を設けることもできる。

20

【0038】

続いて、上記のような放熱層13及び放熱層15の平面配置について説明する。

図4は回路基板表面側の放熱層の一例を示す図である。図4には、回路基板表面側の平面配置の一例を模式的に図示している。

【0039】

回路基板10(例えば上記の回路基板10A、回路基板10B)の表面側には、例えば図4に示すように、電子部品50として、CPUモジュール51、メモリモジュール52、I/Oコントロールモジュール53、コネクタ54が、それぞれ所定の箇所に実装される。

【0040】

このような電子部品50が実装される回路基板10の表面側に、上記のような多孔質の放熱層13が設けられる。放熱層13は、電子部品50が実装される領域以外の領域に設けられる。回路基板10には、例えば、放熱層13を設ける領域の下に、保護膜14から露出する配線層11aが設けられ、その配線層11aの上に、放熱層13が設けられる。図4には、電子部品50が実装されない領域に、平面ライン状の放熱層13を3本並設した例を示している。

30

【0041】

図4に示すように、回路基板10の表面側の、一定広さの領域に、多孔質の放熱層13を設けることで、一定の放熱面積を確保し、放熱効果の高い回路基板10を実現することができる。

40

【0042】

図5は回路基板裏面側の放熱層の一例を示す図である。図5には、回路基板裏面側の平面配置の一例を模式的に図示している。

回路基板10(例えば上記の回路基板10B)の裏面側にも同様に、一定広さの領域に多孔質の放熱層15を設けることができる。図5には、回路基板10の四辺の端部にそれぞれ平面ライン状の放熱層15を設け、更に、それらに繋がる平面十字状の放熱層15を設けた例を示している。回路基板10には、例えば、放熱層15を設ける領域の下に、保護膜14から露出する配線層11aが設けられ、その配線層11aの上に、放熱層15が設けられる。ここでは図示を省略するが、回路基板10の裏面側に保護膜14から露出する外部接続端子(配線層11a)が存在する場合には、そのような外部接続端子の領域以

50

外の領域に、放熱層 15 が設けられる。

【0043】

図 5 に示すように、回路基板 10 の裏面側の、一定広さの領域に、多孔質の放熱層 15 を設けることで、一定の放熱面積を確保し、放熱効果の高い回路基板 10 を実現することができる。

【0044】

放熱層 13 及び放熱層 15 の平面配置は、回路基板 10 に実装される電子部品 50 の配置、電子部品 50 の電氣的動作に用いられる配線パターンの配置、電子部品 50 の発熱量等を基に、設定することができる。

【0045】

以上の説明では、基板 11 表層の配線層 11 a の上に多孔質の放熱層 13 及び放熱層 15 を設ける場合を例示したが、放熱層 13 及び放熱層 15 は、基板 11 表層の配線層 11 a に熱的に接続されれば、必ずしも配線層 11 a の上に設けることを要しない。

【0046】

図 6 は回路基板の第 3 構成例を示す図である。図 6 には、回路基板の一例の断面を模式的に図示している。

図 6 に示す回路基板 10 C は、基板 11 の表層（表面側）の配線層 11 a に隣接して、基板 11 の表面に、多孔質の放熱層 13 が設けられている点で、上記図 1 に示した回路基板 10 A と相違する。この回路基板 10 C において、放熱層 13 は、隣接する配線層 11 a に、例えば、導電性ペースト等、熱伝導性を有する接合材料（図示せず）を用いて接合され、熱的に接続される。このように放熱層 13 に接続された配線層 11 a は、ビア 11 b を介して熱拡散層 12 に接続される。

【0047】

このような回路基板 10 C でも、熱拡散層 12 に伝熱され拡散された熱は、熱拡散層 12 に繋がるビア 11 b を通じて表層の配線層 11 a、放熱層 13 に伝熱され、放熱層 13 に伝熱された熱は、放熱層 13 から回路基板 10 C の外部へと放熱される。放熱層 13 に多孔質材料を用いることで、その放熱面積を増大させ、放熱層 13 に伝熱された熱を、その気孔内を流れる外気によって効果的に放熱することができる。

【0048】

尚、回路基板 10 C から外部への放熱経路は、放熱層 13 からの経路に限定されるものではない。

図 7 は回路基板の第 4 構成例を示す図である。図 7 には、回路基板の一例の断面を模式的に図示している。

【0049】

図 7 に示す回路基板 10 D は、基板 11 の表層（表面側及び裏面側）の配線層 11 a に隣接して、基板 11 の表裏面に、多孔質の放熱層 13 及び放熱層 15 が設けられている点で、上記図 3 に示した回路基板 10 B と相違する。この回路基板 10 D において、放熱層 13 及び放熱層 15 はそれぞれ、隣接する配線層 11 a に、例えば、導電性ペースト等、熱伝導性を有する接合材料（図示せず）を用いて接合され、熱的に接続される。このように放熱層 13 及び放熱層 15 に接続された配線層 11 a はそれぞれ、ビア 11 b を介して熱拡散層 12 に接続される。

【0050】

このような回路基板 10 D でも、熱拡散層 12 に伝熱され拡散された熱は、熱拡散層 12 に繋がるビア 11 b を通じて表面側の配線層 11 a、放熱層 13、及び裏面側の配線層 11 a、放熱層 15 に伝熱される。放熱層 13 及び放熱層 15 に伝熱された熱は、放熱層 13 及び放熱層 15 からそれぞれ回路基板 10 D の外部へと放熱される。放熱層 13 及び放熱層 15 に多孔質材料を用いることで、その放熱面積を増大させ、放熱層 13 及び放熱層 15 に伝熱された熱を、各々の気孔内を流れる外気によって効果的に放熱することができる。

【0051】

10

20

30

40

50

尚、回路基板 10D から外部への放熱経路は、放熱層 13 及び放熱層 15 からの経路に限定されるものではない。

また、回路基板 10D の表面側に放熱層 13 を設けず、裏面側にのみ放熱層 15 を設けることもできる。

【0052】

図 6 及び図 7 に示したような回路基板 10C 及び回路基板 10D において、放熱層 13 及び放熱層 15 は、例えば、上記図 4 及び図 5 に示したような平面配置とすることが可能である。放熱層 13 及び放熱層 15 の平面配置は、回路基板 10C 及び回路基板 10D に実装される電子部品の配置、電子部品の電気的動作に用いられる配線パターンの配置、電子部品の発熱量等を基に、設定することができる。

10

【0053】

尚、以上述べたような多孔質の放熱層 13 及び放熱層 15 を金属材料で形成する場合、放熱層 13 及び放熱層 15 の形成には、例えば、所謂パウダースペースホルダー法を用いることができる。

【0054】

図 8 は放熱層形成方法の一例の説明図である。

パウダースペースホルダー法では、まず、放熱層 13 及び放熱層 15 に用いる粉末状の金属材料 110 と、バインダとなる粉末状の樹脂等の材料（バインダ材料）120 を混合し（図 8（A））、所定の形状に成形して成形体 130a とする（図 8（B））。そして、その成形体 130a からバインダ材料 120 を選択的に溶融除去（脱脂）し、その後、焼結する（図 8（C））。これにより、バインダ材料 120 が脱脂された部分が気孔 131 となった焼結体 130、即ち多孔質の放熱層 13 及び放熱層 15 が得られる。

20

【0055】

この方法では、混合する粉末状の金属材料 110 及びバインダ材料 120 の粒径、混合比等を調整することで、所望の気孔サイズ、気孔率の放熱層 13 及び放熱層 15 を形成することができる。

【0056】

また、多孔質の放熱層 13 及び放熱層 15 を、炭素材料で形成する場合には、例えば、CVD（Chemical Vapor Deposition）法を用いることができる。CVD 法を用いて別途作製されたカーボンナノチューブやグラフェン等を、放熱層 13 及び放熱層 15 に利用することができる。また、放熱層 13 及び放熱層 15 を形成すべき領域に直接、CVD 法を用いてカーボンナノチューブやグラフェン等を作製することもできる。このほか、所謂鑄型法を用い、炭素源となるポリマと鑄型となる界面活性剤ミセルの複合体を形成し、界面活性剤の除去とポリマの炭素化を行うことで、多孔質の放熱層 13 及び放熱層 15 を形成することもできる。

30

【0057】

尚、上記のように、熱拡散層 12 には箔状、板状のものを用いることができる。この熱拡散層 12 の形成に、放熱層 13 及び放熱層 15 と同様の上記手法を用いてもよい。

次に、上記のような多孔質の放熱層を設けた回路基板の製造方法の一例について、図 9 ~ 図 15 を参照して説明する。ここでは、表裏面にそれぞれ放熱層 13 及び放熱層 15 を設ける回路基板 10B の製造を例に、その工程を説明する。

40

【0058】

まず、両面配線板の形成工程について説明する。

図 9 は両面配線板形成工程の説明図である。図 9 において、（A）は両面銅張板の一例の断面模式図、（B）はレジスト形成工程の一例の断面模式図、（C）はレジストパターンニング工程の一例の断面模式図、（D）はエッチング工程の一例の断面模式図、（E）はレジスト剥離工程の一例の断面模式図である。

【0059】

まず、図 9（A）に示すような両面銅張板 11da を準備する。両面銅張板 11da は、基材 11c と、その両面にラミネートされた銅箔 11aa を含む。基材 11c には、例

50

えば、ガラスエポキシ基材が用いられる。基材 1 1 c には、例えば、平面サイズ 3 4 0 m m × 5 1 0 m m、厚さ 0 . 2 m m のものが用いられる。

【 0 0 6 0 】

図 9 (A) のような両面銅張板 1 1 d a に、図 9 (B) ~ (E) に示すようにして配線層 1 1 a を形成する。まず、図 9 (B) に示すように、両面銅張板 1 1 d a の両面にレジスト 6 0 を形成する。例えば、両面銅張板 1 1 d a の両面にドライフィルムレジストをラミネートし、レジスト 6 0 とする。次いで、形成したレジスト 6 0 の露光、現像を行い、図 9 (C) に示すように、配線層 1 1 a の形成領域以外の領域に開口を設けたレジストパターン 6 1 を形成する。このレジストパターン 6 1 をマスクにして、両面銅張板 1 1 d a の銅箔 1 1 a a をウェットエッチング等でエッチングし、図 9 (D) に示すような、配線層 1 1 a が形成された両面配線板 1 1 d を形成する。両面配線板 1 1 d の形成後は、図 9 (D) に示すように、レジストパターン 6 1 (レジスト 6 0) を剥離する。

10

【 0 0 6 1 】

この図 9 に示すような方法を用い、製造する回路基板 (ここでは回路基板 1 0 B) の配線層数に応じた所定枚数の両面配線板 1 1 d を形成する。例えば、8 層の配線層を備える回路基板 1 0 B を製造する場合であれば、図 9 のような方法を用いて 4 枚の両面配線板 1 1 d を形成する。

【 0 0 6 2 】

尚、図 9 には、両面銅張板 1 1 d a の両面を共にパターンニングして配線層 1 1 a を形成する場合を例示したが、この図 9 の例に従い、両面銅張板 1 1 d a の片面のみをパターンニングして両面配線板 1 1 d を得ることもできる。

20

【 0 0 6 3 】

続いて、熱拡散層の形成工程について説明する。

図 1 0 及び図 1 1 は熱拡散層形成工程の説明図である。図 1 0 及び図 1 1 において、(A) は銅箔ラミネート工程の一例の断面模式図、(B) はレジストパターンニング工程の一例の断面模式図、(C) はエッチング工程の一例の断面模式図、(D) はレジスト剥離工程の一例の断面模式図、(E) は銅箔剥離工程の一例の断面模式図である。

【 0 0 6 4 】

まず、図 1 0 (A) に示すような銅箔 1 2 a a を準備する。例えば、厚さ 5 0 0 μ m の銅箔 1 2 a a を準備する。準備した銅箔 1 2 a a を、図 1 0 (A) に示すように、発泡テープ 6 2 を用いて支持体 6 3 にラミネートする。この銅箔 1 2 a a に、位置合わせマークとなる貫通孔 (図示せず) をコーナ部に形成する。そして、図 1 0 (B) に示すように、銅箔 1 2 a a にドライフィルムレジスト等のレジストを形成し、その露光、現像を行い、孔 1 2 a の形成位置に開口を設けたレジストパターン 6 4 を形成する。このレジストパターン 6 4 をマスクにして、図 1 0 (C) に示すように、銅箔 1 2 a a を、その厚さの半分程度まで、ウェットエッチング等でエッチング (ハーフエッチング) し、凹部 1 2 a b を形成する。凹部 1 2 a b の形成後は、図 1 0 (D) に示すように、レジストパターン 6 4 を剥離する。その後、加熱を行い、図 1 0 (E) に示すように、凹部 1 2 a b を形成した銅箔 1 2 a a を発泡テープ 6 2 から剥離する。

30

【 0 0 6 5 】

このようにして凹部 1 2 a b を形成した銅箔 1 2 a a を、図 1 1 (A) に示すように、発泡テープ 6 2 を用いて支持体 6 3 にラミネートする。そして、図 1 1 (B) に示すように、銅箔 1 2 a a にドライフィルムレジスト等のレジストを形成し、その露光、現像を行い、孔 1 2 a の形成位置に開口を設けたレジストパターン 6 5 を形成する。このレジストパターン 6 5 をマスクにして、図 1 1 (C) に示すように、銅箔 1 2 a a をウェットエッチング等でエッチングし、孔 1 2 a を形成する。これにより、発泡テープ 6 2 上に、孔 1 2 a が設けられた熱拡散層 1 2 が形成される。孔 1 2 a の形成後は、図 1 1 (D) に示すように、レジストパターン 6 5 を剥離し、その後、加熱を行い、図 1 1 (E) に示すように、孔 1 2 a を設けた熱拡散層 1 2 を発泡テープ 6 2 から剥離する。

40

【 0 0 6 6 】

50

続いて、両面配線板及び熱拡散層の積層工程について説明する。

図12は積層工程の説明図である。図12において、(A)はレイアップ工程の一例の断面模式図、(B)はプレス工程の一例の断面模式図である。

【0067】

図9のような方法で所定枚数の両面配線板11dを準備し、図10及び図11のような方法で熱拡散層12を準備した後、図12(A)に示すように、それらを、製造する回路基板(ここでは回路基板10B)の構造に応じた所定の順でレイアップする。例えば、熱拡散層12を中心にして、その上下にプリプレグ11eaと両面配線板11dが交互に積層されるように、熱拡散層12、所定枚数のプリプレグ11ea及び両面配線板11dを、金型にレイアップする。尚、ここでは、1枚の熱拡散層12を挟んで上下に2枚ずつ両面配線板11dを設け、熱拡散層12と上下の両面配線板11dの間には2枚ずつプリプレグ11eaを設け、両面配線板11d同士の間には1枚のプリプレグ11eaを設ける場合を例示している。

10

【0068】

図12(A)のような順で熱拡散層12、所定枚数のプリプレグ11ea及び両面配線板11dを金型にレイアップした後、これらを、真空プレス機等を用いてプレスする。例えば、真空中、180℃、3MPa、1時間の条件でプレスする。これにより、図12(B)に示すような、熱拡散層12及び4枚の両面配線板11dが絶縁層11e(プリプレグ11ea)を介して積層された積層板11fが形成される。この例では、厚さ約2mmの積層板11fが形成される。

20

【0069】

続いて、ビアの形成工程について説明する。

図13及び図14はビア形成工程の説明図である。図13において、(A)は貫通孔形成工程の一例の断面模式図、(B)は無電解めっき工程の一例の断面模式図、(C)は電解めっき工程の一例の断面模式図である。図14において、(A)はレジストパターンニング工程の一例の断面模式図、(B)はエッチング工程の一例の断面模式図、(C)はレジスト剥離工程の一例の断面模式図である。

【0070】

図12のようにして積層板11fを形成した後、図13(A)に示すように、積層板11fに貫通孔11hを形成する。この例では、熱拡散層12の孔12aを通る貫通孔11h、及び熱拡散層12自体を貫通する貫通孔11hを形成する。貫通孔11hは、例えば、ドリル加工によって形成する。貫通孔11hの形成後は、例えばデスミアを行った後、図13(B)に示すように、無電解めっきによって銅シード層11iを形成する。その後、電解めっきを行って、図13(C)に示すような銅層11k(銅シード層11iが含まれるものとし、積層板11fの表裏面にあっては更に銅箔11aaが含まれるものとする)を形成する。

30

【0071】

次いで、図14(A)に示すように、回路基板(ここでは回路基板10B)の表層の配線層11aをパターンニングする領域を開口したレジストパターン66を形成し、図14(B)に示すように、ウェットエッチング等で銅層11kをエッチングする。これにより、積層板11fに対して表層の配線層11a(銅箔11aa及び銅層11k)及びビア11b(銅層11k)の形成まで行われた基板11が得られる。基板11の形成後は、図14(C)に示すように、レジストパターン66を基板11から剥離する。

40

【0072】

続いて、保護膜の形成工程及び放熱層の配設工程について説明する。

図15は保護膜形成工程及び放熱層配設工程の説明図である。図15において、(A)は保護膜形成工程の一例の断面模式図、(B)は接合材料形成工程の一例の断面模式図、(C)は放熱層配設工程の一例の断面模式図である。

【0073】

上記のようにして基板11を形成した後は、図15(A)に示すように、その表裏面に

50

、ソルダレジスト等の保護膜 1 4 を形成する。例えば、形成した基板 1 1 の表裏面にソルダレジストを印刷し、露光、現像を行い、加熱による硬化を行って、保護膜 1 4 を形成する。その際は、表層の配線層 1 1 a のうち、外部接続端子となる領域、ビア 1 1 b の周辺領域、並びに、この例では放熱層 1 3 及び放熱層 1 5 を設ける領域が開口されるように、保護膜 1 4 を形成する。

【 0 0 7 4 】

尚、ここでは図示を省略するが、保護膜 1 4 の形成後、保護膜 1 4 から露出する配線層 1 1 a の表面に表面処理層を形成してもよい。例えば、保護膜 1 4 から露出する配線層 1 1 a の表面に、無電解めっきによって厚さ $5 \mu\text{m}$ のニッケル (Ni) 層を形成し、その上に、無電解めっきによって厚さ $0.1 \mu\text{m}$ の金 (Au) 層を形成して、表面処理層とすることができる。

10

【 0 0 7 5 】

保護膜 1 4 を形成した後は、図 1 5 (B) に示すように、保護膜 1 4 から露出する配線層 1 1 a のうち、放熱層 1 3 及び放熱層 1 5 を設ける領域の配線層 1 1 a の表面にそれぞれ、銀 (Ag) ペースト等の熱伝導性の接合材料 1 6 を塗布する。

【 0 0 7 6 】

そして、図 1 5 (C) に示すように、それらの接合材料 1 6 の上に、多孔質の放熱層 1 3 及び放熱層 1 5 をそれぞれ張り合わせる。放熱層 1 3 及び放熱層 1 5 には、配線層 1 1 a が露出する保護膜 1 4 の開口と同じかそれよりも小さい平面サイズで、厚さ 2mm の多孔質銅シートを用いる。放熱層 1 3 及び放熱層 1 5 の張り合わせ後、接合材料 1 6 を硬化させる。例えば、接合材料 1 6 に銀ペーストを用い、それを 160 、 30 分の条件で硬化させる。これにより、基板 1 1 の表裏面に保護膜 1 4 が設けられ、放熱層 1 3 及び放熱層 1 5 がそれぞれ所定領域に接合された回路基板 1 0 B が得られる。

20

【 0 0 7 7 】

ここで、回路基板 1 0 B の放熱効果について検証した結果の一例について述べる。

以上のようにして得られた回路基板 1 0 B に、半導体チップに見立てた消費電力 150W のヒータを、BGA (Ball Grid Array) 型のパッケージ基板を介して搭載し、そのヒータを発熱させると共に、風量 2m/s のファンで空冷した。この時のヒータ温度を測定した。放熱層 1 3 及び放熱層 1 5 には、気孔率が 90% の多孔質銅シートを用いている。比較のため、放熱層 1 3 及び放熱層 1 5 に替えてアルミニウム製の放熱フィンを設けた回路基板を準備し、BGA 型のパッケージ基板を介してヒータを搭載し、同条件でヒータを発熱させると共にファンで空冷した。

30

【 0 0 7 8 】

その結果、アルミニウム製放熱フィンを搭載した回路基板を用いたものでは、ヒータと回路基板との界面温度が 65 であったのに対し、放熱層 1 3 及び放熱層 1 5 を設けた回路基板 1 0 B を用いたものでは、ヒータと回路基板 1 0 B との界面温度が 50 であった。多孔質の放熱層 1 3 及び放熱層 1 5 の表面積 (放熱面積) は、同様のスペースに配置したアルミニウム製放熱フィンの 10 倍となった。また、フィン効率は、アルミニウム製放熱フィンで 0.8 であったのに対し、多孔質の放熱層 1 3 及び放熱層 1 5 で 0.9 であった。このことから、放熱量としては、多孔質の放熱層 1 3 及び放熱層 1 5 ではアルミニウム製放熱フィンの約 10 倍となる。

40

【 0 0 7 9 】

多孔質の放熱層 1 3 及び放熱層 1 5 を設けることで、放熱効果の高い回路基板 1 0 B を実現することができる。

また、上記のようにして得られる回路基板 1 0 B に、電子部品が実装され、電子装置が製造される。

【 0 0 8 0 】

回路基板 1 0 B を用いた電子装置の製造方法の一例を図 1 6 に示す。図 1 6 において、(A) は電子部品実装工程の一例の断面模式図、(B) は放熱体搭載工程の一例の断面模式図である。

50

【 0 0 8 1 】

上記のようにして製造された回路基板 1 0 B に、図 1 6 (A) に示すように、所定の電子部品 7 0 が実装される。電子部品 7 0 は、それに設けられた電極端子 7 1 が、回路基板 1 0 B の保護膜 1 4 から露出する所定の配線層 1 1 a (外部接続端子) に接続されて、回路基板 1 0 B に実装される。

【 0 0 8 2 】

電子部品 7 0 の上には、図 1 6 (B) に示すように、放熱フィン等の放熱体 8 0 が搭載される。放熱体 8 0 は、熱伝導性を有する接合材料 (図示せず) 等を介して、電子部品 7 0 の上に搭載され、電子部品 7 0 と熱的に接続される。

【 0 0 8 3 】

このようにして、回路基板 1 0 B に電子部品 7 0 が実装され、電子部品 7 0 に放熱体 8 0 が搭載された電子装置 9 0 が得られる。多孔質の放熱層 1 3 及び放熱層 1 5 を設けた回路基板 1 0 B を用いることで、放熱効果の高い電子装置 9 0 が実現される。

【 0 0 8 4 】

尚、ここでは表裏面に放熱層 1 3 及び放熱層 1 5 を設けた回路基板 1 0 B を例に、その製造方法、及びそれを用いた電子装置 9 0 の製造方法を説明した。

図 1 に示したように表面側に放熱層 1 3 を設けた回路基板 1 0 A も、この回路基板 1 0 B と同様に製造することができる。即ち、回路基板 1 0 A の場合には、上記回路基板 1 0 B の裏面側に設けていた放熱層 1 5 を省略することができる。また、この場合、基板 1 1 の裏面側の放熱層 1 5 下に設けていた配線層 1 1 a の形成を省略することもできる。

【 0 0 8 5 】

また、図 6 に示したような回路基板 1 0 C、図 7 に示したような回路基板 1 0 D の場合には、上記回路基板 1 0 B における表層 (表面側、又は表面側と裏面側) の配線層 1 1 a の配置、保護膜 1 4 の開口の配置を変更する。そして、表層の配線層 1 1 a に隣接配置されて接続されるように、基板 1 1 上に放熱層 1 3、又は放熱層 1 3 と放熱層 1 5 を設けるようにすればよい。

【 0 0 8 6 】

回路基板 1 0 A、回路基板 1 0 C 及び回路基板 1 0 D に、上記のような電子部品 7 0 を実装し、電子装置を得ることができる。これらの回路基板 1 0 A、回路基板 1 0 C 及び回路基板 1 0 D を用いることで、放熱効果の高い電子装置を実現することができる。

【 0 0 8 7 】

尚、以上の説明では、多孔質の放熱層 1 3 及び放熱層 1 5 を、基板 1 1 の表層に設けた配線層 1 1 a の上、又は配線層 1 1 a に隣接して、設けるようにしたが、ビア 1 1 b によって直接、熱拡散層 1 2 と放熱層 1 3、放熱層 1 5 とを接続することもできる。

【 0 0 8 8 】

以上説明した実施の形態に関し、更に以下の付記を開示する。

(付記 1) 基板と、

前記基板の内部に設けられた熱拡散層と、

前記基板の表面に設けられた多孔質の放熱層と、

前記熱拡散層と前記放熱層とに接続された伝熱部と

を含むことを特徴とする回路基板。

【 0 0 8 9 】

(付記 2) 前記伝熱部は、

前記基板の表面に設けられ、前記放熱層が接続された配線層と、

前記熱拡散層と前記配線層とに接続されたビアと

を含むことを特徴とする付記 1 に記載の回路基板。

【 0 0 9 0 】

(付記 3) 前記放熱層は、前記配線層の上に設けられていることを特徴とする付記 2 に記載の回路基板。

(付記 4) 前記放熱層は、前記配線層に隣接して設けられていることを特徴とする付

10

20

30

40

50

記 2 に記載の回路基板。

【 0 0 9 1 】

(付記 5) 前記基板の表面に設けられた保護膜を更に含み、前記放熱層が前記保護膜から露出することを特徴とする付記 1 乃至 4 のいずれかに記載の回路基板。

(付記 6) 前記放熱層は、

前記基板の第 1 表面に設けられた多孔質の第 1 放熱層と、

前記基板の第 2 表面に設けられた多孔質の第 2 放熱層と

を含むことを特徴とする付記 1 乃至 5 のいずれかに記載の回路基板。

【 0 0 9 2 】

(付記 7) 内部に熱拡散層が設けられた基板を準備する工程と、

前記基板に、前記熱拡散層に接続される伝熱部を設ける工程と、

前記基板の表面に、前記伝熱部に接続される多孔質の放熱層を設ける工程と

を含むことを特徴とする回路基板の製造方法。

10

【 0 0 9 3 】

(付記 8) 基板と、前記基板の内部に設けられた熱拡散層と、前記基板の表面に設けられた多孔質の放熱層と、前記熱拡散層と前記放熱層とに接続された伝熱部とを含む回路基板と、

前記回路基板に実装された電子部品と

を備えることを特徴とする電子装置。

【 0 0 9 4 】

(付記 9) 前記電子部品は、前記基板の表面に設けられ前記熱拡散層に接続された電極部に実装されている

ことを特徴とする付記 8 に記載の電子装置。

20

【 0 0 9 5 】

(付記 10) 前記伝熱部は、

前記基板の表面に設けられ、前記放熱層が接続された配線層と、

前記熱拡散層と前記配線層とに接続されたビアと

を含むことを特徴とする付記 8 又は 9 に記載の電子装置。

【 0 0 9 6 】

(付記 11) 前記放熱層は、前記配線層の上に設けられていることを特徴とする付記 10 に記載の電子装置。

30

(付記 12) 前記放熱層は、前記配線層に隣接して設けられていることを特徴とする付記 10 に記載の電子装置。

【 0 0 9 7 】

(付記 13) 前記基板の表面に設けられた保護膜を更に含み、前記放熱層が前記保護膜から露出することを特徴とする付記 8 乃至 12 のいずれかに記載の電子装置。

(付記 14) 前記放熱層は、

前記基板の第 1 表面に設けられた多孔質の第 1 放熱層と、

前記基板の第 2 表面に設けられた多孔質の第 2 放熱層と

を含むことを特徴とする付記 8 乃至 13 のいずれかに記載の電子装置。

40

【 0 0 9 8 】

(付記 15) 前記電子部品に搭載された放熱体を更に含むことを特徴とする付記 8 乃至 14 のいずれかに記載の電子装置。

(付記 16) 回路基板を形成する工程と、

形成された前記回路基板に電子部品を実装する工程と

を含み、

前記回路基板を形成する工程は、

内部に熱拡散層が設けられた基板を準備する工程と、

前記基板に、前記熱拡散層に接続される伝熱部を設ける工程と、

前記基板の表面に、前記伝熱部に接続される多孔質の放熱層を設ける工程と

50

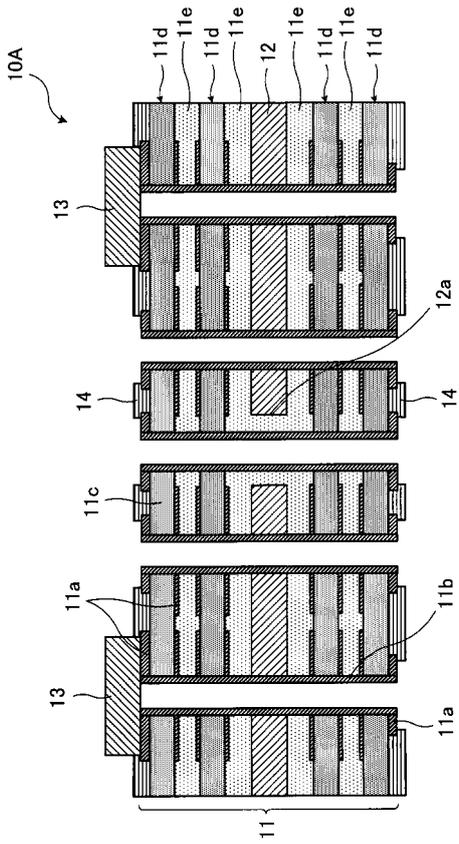
を含むことを特徴とする電子装置の製造方法。

【符号の説明】

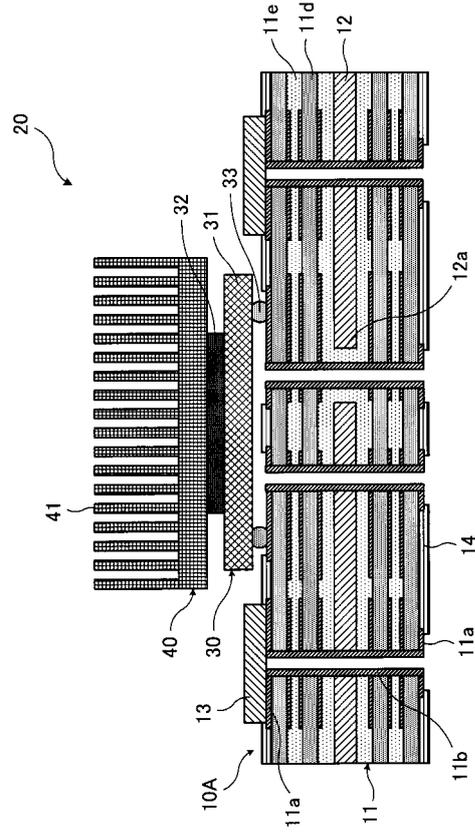
【0099】

| | | |
|------------------------|----------------|----|
| 10, 10A, 10B, 10C, 10D | 回路基板 | |
| 11 | 基板 | |
| 11a | 配線層 | |
| 11aa, 12aa | 銅箔 | |
| 11b | ビア | |
| 11c | 基材 | |
| 11d | 両面配線板 | 10 |
| 11da | 両面銅張板 | |
| 11e | 絶縁層 | |
| 11ea | プリプレグ | |
| 11f | 積層板 | |
| 11h | 貫通孔 | |
| 11i | 銅シード層 | |
| 11k | 銅層 | |
| 12 | 熱拡散層 | |
| 12a | 孔 | |
| 12ab | 凹部 | 20 |
| 13, 15 | 放熱層 | |
| 14 | 保護膜 | |
| 16 | 接合材料 | |
| 20, 90 | 電子装置 | |
| 30 | 半導体パッケージ | |
| 31 | パッケージ基板 | |
| 32 | 半導体チップ | |
| 33 | バンブ | |
| 40 | 放熱フィン | |
| 41 | フィン | 30 |
| 50, 70 | 電子部品 | |
| 51 | CPUモジュール | |
| 52 | メモリモジュール | |
| 53 | I/Oコントロールモジュール | |
| 54 | コネクタ | |
| 60 | レジスト | |
| 61, 64, 65, 66 | レジストパターン | |
| 62 | 発泡テープ | |
| 63 | 支持体 | |
| 71 | 電極端子 | 40 |
| 80 | 放熱体 | |
| 110 | 金属材料 | |
| 120 | バインダ材料 | |
| 130 | 焼結体 | |
| 130a | 成形体 | |
| 131 | 気孔 | |

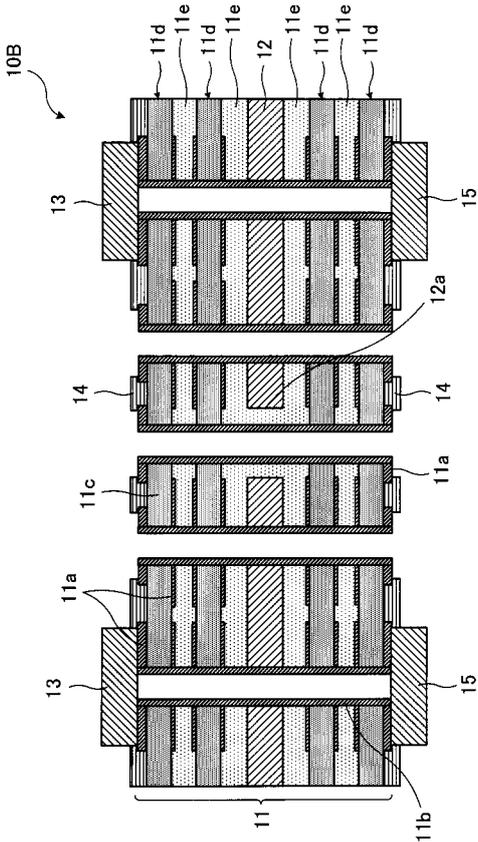
【図 1】



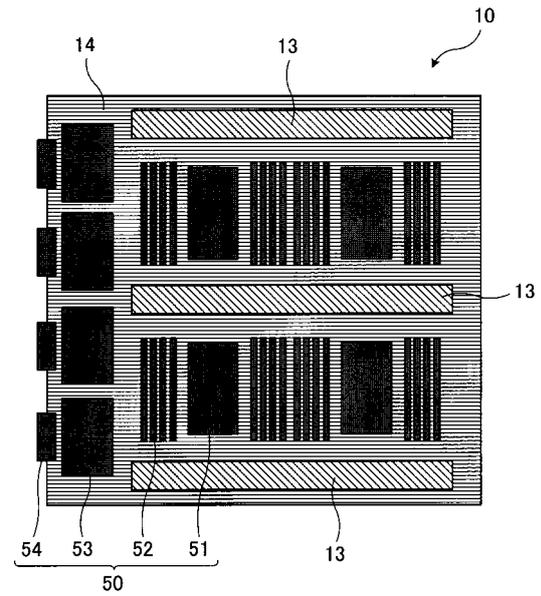
【図 2】



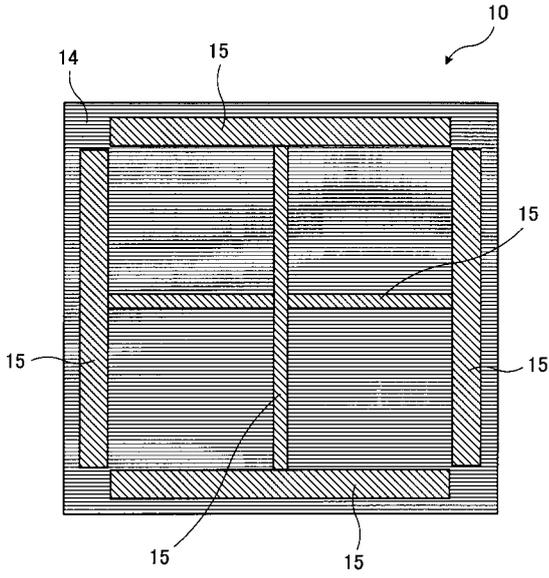
【図 3】



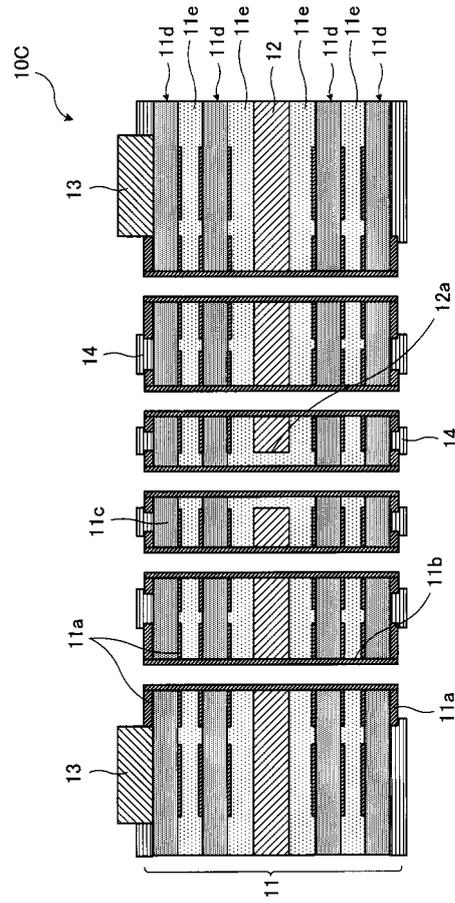
【図 4】



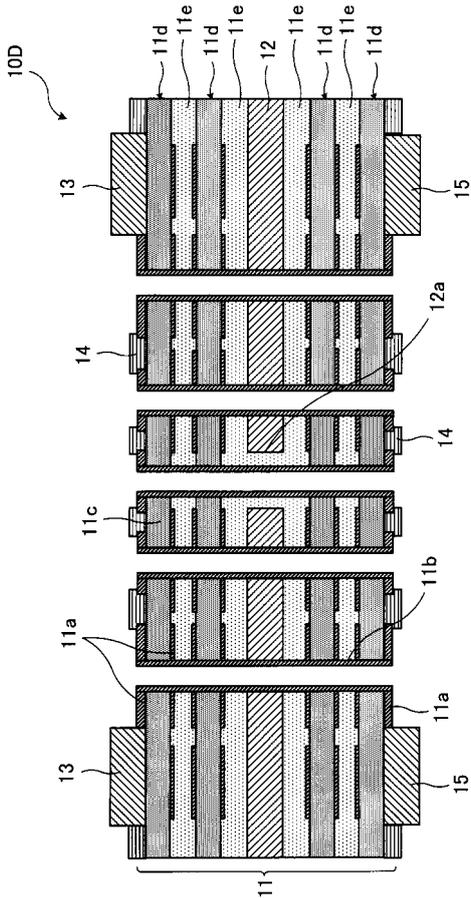
【 図 5 】



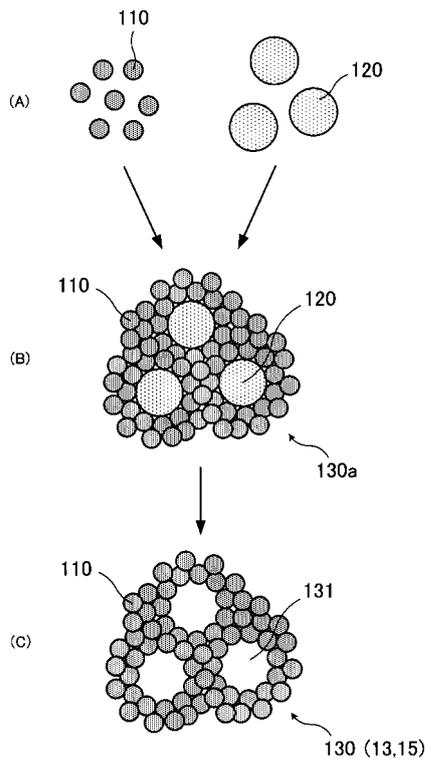
【 図 6 】



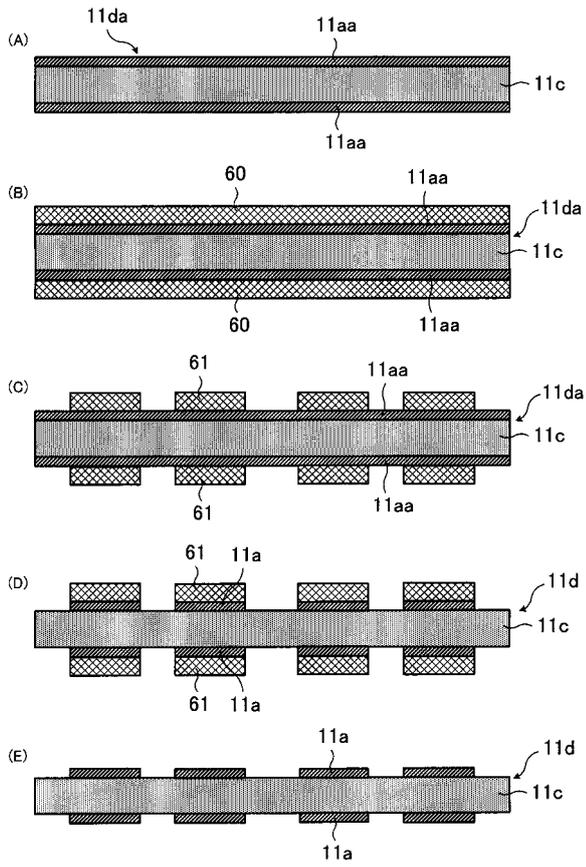
【 図 7 】



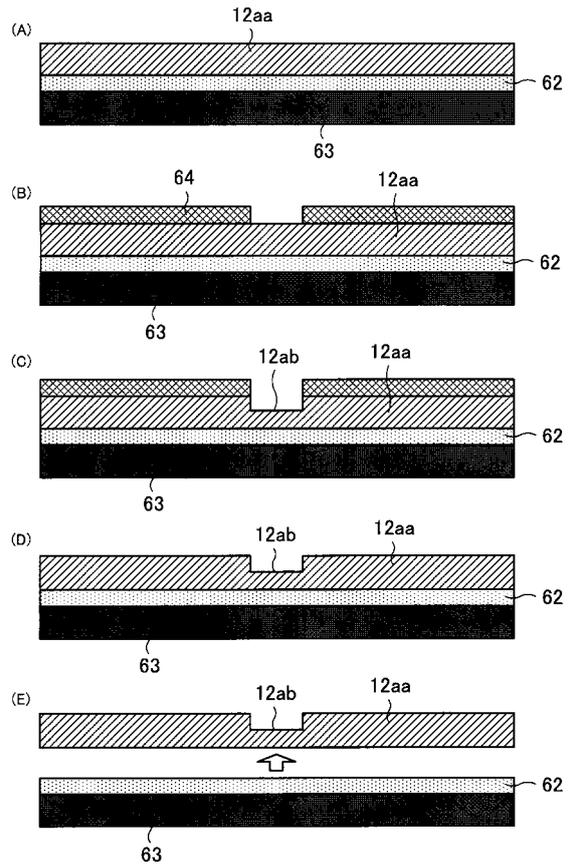
【 図 8 】



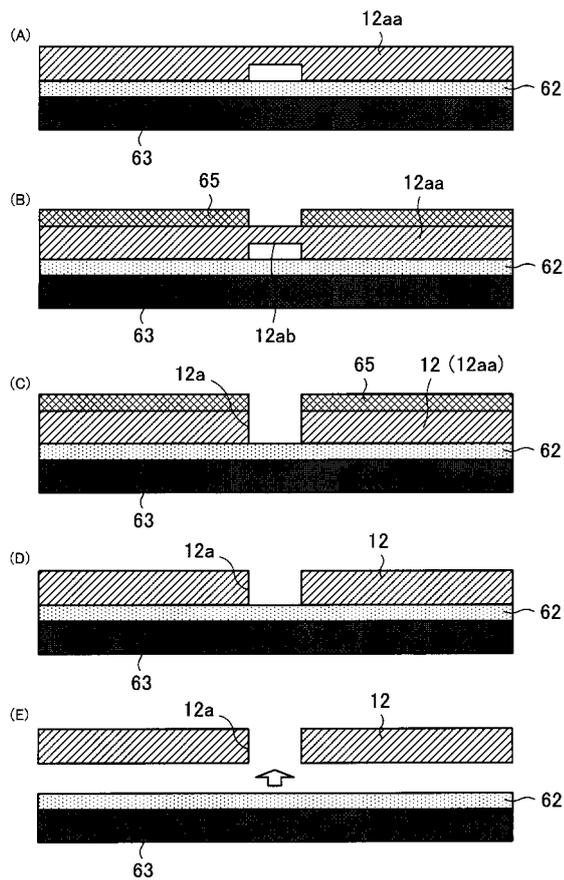
【図9】



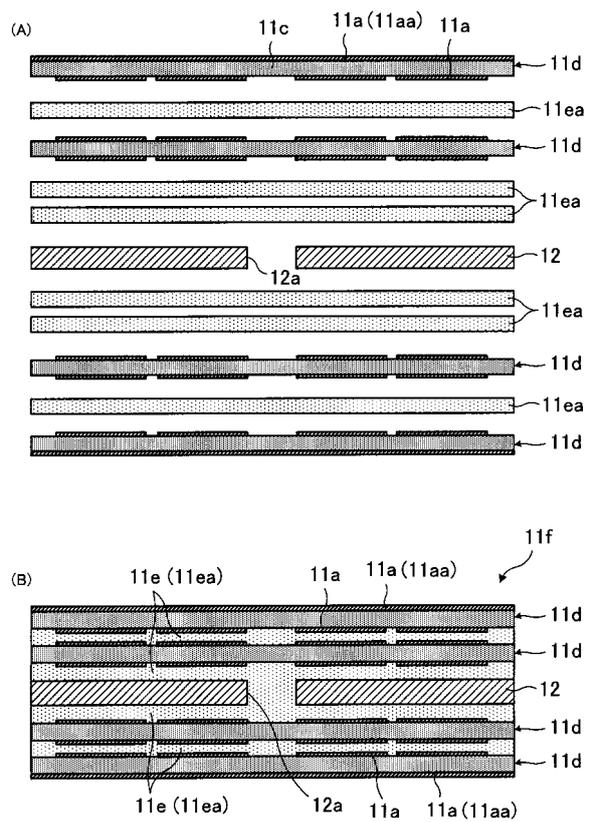
【図10】



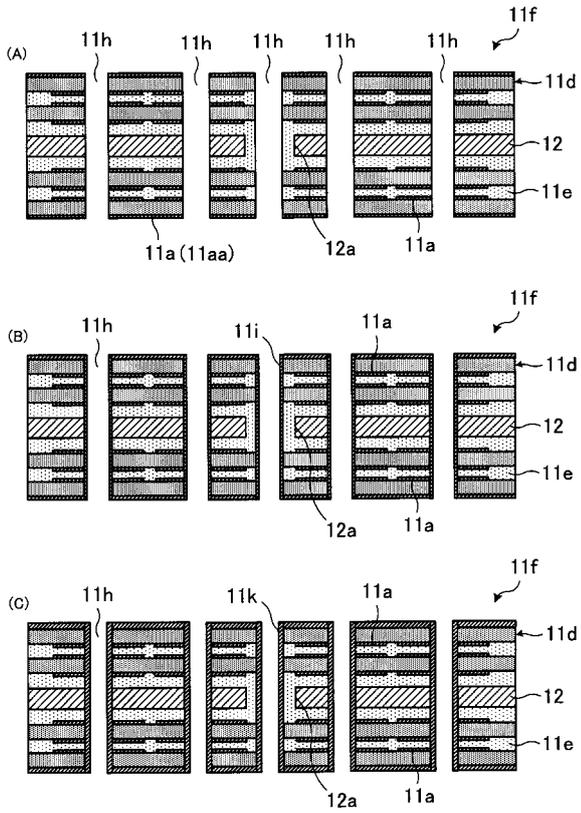
【図11】



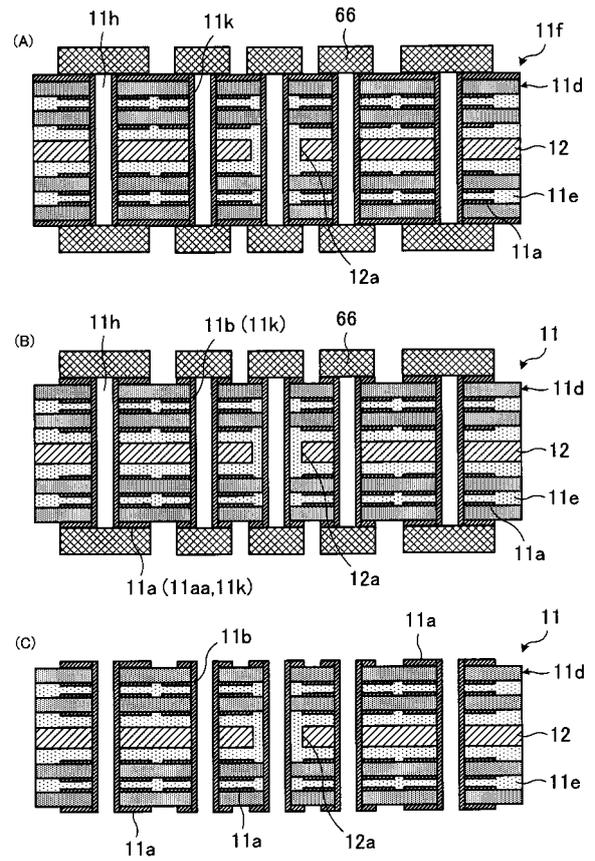
【図12】



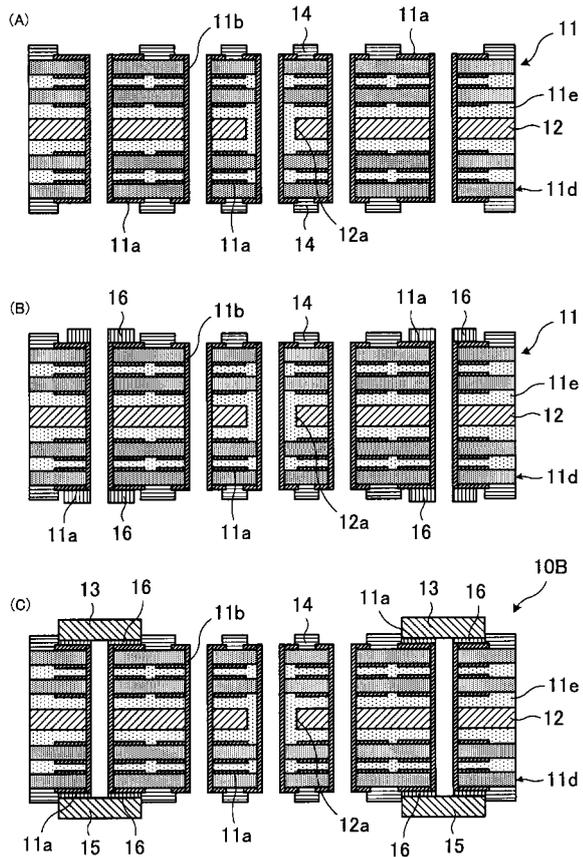
【図 1 3】



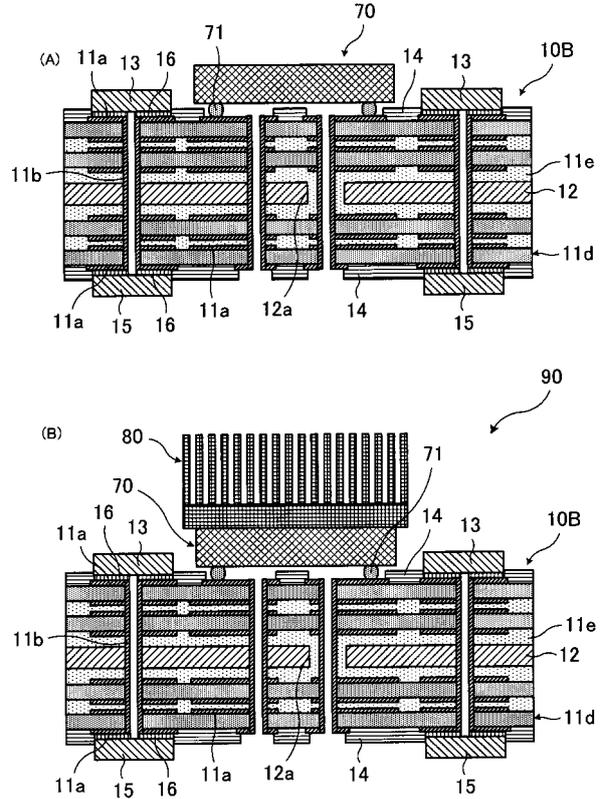
【図 1 4】



【図 1 5】



【図 1 6】



フロントページの続き

| (51)Int.Cl. | F I | テーマコード(参考) |
|-------------|--------------|------------|
| | H 0 5 K 1/02 | F |
| | H 0 5 K 1/02 | C |

Fターム(参考) 5E338 AA03 AA16 AA20 BB02 BB05 BB13 BB63 BB71 BB75 CC01
CC06 CC08 CD32 EE02
5E346 AA03 AA06 AA12 AA15 AA22 AA32 AA42 BB02 BB04 BB06
BB11 BB15 BB16 CC08 CC32 EE06 EE07 EE09 EE12 EE13
FF04 FF45 GG15 GG17 GG28 HH17