



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0038597
(43) 공개일자 2018년04월17일

(51) 국제특허분류(Int. Cl.)
H01L 23/367 (2006.01) H01L 23/047 (2006.01)
H01L 23/373 (2006.01) H01L 25/07 (2006.01)

(52) CPC특허분류
H01L 23/3675 (2013.01)
H01L 23/047 (2013.01)

(21) 출원번호 10-2016-0129008
(22) 출원일자 2016년10월06일
심사청구일자 2016년10월06일

(71) 출원인
현대자동차주식회사
서울특별시 서초구 현릉로 12 (양재동)

(72) 발명자
전우용
서울특별시 서초구 고무래로 35 108동 2402호 (반포동, 반포리채아파트)

이현구
서울특별시 영등포구 당산로36길 12 201동 303호 (당산동4가, 삼성아파트)
(뒷면에 계속)

(74) 대리인
특허법인 신세기

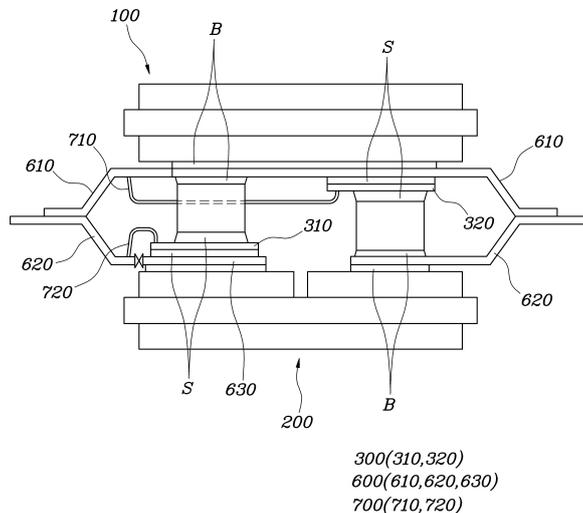
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 양면냉각형 파워모듈 및 그 제조방법

(57) 요약

본 발명에 의한 양면냉각형 파워모듈 및 그 제조방법은, 상부기관과 하부기관 사이에 한 쌍의 반도체칩이 설치된 양면냉각형 파워모듈로서, 상기 상부기관의 하면에 설치되어 한 쌍의 상기 반도체칩과 각각 연결되는 출력단 리드, 상기 하부기관의 상면 일측에 설치되고 한 쌍의 상기 반도체칩 중 선택된 어느 하나의 반도체칩과 연결되는 플러스단 리드 및 상기 하부기관의 상면 타측에 설치되고 한 쌍의 상기 반도체칩 중 다른 하나의 반도체칩과 연결되는 마이너스단 리드를 포함한다.

대표도 - 도3



(52) CPC특허분류

H01L 23/3672 (2013.01)

H01L 23/3731 (2013.01)

H01L 23/3735 (2013.01)

H01L 25/072 (2013.01)

(72) 발명자

박성민

서울특별시 강남구 개포로20길 31, 307호 (개포동)

장기영

인천광역시 연수구 선학로 101 104동 1203호 (선학동, 뉴서울아파트)

명세서

청구범위

청구항 1

상부기판과 하부기판 사이에 한 쌍의 반도체칩이 설치된 양면냉각형 파워모듈로서,

상기 상부기판의 하면에 설치되어 한 쌍의 상기 반도체칩과 각각 연결되는 출력단 리드;

상기 하부기판의 상면 일측에 설치되고 한 쌍의 상기 반도체칩 중 선택된 어느 하나의 반도체칩과 연결되는 플러스단 리드; 및

상기 하부기판의 상면 타측에 설치되고 한 쌍의 상기 반도체칩 중 다른 하나의 반도체칩과 연결되는 마이너스단 리드;를 포함하는, 양면냉각형 파워모듈.

청구항 2

청구항 1에 있어서,

상기 상부기판과 상기 출력단 리드 사이와, 상기 하부기판과 상기 플러스단 리드 사이와, 상기 하부기판과 상기 마이너스단 리드 사이는 각각 브레이징 접합되고,

상기 반도체칩과 상기 출력단 리드 사이와, 상기 반도체칩과 상기 플러스단 리드 사이와, 상기 반도체칩과 상기 마이너스단 리드 사이는 각각 솔더링 접합되는 것을 특징으로 하는, 양면냉각형 파워모듈.

청구항 3

청구항 1에 있어서,

상기 하부기판은, 세라믹 재질의 하부세라믹층과, 상기 하부세라믹층의 상면 일측에 설치되어 상기 플러스단 리드와 접합되는 플러스 단자층과, 상기 하부세라믹층의 상면 타측에 설치되어 상기 마이너스단 리드와 접합되는 마이너스 단자층을 포함하고,

상기 플러스 단자층과 상기 마이너스 단자층은 서로 절연되도록 설치되는 것을 특징으로 하는, 양면냉각형 파워모듈.

청구항 4

청구항 1에 있어서,

상기 반도체칩은, 상기 출력단 리드와 상기 플러스단 리드 사이에 설치되는 제1반도체칩과, 상기 출력단 리드와 상기 마이너스단 리드 사이에 설치되는 제2반도체칩을 포함하고,

상기 양면냉각형 파워모듈은, 상기 제1반도체칩과 연결되어 제어신호를 송수신하는 제1시그널 리드와, 상기 제2반도체칩과 연결되어 제어신호를 송수신하는 제2시그널 리드를 더 포함하는 것을 특징으로 하는, 양면냉각형 파워모듈.

청구항 5

청구항 4에 있어서,

상기 제1반도체칩과 상기 출력단 리드 사이에 설치되는 제1스페이셔와, 상기 제2반도체칩과 상기 마이너스단 리

드 사이에 설치되는 제2스페이서를 더 포함하는 것을 특징으로 하는, 양면냉각형 파워모듈.

청구항 6

청구항 5에 있어서,

상기 플러스단 리드와 상기 제1반도체칩 사이 및 상기 제1반도체칩과 상기 제1스페이서 사이는 각각 솔더링 접합되고,

상기 출력단 리드와 상기 제2반도체칩 사이 및 상기 제2반도체칩과 상기 제2스페이서 사이는 각각 솔더링 접합되며,

상기 상부기판과 상기 출력단 리드 사이 및 상기 출력단 리드와 상기 제1스페이서 사이는 각각 브레이징 접합되고,

상기 하부기판과 상기 마이너스단 리드 사이 및 상기 마이너스단 리드와 상기 제2스페이서 사이는 각각 브레이징 접합되며,

상기 하부기판과 상기 플러스단 리드 사이는 브레이징 접합되는 것을 특징으로 하는, 양면냉각형 파워모듈.

청구항 7

상부기판과 하부기판 사이에 한 쌍의 반도체칩이 설치된 양면냉각형 파워모듈의 제조방법으로서,

상기 상부기판의 하면에 출력단 리드를 설치하고, 상기 출력단 리드의 하면에 제1스페이서를 설치하는 상부모듈 조립단계;

상기 하부기판의 상면 일측에 플러스단 리드를 설치하고, 상기 하부기판의 상면 타측에 마이너스단 리드를 설치하며, 상기 마이너스단 리드의 상면에 제2스페이서를 설치하는 하부모듈 조립단계; 및

상기 제1스페이서와 상기 플러스단 리드 사이에 제1반도체칩을 배치하고, 상기 제2스페이서와 상기 마이너스단 리드 사이에 제2반도체칩을 배치하여 결합시키는 모듈결합단계;를 포함하는, 양면냉각형 파워모듈 제조방법.

청구항 8

청구항 7에 있어서,

상기 상부모듈 조립단계는, 상기 상부기판과 상기 출력단 리드 사이 및 상기 출력단 리드와 상기 제1스페이서 사이를 각각 브레이징 접합시키는 것을 특징으로 하는, 양면냉각형 파워모듈 제조방법.

청구항 9

청구항 7에 있어서,

상기 하부모듈 조립단계는, 상기 하부기판과 상기 마이너스단 리드 사이, 상기 마이너스단 리드와 상기 제2스페이서 사이 및 상기 하부기판과 상기 플러스단 리드 사이를 각각 브레이징 접합시키는 것을 특징으로 하는, 양면냉각형 파워모듈 제조방법.

청구항 10

청구항 7에 있어서,

상기 모듈결합단계는, 상기 플러스단 리드와 상기 제1반도체칩 사이 및 상기 제1반도체칩과 상기 제1스페이서 사이를 각각 솔더링 접합시키고,

상기 출력단 리드와 상기 제2반도체칩 사이 및 상기 제2반도체칩과 상기 제2스페이서 사이를 각각 솔더링 접합시키는 것을 특징으로 하는, 양면냉각형 파워모듈 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은 양면냉각형 파워모듈 및 그 제조방법에 관한 것으로, 보다 상세하게는 보다 간단한 구조와 작은 부피를 갖는 양면냉각형 파워모듈 및 그 제조방법에 관한 것이다.

배경 기술

[0002] 파워모듈은 하이브리드 자동차, 전기 자동차 등의 모터 구동을 위해 고전압 전류를 공급하기 위해 사용되고 있다.

[0003] 특히 반도체칩의 상, 하방에 각각 기관을 설치하고 그 기관의 외측면에 각각 냉각기를 설치한 양면냉각형 파워모듈은, 일반적인 단면냉각형 파워모듈에 비해 냉각 성능이 우수하고, 파워모듈의 크기를 보다 콤팩트하게 제조할 수 있기 때문에, 점차 그 사용이 증가하는 추세에 있다.

[0004] 도 1에 도시된 바와 같이, 종래의 양면냉각형 파워모듈은 하부기관(20), 반도체칩(30), 상부기관(10)을 순차적으로 적층하여 제조되는데, 플러스 단자층(23)과 마이너스 단자층(14, 25), 출력 단자층(13, 24)이 상부기관(10)과 하부기관(20)으로 흩어져 배치되어 있기 때문에, 이를 전기적으로 연결시키기 위해 통전선(51, 52)을 사용하고, 기관에 절연체(15, 26, 27)를 삽입하는 등 구조가 복잡하였다.

[0005] 또한, 도 2에 도시된 바와 같이, 반도체칩(30)에 전력을 공급하기 위한 파워 리드(60)와 기관(20)을 전기적으로 연결하기 위해 와이어(70)를 이용하거나 솔더링하는데, 이때 기관(20)과 파워리드(60)의 연결을 위한 면적이 필요하여 파워모듈의 크기가 커지는 문제가 있었다.

[0006] 마지막으로, 각 구성을 접합시킬 때에는 반도체칩의 파손을 방지하기 위해 솔더링 접합 방식을 사용하는데, 이러한 솔더링 접합은 그 접합 강도가 낮아 접합이 분리되는 문제가 발생하기도 하였다.

[0007] 따라서, 보다 간단한 구조를 가지면서 부피가 감소되고, 접합 신뢰성을 향상시킬 수 있는 새로운 파워모듈 구조가 요구되고 있는 실정이다.

[0009] 상기의 배경기술로서 설명된 사항들은 본 발명의 배경에 대한 이해 증진을 위한 것일 뿐, 이 기술분야에서 통상의 지식을 가진자에게 이미 알려진 종래기술에 해당함을 인정하는 것으로 받아들여져서는 안 될 것이다.

발명의 내용

해결하려는 과제

[0010] 본 발명은 이러한 문제점을 해결하기 위해 안출된 것으로, 본 발명의 목적은, 간단한 구조를 가져 제조가 간편하고, 보다 작은 부피로 제조될 수 있으며, 접합 신뢰성을 향상시킬 수 있는 양면냉각형 파워모듈 및 그 제조방법을 제공하는 데 있다.

과제의 해결 수단

[0011] 위 목적을 달성하기 위하여 본 발명의 일 실시예에 따른 양면냉각형 파워모듈은, 상부기관과 하부기관 사이에서 한 쌍의 반도체칩이 설치된 양면냉각형 파워모듈로서, 상기 상부기관의 하면에 설치되어 한 쌍의 상기 반도체칩과 각각 연결되는 출력단 리드, 상기 하부기관의 상면 일측에 설치되고 한 쌍의 상기 반도체칩 중 선택된 어느 하나의 반도체칩과 연결되는 플러스단 리드 및 상기 하부기관의 상면 타측에 설치되고 한 쌍의 상기 반도체칩 중 다른 하나의 반도체칩과 연결되는 마이너스단 리드를 포함한다.

[0012] 상기 상부기관과 상기 출력단 리드 사이와, 상기 하부기관과 상기 플러스단 리드 사이와, 상기 하부기관과 상기 마이너스단 리드 사이는 각각 브레이징 접합되고, 상기 반도체칩과 상기 출력단 리드 사이와, 상기 반도체칩과

상기 플러스단 리드 사이와, 상기 반도체칩과 상기 마이너스단 리드 사이는 각각 솔더링 접합되는 것을 특징으로 한다.

[0013] 상기 하부기판은, 세라믹 재질의 하부세라믹층과, 상기 하부세라믹층의 상면 일측에 설치되어 상기 플러스단 리드와 접합되는 플러스 단자층과, 상기 하부세라믹층의 상면 타측에 설치되어 상기 마이너스단 리드와 접합되는 마이너스 단자층을 포함하고, 상기 플러스 단자층과 상기 마이너스 단자층은 서로 절연되도록 설치되는 것을 특징으로 한다.

[0014] 상기 반도체칩은, 상기 출력단 리드와 상기 플러스단 리드 사이에 설치되는 제1반도체칩과, 상기 출력단 리드와 상기 마이너스단 리드 사이에 설치되는 제2반도체칩을 포함하고, 상기 양면냉각형 파워모듈은, 상기 제1반도체칩과 연결되어 제어신호를 송수신하는 제1시그널 리드와, 상기 제2반도체칩과 연결되어 제어신호를 송수신하는 제2시그널 리드를 더 포함하는 것을 특징으로 한다.

[0015] 상기 제1반도체칩과 상기 출력단 리드 사이에 설치되는 제1스페이서와, 상기 제2반도체칩과 상기 마이너스단 리드 사이에 설치되는 제2스페이서를 더 포함하는 것을 특징으로 한다.

[0016] 상기 플러스단 리드와 상기 제1반도체칩 사이 및 상기 제1반도체칩과 상기 제1스페이서 사이는 각각 솔더링 접합되고, 상기 출력단 리드와 상기 제2반도체칩 사이 및 상기 제2반도체칩과 상기 제2스페이서 사이는 각각 솔더링 접합되며, 상기 상부기판과 상기 출력단 리드 사이 및 상기 출력단 리드와 상기 제1스페이서 사이는 각각 브레이징 접합되고, 상기 하부기판과 상기 마이너스단 리드 사이 및 상기 마이너스단 리드와 상기 제2스페이서 사이는 각각 브레이징 접합되며, 상기 하부기판과 상기 플러스단 리드 사이는 브레이징 접합되는 것을 특징으로 한다.

[0018] 한편, 본 발명에 따른 양면냉각형 파워모듈 제조방법은, 상부기판과 하부기판 사이에 한 쌍의 반도체칩이 설치된 양면냉각형 파워모듈의 제조방법으로서, 상기 상부기판의 하면에 출력단 리드를 설치하고, 상기 출력단 리드의 하면에 제1스페이서를 설치하는 상부모듈 조립단계, 상기 하부기판의 상면 일측에 플러스단 리드를 설치하고, 상기 하부기판의 상면 타측에 마이너스단 리드를 설치하며, 상기 마이너스단 리드의 상면에 제2스페이서를 설치하는 하부모듈 조립단계 및 상기 제1스페이서와 상기 플러스단 리드 사이에 제1반도체칩을 배치하고, 상기 제2스페이서와 상기 마이너스단 리드 사이에 제2반도체칩을 배치하여 결합시키는 모듈결합단계를 포함한다.

[0019] 상기 상부모듈 조립단계는, 상기 상부기판과 상기 출력단 리드 사이 및 상기 출력단 리드와 상기 제1스페이서 사이를 각각 브레이징 접합시키는 것을 특징으로 한다.

[0020] 상기 하부모듈 조립단계는, 상기 하부기판과 상기 마이너스단 리드 사이, 상기 마이너스단 리드와 상기 제2스페이서 사이 및 상기 하부기판과 상기 플러스단 리드 사이를 각각 브레이징 접합시키는 것을 특징으로 한다.

[0021] 상기 모듈결합단계는, 상기 플러스단 리드와 상기 제1반도체칩 사이 및 상기 제1반도체칩과 상기 제1스페이서 사이를 각각 솔더링 접합시키고, 상기 출력단 리드와 상기 제2반도체칩 사이 및 상기 제2반도체칩과 상기 제2스페이서 사이를 각각 솔더링 접합시키는 것을 특징으로 한다.

발명의 효과

[0022] 본 발명에 의한 양면냉각형 파워모듈 및 그 제조방법에 따르면 다음과 같은 효과가 있다.

[0023] 첫째, 상하 역전 구조의 칩배치를 통해 보다 단순한 구조를 가진 파워모듈을 제공할 수 있다.

[0024] 둘째, 파워모듈의 구조가 단순화되어 제조 과정이 간편해질 수 있다.

[0025] 셋째, 기판과 파워리드 사이의 접합부를 삭제하여 파워모듈의 전체 부피를 감소시킬 수 있다.

[0026] 넷째, 브레이징 접합 방식을 적용하여, 파워모듈의 적층 구조의 결합 강도를 향상시킬 수 있다.

도면의 간단한 설명

[0027] 도 1은 종래의 양면냉각형 파워모듈의 모습을 나타낸 도면,

도 2는 종래의 양면냉각형 파워모듈의 하부기판과 파워리드가 연결된 모습을 나타낸 도면,

도 3은 본 발명의 일 실시예에 따른 양면냉각형 파워모듈의 모습을 나타낸 도면,

도 4는 본 발명의 일 실시예에 따른 양면냉각형 파워모듈의 하부기관과 파워리드가 연결된 모습을 나타낸 도면,

도 5는 본 발명의 일 실시예에 따라 제조되는 양면냉각형 파워모듈의 중간 조립 모습을 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0028] 여기서 사용되는 전문용어는 단지 특정 실시예를 언급하기 위한 것이며, 본 발명을 한정하는 것을 의도하지 않는다. 여기서 사용되는 단수 형태들은 문구들이 이와 명백히 반대의 의미를 나타내지 않는 한 복수 형태들도 포함한다. 명세서에서 사용되는 "포함하는"의 의미는 특정 특성, 영역, 정수, 단계, 동작, 요소 및/또는 성분을 구체화하며, 다른 특정 특성, 영역, 정수, 단계, 동작, 요소, 성분 및/또는 군의 존재나 부가를 제외시키는 것은 아니다.
- [0029] 다르게 정의하지는 않았지만, 여기에 사용되는 기술용어 및 과학용어를 포함하는 모든 용어들은 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 일반적으로 이해하는 의미와 동일한 의미를 가진다. 보통 사용되는 사전에 정의된 용어들은 관련기술문헌과 현재 개시된 내용에 부합하는 의미를 가지는 것으로 추가 해석되고, 정의되지 않는 한 이상적이거나 매우 공식적인 의미로 해석되지 않는다.
- [0030] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예에 의한 양면냉각형 파워모듈 및 그 제조방법에 대하여 설명하기로 한다.
- [0032] 도 3 및 4에 도시된 바와 같이, 본 발명에 따른 양면냉각형 파워모듈은 상부기관(100)과 하부기관(200) 사이에 한 쌍의 반도체칩(300)이 나란히 설치되어 있는 구조를 가지고 있고, 상부기관(100)과 반도체칩(300) 사이에 설치되는 출력단 리드(610)와, 하부기관(200)의 일측과 반도체칩(300) 사이에 설치되는 플러스단 리드(620)와, 하부기관(200)의 타측과 반도체칩(300) 사이에 설치되는 마이너스단 리드(630)를 포함하여 구성된다.
- [0033] 종래에는 상술한 출력단 리드(610), 플러스단 리드(620) 및 마이너스단 리드(630)를 별도로 상부기관(100) 또는 하부기관(200)에 와이어 또는 솔더링 접합시켰지만, 본 발명에서는 이들을 반도체칩(300)과 상, 하부기관 사이에 설치하여 상, 하부기관의 면적을 감소시킨 것이다.
- [0034] 이때 한 쌍의 반도체칩(300)은, 플러스단 리드(620)와 연결되는 제1반도체칩(310)과 마이너스단 리드(630)와 연결되는 제2반도체칩(320)으로 구성되고, 제1반도체칩(310)과 연결되어 신호를 송수신하는 제1시그널 리드(640)와, 제2반도체칩(320)과 연결되어 신호를 송수신하는 제2시그널 리드(650)를 더 포함하는 것이 바람직하다.
- [0035] 여기에 추가로 제1반도체칩(310)과 제1시그널 리드(640)를 연결하는 제1와이어(720)의 설치 공간을 확보하기 위해 제1스페이서(410)를 설치할 수 있고, 마찬가지로 제2반도체칩(320)과 제2시그널 리드(650)를 연결하는 제2와이어(710)의 설치 공간을 확보하기 위해 제2스페이서(420)를 설치할 수 있다.
- [0036] 이후 설명상 편의를 위해, 상부기관(100), 출력단 리드(610), 제1스페이서(410), 제1반도체칩(310), 플러스단 리드(620), 하부기관(200)으로 이어지는 적층 구조를 제1스위치, 상부기관(100), 출력단 리드(610), 제2반도체칩(320), 제2스페이서(420), 마이너스단 리드(630), 하부기관(200)으로 이어지는 적층 구조를 제2스위치로 각각 지칭하도록 한다.
- [0037] 제1스위치와 제2스위치는 반도체칩(300)과 스페이서(400)의 설치 방향이 반대인데, 이는 입력단, 즉 플러스단 리드(620)와 마이너스단 리드(630)를 한 쪽 방향으로 배치하고, 출력단, 즉 출력단 리드(610)를 다른 쪽으로 배치하여, 상, 하부기관의 구조를 보다 단순화시키기 위해서이다.
- [0038] 즉, 종래에는 상, 하부기관에 입력단과 출력단이 흩어져 있어 구조가 복잡하고, 이들을 전기적으로 연결시키기 위한 별도의 통전선을 설치하는 등 제조 공정이 복잡하였는데, 한 쌍의 반도체칩(300)의 설치 방향을 서로 반대로 하는 것만으로 이를 보다 간략화시킬 수 있게 되는 것이다.
- [0039] 상, 하부기관을 보다 자세히 살펴보면 세 개의 층으로 구분되어 있는 것을 알 수 있다. 즉, 상부기관(100)은 외곽 방향의 상부방열층(110), 중심부의 상부세라믹층(120), 내측 방향의 출력 단자층(130)으로 구성되고, 하부기관(200)은 외곽 방향의 하부방열층(210), 중심부의 하부세라믹층(220), 내측부의 플러스 단자층(230) 및 마이너스 단자층(240)으로 구성된다.
- [0040] 이때, 플러스 단자층(230)은 플러스단 리드(620)와 접합되고, 마이너스 단자층(240)은 마이너스단 리드(630)와

접합되며, 플러스 단자층(230) 및 플러스단 리드(620)는 마이너스 단자층(240) 및 마이너스단 리드(630)와 절연 되도록 설치되는 것이 바람직하다.

[0041] 즉, 플러스 단자층(230) 및 플러스단 리드(620)와 마이너스 단자층(240) 및 마이너스단 리드(630) 사이에 별도의 절연체를 끼워넣거나, 이들을 이격시켜 설치한 후 봉지재(미도시)를 이용하여 절연시킬 수 있을 것이다.

[0042] 다만, 출력단 리드(610), 플러스단 리드(620) 및 마이너스단 리드(630)가 적층 구조에 편입되면서 종래에 비해 층수가 많아지므로, 솔더링 접합만으로는 접합 신뢰도가 저하될 수 있다.

[0043] 따라서, 열에 약한 반도체칩(300)의 접합을 제외한 나머지 부분의 접합을 브레이징 접합시키는 것이 바람직하다.

[0044] 즉, 상부기관(100)의 출력 단자층(130)과 출력단 리드(610) 사이, 출력단 리드(610)와 제1스페이서(410) 사이, 하부기관(200)의 플러스 단자층(230)과 플러스단 리드(620) 사이, 하부기관(200)의 마이너스 단자층(240)과 마이너스단 리드(630) 사이, 마이너스단 리드(630)와 제2스페이서(420) 사이를 각각 브레이징 접합(B)시켜, 높은 접합 강도를 얻을 수 있다.

[0045] 이후, 제1반도체칩(310)과 제1스페이서(410), 플러스단 리드(620)를 결합시킬 때와, 제2반도체칩(320)과 제2스페이서(420), 출력단 리드(610)를 결합시킬 때에는 종래와 동일하게 솔더링 접합(S)을 수행하게 된다.

[0046] 브레이징 접합은 약 450℃ 이상, 일례로 Ag-Sn 계열의 접합제를 사용할 경우 약 800℃의 온도에서 수행되므로, 약 300℃의 온도에서 수행되는 솔더링 접합시에 브레이징 접합부가 약화되지 않을 수 있다.

[0048] 한편, 본 발명에 따른 양면냉각형 파워모듈의 제조방법은, 크게 상부모듈 조립단계, 하부모듈 조립단계, 모듈결합단계를 포함하여 구성된다.

[0049] 이때 상부모듈 조립단계와 하부모듈 조립단계가 종료된 이후, 모듈결합단계에 반도체칩(300)을 배치하는 모습이 도 5에 도시되어 있다.

[0050] 상부모듈 조립단계는, 상부기관(100)의 하면에 출력단 리드(610)를 설치하고, 출력단 리드(610)의 하면에 제1스페이서(410)를 설치하는 단계로서, 이때 각각의 구성을 브레이징 접합시키게 된다.

[0051] 하부모듈 조립단계는, 하부기관(200)의 상면 일측에 플러스단 리드(620)를 설치하고, 타측에 마이너스단 리드(630)를 설치하며, 마이너스단 리드(630)의 상면에 제2스페이서(420)를 설치하는 단계로서, 이때 역시 각각의 구성을 브레이징 접합시키게 된다.

[0052] 이후 모듈결합단계는, 상부모듈 조립단계 및 하부모듈 조립단계에서 조립된 구성 사이에 제1반도체칩(310) 및 제2반도체칩(320)을 배치하고, 이를 솔더링 접합시키게 된다.

[0054] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다.

[0055] 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 균등 개념으로부터 도출되는 모든 변경 또는 변경된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

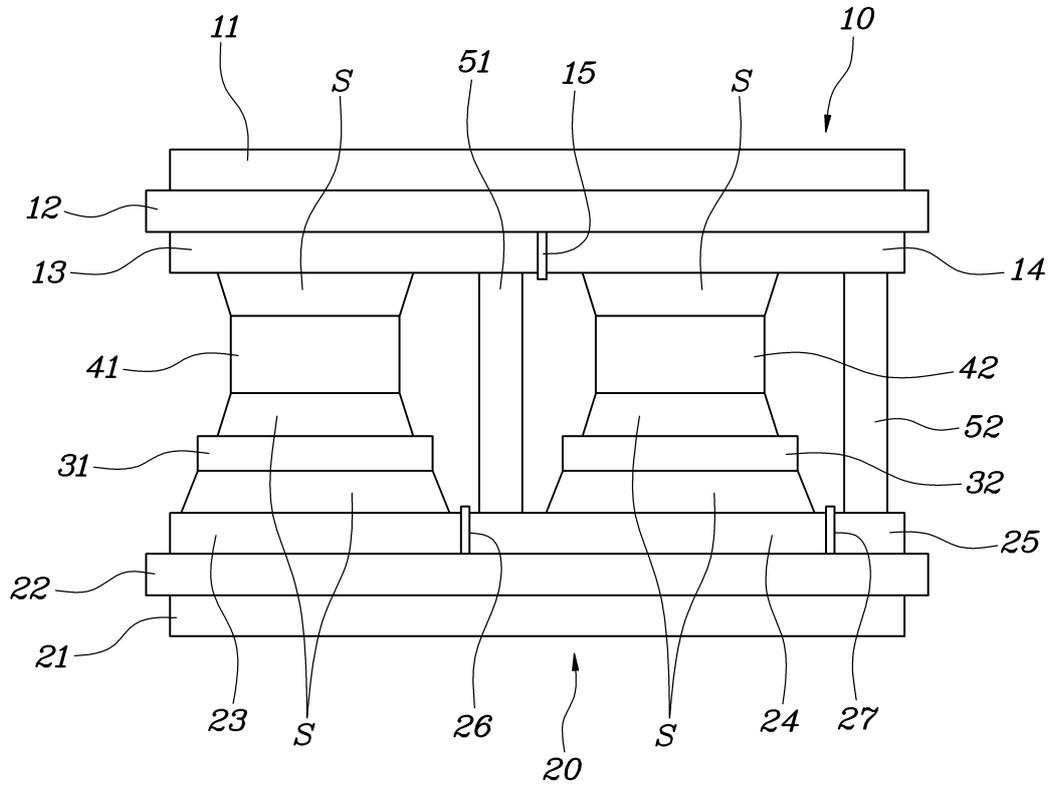
부호의 설명

- [0057] 10: 상부기관 11: 상부방열층
- 12: 상부세라믹층 13: 상부출력층
- 14: 상부마이너스층 15: 상부절연체

20: 하부기관 21: 하부방열층
22: 하부세라믹층 23: 하부플러스층
24: 하부출력단자층 25: 하부마이너스층
26: 하부1절연체 27: 하부2절연체
30: 반도체칩 31: 제1반도체칩
32: 제2반도체칩 40: 스페이서
41: 제1스페이서 42: 제2스페이서
51: 제1통전선 52: 제2통전선
60: 리드 70: 와이어
100: 상부기관 110: 상부방열층
120: 상부세라믹층 130: 출력 단자층
200: 하부기관 210: 하부방열층
220: 하부세라믹층 230: 플러스 단자층
240: 마이너스 단자층 300: 반도체칩
310: 제1반도체칩 320: 제2반도체칩
400: 스페이서 410: 제1스페이서
420: 제2스페이서 600: 리드
610: 출력단 리드 620: 플러스단 리드
630: 마이너스단 리드 640: 제1시그널 리드
650: 제2시그널 리드 700: 와이어
710: 제2와이어 720: 제1와이어

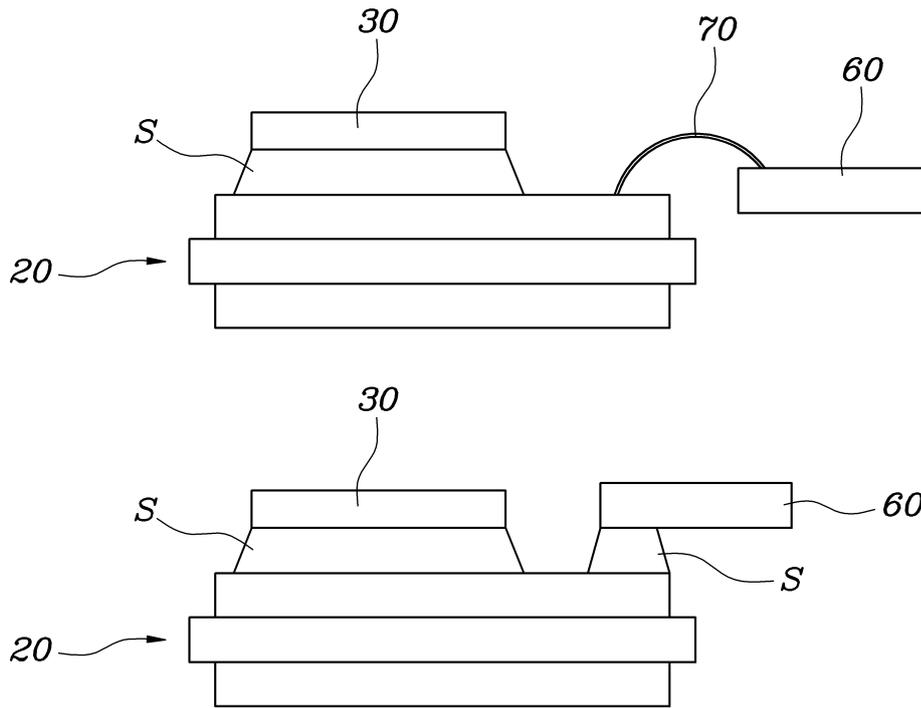
도면

도면1

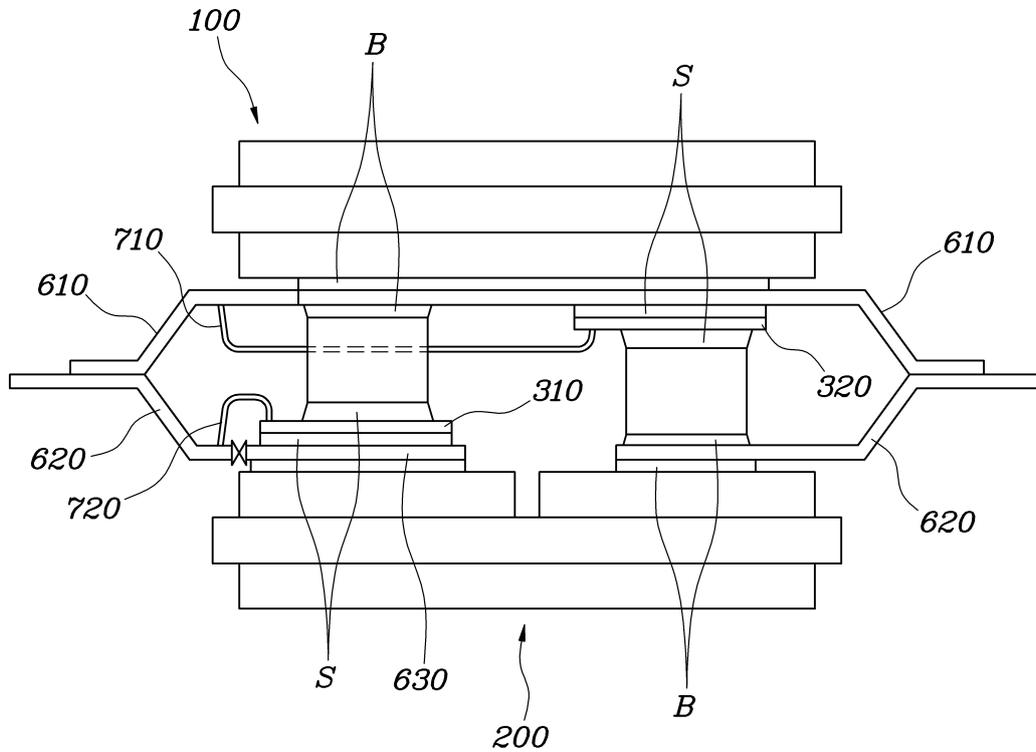


30(31,32)
40(41,42)

도면2

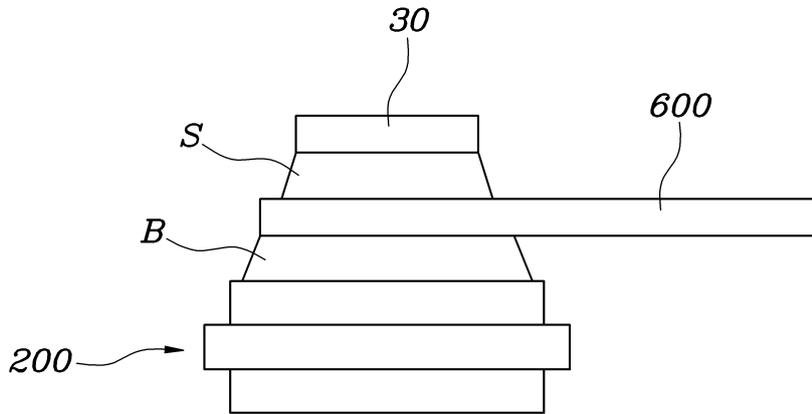


도면3

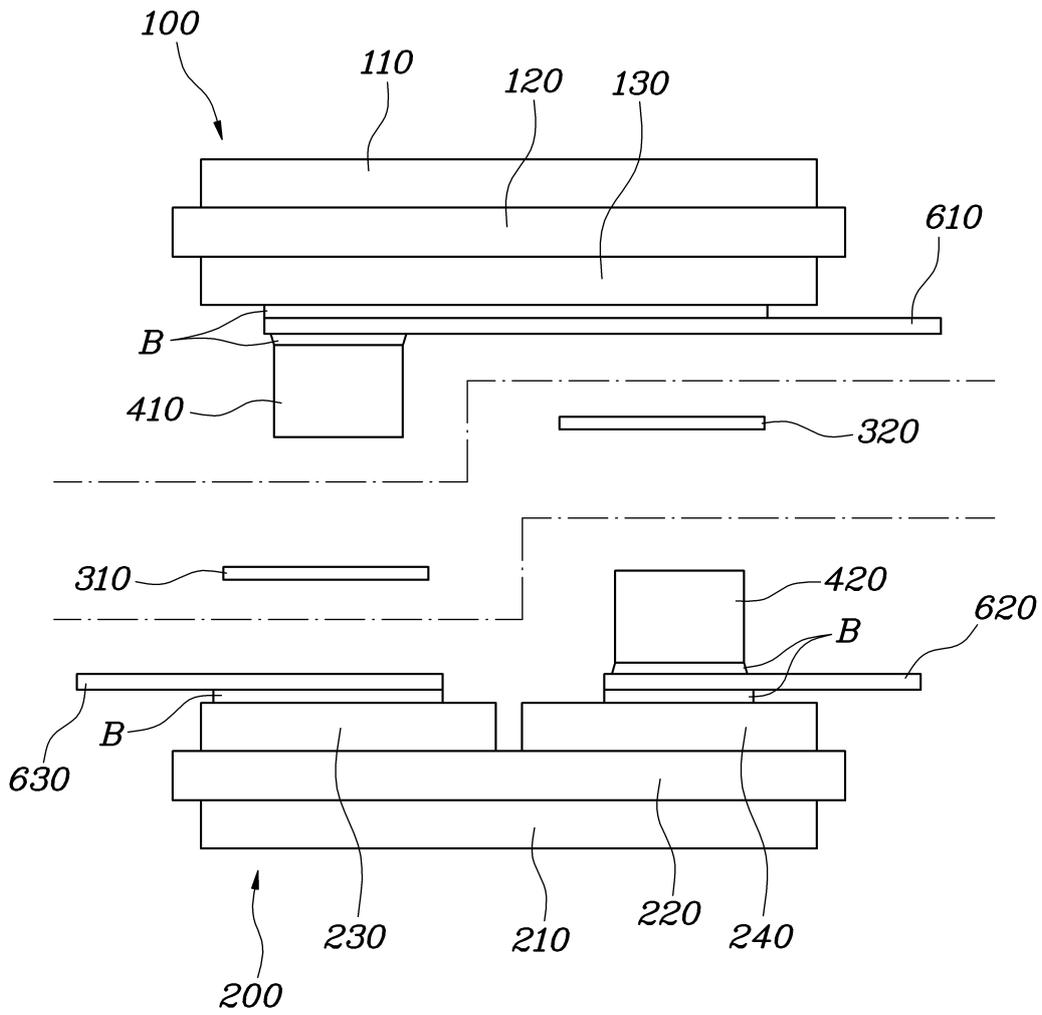


300(310,320)
 600(610,620,630)
 700(710,720)

도면4



도면5



300(310,320)
 400(410,420)
 600(610,620,630)