

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.⁶
H01L 21/28

(45) 공고일자 2005년02월23일
(11) 등록번호 10-0457409
(24) 등록일자 2004년11월05일

(21) 출원번호 10-1997-0079327
(22) 출원일자 1997년12월30일

(65) 공개번호 10-1999-0059130
(43) 공개일자 1999년07월26일

(73) 특허권자 주식회사 하이닉스반도체
경기 이천시 부발읍 아미리 산136-1

(72) 발명자 손현철
경기도 성남시 분당구 수내동 양지마을 304-803

김장식
서울특별시 동작구 사당3동 영아 아파트 5-703

(74) 대리인 신영무
최승민

심사관 : 김종찬

(54) 반도체소자의금속배선형성방법

요약

1. 청구 범위에 기재된 발명이 속하는 기술 분야

본 발명은 반도체 소자의 금속 배선 형성 방법에 관한 것임.

2. 발명이 해결하고자 하는 기술적 과제

메탈 콘택 홀에 티타늄을 증착한 후 급속 열처리 공정을 이용하여 베리어 메탈층 또는 금속층간 접착층을 형성할 경우, 티타늄실리사이드와 티타늄나이트라이드의 반응 온도가 달라 두 단계의 온도 조건에서 급속 열처리 공정을 실시할 경우 공정 과정이 복잡해지는 문제점을 해결하기 위함.

3. 발명의 해결 방법의 요지

금속 배선의 베리어 메탈층 또는 금속층간 접착층으로 사용될 티타늄 박막 내에 티타늄실리사이드 또는 티타늄나이트라이드의 반응을 조절하기 위한 반응 조절막을 삽입하고 단일 온도 조건으로 급속 열처리 공정을 실시함으로써, 공정을 단순화시킬 수 있고 콘택 저항을 안정화시킬 수 있음.

대표도

도 1

명세서

도면의 간단한 설명

도 1(a) 내지 1(c)는 본 발명의 제 1 실시 예에 따른 반도체 소자의 금속 배선을 형성하기 위해 순서적으로 도시한 소자의 단면도.

도 2(a) 내지 2(c)는 본 발명의 제 2 실시 예에 따른 반도체 소자의 금속 배선을 형성하기 위해 순서적으로 도시한 소자의 단면도.

<도면의 주요 부분에 대한 부호 설명>

- 11 : 실리콘 기판 21 : 하부 금속층
- 12, 22 : 층간 절연막 13, 23 : 베리어 메탈층
- 13a, 23a : 제 1 티타늄막 13b, 23b : 반응 조절막
- 13c, 23c : 제 2 티타늄막 13d : 티타늄실리사이드층
- 13e, 23e : 티타늄나이트라이드층 14 : 금속층
- 23d : 티타늄-메탈 화합물층 24 : 상부 금속층

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체 소자의 금속 배선 형성 방법에 관한 것으로, 특히 금속 배선의 베리어 메탈층 또는 금속간 접촉층으로 사용될 티타늄(Ti) 박막 내에 반응 조절막을 삽입하고 단일 온도 조건으로 급속 열처리(Rapid Thermal Oxide ;이하 RTP라 함) 공정을 실시하여 금속 배선의 베리어 메탈층을 안정성 있게 형성하고 콘택 저항을 안정화시킬 수 있는 반도체 소자의 금속 배선 형성 방법에 관한 것이다.

일반적으로, 티타늄/티타늄나이트라이드(Ti/TiN) 또는 티타늄실리사이드/티타늄나이트라이드(TiSi₂/TiN)와 같은 메탈 콘택에 사용되는 베리어 메탈 층착시, 메탈 콘택에 Ti을 증착한 후 NH₃ 분위기하에서 RTP 공정을 실시한다. 이때, 콘택 홀에 증착된 Ti의 기판쪽은 실리콘과 반응하여 티타늄실리사이드(TiSi_x) 화합물을 형성하고 표면쪽은 NH₃와 반응하여 티타늄나이트라이드(TiN_x)를 형성한다. 그러나 RTN으로 형성된 TiN_x의 경우, x < 0.5인 Ti-리치 TiN이고 TiSi_x와 TiN_x의 최적 반응 온도가 서로 달라 단일 온도 RTN의 경우 TiN_x과 TiSi_x의 두께비 조절이 어렵게 된다.

이러한 문제점을 해결하기 위하여, 종래에는 RTN 공정을 두 온도 조건에서 진행하여 반응을 조절하므로써 TiN_x과 TiSi_x의 두께 비율을 조절하는 방법을 사용하였으나, 공정 과정이 복잡하고 소자의 동작 안정화를 얻을 수 없는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 금속 배선의 베리어 메탈층 또는 금속층간 접촉층으로 사용될 Ti 내에 TiSix 또는 TiN_x의 반응을 조절하기 위한 반응 조절막을 삽입하고 단일 온도의 RTP 공정을 실시하여, 금속 배선의 장벽층을 단순한 공정으로 안정되게 형성하고 콘택 저항을 안정화시키므로써 소자의 수율을 향상시킬 수 있는 반도체 소자의 금속 배선 형성 방법을 제공하는데 그 목적이 있다.

상술한 목적을 달성하기 위한 본 발명에 따른 반도체 소자의 금속 배선 형성 방법은 하부 구조가 형성된 기판 상부에 층간 절연막을 형성하고 선택된 영역을 패터닝하여 콘택홀을 형성하는 단계와, 상기 콘택홀을 포함한 전체 구조 상부에 베리어 메탈층인 제 1 티타늄막, 반응 방지막 및 제 2 티타늄막을 순차적으로 형성하는 단계와, 급속 열처리 공정을 실시하여, 상기 콘택 홀 기저부의 제 1 티타늄막과 상기 기판의 실리콘 또는 금속의 반응으로 티타늄실리사이드층 또는 티타늄 메탈 화합물층을 형성하고, 상기 콘택 홀 기저부의 제 2 티타늄막과 상기 콘택 홀 측벽 및 상기 절연막 상부의 제 1 및 제 2 티타늄막을 티타늄나이트라이드막으로 변화시키는 단계와, 전체 구조 상부에 금속층을 형성하여 콘택 홀을 매립하는 단계를 포함하여 이루어지는 것을 특징으로 한다.

발명의 구성 및 작용

이하, 첨부된 도면을 참조하여 본 발명을 상세히 설명하기로 한다.

도 1(a) 내지 1(c)는 본 발명의 제 1 실시 예에 따른 반도체 소자의 금속 배선 형성 방법을 설명하기 위해 순서적으로 도시한 소자의 단면도로서, Ti 박막이 금속 배선의 장벽층으로 사용되는 경우를 나타낸다.

도 1(a)에 도시된 바와 같이, 실리콘 기판(11) 상부에 층간 절연막(12)을 형성한 후 선택된 영역을 패터닝하여 콘택홀을 형성한다. 이후 콘택 홀을 포함하는 전체 구조 상부에 베리어 메탈층(13)으로 사용될 제 1 Ti막(13a), 반응 조

절막(13b) 및 제 2 Ti막(13c)을 순차적으로 형성한다. 이때, 반응 조절막(13b)으로는 TiN 또는 Ti-옥사이드가 사용될 수 있다.

도 1(b)에 도시된 바와 같이, 암모니아(NH₃) 또는 질소(N₂) 분위기 하에서 RTP(Rapid Thermal Process ;RTP) 공정을 실시한다. 이때 콘택 기저부에서는 반응 조절막(13b) 하부의 제 1 Ti막(13a)의 Ti과 실리콘 기판(11)의 실리콘이 반응하여 TiSix층(13d)이 형성되며, 콘택 기저부 반응 조절층 상부의 제 2 티타늄막(13c), 콘택 측벽 및 층간 절연막(12) 상의 제 1 및 제 2 Ti막(13a, 13c)은 RTP 공정에 의해 TiN_x막(13e)으로 변화된다.

도 1(c)에 도시된 바와 같이, 베리어 메탈층(13)이 형성된 전체 구조 상부에 금속층(14)을 형성한다. 이때, 금속층(14)으로는 알루미늄(Al), 텅스텐(W) 및 구리(Cu) 중 어느 하나가 사용된다.

이와 같이, TiN 또는 Ti-옥사이드를 베리어 메탈 또는 금속층간 접착층으로 사용되는 Ti 사이에 삽입시켜 티타늄-실리사이드이션 및 티타늄-나이트라이드이션 반응의 반응 조절막으로 사용한다. TiN를 반응 조절막으로 사용할 경우 RTN 공정을 600°C 이상에서 실시하더라도 Ti층 사이에 삽입된 TiN 또는 Ti-옥사이드막이 티타늄-실리사이드이션 반응을 조절하여 TiN 상부의 Ti이 NH₃와 충분히 반응하여 원하는 두께의 TiN_x이 형성될 수 있으며, RTN 공정을 단순화시키고 균일한 티타늄-실리사이드/TiN_x 박막을 형성하여 콘택 저항을 안정화시킬 수 있다. 또한 이러한 방식으로 형성된 TiN_x은 스퍼터 방식으로 제조된 TiN에 비하여 더욱 밀도가 높아 텅스텐-플러그 또는 텅스텐-배선용으로도 적합하다.

도 2(a) 내지 2(c)는 본 발명의 제 2 실시 예에 따른 반도체 소자의 금속 배선 형성 방법을 설명하기 위해 순서적으로 도시한 소자의 단면도이다.

도 2(a)에 도시된 바와 같이, 하부 금속층(21)이 형성된 기판 상부에 층간 절연막(22)을 형성한 후 선택된 영역을 패터닝하여 콘택 홀을 형성한다. 이후 콘택 홀을 포함하는 전체 구조 상부에 베리어 메탈층(23)으로 사용될 제 1 Ti막(23a), 반응 조절막(23b) 및 제 2 Ti막(23c)을 순차적으로 형성한다. 이때, 반응 조절막(23b)으로는 TiN 또는 Ti-옥사이드가 사용될 수 있다.

도 2(b)에 도시된 바와 같이, 암모니아(NH₃) 또는 질소(N₂) 분위기 하에서 RTP(Rapid Thermal Process ;RTP) 공정을 실시한다. 이때 콘택 기저부에서는 반응 조절막(23b) 하부의 제 1 Ti막(23a)의 Ti과 하부 금속층(21)의 금속이 반응하여 Ti-메탈 화합물층(23d)이 형성되며, 콘택 기저부 반응 조절층 상부의 제 2 티타늄막(23c)과 콘택 측벽 및 층간 절연막(22) 상의 제 1 및 제 2 Ti막(23a, 23c)은 RTP 공정에 의해 TiN_x막(23e)으로 변화된다.

도 2(c)에 도시된 바와 같이, 베리어 메탈층(23)이 형성된 전체 구조 상부에 상부 금속층(24)을 형성한다. 이때, 상부 금속층(24)으로는 알루미늄(Al), 텅스텐(W) 및 구리(Cu) 중 어느 하나가 사용된다.

발명의 효과

상술한 바와 같이 본 발명에 따르면, 금속 배선의 장벽층 또는 금속간 접착층으로 사용될 티타늄 또는 금속간 접착층으로 사용될 티타늄 박막 증착시, 하나의 티타늄 챔버에서 장벽층의 공정을 진행할 수 있고 소자의 콘택 저항을 안정화시킬 수 있다. 또한 공정 단순화에 의해 스트루우-풋을 향상시킬 수 있고 고밀도의 티타늄나이트라이드를 형성하므로써 텅스텐-플러그 및 텅스텐 와이어링 공정을 안정화시킬 수 있어 소자의 수율이 향상되는 탁월한 효과가 있다.

(57) 청구의 범위

청구항 1.

콘택홀이 형성된 기판이 제공되는 단계;

상기 콘택홀을 포함한 전체 구조 상부에 제1 티타늄막을 형성하는 단계;

상기 제1 티타늄막 상에 반응 조절막으로 티타늄나이트라이드막 또는 티타늄옥사이드막을 형성하는 단계;

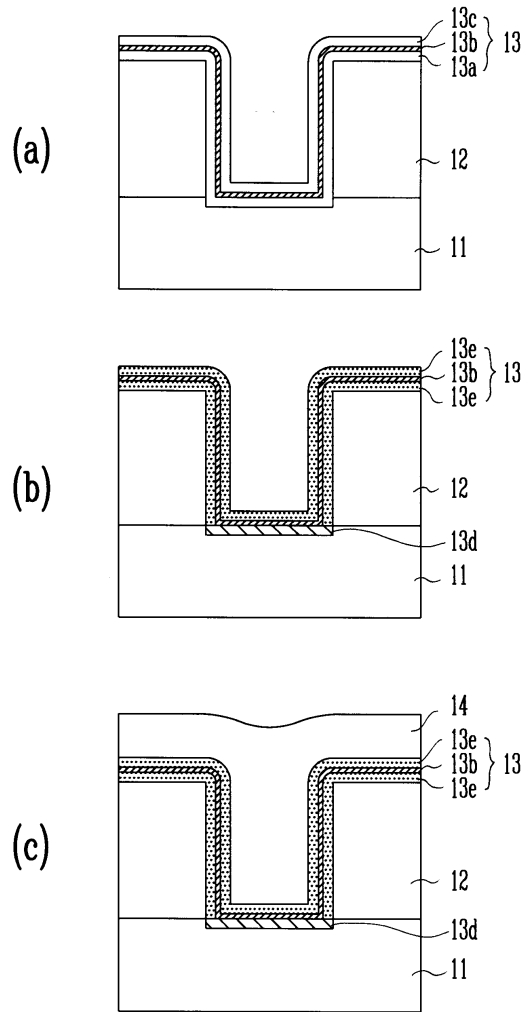
상기 반응 조절막 상에 제2 티타늄막을 형성하는 단계;

암모니아 또는 질소 분위기에서 금속 열처리 공정을 실시하여 상기 제1 티타늄막과 상기 기판 또는 상기 기판 상에 형성된 금속층을 반응시켜 상기 콘택홀의 기저부에 티타늄실리사이드층 또는 티타늄 메탈 화합물층을 형성하는 동시에 상기 제2 티타늄막을 티타늄나이트라이드막으로 변화시키는 단계; 및

상기 콘택홀이 매립되도록 금속층을 증착하는 단계를 포함하는 반도체 소자의 금속 배선 형성방법.

도면

도면1



도면2

