

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁴ G11C 11/40	(11) 공개번호 (43) 공개일자	특 1986-0006790 1986년 09월 15일
(21) 출원번호	특 1986-0001421	
(22) 출원일자	1986년 02월 28일	
(30) 우선권주장	39337 1985년 02월 28일 일본(JP)	
(71) 출원인	가부시끼가이샤 도오시바 사바 쇼오이찌 일본국 가나가와켄 가와사끼시 사이와이구 호리가와쵸오 72반지	
(72) 발명자	도다 하루끼 일본국 가나가와켄 가와사끼시 사이와이구 고무가이 도오시바쵸오 1 가부시끼가이샤 도오시바 다마가와 공장내	
(74) 대리인	김윤배	

심사청구 : 있음

(54) 반도체 기억장치

요약

내용 없음

대표도

도3

명세서

[발명의 명칭]

반도체 기억장치

[도면의 간단한 설명]

제3도는 본 발명의 일 실시예를 나타내는 기억장치의 블록도, 제4도는 제3도에 도시된 기억장치의 메모리 블록 및 센스증폭기 블록의 회로도, 제5도는 제3도에 도시된 기억장치에 사용되는 행디코더의 회로도.

11, 31A, 31B-메모리블록, 12, WL₁, WL₂-워드선, 13, BL₁, BL₂-비트선, 14, 34A, 34B-행디코더, 15, 35-열 디코더, 16, 36-센스증폭기, 17, 37-구동신호 발생회로, 21-디코드신호 출력선, 22-24-트랜지스터, Mc-메모리셀, An-최상위비트신호, Qs-트랜지스터, Cs-캐패시터, DW₁, DW₂-더미워드선, DMC-더미셀, N₁-노우드, CSL₁, CSL₂-제어선, 37-1-지연회로, 37-2, 37-3-부트스트랩회로, 37-4-풀업회로, 38-구동신호선택회로.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

적어도 2개조로 분류되는 복수개의 메모리블록(31A)(31B)과, 상기 각 메모리블록내에 설치되는 메모리셀 선택용 워드선(32), 워드선 선택용 어드레스 신호에 따라 상기 메모리 블록내의 워드선을 선택하는 복수개의 제1선택수단(34A) 및, 상기 워드선을 구동하기 위한 구동신호를 발생시키는 구동신호 발생수단(37)을 구비하고 있는 반도체 기억장치에 있어서, 상기 제1선택수단은 게이트선 선택용 어드레스선 중 그 일부 어드레스 신호에 따라 상기 메모리 블록내의 워드선을 선택하는 한편, 상기 분류된 각조의 메모리 블록중 워드선 선택용 어드레스 신호의 나머지 어드레스 신호에 따라 다른 어떤 1조의 메모리 블록에 대응되는 각 제1선택수단에다 상기 구동신호를 선택적으로 공급하는 제2선택수단(38)을 구비하고 있음을 특징으로 하는 반도체 기억장치.

청구항 2

제1항에 있어서, 상기 워드선 선택용 나머지 어드레스 신호 (An)(An)가 1비트이고, 상기 제2선택수단(38)은 일단에 상기 구동신호 발생수단(37)으로부터의 출력(φ)이 공급되어 게이트에 상기 1비트의 어드레스 신호의 상보쌍 신호중 한쪽 또는 다른쪽의 신호가 각각 공급되는 1쌍의 트랜지스터(41-

44)로 구성되어 있음을 특징으로 하는 반도체 기억장치.

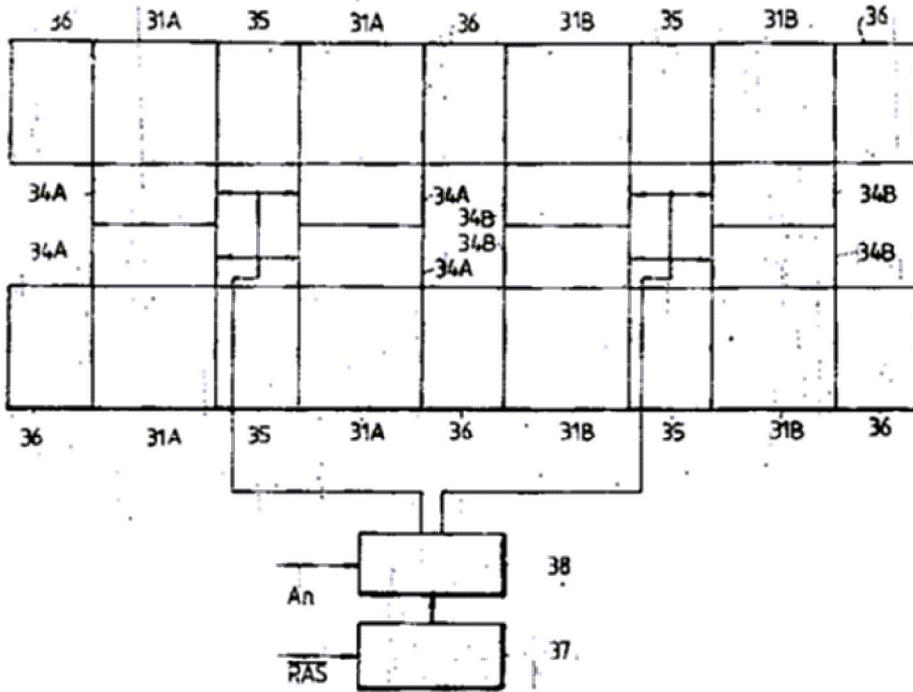
청구항 3

제1항에 있어서, 상기 복수개의 메모리블록(31A)(31B)이 상기 워드선 선택용 나머지 어드레스 신호에 따라 분류되고 있음을 특징으로 하는 반도체 기억장치.

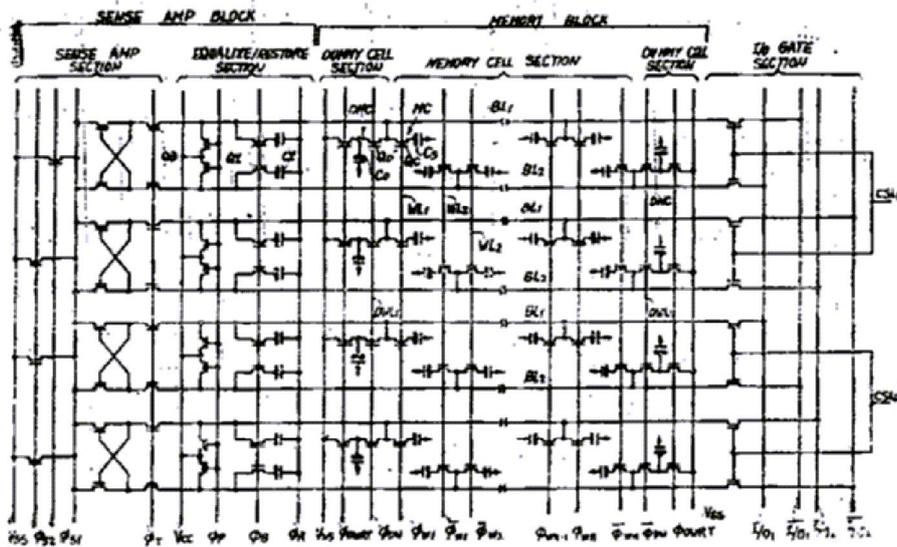
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면3



도면4



도면5

