



[12] 发明专利申请公开说明书

[21] 申请号 02821860.4

[43] 公开日 2005年3月9日

[11] 公开号 CN 1593010A

[22] 申请日 2002.10.23 [21] 申请号 02821860.4

[30] 优先权

[32] 2001.10.31 [33] EP [31] 01402821.1

[86] 国际申请 PCT/EP2002/011845 2002.10.23

[87] 国际公布 WO2003/039006 英 2003.5.8

[85] 进入国家阶段日期 2004.4.30

[71] 申请人 飞思卡尔半导体公司

地址 美国得克萨斯州

[72] 发明人 奥米德·奥利亚埃 贝朗热尔·勒芒

[74] 专利代理机构 中原信达知识产权代理有限责
任公司

代理人 樊卫民 钟 强

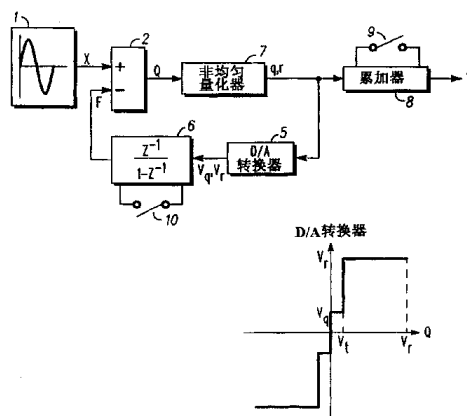
权利要求书3页 说明书11页 附图5页

[54] 发明名称 增量 Δ 模数转换

[57] 摘要

一种用增量 Δ 转换把模拟输入信号(X)转换成数字输出信号(Y)的方法和转换器,其中在时钟脉冲间隔,非均匀量化器(7)产生数字量化器信号,数模转换器(5)产生是数字量化器信号的函数的模拟量化器信号,在整个反馈回路上施加模拟差分信号(Q)到量化器(7),模拟差分信号(Q)是输入信号(X)和在自复位信号后模拟量化器信号的积分之间的差的函数,并且产生数字输出信号(Y)作为在复位信号后数字量化器信号的和的函数。数字量化器信号具有第一幅度(q),如果模拟差分信号(Q)的幅度小于阈值幅度(V_t)和第二幅度(r),则基本大于第一幅度(q),如果模拟差分信号的幅度(Q)大于阈值幅度(V_t),则阈值幅度(V_t)基本小于对应于第二幅度(r)的所述模拟量化器信号的幅度(V_r)。在两个连续时钟周期之间的模拟差分信号(Q)中改变的幅度基本小于对应模拟量化器信号

(V_q , V_r)的幅度,使得从数模转换器(5)到量化器(7)的反馈回路的增益(g)基本小于1。



1. 一种用增量 Δ 转换把模拟输入信号 (X) 转换成数字输出信号 (Y) 的方法, 其中, 在时钟脉冲间隔, 量化器 (7) 产生数字量化器信号, 数模转换器 (5) 产生是所述数字量化器信号的函数的模拟量化器信号, 在整个反馈回路上施加模拟差分信号 (Q) 到所述量化器 (7), 模拟差分信号 (Q) 是所述输入信号 (X) 和在复位信号后所述模拟量化器信号积分之间的差的函数, 并且产生所述数字输出信号 (Y) 作为在所述复位信号后所述数字量化器信号的和的函数,

10 其特征在于, 所述量化器 (7) 是非均匀量化器, 其中所述数字量化器信号具有第一幅度 (q), 如果所述模拟差分信号 (Q) 的幅度小于阈值幅度 (V_t) 和第二幅度 (r), 则基本大于所述第一幅度 (q), 如果所述模拟差分信号的幅度 (Q) 大于所述阈值幅度 (V_t), 所述阈值幅度 (V_t) 基本小于对应于所述第二幅度 (r) 的所述模拟量化器信号的幅度 (V_r), 并且在两个连续时钟脉冲周期之间的所述模拟差分信号 (Q) 中改变的幅度基本小于对应模拟量化器信号 (V_q , V_r) 的幅度, 使得从所述数模转换器 (5) 到所述量化器 (7) 的反馈回路的增益 (g) 基本小于 1。

20 2. 根据权利要求 1 所述的方法, 其中, 所述阈值幅度 (V_t) 大于用对应于所述第二幅度 (r) 的所述模拟量化器信号的幅度 (V_r) 乘以所述增益 (g) 的值的一半。

25 3. 根据权利要求 1 或 2 所述的方法, 其中, 持续转换直到两个连续时钟脉冲周期之间的所述模拟差分信号 (Q) 的变化改变符号。

4. 根据权利要求 3 所述的方法, 其中, 在转换的终点, 修改所述数字输出信号 (Y) 的最低有效数字, 作为所述量化器数字信号 (q , r) 的剩余幅度的函数。

5 5. 一种增量 Δ 模数转换器，用于把模拟输入信号 (X) 转换成数字输出信号 (Y)，包括：用于限定时钟脉冲间隔的时钟脉冲装置，用于在所述时钟脉冲间隔产生数字量化器信号的量化器装置 (7)，用于产生是所述数字量化器信号的函数的模拟量化器信号的数模转换器装置 (5)，用于产生复位信号的复位装置 (9, 10)，用于在整个反馈回路上施加模拟差分信号 (Q) 到所述量化器装置 (7) 的反馈装置 (2, 6)、模拟差分信号 (Q) 是所述输入信号 (X) 和在所述复位信号后所述模拟量化器信号的积分之间的差的函数，以及用于产生作为在所述复位信号后所述数字量化器信号的和的函数的所述数字输出信号 (Y) 的输出装置 (8)，

10 其特征在于，所述量化器装置包括非均匀量化器装置 (7)，使得所述数字量化器信号具有第一幅度 (q)，如果所述模拟差分信号 (Q) 的幅度小于阈值幅度 (V_t) 和第二幅度 (r)，则基本大于所述第一幅度 (q)，如果所述模拟差分信号的幅度 (Q) 大于所述阈值幅度 (V_t)，并且积分与所述第一和第二幅度 (q, r) 成比例的模拟信号 (V_q, V_r) 并将其施加到所述量化器装置 (7)，则从所述数模转换器 (5) 到所述量化器 (7) 的反馈回路的增益 (g) 基本小于 1，使得在两个连续时钟脉冲周期之间的所述模拟差分信号 (Q) 中改变的幅度基本小于对应模拟量化器信号 (V_q, V_r) 的幅度。

20

6. 根据权利要求 5 所述的增量 Δ 模数转换器，其中，所述阈值幅度 (V_t) 大于用对应于所述第二幅度 (r) 的所述模拟量化器信号 (Q) 的幅度 (V_r) 乘以所述增益 (g) 的值的一半。

25

7. 根据权利要求 5 或 6 所述的增量 Δ 模数转换器，其中，持续转换直到两个连续时钟脉冲周期之间的所述模拟差分信号 (Q) 的变化改变符号。

30 8. 根据权利要求 7 所述的增量 Δ 模数转换器，其中，在转换的终点，修改所述数字输出信号 (Q) 的最低有效数字，作为所述量化

器数字信号 的剩余幅度的函数。

9. 根据权利要求 5 至 8 中任一权利要求所述的增量 Δ 模数转换器，其中，所述输出装置包括数字累加器 (8)。

5

10. 根据权利要求 5 至 9 中任一权利要求所述的增量 Δ 模数转换器，其中，所述反馈装置 (2, 6) 和所述量化器装置 (7) 包括具有输入电压偏移补偿 (26, C_c , C_{cmp}) 的开关电容器放大器 (A, C_f , C_i ; 22a, 23a, 24a)。

10

11. 根据权利要求 5 至 10 中任一权利要求所述的增量 Δ 模数转换器，其中，所述数模转换器装置 (5) 包括电阻串 (27 至 33)，所述电阻串由对应所述第二幅度 (r) 的所述模拟信号 (V_r) 提供，以限定所述阈值幅度 (V_t) 和对应于所述第一幅度 (q) 的所述模拟信号 (V_q)。

15

增量 Δ 模数转换

5 技术领域

本发明涉及一种用于模数转换的方法和设备，更具体涉及增量 Δ 模数转换。

背景技术

10 用于测量应用的模数转换器不同于用在电信中的调制器，某种意义上来说，模数转换器在每个转换程序的起点复位，但调制器连续地调整模拟输入信号变化而不用复位。

已知道许多不同类型的模数转换器，如它们之中的 Δ 转换器和 Σ - Δ 转换器。已证实用于测量应用的 Σ - Δ 模数转换器能够得到高分辨率。然而，因为 N 位的分辨率需要 2^N 时钟脉冲，所以增量 Σ - Δ 的转换时间很长。因此，增量 Σ - Δ 转换器仅能用在非常低速的应用中。

20 在调制器领域中，一般使用 Δ 调制以对超过几个位的声音信号编码； Δ 调制器可以包括非均匀量化器。过去，还没有发现 Δ 转换器普遍用于测量应用。

在图 1 中示出了基本 Δ 调制器以及在图 2 中示出了基本 Σ - Δ 调制器。尽管为了示例分别示出了基本电路元件的功能，但应意识到实际上使用的确切元件事实上可以与多种不同功能的调制器是共用的。

图 1 中所示的 Δ 调制器从源 1 接收各种（典型地交互）输入信号 X 。输入信号 X 施加到调制器中的减法器 2 上，减法器 2 还接收反馈信号 F ，在每个时钟脉冲周期从输入信号 X 采样的振幅中减去反馈信号 F 的振幅。来自减法器 2 的输出信号施加到量化器 3，量化器 3 的

输出信号 Q 是表示减法器输出信号的符号（正或负）的二进制信号。量化器输出信号 Q 施加到输出电路 4 以产生输出信号 Y ，输出电路 4 包括抽取器，即低通滤波器和下采样器。量化器输出信号 Q 还施加到数模转换器 5 并施加到积分器 6 以产生反馈信号 F ，数模转换器 5 的信号的振幅产生表示量化器输出信号 Q ，积分器 6 在有限的时间周期内对数模转换器的输出信号积分。因此，减法器的输出信号对应于输入信号 X 和来自积分器 6 的反馈信号之间的差。

图 2 中所示的基本 Σ - Δ 调制器包括与图 1 的 Δ 调制器相同的元件，其用相同的参考标记指示。 Σ - Δ 调制器包括从源 1 接收输入信号 X 而且还接收反馈信号 F 的减法器 2，在每个时钟脉冲周期从输入信号 X 采样的振幅中减去反馈信号 F 的振幅。来自减法器 2 的输出信号施加到积分器 6 以产生施加到量化器 3 的信号，在有限的时间周期内积分器 6 对减法器 2 的输出信号积分。量化器 3 的输出信号 Q 是表示减法器输出信号的符号（正或负）的二进制信号。量化器输出信号 Q 施加到输出电路 4 以产生输出信号 Y ，输出电路 4 包括抽取器，即低通滤波器和下采样器。量化器输出信号 Q 还施加到产生反馈信号 F 的数模转换器 5，反馈信号 F 的振幅表示量化器输出信号 Q 。因此，减法器的输出信号对应于输入信号 X 和来自数模转换器 5 的反馈信号之间的差。

应看到 Δ 调制器包括在反馈路径中的模拟积分器 6，而在 Σ - Δ 调制器中模拟积分器 6 是在前馈（feed-forward）路径中。

R.Gregorian 和 J.G.Gord 的论文“A Continuously Variable Slope Modulation Codec System（连续可变斜率调节编解码器系统）”，IEEE JSSC, vol. SC-18, No.6, pp.692-700, 1983 年 12 月，提出使用非均匀量化器提高 Δ 调制器的反应，非均匀量化器的输出信号的振幅具有用于施加到其输入的大信号的较大值和用于施加到其输入的小信号的较小值。在该方法中， Δ 调制器能响应大步长以迅速地改变输入信号，

而响应对应于较细分辨率的小步长，用于较慢地改变输入信号，降低过载失真和颗粒噪声。

本发明涉及一种增量 Δ 模数转换。

5

增量 Δ 转换器的基本电路不同于图1中所示的 Δ 调制器的转换器，其中输出电路含有数字累加器（或上/下计数器），模拟积分器6和数字累加器都在转换周期的起点复位。数字累加器和模拟积分器6分别累加自复位以来来自量化器3的数字差分信号，并积分自复位以来的相应的模拟信号。

10

发明内容

如所附权利要求所介绍地，本发明提供一种用于通过增量 Δ 转换把模拟输入信号（X）转换成数字输出信号（Y）的方法和转换器。

15

附图说明

图1是 Δ 调制器的示意图；

图2是 Σ - Δ 调制器的示意图；

图3是根据本发明一个实施例的增量 Δ 模数转换器的示意图；

20

图4是图3的转换器中的量化器的输入和输出信号图；

图5是图3的转换器的操作流程圖；

图6是出现在图3的转换器的操作模拟的信号图；

图7是图3的转换器的转换时间与输入信号函数关系的图；

25

图8是根据本发明的一个实践实施例的增量 Δ 模数转换器的简化电路图；

图9是图8的转换器的优选实施例的更详细的电路图；和

图10是图8的转换器中的偏移补偿电路的简化电路图。

具体实施方式

30

图3示出了根据本发明的一个实施例用于测量应用的增量 Δ 转换

器。在图 3 中，用相同的参考标记指示与图 1 和图 2 中所示的那些元件相同的元件。

图 3 中所示的增量 Δ 转换器包括输入信号 X 的信号源 1，输入信号 X 是在测量周期的起点采样的，并因此假设在测量周期内为基本恒量。通过随后接收反馈信号 F 的减法器 2 施加采样的输入信号 X，在每个随后的时钟脉冲周期，输入信号 X 的振幅减去反馈信号 F 的振幅。来自减法器 2 的输出信号施加到量化器 7。量化器输出信号 Q 施加到包括累加器的输出电路 8。量化器输出信号 Q 还施加到数模转换器 5，数模转换器 5 产生具有与量化器输出信号 Q 的数值成比例的振幅的信号，量化器输出信号 Q 还施加到使数模转换器的输出信号积分的积分器 6 以产生反馈信号 F。如开关 9 和 10 象征性所示，复位装置在测量周期的起点使累加器 8 和积分器 6 复位。因此，减法器的输出信号对应于输入信号 X 的原始值和反馈信号 F 之间的差，反馈信号 F 包括对应由积分器 6 积分的量化器输出信号的模拟信号连续值的积分。

根据本发明的实施例，量化器 7 是非均匀量化器，量化器 7 的输出信号取四个不同数值 $\pm q$ 、 $\pm r$ 之一。如果其输入 Q 大于阈值 V_t (小于 $-V_t$)，输出信号为 $\pm r$ ，以及如果其输入 Q 小于阈值 V_t (大于 $-V_t$)，输出信号为 $\pm q$ ，数模转换器 5 的输出取四个对应值 $\pm V_q$ 和 $\pm V_r$ 之一，其中 r 和 V_r 基本大于 q 和 V_q 。这样的非均匀量化器的优点在于缩短转换时间而不会恶化测量精度，由于用大步长 $|r|$ 和 $|V_r|$ 使转换更迅速地达到渐进值，直到积分器 6 的输出比 $\pm V_t$ 更接近输入信号 X，然后用提供高精度结果的小步长 $|q|$ 和 $|V_q|$ 继续使其更慢慢地接近渐进值。限定模数转换器的输入电压范围为 $\pm V_r$ 。

图 4 示出了量化器 7 的特性，在对应于量化器 7 输出的数模转换器 5 输出处，横轴表示来自减法器 2 的信号 Q 以及纵轴表示模拟信号的值。在测量周期的起点，信号 Q 具有等于输入信号 X 的值，并且如果 X 大于 V_t ，量化器的输出取数值 r 以及数模转换器 5 的输出取电

压值 V_r 。在每个随后的时钟脉冲周期，反馈信号 F 减少减法器 2 的输出 Q 的幅度，直到其小于 V_t 。当 X 的幅度小于 V_t 时，量化器 7 的输出取数值 q ，并且数模转换器 5 的输出变成 V_q 。

5 图 5 示出了操作方法并且开始于复位阶段 11，其中积分器 6 和累加器 8 复位为零，使得反馈信号 F 为零，并且在输入信号 X 采样之前，减法器 2 的输出 Q 为零。在下一个阶段 12 中，使转换器初始化，由减法器 2 采样输入信号 X ，使得减法器输出 Q 等于 X ，设置数字输出 Y 为累加器 8 的最大范围，这里所示例的累加器 8 用于 9 级
10 二进制计数器，使得 Y 等于 511，并且设置指针 $E1$ 以指示减法器 2 的输出信号 Q 的符号（正或负）。初始化步骤 12 可以取几个时钟脉冲周期，在该步骤的末尾，程序进入反馈回路。

 在第一反馈阶段 13 中，接着设置来自减法器 2 的输出信号 Q 为
15 其在前面时钟脉冲周期的值减去新的反馈信号 F ，以及设置指针 $E2$ 为输出信号 Q 的新的符号。随后的阶段取决于条件 14，即减法器 2 的输出信号 Q 的模是否大于阈值 V_t 。如果是，在阶段 15 中，对应于用减法器 2 的输出信号 Q 的符号乘以大步长以及用积分器反馈的增益 g 乘以大步长，用数模转换器的输出 V_r 增加反馈信号 F ；对应于用减法器
20 器 2 的输出信号 Q 的符号乘以大步长，用数值 r ($=2^5$ 在该例中) 增加数字输出信号 Y ；设置指针 $E1$ 为指针 $E2$ 的值并且操作返回反馈步骤 13。

 如果条件 14 为负，信号 Q 的模小于 V_t ，下一个阶段取决于条件
25 16，即指针 $E1$ 是否不同于指针 $E2$ 以及 $E1$ 是否为正；如果 $E1$ 与 $E2$ 没有差异，这意味着模数转换器仍在向输入信号 X 收敛；在这种情况下，在阶段 17，用小步长分别以输出信号 Q 的符号乘以 V_q 和 q ($=2^1$ 在该例中) 来调整反馈信号 F 和输出信号 Y 。当模拟积分器 6 的输出达到并通过输入信号 X 的初始振幅时，量化器 7 的输出改变符号并且
30 这用于限定转换操作的终点。这通过条件 16 的肯定响应来表示，并

且测量周期到达最低有效位（‘LSB’）阶段 18。如果在条件 16，尽管 E2 为负但 E1 为正，这表示 X 为正并且程序直接进行到 LSB 阶段 18；然而，如果尽管 E2 为正但 E1 为负，那么这表示 X 为负，并且为了保持相同的 LSB 阶段 18，程序首先又通过阶段 18，以转化信号 Q 的符号。

在 LSB 阶段 18，通过用信号 Q 的符号乘以 $V_q/2$ 以及用积分器反馈的增益乘以 $V_q/2$ 来增加反馈信号的值，设置 E1 为 E2，E2 设定为信号 Q 的符号，并且信号 Q 设置为在前一个时钟脉冲周期的值，其小于反馈信号 F 的值。

最低有效位（LSB）的提取仅仅是一个额外的时钟周期。实际上，在转换终点，当步长改变成 $V_q/2$ ，随后的步长取决于条件 19，即指针 E2 是否为正：如果是，累加器 8 的计数增加 1，以及如果不是就不变。接着终止转换周期。

假定在转换程序期间输入电压值 X 是常数。上述描述示出输出信号可以写作如下：

$$y_d[N_{ck}] = N_1 \cdot r + N_s \cdot q \quad (1)$$

$$y_a[N_{ck}] = N_1 \cdot g \cdot V_r + N_s \cdot g \cdot V_q \quad (2)$$

$$V_r/V_q = r/q \quad (3)$$

其中 N_{ck} 表示电流测量周期中的步长或时钟脉冲的总数量， $y_d[N_{ck}]$ 表示 N_{ck} 步长之后的数字输出信号 Y 的值， N_1 表示大步长的数量， N_s 表示小步长的数量，步长或时钟脉冲的总数量 $N_{ck} = N_1 + N_s$

明显地，最小的步长表示 ADC 的分辨率。所以对于 N-1 位的分辨率我们要求：

$$g \cdot V_q = 2 \cdot \text{LSB} = 2 \cdot V_r / 2^{N-1} \quad (4)$$

在本例中，用频带隙参考电压 $V_r = 1.2V$ 设置电压参考值。超过 2.4V

的输入电压范围, ADC 的目标分辨率为 10 位, 这样 $1\text{LSB}=2.34375\text{mV}$ 。优选用电阻分压器产生电压。优选模拟积分器为开关电容积分器, 用电容比值设置其增益。在模数转换器中要选择的两个第一参数为电压和积分器增益 g 。采取预防以确保当量化器输入传送阈值电压 V_t 时, 在下一个时钟量化器输入在 $+V_t$ 和 $-V_t$ 之间的区域内。否则, 量化器输入将在 $+V_t$ 和 $-V_t$ 周围振荡。该条件要求:

$$2.V_t > g.V_r \quad (5)$$

下列值用在本例中并发现在精确度、转换时间和电耗之间给出良好的平衡:

$$g=1/16; V_q=V_r/16; V_t=V_r/24 \quad (7)$$

这些值对应 9 位的分辨率。ADC 的最后位是从仅用在转换周期的最后时钟脉冲的半值步长 $V_q/2$ 中取得的。

现在参考图 6, 模拟示例了按照图 5 的算法的图 3 的电路的操作, 其中用成比例的电压表示输出信号 Y , 使得满刻度处 Y 等于 V_r 。这种模拟表示在测量周期操作 18 和 19 的终点不能进行操作。从时钟脉冲周期零至 19, 输入信号 X 为零并且输出信号 Y 在正负 V_q 之间变化。在时钟脉冲周期 20, 增加输入 X 到 $+0.2$ 伏。在时钟脉冲周期 21, 用与 V_r 一致的量增加输出信号 Y 。在时钟脉冲周期 22, 积分器 6 用相同的量 V_r 增加反馈信号 F , 并且用一致的量增加来自累加器 8 的输出 Y 。在时钟脉冲周期 23, 积分器 6 和累加器 8 的输出 F 和 Y 再次用相同量 V_r 增加。在时钟脉冲周期 24, 减法器 2 的输出 Q 变得小于阈值 V_t 并且用较小得量 V_q 增加输出信号 Y 。当来自减法器 2 的信号 Q 的符号由正变负并且通过 V_q 不是增加而是降低输出信号 Y 时, 通过小步长 V_q 继续增加输出信号 Y 和反馈信号 F 直到时钟脉冲周期 28。在该模拟中, 输出信号 Y 和反馈信号 F 随后振荡在大约与输入信号 X 一致的值, 尽管实际上用操作 18 和 19 按照图 5 所示的算法终止测量周期。

图 7 中标绘出时钟脉冲周期的数量与用于完成转换的输入信号的电平的函数关系。应看到所需的最小时钟脉冲 $N_{ck|min}=2$ 、最大时钟脉冲 $N_{ck|max}=28$ 以及平均时钟脉冲 $N_{ck|ave}=14.28$ 。这意味着电路电耗还取决于输入信号电平。由此，在优选实施例中，在每个转换程序的终点切断电路，使得有效地以 2 除平均电路电耗。完全切断数字区而不切断模拟区，以避免引起任何恢复 (recovery) 问题。

图 8 更详细地示出了图 3 的基本模数转换器的实际实施例。在该实施例中，首先采样输入信号 X 并且随后在连续的时钟脉冲周期内使用开关电容电路从其中减去反馈信号 F，开关电路具有执行采样、积分和减法操作的共用放大器。

对端子 20 施加输入信号 X，端子 20 通过第一初始化开关 S1 连接到采样电容器 C_s 的左侧板上，电容器 C_s 的左侧板通过第一采样开关 S2 接地。采样电容器 C_s 的右侧板通过第二初始化开关 S1 接地并且通过第二采样开关 S2 接放大器 21 的负输入，放大器 21 的正输入接地。通过反馈回路把放大器 21 的输出信号 Q 施加到通过积分电容器 C_i 的负输入，电容器 C_i 与复位开关 10 并联。数模转换器 5 的输出通过第一积分相位开关 $\phi 1$ 连接到反馈电容器 C_f 的右侧板，电容器 C_f 的右侧板还通过第二积分相位开关 $\phi 2$ 接地。电容器 C_f 的左侧板通过另一第一积分相位开关 $\phi 1$ 接地并且通过另一第二积分相位开关 $\phi 2$ 连接到放大器 21 的负端。

量化器 7 包括三个比较器 22、23 和 24 以及逻辑电路 25。每个比较器 22、23 的正输入端和比较器 24 的负输入端连接到放大器 21 的输出。比较器 22 的负输入端接收电压 V_t ，比较器 23 的负输入端接地以及比较器 24 的正输入端接收阈值电压 $-V_t$ 。每个比较器 22、23 和 24 的输出连接到逻辑电路 25，逻辑电路 25 选择具有适当的正或负符号施加到上/下计数器 8 的增量的数值 r、q 或 $q/2$ ，逻辑电路 25 还选

择数模转换器 5 的一致输出电压 V_r 、 V_q 或 $V_q/2$ 。

5 在操作中，测量周期开始于复位阶段 11，其中打开第一初始化开关 S1 和第二采开关 S2，当闭合第二初始化开关 S1 和第一采样开关 S2 时，使得采样电容器 C_s 短路接地而与放大器 21 绝缘。还闭合开关 10 以使积分电容器 C_i 短路。

10 在采样相位 12 期间，在一个或多个初始化时钟脉冲周期内闭合初始化开关 S1 并打开采样开关 S2，使得对具有右侧板接地的电容器 C_s 的左侧板充电到信号 X 的电压值。在随后的一个或多个时钟脉冲周期内，打开初始化开关 S1 并闭合采样开关 S2，使得电容器 C_s 的左侧板接地并且施加电容器 C_s 的右侧板的电压到放大器 21 的负输入端。在该时间期间，电路充当具有统一增益的开关电容器放大器，以便对积分电容器 C_i 充电到电压 X。当完成采样时，打开开关 S1 和 S2 以使
15 放大器与采样电容器 C_s 绝缘。量化器 7 相对于阈值电压正负 V_i 并相对地，寄存放大器 21 的输出信号 Q 的值，作为比较器 22、23 和 24 输出的函数。

20 在下一个时钟脉冲周期内，增量正负 r、q 或 q/2 的值施加到计数器 8 上以及选择在数模转换器 5 输出处的对应值正负 V_r 、 V_q 或 $V_q/2$ 并施加到反馈回路。

25 在反馈相位 13 至 19 期间，最初闭合第一反馈开关 $\phi 1$ 以充电反馈电容器 C_f 至从所选择的数模转换器侧中选择的输出电压值，以及在下一个时钟脉冲周期内，打开开关 $\phi 1$ 并闭合开关 $\phi 2$ 以通过放大器 21 的负输入传送反馈电容器 C_f 的电荷到电容器 C_i 。

30 通过反馈和积分电容的比值给出积分器的增益： $g=C_f/C_i$ 。由于积分器泄漏量在 0.2LSB 以下并且 75dB 的增益缩小误差到 0.04LSB，可以发现用于放大器 21 的增益 A 的 60dB 的值足够保持误差；因此，电

路不对放大器 21 的增益 A 敏感。

现在参考图 9，在优选实施例中，适合于在积分电路中实施，减
5 法器和积分器电路 2 和 6 以及量化器电路 7 是全微分实施，以减小残
余误差。在图 9 中相同的参考标记用于相同的元件。

在微分减法器 2 中，将施加到微分实施上半部的输入信号 X 与施
加到微分实施下半部的电压值 V_{ref} 相比较。控制逻辑 25 从比较器 22、
23 和 24 的输出中产生信号符号，该符号指示从放大器 21 输出信号 Q
10 的符号。根据信号符号把数模转换器 5 的输出施加到放大器 21 的正
负输入。

为了补偿放大器偏移电压，在开关 S2 和放大器 21 的输入之间插
入偏移补偿电路 26。图 10 示出了用于图 8 的放大器 21 的单边形式的
15 偏移补偿电路；采用如图 9 中的完全差分实施对于本领域的技术人员
是清楚的。偏移补偿元件包括插入在开关 S2 和放大器 21 的负输入之
间的电容器 C_c 、连接在电容器 C_c 的左侧板和地之间的开关 D、串联
在电容器 C_i 的左侧板和放大器 21 的负输入之间的开关 D 以及连接在
电容器 C_i 的左侧板和电容器 C_c 的左侧板之间的开关 D。在操作中，
20 每次在复位阶段 11 结束的每个转换周期的起始处采样放大器偏移。
在时钟脉冲相位 D 期间，闭合开关 D 并也同时闭合开关 10；打开开
关 D；积分电容器 C_i 放电并且同时补偿电容器 C_c 充电到放大器输入
偏移电压。在随后的采样相位和反馈相位期间，电路的虚假接地将在
电容器 C_c 的左侧板，以使用通过电容器 C_c 的电压纠正偏移电压。

25

再参考图 9，每个比较器 22、23 和 24 包括各自的前置放大器 22a、
23a、24a，执行用于比较器的微分比较和偏移补偿的功能，并且各自
的电容器 C_{cmp} 串联在每个前置放大器 22a、23a 和 24a 的每个输入上。
比较器 22 的前置放大器正输入通过各自的电容器 C_{cmp} 、通过开关 $\phi 1$
30 连接到积分器放大器 21 的正输出以及通过开关 $\phi 2$ 连接到参考电压

V_{ref} 。前置放大器的负输入通过各自的电容器 C_{cmp} 、通过开关 $\phi 1$ 连接到积分器放大器 21 的负输出端以及通过开关 $\phi 2$ 连接到电压 $V_{ref}-V_t$ 。比较器 24 以相反的方式连接。比较器 23 具有正负输入，正负输入通过各自的电容器 C_{cmp} 、通过开关 $\phi 1$ 分别连接到积分器放大器 21 的正负输出上，以及通过开关 $\phi 2$ 连接到参考电压 V_{ref} 。每个前置放大器 22a、23a 和 24a 的每个输出通过各自的开关 $\phi 1$ 连接到其对应的输入。在操作中，在时钟脉冲相位 $\phi 1$ 期间，构造前置放大器作为电压跟随器，以便最初对和前置放大器输入串联插入的电容器 C_{cmp} 的右侧板充电到前置放大器输入偏移，左侧板连接到积分器输出上。在时钟脉冲相位 $\phi 2$ 上，对补偿电容器 C_{cmp} 的左侧板充电到输入电压 V_{ref} 或 $V_{ref}-V_t$ 。

数模转换器 5 含有一串单位电阻。电压 V_r 施加到 4 单位电阻 27、2 单位电阻 28、12 单位电阻 29、3 单位电阻 30 和 3 单位电阻 31 的串联上。单个单位电阻 32 与单位电阻 27 和 28 的串联进行并联，单位电阻 33 与单位电阻 30 和 31 的串联进行并联。从电阻 27 和 28 的接合处中得到电压 V_{ref} 减 V_t 。从电阻 29 和 30 之间的接合处中得到电压 V_q 以及从电阻 30 和 31 之间的接合处中得到电压 $V_q/2$ 。由于只有电压 V_q 和 $V_q/2$ 是从电阻串中导出的，电压 V_r 是从参考电压直接导出的，串中单位电阻的值中的误差仅仅影响用在积分器中的 $1*LSB$ 和 $2*LSB$ 的值。因此结果具有对单位电阻的误差的低敏感度。

图中所示的模数转换器表现出速度、精确度和电耗之间良好的平衡。此外，对于降低对模拟电路的敏感度允许专用设计技术。所提出的构造尤其适用于低功率媒介速度和媒介清晰度应用。要快于 $\Sigma-\Delta$ 转换器。与循环转换器相比，附图中所示的转换器仅需要一个而不是两个操作放大器，并且用两个大电容器取代七个；虽然使用更多的比较器，它们相对占用较小的半导体面积并且时钟脉冲产生基本更加简单。图中所示的转换器具有令人满意的精确度。

30

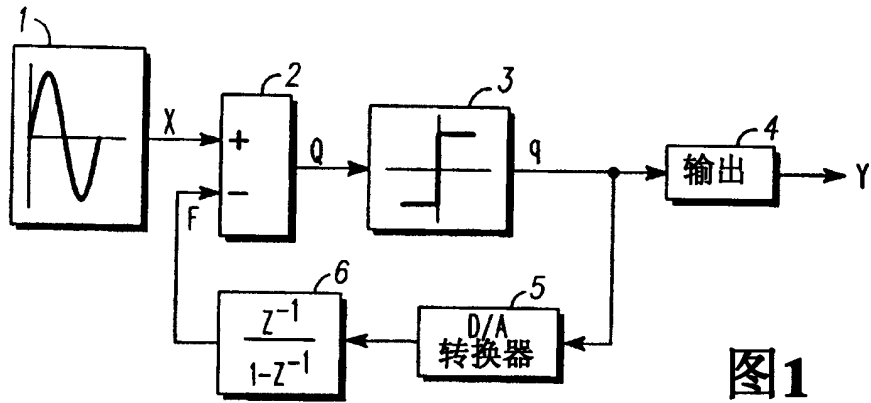


图1
现有技术

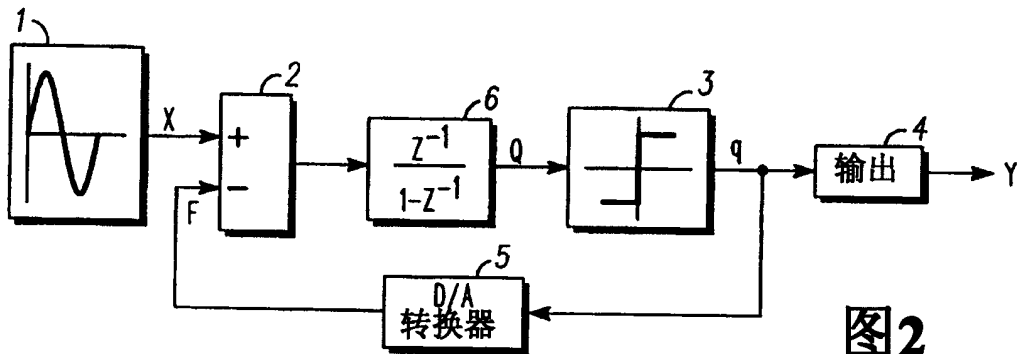


图2
现有技术

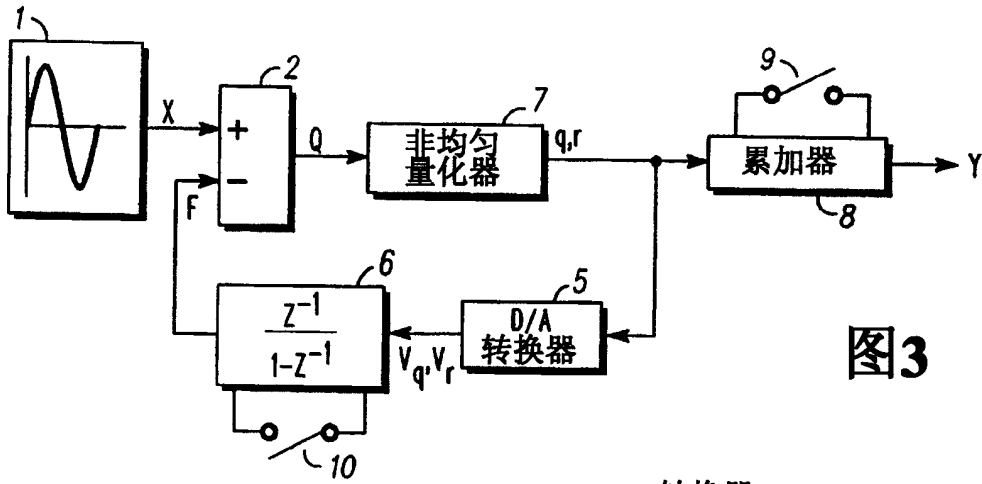
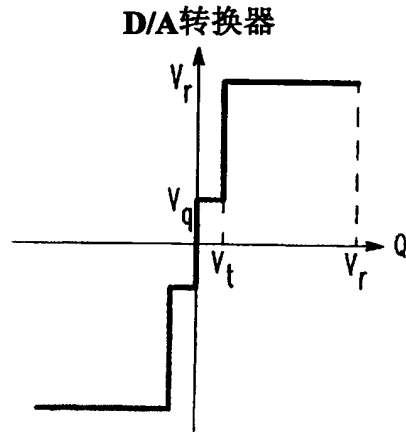


图3

图4



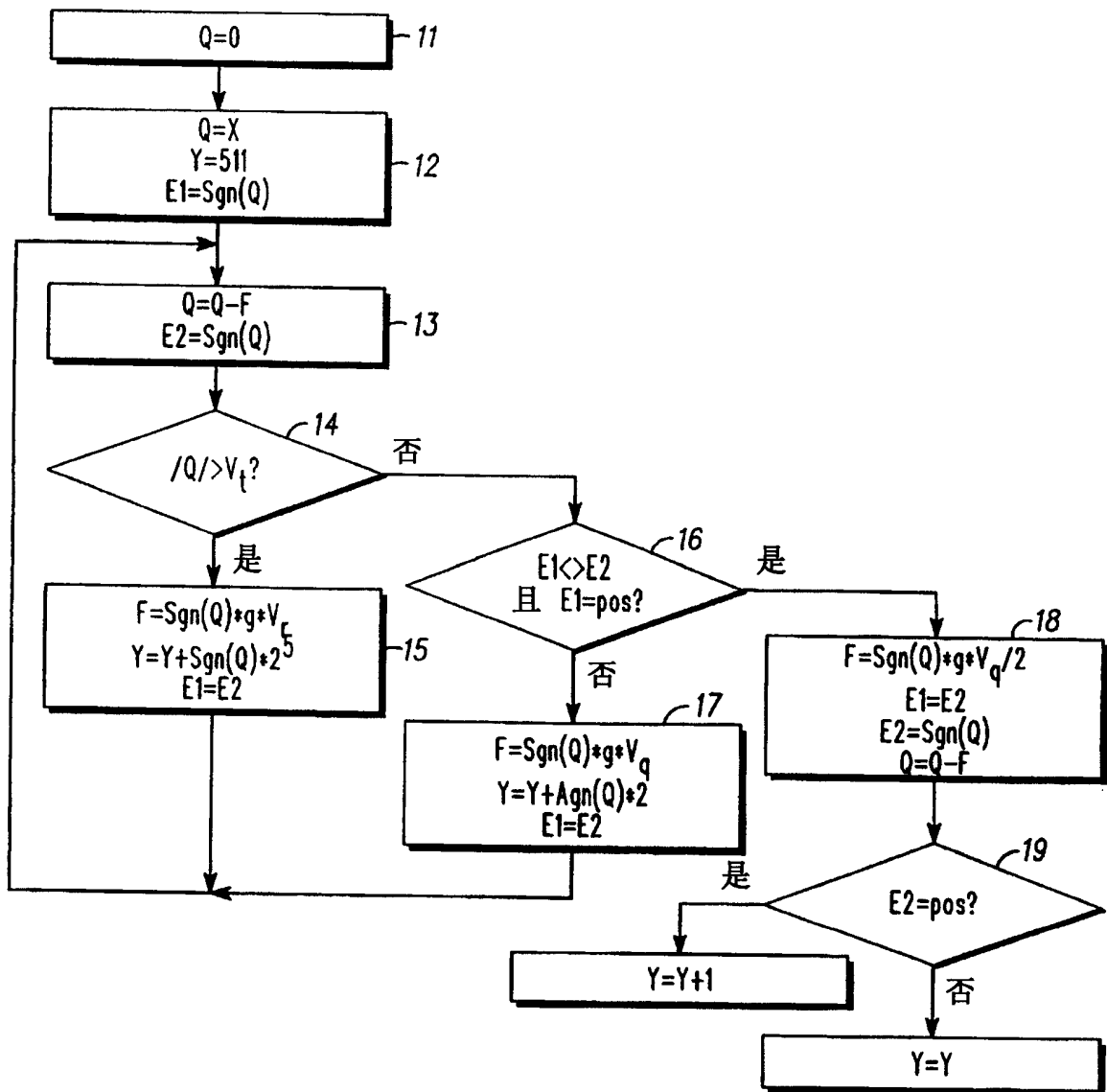


图5

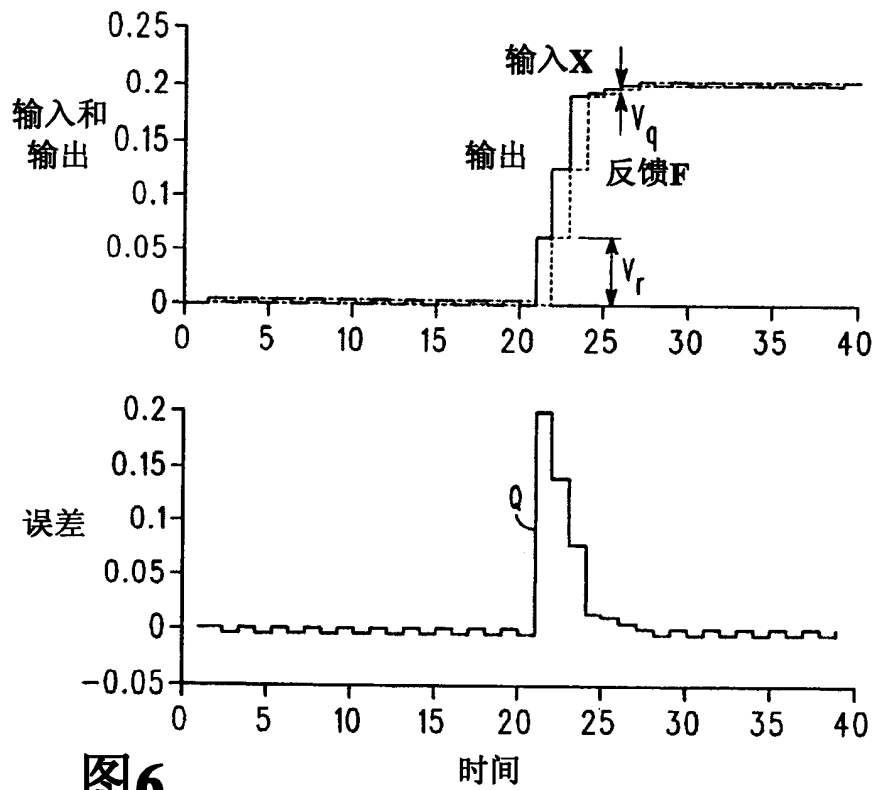


图6

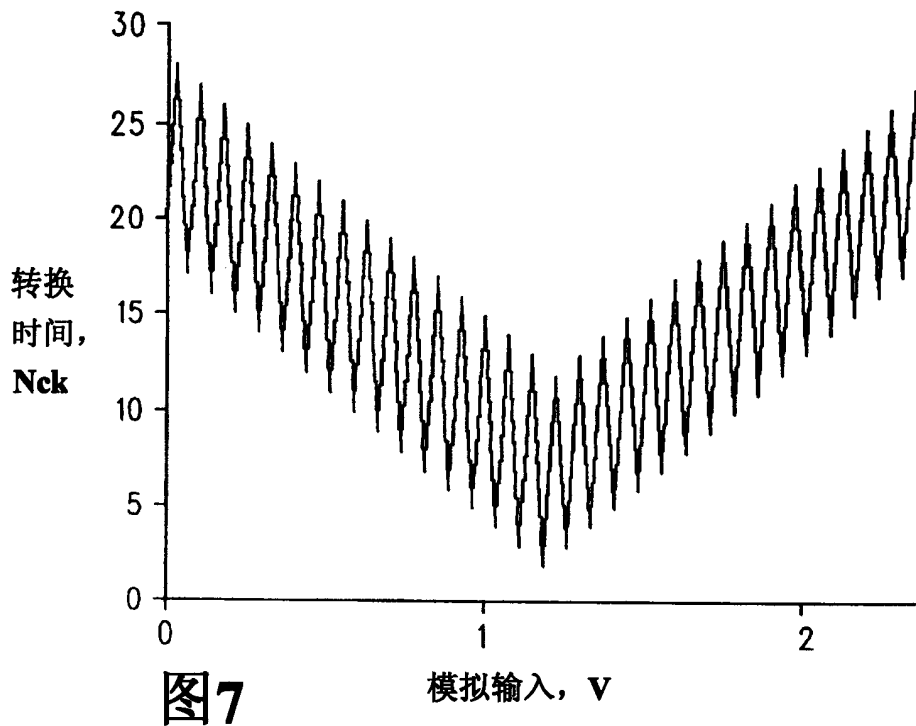


图7

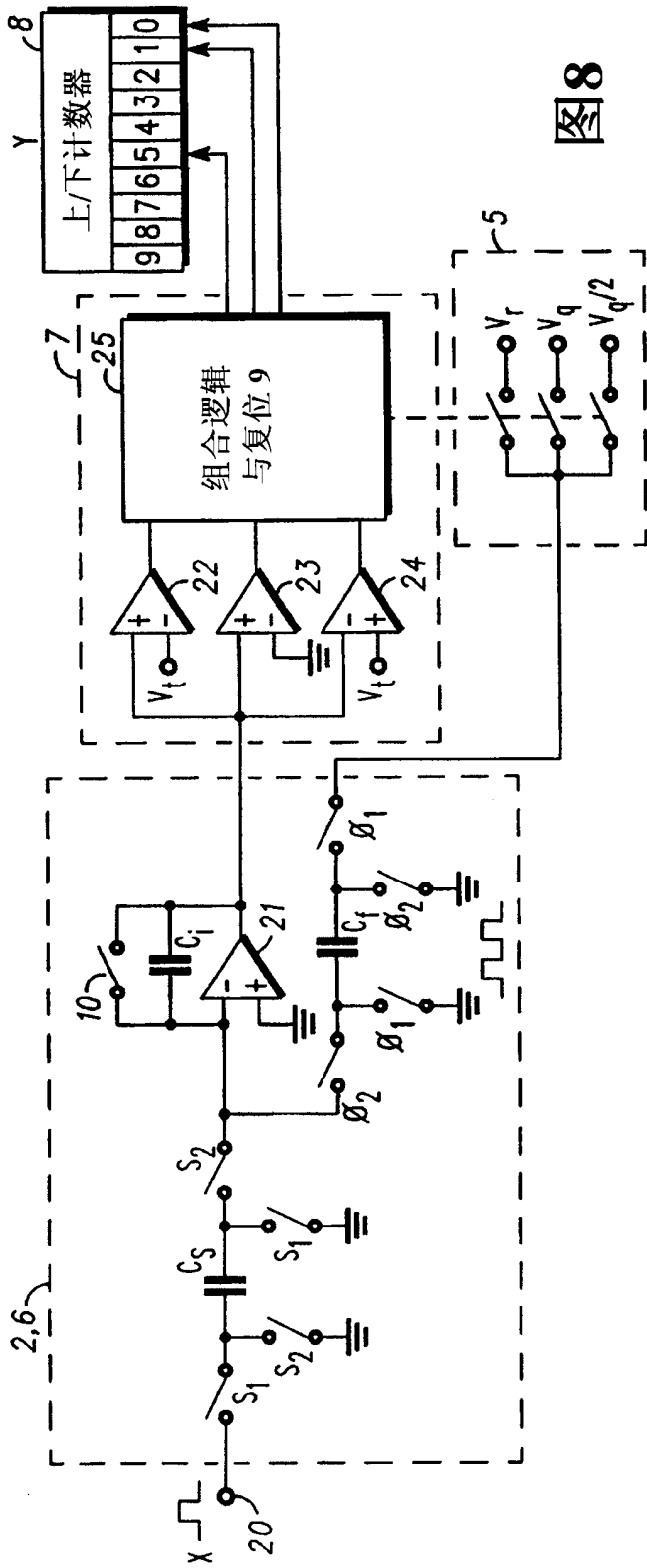


图8

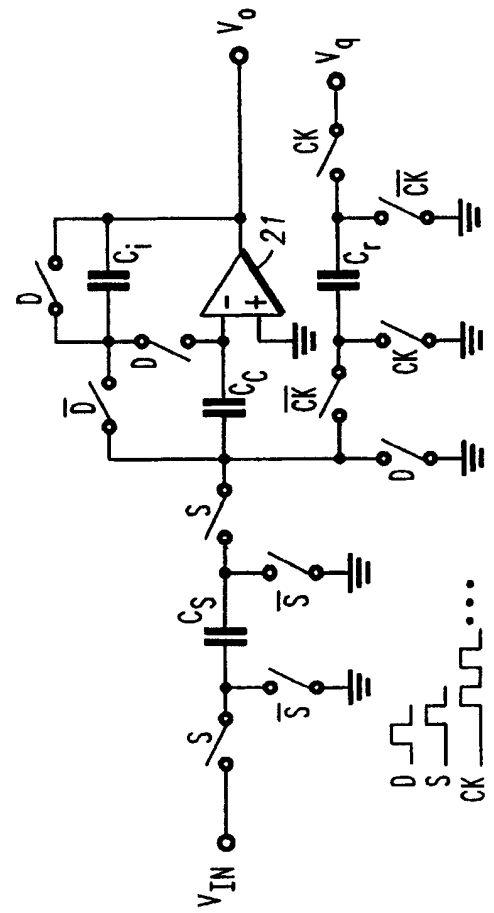


图10

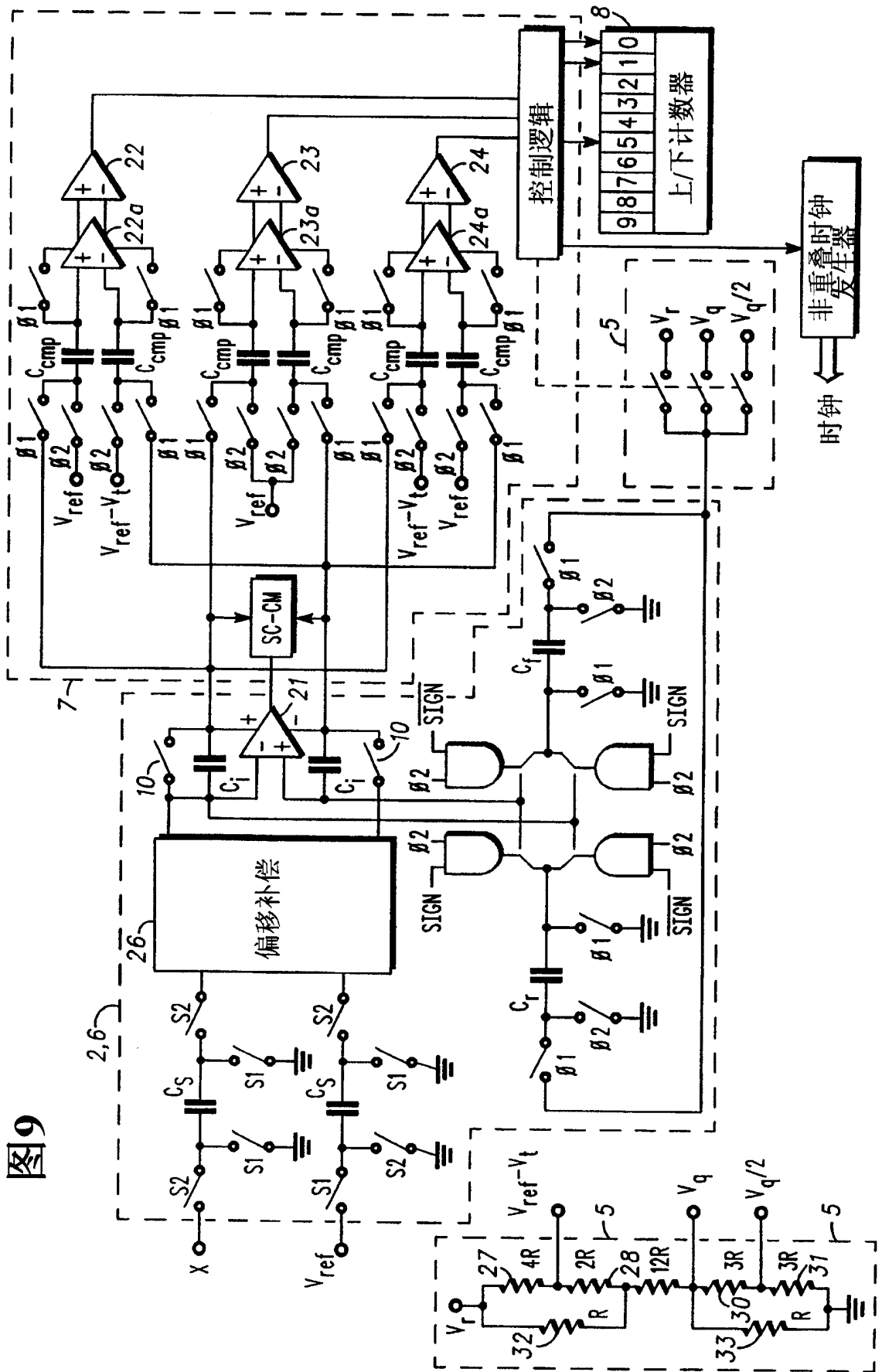


图9