

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구  
국제사무국



(43) 국제공개일  
2016년 11월 17일 (17.11.2016) WIPO | PCT

(10) 국제공개번호

WO 2016/182205 A2

(51) 국제특허분류:

H05B 37/02 (2006.01) F21Y 101/02 (2006.01)  
H05B 33/08 (2006.01) F21W 101/14 (2006.01)  
F21S 8/10 (2006.01)

(21) 국제출원번호:

PCT/KR2016/003418

(22) 국제출원일:

2016년 4월 1일 (01.04.2016)

(25) 출원언어:

한국어

(26) 공개언어:

한국어

(30) 우선권정보:

10-2015-0066963 2015년 5월 13일 (13.05.2015) KR  
10-2015-0080802 2015년 6월 8일 (08.06.2015) KR

(71) 출원인: 주식회사 실리콘웍스 (SILICON WORKS CO., LTD.) [KR/KR]; 34027 대전시 유성구 테크노 2로 222, Daejeon (KR).

(72) 발명자: 이주현 (LEE, Ju Hyun); 34017 대전시 유성구 판들 1길 45, 301호, Daejeon (KR). 유순건 (YOO, Sun Geon); 28587 충청북도 청주시 흥덕구 가로수로 1379 번길 83 덕성아파트 A동 1210호, Chungcheongbuk-do (KR). 김해봉 (JIN, Hai Feng); 34052 대전시 유성구 전민로 30 번길 28, 202호, Daejeon (KR). 구만원 (QU, Wanyuan); 34027 대전시 유성구 테크노 2로 222, Daejeon (KR). 김성환 (KIM, Sung Hwan); 50633 경상남도 양산시 양주로 97, 쌍용아파트 107동 2101호, Gyeongsangnam-do (KR). 하주완 (HA, Joo Wan); 14602 경기도

부천시 원미구 장말로 136, 꿈동산아파트 1906동 2104호, Gyeonggi-do (KR). 홍주표 (HONG, Ju Pyo); 35350 대전시 서구 도안북로 125번길 13 블럭 금성백조에미지아파트 105동 101호, Daejeon (KR). 이세원 (LEE, Se Won); 34048 대전시 유성구 유성대로 1741, 세종아파트 111동 1201호, Daejeon (KR). 정병호 (JEONG, Byeong Ho); 34019 대전시 유성구 판들 5길 77-25, 202호, Daejeon (KR).

(74) 대리인: 이철희 (LEE, Cheol Hee); 06167 서울시 강남구 삼성로 100길 8, Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

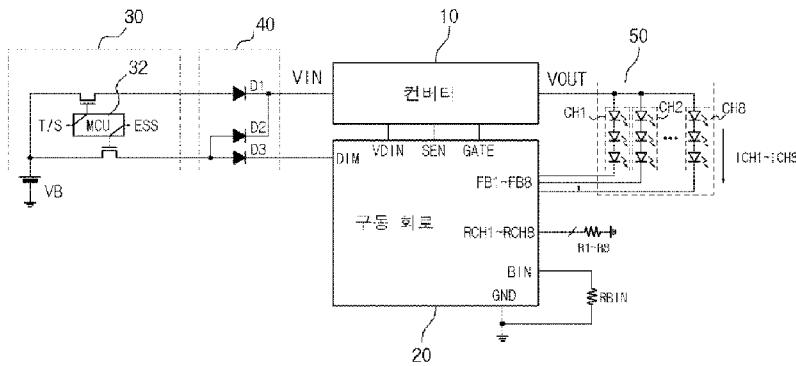
(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE,

[다음 쪽 계속]

(54) Title: LIGHTING DEVICE AND DRIVING CIRCUIT THEREFOR

(54) 발명의 명칭 : 조명 장치 및 그의 구동 회로

[도1]



10 ... Converter  
20 ... Driving circuit

(57) Abstract: The present invention provides a lighting device. The lighting device comprises a driving circuit therefor, which provides a switching driving signal of a converter, wherein the driving circuit comprises: an end time point generation unit for generating a control pulse which expresses an end time point of a minimum on-time according to a frequency change of an oscillation signal used to generate the driving signal, within a turn-on interval of the converter; and a minimum on-time determination unit for providing, within a turn-on interval of the converter, a minimum on-time pulse which defines the minimum on-time including a time from a turn-on start time point of the converter to the end time point, using the control pulse.

(57) 요약서: 본 발명은 조명 장치를

[다음 쪽 계속]



ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, 공개:

MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK,  
SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ,  
GW, KM, ML, MR, NE, SN, TD, TG).— 국제조사보고서 없이 공개하며 보고서 접수 후 이를  
별도 공개함 (규칙 48.2(g))

---

개시하며, 상기 조명 장치는 컨버터의 스위칭하는 구동 신호를 제공하는 조명 장치의 구동 회로를 포함하고, 상기 구동 회로는, 상기 컨버터의 턴온 구간 내에서, 상기 구동 신호의 생성에 이용되는 발진 신호의 주파수 변화를 따르는 최소 온 시간의 종료 시점을 표현하는 제어 펄스를 생성하는 종료 시점 생성부 및 상기 컨버터의 턴온 구간 내에서, 상기 제어 펄스를 이용하여 상기 컨버터의 턴온 개시 시점부터 상기 종료 시점을 포함하는 상기 최소 온 시간을 정의하는 최소 온 시간 펄스를 제공하는 최소 온 시간 판단부를 포함한다.

## 명세서

### 발명의 명칭: 조명 장치 및 그의 구동 회로

#### 기술분야

[1] 본 발명은 조명 장치에 관한 것으로서, 보다 상세하게는 리어 콤비네이션 램프(REAR COMBINATION LAMP)와 같은 차량의 조명용 램프로 사용할 수 있는 조명 장치와 상기 조명 장치의 구동 회로에 관한 것이다.

#### 배경기술

[2] 일반적으로 차량은 다양한 용도의 조명 장치를 실내 또는 실외에 구비한다. 조명 장치의 일례로 차량의 양측 후방에 설치되는 리어 콤비네이션 램프가 예시될 수 있다.

[3] 리어 콤비네이션 램프는 방향 지시 램프, 브레이크 램프, 테일(Tail) 램프, 후진 램프 등을 포함하며 후방에 위치한 다른 차량의 운전자에게 자기 차량의 주행 의사나 주행 상태를 알리기 위한 수단으로 사용된다.

[4] 최근, 고휘도 엘리드(LED : Light Emitted Diode)를 이용한 조명 장치가 개발되고 있으며, 자동차를 위한 조명 장치로서 LED를 채용한 리어 콤비네이션 램프가 개발되고 있다. 리어 콤비네이션 램프는 LED를 광원으로 채용함에 따라 다양한 디자인으로 구성될 수 있으며, 다양한 디자인의 리어 콤비네이션 램프에 채용되는 LED의 수는 점차 많아지는 추세이다.

[5] 상기한 리어 콤비네이션 램프와 같은 차량의 조명 장치는 안정적으로 동작되어야 하며, 전력을 절감할 수 있고, 적은 수의 부품으로 구현될 수 있도록 개발될 필요가 있다.

[6] LED를 이용하는 조명 장치는 복수 개의 LED 채널에 출력 전압을 제공하도록 구성될 수 있다. 발광하는 LED 채널의 수가 변화되는 경우, 조명 장치에서 부하량 변화가 발생하고, LED 채널들에 제공되는 조명 장치의 출력 전압은 부하량 변화가 발생하는 시점에 일시적으로 불안정해질 수 있다.

[7] 상기한 출력 전압의 변화에 대응하여, 조명 장치는 피드백 전압을 이용한 출력 전압의 보상과 센싱 신호를 이용한 리니어 레귤레이션에 의하여 부하량 변화에 따른 출력 전압의 변화를 보상하고 출력 전압을 안정화할 수 있다.

[8] 그러나, 일반적인 조명 장치는 상기한 부하량 변화에 대응한 출력 전압의 보상과 안정화에 많은 시간을 소요한다. 출력 전압의 안정화에 많은 시간이 소요되는 경우, 출력 전압의 변화는 조도에 영향을 미칠 수 있다.

[9] 그러므로, LED를 이용하는 조명 장치는 부하량 변화에도 출력 전압을 안정화할 수 있도록 개선할 필요성이 있다.

[10] 또한, 조명 장치는 스위칭 소자를 포함하는 컨버터를 이용하여 전력 변환을 수행하며 전력 변환한 결과로 생성된 출력 전압을 제공한다. 조명 장치의 컨버터는 일례로 벡(Buck) 컨버터로 구성될 수 있다.

- [11] 컨버터는 전력 변환을 위한 스위칭 시점에 많은 전력을 소비하며, 그에 따라 EMI(Electro Magnetic Interference)가 발생할 수 있다. 상기한 컨버터에서 발생하는 EMI는 조명 장치의 동작에 영향을 미칠 수 있으므로 저감되어야 한다. 그러므로, EMI가 저감될 수 있는 컨버터의 구동 기술의 개발이 필요하다.
- [12] 또한, 출력 전압을 제공하기 위하여 컨버터를 구동하는 구동 신호의 듀티(Duty)가 50% 이상인 경우, 불안정한 서브 하모니 발진(Sub-Harmonic Oscillation)이 조명 장치의 컨버터에서 발생할 수 있다. 상기한 불안정한 서브 하모니 발진은 조명 장치의 동작을 불안정하게 하는 요소로 작용할 수 있다.
- [13] 상기한 컨버터의 불안정한 서브 하모니 발진은 컨버터를 구동하는 구동 신호의 슬로프(SLOP) 보상에 의하여 제어될 수 있다. 구동 신호의 슬로프 보상은 구동 신호의 라이징 에지와 폴링 에지의 슬로프를 제어하는 것을 의미하며, 상기한 슬로프 보상은 고정된 값의 전류를 충전한 슬로프 보상 전압에 의하여 구현된다.
- [14] 벽 컨버터는 스위칭 주파수의 가변 범위가 크게 설정될 수 있으며, 일례로 100KHz에서 1MHz로 가변 범위가 설정될 수 있다. 상기한 벽 컨버터의 스위칭 주파수는 구동 회로에서 제공되는 구동 신호에 의하여 결정될 수 있다. 스위칭 주파수의 가변 범위가 크면, 벽 컨버터의 인덕턴스의 값도 가변되는 스위칭 주파수에 맞게 설정되어야 한다. 그러나, 벽 컨버터의 인덕턴스의 값이 가변되면, 서브 하모니 발진을 제어하기 위한 슬로프 보상 전압의 값이 변경되어야 한다.
- [15] 일반적으로 슬로프 보상 전압의 값은 상술한 바와 같이 고정된 값의 전류를 기반으로 제공된다. 그러므로, 구동 회로는 가변되는 스위칭 주파수에 맞게 슬로프 보상 전압을 변경하기 위한 전압 또는 전류를 외부에서 수신할 필요가 있고, 외부의 전류 또는 전압을 수신하기 위한 접속 단자가 구동 회로에 부가적으로 요구될 수 있다. 또한, 슬로프 보상 전압을 변경하기 위한 전압 또는 전류를 생성하기 위하여, 많은 부품들을 포함하는 부가적인 회로의 구성이 요구되는 문제점이 있다.
- [16] 또한, 조명 장치의 LED 채널들은 상술한 바와 같이 전력 집중과 그에 따른 EMI 해소를 위하여 서로 다른 시점에 발광하도록 구성된다. 그리고, 각 LED 채널들의 LED 전류는 정상적인 발광을 위하여 일정한 양 이상 유지되도록 보증되어야 한다.
- [17] 각 LED 채널들의 LED 전류가 일정한 양 이상 유지되도록 보증하기 위하여, 조명 장치는 각 LED 채널의 피드백 전압들 중 가장 낮은 전압을 검출 전압으로 검출하고, 고정된 레벨의 기준 전압과 검출 전압을 비교하며, 비교 결과에 의하여 출력 전압을 제어할 수 있다. 상기한 바와 같이 조명 장치의 출력 전압을 제어하는 기술이 한국 등록특허 제10-0941509호에 개시된 바 있다.
- [18] LED 채널들의 바이어스 전압은 특성 편차에 의하여 각각 달라질 수 있다. 일례로, LED 채널들의 바이어스 전압이 모두 다른 경우, LED 채널들의 가장 낮은 피드백 전압은 LED 채널들이 각각 발광될 때마다 변화될 수 있다.

- [19] 그러므로, 컨버터에서 생성하는 출력 전압은 레벨이 수시로 변화될 수 있다. 이와 같이 출력 전압이 불안정하게 변화되는 경우, 컨버터에서 출력 변화의 변화에 대응한 가청 노이즈(Audible Noise)가 발생할 수 있다.
- [20] 또한, 많은 수의 LED 채널이 조명 장치에 구성되는 경우, 하나의 구동 회로로 모든 LED 채널들을 담당하기에 어려움이 있다. 그러므로, 많은 수의 LED 채널의 발광을 제어하기 위해서는 다수의 구동 회로가 구성될 필요가 있다. 이 경우 구동 회로들은 멀티 칩으로 구현될 수 있다.
- [21] 구동 회로들이 멀티 칩으로 구현되는 경우, 컨버터 등의 부품들을 공유하여 부품의 수와 제조 단가를 절감할 필요성이 있다.
- [22] 상기와 같이, 많은 수의 LED 채널에 대응하여 멀티 칩으로 구동 회로들이 구성되는 경우, 부품의 수와 제조 단가를 절감할 필요성을 해소하기 위하여 컨버터 등의 부품을 공유할 수 있는 조명 장치의 제안이 요구된다.
- [23] 또한, 구동 신호에 의하여 스위칭되는 컨버터는 최소 온 시간과 최소 오프 시간이 보장되어야 한다. 최소 온 시간은 컨버터의 스위치가 턴온할 수 있는 가장 작은 시간을 의미하고, 최소 오프 시간은 컨버터의 스위치가 턴오프할 수 있는 가장 작은 시간을 의미한다. 일반적으로 상기한 컨버터의 턴온을 위한 최소 온 시간과 컨버터의 턴오프를 위한 최소 오프 시간은 고정된다.
- [24] 그러나, 컨버터의 스위칭 주파수가 변화되는 경우, 디밍을 제어하기 위한 구동 신호의 효과적인 드uty를 확보하는 것은 고정된 최소 온 시간에 의하여 어려울 수 있다. 보다 구체적으로, 컨버터의 스위칭 주파수가 높아질수록, 고정된 최소 온 시간은 컨버터의 턴온 구간 중 점차 많은 부분을 차지하게 된다. 결과적으로 디밍에 활용하기 위한 구동 신호의 드uty를 충분히 확보하는 것은 점차 어려워진다.
- [25] 또한, 컨버터의 스위칭 주파수가 변화되는 경우, 디밍을 제어하기 위한 구동 신호의 효과적인 드uty를 확보하는 것은 고정된 최소 오프 시간에 의하여 어려울 수 있다. 보다 구체적으로, 컨버터의 스위칭 주파수가 높아질수록, 최소 오프 시간은 구동 신호의 한 주기 내에 점차 많은 부분을 차지하게 된다. 결과적으로 디밍에 활용하기 위한 구동 신호의 드uty를 충분히 확보하는 것은 점차 어려워진다.
- [26] 그러므로, 컨버터의 스위칭 주파수 변화에 관계없이, LED 램프의 디밍을 제어하기 위한 구동 신호의 효과적인 드uty를 확보할 수 있는 방법의 제시가 필요하다.
- [27] 한편, 출력전압을 제공하는 컨버터는 PWM(Pulse Width Modulation) 신호에 대응하여 반복적으로 스위칭하는 파워 스위치를 포함하고, 파워 스위치의 스위칭 동작에 의한 전력 변환을 수행하며, 전력 변환에 의하여 생성된 출력전압을 LED 채널에 제공한다.
- [28] 그런데, 파워 스위치의 반복적인 스위칭은 급격한 전압 변화를 수반하기 때문에 EMI(Electro Magnetic Interference)를 발생하는 주요 원인으로 작용할 수

있다. 따라서, 반복적인 스위칭에 의한 EMI를 줄일 수 있는 기술이 필요하다.

### 발명의 상세한 설명

#### 기술적 과제

- [29] 본 발명은 조명 장치의 안정적인 동작을 위하여, LED와 같은 조명용 부하들의 부하량 변화에 대응하여 부하들에 제공하는 출력 전압을 안정적으로 유지함을 목적으로 한다.
- [30] 본 발명은 조명 장치에 포함된 조명용 부하들의 부하량 변화 시점에 출력 전압을 생성하기 위한 구동 신호의 온 시간을 미리 설정된 값으로 빠르게 보상하여 부하량 변화에 대응하여 출력 전압을 빠른 시간에 안정화하고 안정적으로 유지함을 다른 목적으로 한다.
- [31] 본 발명은 조명 장치의 조명용 부하들에 제공할 출력 전압을 생성하기 위한 전력 변환 과정에 발생하는 EMI를 저감시킴을 또다른 목적으로 한다.
- [32] 본 발명은 조명 장치에서 컨버터의 전력 변환을 위하여 제공되는 구동 신호가 분산 스펙트럼이 적용된 분산된 주파수를 갖도록 제어함으로써 컨버터의 스위칭 시점을 분산시키고 컨버터의 스위칭 시점에 전력 소모가 집중되는 문제점을 해소하며 EMI를 저감시킴을 또다른 목적으로 한다.
- [33] 본 발명은 조명 장치에서 컨버터의 전력 변환을 위한 스위칭 주파수가 가변되는 것에 대응하여 슬로프 보상 전압을 제공할 수 있어서 출력 전압의 드티 상태에 따라 발생할 수 있는 서브 하모니 발진을 제어함을 또다른 목적으로 한다.
- [34] 본 발명은 조명 장치에서 컨버터의 전력 변환을 위한 스위칭 주파수가 가변되는 경우, 구동 신호의 생성에 이용되는 PWM 신호를 제공하는 발진 회로의 스위칭 주파수 변화에 대응하는 전류 또는 전압의 변화에 연동하여 스위칭 주파수의 가변에 대응하는 슬로프 보상 전압을 제공함을 또다른 목적으로 한다.
- [35] 본 발명은 조명 장치에서 컨버터의 전력 변환을 위한 스위칭 주파수 가변에 능동적으로 대응하기 위한 구성이 별도의 단자나 부품들을 구성할 필요없이 칩으로 구성되는 구동 회로의 내부의 연동 구조에 의하여 간단히 구현할 수 있도록 함을 또다른 목적으로 한다.
- [36] 본 발명은 각 LED 채널들의 바이어스 전압들에 대응하는 피드백 전압들 중 최소 레벨의 피드백 전압이 미리 설정된 레벨 이하로 낮아지는 경우 기준 전압을 상승시키고, 상승된 기준 전압을 이용하여 컨버터에서 생성되는 출력 전압을 안정화시킴을 또다른 목적으로 한다.
- [37] 본 발명은 각 LED 채널들의 바이어스 전압들에 대응하는 피드백 전압들 중 최소 레벨의 피드백 전압에 따른 충방전에 의하여 기준 전압을 생성하고, 충방전되는 기준 전압을 이용하여 출력 전압을 레귤레이션 함으로써 컨버터에서 생성되는 출력 전압을 안정화시킴을 또다른 목적으로 한다.

- [38] 본 발명은 각 LED 채널들의 바이어스 전압의 차에 의하여 출력 전압이 불안정해지는 것을 제어함으로서 불안정한 출력 전압에 의하여 컨버터에서 발생할 수 있는 가청 노이즈를 해소함을 또다른 목적으로 한다.
- [39] 본 발명은 많은 수의 LED 채널에 대응하여 복수 개의 구동 회로가 구성되는 경우, 컨버터 등의 부품을 공유하여 부품의 수와 제조 단가를 절감함을 또다른 목적으로 한다.
- [40] 본 발명은 많은 수의 LED 채널에 대응하여 복수 개의 구동 회로가 구성되는 경우, 하나의 컨버터를 이용하여 LED 채널들을 구동함을 또다른 목적으로 한다.
- [41] 본 발명은 많은 수의 LED 채널에 대응하여 복수 개의 구동 회로가 구성되는 경우, 각 구동 회로들에 해당하는 LED 채널들에 대한 가장 낮은 피드백 전압을 공유하며, 전체 LED 채널들에 대한 가장 낮은 피드백 전압을 검출하고, 전체 LED 채널들에 대한 가장 낮은 피드백 전압을 이용하여 LED 채널들에 제공되는 출력 전압을 제어함을 또다른 목적으로 한다.
- [42] 본 발명은 컨버터의 스위칭 주파수가 변화하여도 LED 램프의 디밍을 제어하기 위한 구동 신호의 효과적인 드티를 확보함을 또다른 목적으로 한다.
- [43] 본 발명은 컨버터의 스위칭 주파수 변화에 대응하여 최소 온 시간을 변경함으로써 컨버터의 스위칭 주파수의 변화와 무관하게 디밍 제어를 위한 구동 신호의 효과적인 드티를 확보함을 또다른 목적으로 한다.
- [44] 본 발명은 컨버터의 스위칭 주파수 변화에 대응하여 최소 오프 시간을 변경함으로써 컨버터의 스위칭 주파수의 변화와 무관하게 디밍 제어를 위한 구동 신호의 효과적인 드티를 확보함을 또다른 목적으로 한다.
- [45] 본 발명은 컨버터의 파워 스위치 구동을 위한 구동 신호의 상승 및 하강 시간을 제어함으로써 EMI를 줄임을 또다른 목적으로 한다.
- [46] 본 발명은 제어 전류를 이용하여 구동 신호의 상승 및 하강 시간을 조절하여 스위칭 시간을 정확히 제어함을 또다른 목적으로 한다.
- ### 과제 해결 수단
- [47] 본 발명의 컨버터에 구동 신호를 제공하는 조명 장치의 구동 회로는, 상기 컨버터의 턴온 구간 내에서, 상기 구동 신호의 생성에 이용되는 발진 신호의 주파수 변화를 따르는 최소 온 시간의 종료 시점을 표현하는 제어 펄스를 생성하는 종료 시점 생성부; 및 상기 컨버터의 턴온 구간 내에서, 상기 제어 펄스를 이용하여 상기 컨버터의 턴온 개시 시점부터 상기 종료 시점까지를 포함하는 상기 최소 온 시간을 정의하는 최소 온 시간 펄스를 제공하는 최소 온 시간 판단부;를 포함함을 특징으로 한다.
- [48] 본 발명의 컨버터에 구동 신호를 제공하는 조명 장치의 구동 회로는, 상기 컨버터의 턴오프 구간 내에서, 상기 구동 신호의 생성에 이용되는 발진 신호의 주파수 변화를 따르는 최소 오프 시간의 시작 시점을 표현하는 제어 펄스를 생성하는 시작 시점 생성부; 및 상기 컨버터의 턴오프 구간 내에서, 상기 제어

펄스를 이용하여 상기 시작 시점부터 컨버터의 턴오프 종료 시점까지를 포함하는 상기 최소 오프 시간을 정의하는 최소 오프 시간 펄스를 제공하는 최소 오프 시간 판단부;를 포함함을 특징으로 한다.

[49] 본 발명의 컨버터에 구동 신호를 제공하는 조명 장치의 구동 회로는, 상기 컨버터의 턴온 구간 내에서, 상기 구동 신호의 생성에 이용되는 발진 신호의 주파수 변화를 따르는 최소 온 시간의 종료 시점을 표현하는 제1 제어 펄스를 생성하는 종료 시점 생성부; 상기 컨버터의 턴온 구간 내에서, 상기 제1 제어 펄스를 이용하여 상기 컨버터의 턴온 개시 시점부터 상기 종료 시점까지를 포함하는 상기 최소 온 시간을 정의하는 최소 온 시간 펄스를 제공하는 최소 온 시간 판단부; 상기 컨버터의 턴오프 구간 내에서, 상기 구동 신호의 생성에 이용되는 상기 발진 신호의 주파수 변화를 따르는 최소 오프 시간의 시작 시점을 표현하는 제2 제어 펄스를 생성하는 시작 시점 생성부; 및 상기 컨버터의 턴오프 구간 내에서, 상기 제2 제어 펄스를 이용하여 상기 시작 시점부터 상기 컨버터의 턴오프 종료 시점까지를 포함하는 상기 최소 오프 시간을 정의하는 최소 오프 시간 펄스를 제공하는 최소 오프 시간 판단부;를 포함함을 특징으로 한다.

[50] 본 발명의 조명 장치의 구동 회로는, 제어 전류를 생성하는 제어 전류 생성 회로; 및 상기 제어 전류를 제공받고, PWM 신호에 대응하여 상기 제어 전류를 갖는 구동 신호를 생성하며, 상기 구동 신호를 이용하여 파워 스위치를 구동하는 게이트 구동부;를 포함한다.

[51] 본 발명의 조명 장치는, 엘리디 모듈; 상기 엘리디 모듈에 제공되는 출력 전압을 레귤레이션하는 컨버터; 및 PWM 신호에 대응하여 제어 전류를 갖는 구동 신호를 생성하며, 상기 구동 신호를 통해서 상기 컨버터를 제어하는 구동 회로;를 포함한다.

[52] 본 발명의 조명 장치의 구동 회로는, 전류를 생성하는 전류 생성부; 상기 전류 생성부에 대하여 전류미러 구조를 가지고, 상기 전류를 이용하여 제1 제어 전류 및 제2 제어 전류를 생성하며, 상기 제1 제어 전류 및 상기 제2 제어 전류를 제공하는 전류 조절부; 및 상기 제1 제어 전류 및 상기 제2 제어 전류를 제공받고, PWM 신호에 대응하여 풀업 및 풀다운 동작하며, 상기 풀업 및 풀다운 동작에 대응하여 제1 전류 패스 및 제2 전류 패스를 형성하여 상기 제1 제어 전류 및 상기 제2 제어 전류를 파워 스위치에 제공하는 게이트 구동부;를 포함한다.

### 발명의 효과

[53] 본 발명은 LED를 이용하는 조명용 부하들에 출력 전압을 제공하고, 부하들의 부하량 변화에 대응한 보상을 빠르게 수행하여 출력 전압을 안정적으로 유지할 수 있는 효과가 있다.

[54] 또한, 본 발명은 구동 신호를 이용한 전력변환에 의하여 조명용 부하들에 출력 전압을 제공하고, 구동 신호의 온 시간을 부하들의 부하량 변화에 대응하여 미리 설정된 값으로 빠르게 보상하여 출력 전압을 빠른 시간에 안정화하고

안정적으로 유지할 수 있는 효과가 있다.

- [55] 본 발명에 의하면 분산된 주파수를 갖는 구동 신호를 이용하여 출력 전압을 제공하기 위한 전력 변환을 수행할 수 있으며, 구동 신호의 분산된 주파수에 의하여 전력 변환을 위한 컨버터의 스위칭 시점이 분산되고 전력 소모의 집중이 완화될 수 있으며 EMI가 저감될 수 있는 효과가 있다.
- [56] 본 발명에 의하면, 조명 장치의 컨버터에서 출력되는 전압의 상태에 따라 발생할 수 있는 서브 하모니 발진을 제어할 수 있으며, 컨버터의 전력 변환을 위한 스위칭 주파수가 가변되는 경우에도 능동적으로 변화되는 슬로프 보상 전압을 제공할 수 있어서 효과적으로 서브 하모니 발진이 제어될 수 있다.
- [57] 본 발명에 의하면, 조명 장치의 컨버터의 전력 변환을 위한 스위칭 주파수가 가변에 능동적으로 대응하기 위한 구동 회로의 구성이 내부 연동 구조에 의하여 간단히 구현될 수 있으므로, 부품의 수와 제조 단가가 절감될 수 있다.
- [58] 본 발명에 의하면, 최소 레벨의 피드백 전압의 변화에 따라 기준 전압을 변화시킴으로써, 변화된 기준 전압을 이용하여 컨버터에서 생성되는 출력 전압을 안정화시킬 수 있고, 불안정한 출력 전압에 의한 가청 노이즈를 해소할 수 있다.
- [59] 본 발명에 의하면, 최소 레벨의 피드백 전압의 변화에 따르는 충방전에 의하여 기준 전압을 생성하고, 충방전에 의하여 생성된 기준 전압을 이용하여 출력 전압을 레귤레이션 함으로써, 컨버터에서 생성되는 출력 전압을 안정화시킬 수 있고, 불안정한 출력 전압에 의한 가청 노이즈를 해소할 수 있다.
- [60] 본 발명에 의하면, 구동 회로들이 많은 수의 LED 채널에 대응하여 복수 개의 구동 회로가 구성될 수 있으며 컨버터 등의 부품이 공유될 수 있어서 부품의 수와 제조 단가를 절감할 수 있다.
- [61] 본 발명에 의하면, 많은 수의 LED 채널에 대응하여 하나의 컨버터를 이용하여 LED 채널들을 구동할 수 있어서 부품의 수와 제조 단가를 절감할 수 있다.
- [62] 본 발명에 의하면, 각 구동 회로들에 해당하는 LED 채널들에 대한 가장 낮은 피드백 전압을 공유하며, 전체 LED 채널들에 대한 가장 낮은 피드백 전압을 검출하고, 전체 LED 채널들에 대한 가장 낮은 피드백 전압을 이용하여 LED 채널들에 제공되는 출력 전압을 제어할 수 있다.
- [63] 본 발명에 의하면 컨버터의 스위칭 주파수가 변화하여도 보정된 최소 온 시간 또는 보정된 최소 오프 시간이 적용될 수 있어서 LED 램프의 디밍을 제어하기 위한 효과적인 듀티가 확보될 수 있다.
- [64] 본 발명에 의하면 최소 온 시간이 컨버터의 스위칭 주파수 변화에 대응하여 보정됨으로써 컨버터의 스위칭 주파수가 변화하여도 효과적인 듀티를 확보하면서 컨버터를 스위칭할 수 있다.
- [65] 본 발명에 의하면 최소 오프 시간이 컨버터의 스위칭 주파수 변화에 대응하여 보정됨으로써 컨버터의 스위칭 주파수가 변화하여도 효과적인 듀티를 확보하면서 컨버터를 스위칭할 수 있다.

[66] 본 발명은 PWM 신호에 대응하여 일정한 제어 전류를 갖는 구동 신호를 생성하고, 구동 신호를 통해서 컨버터의 출력 전압을 레귤레이션하므로 파워 스위치의 반복적인 스위칭에 의해 발생할 수 있는 EMI(Electro Magnetic Interference)를 줄일 수 있다.

[67] 본 발명은 제어 전류를 통해서 구동 신호의 상승 및 하강 시간 조절이 가능하므로 게이트 구동부의 출력 임피던스 편차와 무관하게 파워 스위치의 스위칭 시간을 정확히 제어할 수 있다. 따라서 본 발명은 파워 스위치의 스위칭에 의해 발생하는 EMI 특성을 개선할 수 있다.

### 도면의 간단한 설명

[68] 도 1은 본 발명의 조명 장치의 실시예들을 설명하기 위한 도면.

[69] 도 2는 본 발명의 제1 실시예를 설명하기 위한 도 1에 대응하는 상세 회로도.

[70] 도 3은 일반적인 조명 장치의 동작을 설명하는 파형도.

[71] 도 4는 도 2의 제1 실시예의 동작을 설명하는 파형도.

[72] 도 5는 구동 신호의 중심 주파수(Fc)가 가변되는 것을 예시한 파형도.

[73] 도 6은 구동 신호의 주파수 변조된 파형의 대역폭을 예시한 파형도.

[74] 도 7은 본 발명의 제2 실시예를 설명하기 위한 회로도.

[75] 도 8은 도 7의 실시예에 의하여 PWM 신호가 조절되는 것을 예시한 타이밍도.

[76] 도 9는 주파수 디더링된 구동 신호를 예시한 파형도.

[77] 도 10은 본 발명의 제3 실시예를 설명하기 위한 회로도.

[78] 도 11은 제 3 실시예에 의한 슬로프 보상 전압을 예시한 그래프.

[79] 도 12는 본 발명의 제4 실시예를 설명하기 위한 회로도.

[80] 도 13은 도 12의 기준 전압 생성 회로를 예시한 회로도.

[81] 도 14는 도 13의 기준 전압 생성 회로의 전압들에 대한 파형도.

[82] 도 15는 본 발명의 제5 실시예를 설명하기 위한 블록도.

[83] 도 16은 도 15의 마스터 구동 회로와 슬레이브 구동 회로의 리니어 레귤레이터들과 검출 전압 생성 회로를 예시한 회로도.

[84] 도 17은 본 발명의 제6 실시예를 설명하기 위한 회로도.

[85] 도 18은 도 17의 실시예의 동작을 설명하기 위한 파형도.

[86] 도 19는 도 17의 실시예에 의한 최소 온 시간 대 주파수 변화를 예시한 그래프.

[87] 도 20은 본 발명의 제7 실시예를 설명하기 위한 회로도.

[88] 도 21은 도 20의 실시예의 동작을 설명하기 위한 파형도.

[89] 도 22는 도 20의 실시예에 의한 최소 오프 시간 대 주파수 변화를 예시한 그래프.

[90] 도 23은 도 1의 구동 회로의 실시예를 설명하기 회로도.

[91] 도 24는 도 23의 동작을 설명하기 위한 타이밍도이다.

### 발명의 실시를 위한 형태

[92] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세하게

설명한다. 본 명세서 및 특히 청구범위에 사용된 용어는 통상적이거나 사전적 의미로 한정되어 해석되지 아니하며, 본 발명의 기술적 사항에 부합하는 의미와 개념으로 해석되어야 한다.

- [93] 본 명세서에 기재된 실시예와 도면에 도시된 구성은 본 발명의 바람직한 실시예이며, 본 발명의 기술적 사상을 모두 대변하는 것이 아니므로, 본 출원 시점에서 이들을 대체할 수 있는 다양한 균등물과 변형예들이 있을 수 있다.
- [94] 도 1은 본 발명의 실시예들을 설명하기 위한 도면이다. 도 1을 참고하면, 조명 장치는 컨버터(10)와 구동 회로(20)를 포함한다. 그리고, 조명 장치는 차량 제어부(30), 경로부(40) 및 LED 램프(50)를 포함할 수 있다. 상기한 구성에서 구동 회로(20)는 원-칩(One Chip)으로 구현될 수 있다.
- [95] LED 램프(50)는 차량용으로 구성될 수 있으며, 구체적인 일례로 차량의 양측 후방에 설치되는 리어 콤비네이션 램프가 적용될 수 있다. 상기한 LED 램프(50)는 부하로 사용되는 광원의 일 예이며, 다양한 광 소자를 이용한 광원이 부하로 사용될 수 있다.
- [96] LED 램프(50)는 복수 개의 LED 채널(CH1~CH8)을 포함하며, 각 LED 채널(CH1~CH8)은 하나 이상의 LED를 포함하고, 복수 개의 LED 채널(CH1~CH8)은 병렬로 구성될 수 있다.
- [97] 도 1은 하나의 구동 회로(20)가 LED 램프(50)에 포함된 복수 개의 LED 채널(CH1~CH8)을 구동하는 것을 예시하고 있다. LED 램프(50)가 리어 콤비네이션 램프인 경우 차종에 따라 차체에만 LED 채널들이 구성되는 타입과 차체와 트렁크의 도어에 LED 채널들이 분산되어 구성되는 타입 등으로 구분될 수 있다. 도 1의 LED 램프(50)는 특정한 타입에 한정되지 않고 다양한 타입으로 구성되는 LED 채널들을 포함하는 것으로 정의될 수 있다. 각 LED 채널(CH1~CH8)의 전류는 "ICH1~ICH8"로 표시한다.
- [98] 차량 제어부(30)는 MCU(Micro Controller Unit)(32)를 포함하는 것으로 구성될 수 있으며, MCU(32)는 차량 구동에 필요한 다양한 제어 신호를 제공하는 메인 MCU 또는 메인 MCU와 연동하며 차량 구동에 필요한 일부 기능을 수행하기 위하여 보조적으로 제어 신호를 제공하는 보조 MCU로 이해될 수 있다.
- [99] 도 1의 차량 제어부(30)는 MCU(32)의 방향지시신호(T/S)에 대응하여 뒷데리 전압(VB)이 컨버터(10)에 전달되도록 제어하고, 급제동신호(ESS)에 대응하여 뒷데리 전압(VB)이 컨버터(10)와 구동 회로(20)에 전달되도록 제어한다. 여기에서 뒷데리 전압(VB)은 정전압원을 예시한 것이며, 다양한 정전압원으로 대체될 수 있다. 이때, 급제동신호(ESS)에 대응하여 구동 회로(20)에 전달되는 뒷데리 전압(VB)은 딤신호(DIM)라 정의할 수 있다. 방향지시신호(T/S)와 급제동신호(ESS)는 MCU(32)에서 제공되는 제어 신호를 예시한 것이다. 그러나 본 발명은 이에 제한되지 않고 제작자의 필요에 따라 LED 램프(50)를 구동하기 위한 다양한 제어 신호에 대응하는 전압을 컨버터(10)와 구동 회로(20) 중 적어도 하나에 제공하도록 구성될 수 있다.

- [100] 차량 제어부(30)와 컨버터(10) 및 구동 회로(20) 사이에는 경로부(40)가 구성될 수 있다. 경로부(40)는 뒷데리 전압(VB)이 컨버터(10)와 구동 회로(20)에 제공되는 경로들을 포함하며, 각 경로들은 예시적으로 다이오드들로 표현된다.
- [101] 보다 구체적으로, 경로부(40)는 뒷데리 전압(VB)이 컨버터(10)에 전달되는 경로들(D1, D2)과 딤신호(DIM)가 구동 회로(20)에 전달되는 경로(D3)를 포함한다. 방향지시신호(T/S)가 활성화되면 경로(D1)를 통해 뒷데리 전압(VB)이 컨버터(10)에 전달된다. 그리고 급제동신호(ESS)가 활성화되면, 뒷데리 전압(VB)이 경로(D2)를 통해 컨버터(10)에 전달되고, 뒷데리 전압(VB)은 경로(D3)를 통해 딤신호(DIM)로서 구동 회로(20)에 전달된다. 급제동신호(ESS)의 활성화에 대응하여, 활성화된 딤신호(DIM)가 구동 회로(20)에 입력된다. 일례로, 경로(D3)에는 뒷데리 전압(VB)에 대응하여 로직 레벨을 갖는 딤신호(DIM)로 출력하는 회로가 포함될 수 있다. 상기한 경로부(40)에서 컨버터(10)로 전달되는 뒷데리 전압(VB)은 입력 전압(VIN)으로 정의할 수 있다.
- [102] 컨버터(10)는 입력 전압(VIN)을 이용하여 출력전압(VOUT) 및 내부전압(VDIN)을 생성하고, 출력전압(VOUT)을 LED 램프(50)에 공급하며 내부전압(VDIN)을 구동 회로(20)에 공급한다. 일례로, 컨버터(10)는 벡 컨버터나 플라이백 컨버터 등 다양한 전력 변환 회로가 이용될 수 있다.
- [103] 구동 회로(20)는 컨버터(10)와 LED 램프(50)에 대한 센싱과 제어를 수행하도록 구성된다.
- [104] 구동 회로(20)는 내부 전압(VDIN)과 센싱 신호(SEN)를 컨버터(10)로부터 수신할 수 있고 구동 신호(GATE)를 컨버터(10)에 제공할 수 있다. 여기에서, 내부 전압(VDIN)은 제어부(20)의 동작을 위한 전압이고, 센싱 신호(SEN)는 입력 전압(VIN)의 레벨을 판단하거나 컨버터(10)의 동작 상태나 출력 전압(VOUT) 상태를 직접 또는 간접적으로 센싱하기 위한 전압이며, 구동 신호(GATE)는 컨버터(10)의 전력 변환을 위한 스위칭 동작에 이용하기 위한 신호이며 펄스폭변조(PWM : Pulse Width Modulation) 신호로 제공될 수 있다.
- [105] 또한, 구동 회로(20)는 LED 램프(50)의 LED 채널들(CH1~CH8)의 피드백 전압들(FB1~FB8), LED 채널(CH1~CH8)들의 리니어 레귤레이션을 위한 레귤레이션 저항들(R1~R8)에 인가되는 레귤레이션 전압들(RCH1~RCH8), 및 LED 램프(50)의 전체 LED 채널들(CH1~CH8)의 디밍을 제어하기 위한 빈 저항(RBIN)에 인가되는 빈 전압(BIN)을 수신할 수 있다.
- [106] 여기에서, 빈 저항(RBIN)은 부하들인 LED 채널들(CH1~CH8)의 전체에 작용하는 부하 전류 제어 저항으로 정의할 수 있고, 빈 저항(RBIN)에 인가되는 빈 전압(BIN)은 부하량 변화 시점을 판단하는데 이용될 수 있으며 부하 전류 제어 전압으로 정의할 수 있다.
- [107] 보다 구체적으로, 각 LED 채널(CH1~CH8)은 부하량 분산을 위하여 서로 다른 시점에 발광하도록 구성될 수 있으며, 각 LED 채널(CH1~CH8)이 발광하는

시점에 빈 저항(RBIN)의 빈 전압(BIN)이 변화될 수 있다. 예시적으로, LED 채널이 모두 소광된 상태보다 하나의 LED 채널이 발광된 상태의 빈 전압(BIN)이 높고, 하나의 LED 채널이 발광된 상태보다 두 개의 LED 채널이 발광된 상태의 빈 전압(BIN)이 높다. 빈 전압(BIN)이 변화되는 시점은 상술한 바와 같이 부하량 변화 시점으로 판단될 수 있다.

- [108] 결과적으로, 구동 회로(20)는 빈 전압(BIN)을 이용하여 부하량 변화 시점을 판단하고, 부하량 변화 시점 이후의 부하량에 대응하는 제어 전압( $V_N$ )을 생성할 수 있다. 제어 전압( $V_N$ )은 미리 설정된 값에 대응하여 생성될 수 있으며 구체적인 설명은 제어 전압 제공 회로(230)를 참조하여 후술한다.
- [109] 상술한 도 1의 구성에 의하여, 컨버터(10)는 구동 신호(GATE)를 이용하여 부하들인 LED 채널들(CH1~CH8)에 출력 전압(VOUT)을 제공한다.
- [110] 이하, 본 발명의 실시예로 구성되는 컨버터(10)와 구동 회로(20)의 상세한 구성에 대하여 도 2를 참조하여 설명한다.
- [111] 컨버터(10)는 스위칭 소자(Qb)를 포함하며, 입력 전압(VIN)은 저항(Rb)을 통하여 스위칭 소자(Qb)에 전달하고, 저항(Rb)의 양단 전압은 증폭기(110)에 의하여 센싱되어서 센싱 신호(SEN)로 출력된다. 스위칭 소자(Qb)는 NMOS 트랜지스터로 구성될 수 있으며, FET가 이용될 수 있다. 그리고, 인덕터(Lb)와 캐패시터(Cb)가 스위칭 소자(Qb)에 직렬로 연결되며, 스위칭 소자(Qb)와 인덕터(L) 사이에 다이오드(Db)가 병렬로 연결되고, 다이오드(Db)는 스위칭 소자(Qb)로부터 제공되는 전류 흐름에 대한 역방향으로 전류가 흐르도록 구성된다.
- [112] 컨버터(10)는 스위칭 소자(Qb)의 주기적인 턴온과 턴오프에 의하여 전력 변환을 수행하며, 스위칭 소자(Qb)의 턴온과 턴오프는 구동 신호(GATE)에 의하여 결정될 수 있다.
- [113] 스위칭 소자(Qb)가 턴온되는 경우, 스위칭 소자(Qb), 인덕터(Lb), 및 캐패시터(Cb)를 포함하는 전류 루프가 형성되며, 인덕터(Lb)로 전류가 흘러서 에너지가 축적되고, 전류는 캐패시터(Cb)를 통해 증가하면서 흐른다. 이 때 부하인 LED 채널(CH1~CH8)은 캐패시터(Cb)와 병렬로 연결되며 캐패시터(Cb)와 같이 증가하는 전류를 공급받는다.
- [114] 그리고, 스위칭 소자(Qb)가 턴오프되는 경우, 다이오드(Db), 인덕터(Lb), 및 캐패시터(Cb)를 포함하는 전류 루프가 형성되며, 인덕터(Lb)에 축적된 에너지인 인덕터 전류가 캐패시터(Cb)로 공급된다. 이 때, 인덕터 전류는 스위칭 소자(Qb)의 턴오프 시점 이후 점차 감소하며, 캐패시터(Cb)와 병렬로 연결되는 LED 채널(CH1~CH8)도 점차 감소하는 전류를 공급받는다.
- [115] 상기한 컨버터(10)에서, 캐패시터(Cb)에 축적되어 출력되는 전압은 출력 전압(VOUT)이며 LED 채널(LED1~LED8)에 인가되는 전압과 동일하다.
- [116] 한편, 구동 회로(20)는 LED 채널들(CH1~CH8)의 부하량 변화 시점 별로 변화된 부하량에 대응하는 제어 전압( $V_N$ )을 제공하고, 제어 전압( $V_N$ )을 이용하여 조절

전압( $V_{NC}$ )을 생성하고, 조절 전압( $V_{NC}$ )에 대응하는 온 시간(On Time)을 가짐으로써 부하량 변화에 대하여 보상된 구동 신호(GATE)를 컨버터(10)에 제공한다. 또한, 구동 회로(20)는 LED 채널들(CH1~CH8)의 피드백 전압들(FB1~FB8) 중 최소 전압에 대응하는 검출 전압( $V_D$ )을 생성하고, 검출 전압( $V_D$ )에 대응하는 보상 전압( $V_c$ )을 생성할 수 있다. 그리고, 구동 회로(20)는 제어 전압( $V_N$ )에 보상 전압( $V_c$ )을 합하여 조절 전압( $V_N$ )을 생성할 수 있다.

[117] 상기한 바에서 피드백 전압들(FB1~FB8)은 리니어 레귤레이터들(201~208)에 인가되는 전압들이다. 구동 회로(20)는 리니어 레귤레이터들(201~208)을 포함하며, LED 채널들(CH1~CH8)이 조명을 정상적으로 유지하기 위한 최소한의 전압 이상을 출력 전압( $V_{OUT}$ )이 유지하는지 모니터링하기 위하여 피드백 전압들(FB1~FB8)을 수신하며, 수신된 피드백 전압들(FB1~FB8)은 구동 회로(20) 내부의 검출 전압 생성 회로(220)에 제공된다.

[118] 리니어 레귤레이터들(201~208)은 레귤레이션 저항들(R1~R8)과 LED 채널들(CH1~CH8) 사이에 각각 구성된다. 리니어 레귤레이터(201)는 비교기(211)와 NMOS 트랜지스터(M1)를 포함한다. 비교기(211)는 레귤레이션 저항(R1)에 인가되는 레귤레이션 전압(RCH1)을 미리 설정된 기준 전압(VREF1)과 비교하며, NMOS 트랜지스터(M1)는 비교기(211)에서 출력되는 전압에 대응하여 LED 채널(LED1)과 레귤레이션 저항(R1) 사이에 흐르는 전류를 제어한다. 리니어 레귤레이터들(202~208)도 리니어 레귤레이터(201)와 동일하게 비교기들(212~218)과 NMOS 트랜지스터들(M2~M8)을 각각 포함한다.

[119] 상기한 리니어 레귤레이터들(201~208)은 레귤레이션 전압들(RCH1~RCH8)과 기준 전압(VREF1)을 각각 비교한 결과에 대응하여 LED 채널들(CH1~CH8)에 흐르는 전류를 제어하는 리니어 레귤레이션 동작을 수행한다. 리니어 레귤레이션 동작에 의하여 LED 채널들(CH1~CH8)의 전류량은 기준 전압(VREF1)에 의하여 제한될 수 있다.

[120] 도 1 또는 도 2에서 LED 채널들(CH1~CH8), 리니어 레귤레이터들(201~208), 비교기들(211~218), NMOS 트랜지스터들(M1~M8), 레귤레이션 저항들(R1~R8), 레귤레이션 전압들(RCH1~RCH8), 피드백 전압들(FB1~FB8) 중 일부는 간략한 표현을 위하여 도시를 생략한다.

[121] 구동 회로(20)는 상기한 리니어 레귤레이터들(201~208) 뿐만 아니라 검출 전압 생성 회로(220), 제어 전압 제공 회로(230), 부하량 변화 검출 회로(232) 및 구동 신호 제공 회로를 더 포함한다.

[122] 검출 전압 생성 회로(220)는 피드백 전압들(FB1~FB8) 중 최소값을 갖는 피드백 전압을 검출하며, 최소값을 갖는 피드백 전압을 검출 전압( $V_D$ )으로 제공한다.

[123] 부하량 변화 검출 회로(232)는 빈 전압(BIN)을 이용하여 부하량 변화 시점을 검출한다. 부하량 변화 검출 회로(232)는 부하량 변화 시점을 검출할 뿐만 아니라 빈 전압(BIN)이 변화하는 부하량 변화 시점 이후 부하량에 대응하는 디지털 값(N)을 제어 전압 제공 회로(230)에 제공할 수 있다.

- [124] 빈 전압(BIN)은 발광하는 LED 채널들(CH1~CH8)의 수가 변경되는 부하량 변화 시점에 레벨이 변화될 수 있다. 일례로, 부하량 변화 검출 회로(232)는 LED 채널들(CH1~CH8)이 모두 소광된 경우 바이너리 코드 "00000"를 출력할 수 있고, 발광하는 LED 채널들(CH1~CH8)의 수가 증가하는 시점에 바이너리 코드로 표현되는 디지털 값(N)을 1비트씩 증가시켜서 출력할 수 있으며, 발광하는 LED 채널들(CH1~CH8)의 수가 감소하는 시점에 디지털 값(N)을 1비트씩 감소시켜서 출력할 수 있다.
- [125] 즉, 발광하는 LED 채널들(CH1~CH8)의 수가 증가하는 경우, 디지털 값(N)은  $(0000)_2, (0001)_2, (0010)_2, (0011)_2, (0100)_2, (0101)_2, (0110)_2, (0111)_2, (1000)_2$ 로 순차적으로 증가하여 출력될 수 있다. 이와 반대로, 발광하는 LED 채널들(CH1~CH8)의 수가 감소하는 경우, 디지털 값(N)은  $(1000)_2, (0111)_2, (0110)_2, (0101)_2, (0100)_2, (0011)_2, (0010)_2, (0001)_2, (0000)_2$ 로 순차적으로 감소하여 출력될 수 있다.
- [126] 일례로, LED 채널들(CH1~CH8)이 모두 소광된 상태에서 하나가 발광되는 상태로 변화되는 경우, 부하량 변화 검출 회로(232)는 빈 전압(BIN)의 변화에 의하여 부하량 변화 시점을 감지한다. LED 채널들(CH1~CH8)이 모두 소광된 상태에 대응하는 디지털 값(N)이  $(0000)_2$ 이고, LED 채널들(CH1~CH8) 중 하나가 발광하는 상태에 대응하는 디지털 값(N)이  $(0001)_2$ 인 경우, 부하량 변화 검출 회로(232)는 디지털 값(N)을  $(0000)_2$ 에서  $(0001)_2$ 로 변경하여 출력한다.
- [127] 제어 전압 제공 회로(230)는 상기한 디지털 값(N)에 대응하는 제어 전압( $V_N$ )을 출력하며, 디지털 값(N)이 증가하면 증가한 레벨의 제어 전압( $V_N$ )을 출력하고, 디지털 값(N)이 감소하면 감소한 레벨의 제어 전압( $V_N$ )을 출력한다. 일례로, 디지털 값(N)이  $(0000)_2$ 인 경우 보다  $(0001)_2$ 인 경우, 제어 전압 제공 회로(230)는 높은 레벨의 제어 전압( $V_N$ )을 출력한다. 상기와 같이, 제어 전압( $V_N$ )은 제어 전압 제공 회로(230)에 입력되는 디지털 값(N)에 의하여 결정될 수 있으며, 제어 전압 제공 회로(230)는 디지털 값(N)에 대응하는 제어 전압( $V_N$ )을 출력하는 디지털-아날로그 컨버터(Digital-Analog Converter)로 구성될 수 있다.
- [128] 한편, 구동 신호 제공 회로는 검출 전압( $V_D$ )에 대응하는 보상 전압( $V_C$ )을 생성하고, 제어 전압( $V_N$ )과 보상 전압( $V_C$ )을 합하여 조절 전압( $V_{NC}$ )을 생성하며, 조절 전압( $V_{NC}$ )과 비교 전압( $V_s$ )을 비교한 결과를 리셋 신호로 이용하여 구동 신호(GATE)를 생성하도록 구성된다. 여기에서, 비교 전압( $V_s$ )은 컨버터(10)에서 제공되는 센싱 신호(SEN)와 슬로프 보상부(240)에서 제공되는 슬로프 보상 전압을 합한 것이다. 비교 신호( $V_s$ )가 고정된 값을 갖는 것으로 가정하면 구동 신호(GATE)는 조절 전압( $V_{NC}$ )에 대응하는 온 시간(On Time)을 갖는다.
- [129] 이를 위하여, 구동 신호 제공 회로는 비교기(222), 합산기(234), 슬로프 보상부(240), 합산기(242), 비교기(244) 및 SR 래치(250)를 포함할 수 있다. 여기에서, SR 래치(250)는 게이트 신호를 생성하기 위한 펄스 발생기로서 구성된 것이며, SR 플립플롭을 이용하여 구성될 수 있다.

- [130] 비교기(222)는 검출 전압 생성 회로(220)에서 출력되는 검출 전압( $V_{D0}$ )과 미리 설정된 레벨을 갖는 기준 전압(VREF2)을 비교하여 보상 전압( $V_c$ )을 출력한다. 이때 보상 전압( $V_c$ )은 비교기(222)의 출력단에 연결된 캐패시터(Cd)에 의하여 안정화될 수 있다. 그리고, 본 발명의 일 실시예로, 비교기(222)는 검출 전압( $V_{D0}$ )이 네가티브 단자(-)에 인가되고 기준 전압(VREF2)이 포지티브 단자(+)에 인가되도록 구성된다.
- [131] 합산기(234)는 제어 전압 제공 회로(230)에서 제공되는 제어 전압( $V_N$ )과 비교기(222)에서 출력되는 보상 전압( $V_c$ )을 합하여 조절 전압( $V_{NC}$ )을 생성하고, 조절 전압( $V_{NC}$ )을 비교기(244)의 네가티브 단자(-)에 출력한다.
- [132] 한편, 본 발명의 실시예는 슬로프 보상부(240)를 포함할 수 있으며, 슬로프 보상부(240)는 구동 신호(GATE)의 라이징 에지(Rising Edge)의 슬로프를 조정할 필요성이 있는 경우 슬로프를 보상하기 위한 슬로프 보상 전압을 출력한다.
- [133] 합산기(242)는 슬로프 보상부(240)의 슬로프 보상 전압과 컨버터(10)에서 출력되는 센싱 신호(SEN)를 합산하여 비교 전압( $V_s$ )으로 출력한다.
- [134] 비교기(244)는 비교 전압( $V_s$ )과 조절 전압( $V_{NC}$ )을 비교한 결과를 출력한다. 본 발명의 일 실시예로, 비교기(244)는 비교 전압( $V_s$ )이 포지티브 단자(+)에 인가되고 조절 전압( $V_{NC}$ )이 네가티브 단자(-)에 인가되도록 구성된다. 상기한 비교기(244) 및 합산기(242)의 구성에 의하여, 구동 신호(GATE)는 슬로프 보상부(240)의 슬로프 보상 전압과 컨버터(10)의 센싱 신호(SEN)를 반영한 파형을 가질 수 있으며, 조절 전압( $V_{NC}$ )에 의하여 온 시간이 결정될 수 있다.
- [135] SR 래치(250)는 셋 단자(S)에 주기적인 펄스를 포함하는 PWM 신호를 수신하고 리셋 단자(R)에 비교기(244)의 출력을 수신한다. SR 래치(250)는 출력단(Q)을 통하여 구동 신호(GATE)를 출력하며, 구동 신호(GATE)는 스위칭 소자(Qb)의 게이트에 인가된다. 상기 PWM 신호는 오실레이터(도시되지 않음)와 같은 발진 회로에서 제공될 수 있으며, 발진 회로는 구동 회로(20)의 내부 또는 외부에 구성된 것을 이용할 수 있다. 상기한 SR 래치(250)의 구성에 의하여, 비교기(244)의 출력은 구동 신호(GATE)의 온 시간을 결정하는 리셋 신호로 작용한다. 즉, SR 래치(250)는 비교기(244)의 출력에 의한 리셋에 의하여 구동 신호(GATE)를 출력단(Q)으로 출력하는 온 시점이 결정되며, 온 시점 이후 출력단(Q)을 통하여 주기적인 펄스들을 포함하는 PWM 신호를 구동 신호(GATE)로서 출력한다.
- [136] 본 발명의 실시예에서 제어 전압 제공 회로(230)가 구성되지 않은 경우, 출력 전류(IL)와 출력 전압(VOUT) 및 보상 전압( $V_c$ )의 상관 관계는 도 3과 같이 설명될 수 있다. 도 3에서, Real  $V_c$ 는 보상 전압( $V_c$ )의 변화를 도시한 것이고, Ideal  $V_c$ 는 변화되는 부하량 변화에 대응하는 이상적인 보상 전압( $V_c$ )을 도시한 것이다.
- [137] 즉, LED 램프(50)에서 발광하는 LED 채널의 수가 증가하는 경우, 출력 전압(VOUT)은 부하량 증가에 의하여 일시적으로 낮아진다. 출력 전압(VOUT)이

낮아지면, 피드백 전압들(FB1~FB8)도 낮아지고, 검출 전압 생성 회로(220)에서 출력되는 검출 전압( $V_D$ )도 낮아진다.

- [138] 비교기(222)는 기준전압(VREF2)과 검출 전압( $V_D$ )의 차가 커지는 것에 비례하여 상승한 레벨을 갖는 보상 전압( $V_c$ )을 출력하며, 보상 전압( $V_c$ )에 의하여 SR 래치(250)에서 출력되는 구동 신호(GATE)의 온 시점이 빨라진다. 구동 신호(GATE)의 온 시점이 빨라지면, 컨버터(10)에서 출력되는 출력 전압(VOUT)의 레벨이 상승한다.
- [139] 상기와 같은 출력 전압(VOUT)의 보상이 진행되면, 피드백 전압들(FB1~FB8)과 검출 전압( $V_D$ )의 감소량이 줄어들고, 보상 전압( $V_c$ )이 점차 증가하므로, 출력 전압(VOUT)은 일정 시간 후 정상적인 레벨로 복귀될 수 있다.
- [140] 이와 반대로, LED 램프(50)에서 발광하는 LED 채널의 수가 감소하는 경우, 출력 전압(VOUT)은 부하량 감소에 의하여 일시적으로 높아진다. 상기한 부하량 감소에 의한 출력 전압(VOUT)의 일시적인 상승은 피드백 전압들(FB1~FB8)과 검출 전압( $V_D$ )의 상승에 의하여 보상 전압( $V_c$ )이 점차 감소하므로 점차 보상되며, 출력 전압(VOUT)은 정상적인 레벨로 복귀될 수 있다.
- [141] 그러나, 상기한 보상 전압( $V_c$ )에 의한 출력 전압(VOUT)의 보상은 부하량 변화에 대응하여 느리게 진행되므로 출력 전압 VOUT이 안정적으로 유지되기 어렵다.
- [142] 또한, 출력 전압(VOUT)이 심하게 낮아지는 경우, LED 채널들(CH1~CH8)이 안정되게 발광을 유지할 수 있는 최소 전압을 보장하기 어려울 수 있어서, 안정적인 조명 상태를 유지하는데 어려움이 발생할 수 있다.
- [143] 본 발명의 실시예는 제어 전압 제공 회로(230)의 동작에 의하여 부하량 변화가 발생하여도 출력 전압(VOUT)을 안정적으로 유지할 수 있다. 상기한 본 발명의 실시예에 의한, 출력 전류(IL). 제어 전압( $V_N$ ), 보상 전압( $V_c$ ) 및 출력 전압(VOUT)의 상관 관계는 도 4와 같이 설명될 수 있다.
- [144] 즉, LED 램프(50)에서 발광하는 LED 채널의 수가 증가하는 경우, 부하량 검출 회로(232)는 부하량 변화 시점에 증가되는 부하량에 대응하는 디지털 값(N)을 제어 전압 제공 회로(230)에 제공하며, 제어 전압 제공 회로(230)는 증가되는 부하량에 대응하는 상승된 레벨을 갖는 제어 전압( $V_N$ )을 부하량 변화 시점부터 제공한다. 상기한 제어 전압( $V_N$ )의 변화에 의하여 조절 전압( $V_{Nc}$ )도 부하량 변화 시점부터 상승하며, SR 래치(250)는 조절 전압( $V_{Nc}$ )에 의하여 부하량 변화 시점부터 출력 전압(VOUT)을 안정적으로 유지할 수 있는 변화된 온 시점을 갖는 구동 신호(GATE)를 출력한다.
- [145] 또한, LED 램프(50)에서 발광하는 LED 채널의 수가 감소하는 경우, 부하량 검출 회로(232)는 부하량 변화 시점에 감소되는 부하량에 대응하는 디지털 값(N)을 제어 전압 제공 회로(230)에 제공하며, 제어 전압 제공 회로(230)는 감소되는 부하량에 대응하는 하강된 레벨을 갖는 제어 전압( $V_N$ )을 부하량 변화 시점부터 제공한다. 상기한 제어 전압( $V_N$ )의 변화에 의하여 조절

전압( $V_{Nc}$ )도 부하량 변화 시점부터 하강하며, SR 래치(250)는 조절 전압( $V_{Nc}$ )에 의하여 부하량 변화 시점부터 출력 전압( $V_{OUT}$ )을 안정적으로 유지할 수 있도록 변화된 온 시점을 갖는 구동 신호(GATE)를 출력한다.

- [146] 상기한 본 발명의 실시예는 조절 전압( $V_{Nc}$ )이 제어 전압( $V_N$ )의 변화를 따른다. 즉, 본 발명의 실시예는 부하량 변화에 대응하여 느리게 변화되는 보상 전압( $V_c$ ) 대신 부하량 변화에 따라 결정되는 디지털 값(N)에 대응하는 제어 전압( $V_N$ )에 의하여 조절 전압( $V_{Nc}$ )이 빠르게 결정된다. 그러므로, 본 발명의 실시예는 부하량 변화 시점에 대응하여 빠르게 출력 전압( $V_{OUT}$ )을 보상할 수 있어서 출력 전압( $V_{OUT}$ )을 안정적으로 유지할 수 있다. 한편, 출력 전압( $V_{OUT}$ )이 안정적으로 유지됨에 의하여 피드백 전압(FB1~FB8)도 안정화되며, 그 결과 보상 전압( $V_c$ )도 변화없이 일정한 레벨을 유지하는 과정을 갖는다.
- [147] 그러므로, 본 발명의 실시예는 부하들의 부하량 변화에 대응한 보상을 빠르게 수행하여 출력 전압( $V_{OUT}$ )을 안정적으로 유지할 수 있으며, 양호한 조명 상태를 유지할 수 있는 효과가 있다.
- [148] 상기한 본 발명의 실시예에서, 구동 신호(GATE)는 주기적인 펄스를 포함하는 PWM 신호를 이용하여 생성된다. 일정한 주파수의 PWM 신호에 의하여 구동 신호(GATE)가 고정된 주파수의 펄스들을 포함하는 경우, 조명 장치의 컨버터(10)는 구동 신호(GATE)에 의한 스위칭 시점에 많은 전력을 소비할 수 있고 EMI를 유발할 수 있다.
- [149] 상기한 EMI를 저감하기 위하여, 본 발명은 분산 스펙트럼(Spread Spectrum) 방식에 의하여 구동 신호(GATE)의 생성에 이용되는 PWM 신호의 주파수를 시간에 따라 변경시킬 수 있는 실시예를 개시한다. 상기한 본 발명의 실시예에 의하여 구동 신호(GATE)는 분산된 주파수의 펄스들을 가질 수 있다. 구동 신호(GATE)의 분산된 주파수의 펄스들에 의하여 컨버터(10)는 분산된 스위칭 시점들에 전력 변환을 수행할 수 있고, 스위칭 시점이 분산됨에 의하여 전력 소비가 분산될 수 있으며 EMI가 저감될 수 있다.
- [150] PWM 신호의 주파수는 카슨의 법칙(Carson's rule)을 이용하여 분산될 수 있다. 도 5는 카슨의 법칙에 의하여 중심 주파수( $f_c$ )가 일정한 가변 주파수( $f$ ) 범위 내로 시간에 따라 가변되는 것을 도시한다. 도 6은 카슨의 법칙에 의하여 주파수 변조된 파형의 대역폭을 예시한 것이고, 여기에서 가변 주파수( $f$ )의 변조 주파수는 " $fm$ "으로 표시된다.
- [151] 분산 스펙트럼은 "중심 주파수( $f_c$ )±가변 주파수( $f$ )" 또는 "중심 주파수( $f_c$ )-가변 주파수( $f$ )"로 구현할 수 있다. 본 발명의 실시예는 "중심 주파수( $f_c$ )±가변 주파수( $f$ )"를 사용하여 구현될 수 있다.
- [152] 가변 주파수( $f$ )는 옵션 정보를 이용하여 조절할 수 있으며, 예시적으로 가변 주파수( $f$ )는 논-디더링(Non-dithering), 5%, 10%, 20%, 30%로 가변량을 조절할 수 있다. 논-디더링(Non-dithering)은 원 주파수를 유지하는 것을 의미하고, 옵션 정보는 후술되는 디더링 저항( $R_f$ )의 저항값을 변경하기 위하여 설정되는 값을

의미한다.

- [153] 가변 주파수(f)의 변조 주파수(fm)는 주파수 기준 전압(FREF)의 변경에 의하여 가변된 주파수이며, 주파수 기준 전압(FREF)은 디지털 컨트롤 방식을 이용하여 예시적으로 5msec, 10msec, 40msec로 가변할 수 있다. 디지털 컨트롤 방식은 후술되는 스텝 제어부(304)가 디더링 제어 신호(DMOD)에 의하여 제어되는 것을 의미한다.
- [154] 상기한 분산 스펙트럼(Spread Spectrum)을 적용함에 의하여 구동 신호(FATE)에 포함되는 펄스의 주파수는 시간에 따라 변경할 수 있다. 이를 위한 실시예는 도 7과 같이 예시될 수 있다.
- [155] 도 7을 참조하면, 본 발명의 실시예는 디더링 제어부(300), 필터들(310, 320) 및 오실레이터(330)를 포함할 수 있다.
- [156] 디더링 제어부(300)는 예시적으로 64 스텝(Step)으로 주파수 기준 전압(FREF)을 가변시키기 위한 구성을 가지며, 옵션 정보에 의하여 저항값이 변화되는 디더링 저항(Rf)과 디더링 제어 신호(DMOD)에 의하여 주파수 기준 전압(FREF)을 변경하는 스텝 제어부(304)를 포함한다. 또한, 디더링 제어부(300)는 비교기(302), PMOS 트랜지스터(Qp) 및 저항 스트링을 더 포함한다.
- [157] 먼저, 저항 스트링은 64 스텝에 각각 대응하는 직렬로 연결된 저항들(Rd1~Rd64)과 상기한 저항들(Rd1~RD64)에 직렬로 연결된 디더링 저항(Rf)을 포함한다. 디더링 저항(Rf)은 저항 스트링의 단부에 위치하여 접지되며, 옵션 정보에 대응하여 저항값이 변경될 수 있는 가변 저항으로 구성됨이 바람직하다. 저항들(Rd1~Rd64)은 32 스텝의 하위 저항 그룹(Rd1~Rd32)과 32 스텝의 상위 저항 그룹(Rd33~Rd64)으로 구분된다.
- [158] 비교기(302)는 전압들(Vf1, Vf2)을 비교한 결과에 대응하는 전압을 출력하며, PMOS 트랜지스터(Qp)는 비교기(302)에서 출력되는 전압에 의하여 구동되며 저항 스트링에 구동 전압(VDD)을 전달한다. 여기에서, 비교기(302)의 네가티브단(-)에 입력되는 전압(Vf1)은 고정된 레벨의 전압이 제공될 수 있다. 그리고, 비교기(302)의 포지티브단(+)에 입력되는 전압(Vf2)은 하위 저항 그룹(Rd1~Rd32)과 상위 저항 그룹(Rd33~Rd64) 사이의 노드에 인가되는 전압을 이용할 수 있다.
- [159] 스텝 제어부(304)는 저항 스트링의 저항들(Rd1~Rd64) 사이의 노드들에 각각 연결된 스위치들을 포함한다. 스텝 제어부(304)의 스위치들은 저항들(Rd1~Rd64)와 동일한 수로 구성된다. 스위치들은 디지털 값을 갖는 디더링 제어 신호(DMOD)에 의하여 스위칭이 개별적으로 제어되며, 디더링 제어 신호(DMOD)는 각 스위치 별로 1비트씩 할당할 수 있는 비트 수를 갖는다.
- [160] 스텝 제어부(304)에서, 스위치들의 일단은 상기와 같이 저항 스트링의 저항들(Rd1~Rd64) 사이의 노드들에 각각 연결되며, 스위치들의 타단은 공통으로 연결되어 주파수 기준 전압(FREF)을 출력하는 디더링 제어부(300)의

출력단을 형성한다.

- [161] 상기와 같이 구성되는 디더링 제어부(300)는 디지털 값을 갖는 디더링 제어 신호(DMOD)에 대응하여 아날로그 값으로 표현되는 주파수 기준 전압(FREF)을 제공하는 디지털 아날로그 변환기로 구성된 것으로 이해될 수 있다.
- [162] 스텝 제어부(304)는 하위 저항 그룹(Rd1~Rd32)에 연결된 스위치들을 순차적으로 턴온하며, 그 결과 주파수 기준 전압(FREF)이 낮은 레벨부터 높은 레벨로 단계적으로 상승한다. 그 후 스텝 제어부(304)는 상위 저항 그룹(Rd33~Rd64)에 연결된 스위치들을 순차적으로 턴온하며, 그 결과 주파수 기준 전압(FREF)은 높은 레벨부터 낮은 레벨로 단계적으로 하강한다. 상기한 스텝 제어부(304)의 제어에 의하여 주파수 기준 전압(FREF)은 32 스텝의 상승 구간과 32 스텝의 하강 구간이 형성되는 삼각 파형을 갖는다.
- [163] 상기한 주파수 기준 전압(FREF)의 주기는 스텝 제어부(304)의 64 스텝의 스위칭 주기를 조절함으로써 제어될 수 있다. 즉, 디더링 제어 신호(DMOD)가 제공되는 주기가 가변되면, 그에 대응하여 주파수 기준 전압(FREF)의 주기가 가변될 수 있으며, 본 발명의 실시예는 매 주기 단위로 주파수 기준 전압(FREF)의 주기를 변경하도록 구성될 수 있다.
- [164] 또한, 주파수 기준 전압(FREF)의 주기는 각 스텝 별 전압 변화 폭을 조절함으로써 제어될 수 있다. 상기한 스텝 별 전압 변화 폭은 디더링 저항(Rf)에 제공되는 옵션 정보에 대응하여 조절될 수 있다.
- [165] 디더링 저항(Rf)의 저항값 변화에 따른 각 스텝의 높이 변화의 합이 주파수 기준 전압(FREF)의 삼각 파형의 높이 변화로 표현된다. 그러므로, 주파수 기준 전압(FREF)의 삼각 파형의 높이는 옵션 정보에 의하여 가변되는 디더링 저항(Rf)의 저항값에 의하여 제어될 수 있다.
- [166] 보다 구체적으로, 주파수 기준 전압(VREF)의 삼각 파형의 높이가 높아지는 경우, 주파수 기준 전압(FREF)이 최저 레벨에서 최고 레벨로 상승하는 시간과 최고 레벨에서 최저 레벨로 하강하는 시간이 더 소요된다. 즉, 주파수 기준 전압(FREF)의 주기가 길어질 수 있다. 이와 반대로, 주파수 기준 전압(VREF)의 삼각 파형의 높이가 낮아지는 경우, 주파수 기준 전압(FREF)이 최저 레벨에서 최고 레벨로 상승하는 시간과 최고 레벨에서 최저 레벨로 하강하는 시간이 줄어든다. 즉, 주파수 기준 전압(FREF)의 주기가 짧아질 수 있다.
- [167] 본 발명의 실시예로 구성된 스텝 제어부(304)는 주파수 기준 전압(VREF)의 형상을 변화시킬 수 있다.
- [168] 상술한 바와 같이 디더링 제어부(300)에서 출력되는 삼각 파형의 주파수 기준 전압(FREF)은 필터(310)에 인가되고, 저항과 캐패시터가 병렬로 연결된 필터(310)의 작용에 의하여, 주파수 기준 전압(FREF)의 스텝이 완화된다.
- [169] 그리고, 주파수 기준 전압(FREF)은 필터(310)를 경유하여 필터(320)에 인가되며, 필터(320)는 삼각 파형으로 정형화된 발진 신호(VOSC)를 오실레이터(330)에 인가한다.

- [170] 오실레이터(330)는 삼각 파형의 발진 신호(VOSC)를 내부의 기준 전압(도시되지 않음)과 비교하여 주기적인 펄스 파형을 갖는 PWM 신호를 출력할 수 있다.
- [171] 상기한 도 7의 실시예는 구동 회로(20)에 적용될 수 있으며, PWM 신호의 주파수는 발진 신호(Vosc)의 형태 변화를 따라 변화될 수 있다. 발진 신호(Vosc)가 매 주기마다 변화되는 경우, 오실레이터(330)는 매 주기별로 분산된 주파수를 갖는 PWM 신호를 제공한다. 결국, 구동 회로(20)는 주파수 디더링(Frequency Dithering)에 의한 주파수가 분산된 펄스들을 갖는 구동 신호(GATE)를 컨버터(10)에 제공할 수 있다. 따라서, 컨버터(10)는 주파수 디더링된 구동 신호(Gate)에 의하여 분산된 시점에 전력 변환을 위한 스위칭을 수행할 수 있고, 그 결과 전력 소모의 집중이 완화되고 EMI가 저감될 수 있다.
- [172] 도 8을 참조하면, DIM\_EN은 조명 장치의 디밍 제어 인에이블 신호이고, JIT\_EN은 주파수 디더링 인에이블 신호이며, MAX와 MIN은 삼각 파형의 발진 신호(Vosc)가 최고값 또는 최저값을 갖는 시점을 제어하기 위한 신호이다.
- [173] 조명 장치는 파워온 된 후 발진 신호(Vosc)가 일정한 레벨을 유지하는 초기화 동작을 수행하며, 그 후 디밍 제어 인에이블 신호(DIM\_EN)가 인에이블되면 삼각 파형을 갖는 발진 신호(Vosc)를 출력하도록 구성될 수 있다.
- [174] 주파수 디더링 인에이블 신호(JIT\_EN)가 인에이블되기 전에, 발진 신호(Vosc)는 균일한 형태의 삼각 파형을 갖도록 출력된다. 즉, 이때의 발진 신호(Vosc)의 주기(T)는 균일하다.
- [175] 주파수 디더링 인에이블 신호(JIT\_EN)가 인에이블된 후, 디더링 저항(Rf)에 적용되는 옵션 정보의 변화에 의한 주파수 기준 전압(FREF)의 크기 변화 또는 디더링 제어 신호(DMOD)의 변화에 따른 주파수 기준 전압(FREF)의 주기 변화에 의하여, 발진 신호(Vosc)의 삼각 파형의 크기와 주기 중 적어도 하나가 매 주기 단위로 변화될 수 있다.
- [176] 본 발명의 실시예로 구성되는 구동 회로(20)는 옵션 정보나 디더링 제어 신호(DMOD)에 해당하는 복수의 값을 저장소에 저장할 수 있으며, 규칙적 또는 불규칙적으로 주파수 기준 전압(FREF)이 변화하도록 옵션 정보나 디더링 제어 신호(DMOD)를 제공할 수 있다.
- [177] 그리고, 구동 회로(20)의 디더링 제어부(300)는 구동 신호(GATE)의 인에이블이 개시부터 그 후 일정 시간 경과하는 제1 구간과 구동 신호(GATE)의 인에이블이 종료되기 일정 시간 전부터 인에이블이 종료되는 제2 구간 중 적어도 어느 하나를 포함하는 시간에 주파수 디더링을 수행하도록 구성될 수 있다.
- [178] 그리고, 구동 회로(20)는 옵션 정보나 디더링 제어 신호(DMOD)를 주기적으로 변화시켜서 디더링 제어부(300)에 제공함으로써 구동 신호(GATE)에 대한 주파수 디더링을 수행할 수 있다. 또한, 구동 회로(20)는 복수의 주기를 단위로 반복된 패턴으로 옵션 정보나 디더링 제어 신호(DMOD)를 변화시켜서 디더링 제어부(300)에 제공함으로써 구동 신호(GATE)에 대한 주파수 디더링을 수행할

수 있다. 또한, 구동 회로(20)는 점진적으로 주파수를 가변하는 패턴으로 주파수 기준 전압(VREF)를 변화시킴으로써 주파수 디디링을 수행할 수 있다.

- [179] 상술한 구동 신호(GATE)에 대한 주파수 디디링에 의하여, 구동 신호(GATE)는 도 9와 같이 주파수 디더링에 의하여 피크 값이 저감되고 주파수가 분산될 수 있다. 따라서, 컨버터(10)는 전력 변환을 위한 스위칭 시점이 분산될 수 있어서 전력 소모가 집중되는 것을 완화할 수 있고, EMI가 저감될 수 있다.
- [180] 한편, 본 발명의 구동 회로(20)는 도 10과 같이 컨버터(10)의 가변되는 스위칭 주파수에 연동하는 값으로 슬로프 보상 전압을 생성하는 슬로프 보상부(241)를 포함하여 실시될 수 있다.
- [181] 슬로프 보상 전압이 컨버터(10)의 가변되는 스위칭 주파수에 연동되기 위하여, 구동 회로(20)는 구동 신호(GATE)의 변화되는 주파수 정보를 제공하는 주파수 소스를 이용하도록 구성된다. 여기에서, 주파수 소스는 구동 신호(GATE)의 생성에 이용되는 PWM 신호를 제공하는 오실레이터(330)가 이용될 수 있다. 그리고, 주파수 정보로 오실레이터(330)의 출력이 이용될 수 있다. 보다 구체적으로, 오실레이터(330)의 출력에 대응하는 전압 또는 전류 중 어느 하나가 주파수 정보로 이용될 수 있다.
- [182] 슬로프 보상부(241)는 직렬로 연결된 종속 전류원(IS2)과 충전 소자(Cc)를 포함할 수 있으며, 종속 전류원(IS2)은 주파수 정보에 대응하여 전류의 양이 제어되고, 충전 소자(Cc)는 커패시터를 이용하여 구성될 수 있으며 종속 전류원(IS2)에서 제공되는 전류를 충전하고 충전된 전압을 슬로프 보상 전압으로 제공한다.
- [183] 상기한 슬로프 보상부(241)는 구동 신호(GATE)의 주파수가 높아질수록 낮은 슬로프 보상 전압을 생성하도록 구성될 수 있다.
- [184] 한편, 도 10에서, 전류원(IS1) 및 PMOS 트랜지스터(MS)는 도 2의 합산기(242)에 대응하는 구성으로 이해될 수 있으며, 도 10은 센싱 신호(SEN)와 슬로프 보상부(241)에서 출력되는 슬로프 보상 전압이 합산되는 것을 예시적으로 나타낸 것이다. 상기한 합산기(242)는 도 10에 제한되지 않고 제작자에 의하여 다양하게 실시될 수 있다.
- [185] 도 10과 같이 구성됨에 의하여, 출력 전압을 생성하기 위하여 컨버터(10)에 제공되는 구동 신호(GATE)의 드티가 50% 이상인 경우 발생하는 불안정한 서브 하모니 발진은 슬로프 보상부(241)에 의하여 제어될 수 있다.
- [186] 컨버터(10)의 스위칭 주파수를 가변하기 위해서는 구동 신호(GATE)의 주파수를 가변해야 한다. 즉, 컨버터(10)의 스위칭 주파수는 구동 신호(GATE)의 주파수에 종속되어 가변된다.
- [187] 그리고, 스위칭 주파수가 가변된 경우, 컨버터(10)의 인덕턴스의 값도 변경된다. 이때, 인덕턴스의 값이 변경된 것에 대응하여 도 10의 슬로프 보상부(241)의 슬로프 보상 전압의 값도 변경된다.
- [188] 보다 구체적으로, 구동 신호(GATE)의 주파수를 가변하기 위해서는

오실레이터(330)에서 출력되는 PWM 신호의 주파수도 가변되어야 한다. 그러므로, 오실레이터(330)는 가변되는 주파수 정보를 가지며 그 결과 상기와 같이 주파수 소스로 이용될 수 있다.

- [189] 일례로, 종속 전류원(IS2)은 오실레이터(330)의 출력 전류를 미러링한 전류를 충전 소자(Cc)에 제공하도록 구성될 수 있다. 즉, 종속 전류원(IS2)은 구동 신호(GATE)의 주파수 가변을 위하여 오실레이터(330)의 PWM 신호의 가변된 주파수에 대응하는 전류를 충전 소자(Cc)에 제공할 수 있다. 이때, 전류 미러링은 주파수가 높아져서 오실레이터(330)의 출력 전류가 많아지면 종속 전류원(IS2)의 전류량을 감소시키고 주파수가 낮아져서 오실레이터(330)의 출력 전류가 줄어들면 종속 전류원(IS2)의 전류량을 증가시킬 수 있다. 상기한 오실레이터(30)의 주파수와 종속 전류원(IS2)의 전류 양 간의 관계는 서브 하모니 발진을 줄이기 위한 슬로프 보상을 위하여 결정될 수 있다.
- [190] 상술한 바와 달리, 종속 전류원(IS2)은 오실레이터(330)의 PWM 신호 또는 PWM 신호에 대응하는 전압에 연동하는 전류를 충전 소자(Cc)에 제공하도록 구성될 수 있다. 이때, 종속 전류원(IS2)은 주파수가 높아진 오실레이터(330)의 PWM 신호 또는 PWM 신호에 대응하는 전압에 의하여 전류량을 감소시키고 주파수가 낮아진 오실레이터(330)의 PWM 신호 또는 PWM 신호에 대응하는 전압에 의하여 전류량을 증가시킬 수 있다.
- [191] 종속 전류원(IS2)에서 제공되는 전류는 충전 소자(Cc)에 충전되며, 충전 소자(Cc)에 충전된 전압이 슬로프 보상 전압으로 제공될 수 있다. 즉, 슬로프 보상 전압은 도 11과 같이 주파수에 따라 가변되도록 제공될 수 있다. 도 11은 종래는 고정된 전류에 의하여 충전된 전압이 슬로프 보상 전압으로 제공되는 종래 기술에 의한 슬로프 보상 전압을 본 발명에 의한 슬로프 보상 전압과 대비하도록 도시한 그래프이다.
- [192] 그러므로, 컨버터(10)의 스위칭 주파수가 가변되어도, 본 발명의 실시예는 칩으로 구현된 구동 회로(20)에 별도의 단자를 구성하거나 또는 칩 외부에 부가적인 회로를 구성할 필요없이 주파수 소스인 오실레이터에서 출력되는 PWM 신호의 주파수 변동에 연동하여 슬로프 보상 전압을 제공할 수 있다.
- [193] 따라서, 본 발명의 실시예는 컨버터(10)의 스위칭 주파수 가변에 능동적으로 대응하기 위한 기능이 간단히 구현될 수 있고, 부품의 수와 제조 단가를 절감할 수 있다.
- [194] 또한, LED 램프(50)에 포함된 각 LED 채널들(CH1~CH8)의 LED 전류가 일정한 양 이상 유지되도록 보증하기 위한 제4 실시예는 도 12와 같이 예시될 수 있다. 도 12에서 도 2과 동일 부품은 동일 부호를 사용하며, 이에 대한 구성 및 동작에 대한 중복 설명은 생략한다.
- [195] 도 12의 조명 장치는 컨버터(10)의 출력 전압(VOUT)을 센싱하기 위한 출력 센싱 회로(60)를 포함하며, 출력 센싱 회로(60)는 직렬 연결된 저항들(RV1, RV2)이 컨버터(10)의 출력단에 병렬로 연결된다. 출력 센싱 회로(60)는 직렬

연결된 저항들(RV1, RV2) 사이의 노드에 인가되는 전압을 구동 회로(20)에 제공하며, 출력 센싱 회로(60)에서 구동 회로(20)에 제공되는 전압은 출력 센싱 전압이라 한다. 상기한 출력 센싱 회로(60)는 구동 회로(20)의 내부 또는 외부 중 어느 하나에 구성될 수 있다.

- [196] 구동 회로(20)는 리니어 레귤레이터들(201~208), 검출 전압 생성 회로(220), 기준 전압 생성 회로(221), 비교기(223), 캐패시터(Cd), 슬로프 보상부(240), 합산기(242), 비교기(244) 및 SR 래치(250)를 포함할 수 있다.
- [197] 도 12의 구동 회로는 기준 전압 생성 회로(221)를 포함한다. 기준 전압 생성 회로(221)는 검출 전압 생성 회로(220)의 검출 전압( $V_D$ )과 내부 기준 전압(VREFi)를 수신하고, 외부 캐패시터(Cs)를 이용하며, 기준 전압(VREF)을 비교기(223)의 네가티브단(-)에 출력하도록 구성된다.
- [198] 상기한 구성에 의하여, 기준 전압 생성 회로(221)는 각 LED 채널들(LED1~LED8)의 바이어스 전압에 대응하는 피드백 전압들(FB1~FB8) 중 하나 이상이 미리 설정된 값을 갖는 내부 기준 전압(VREFi) 이하이면 레벨이 증가하는 기준 전압(VREF)을 생성한다. 기준 전압 생성 회로(221)는 모든 피드백 전압들(FB1~FB8)이 내부 기준 전압(VREFi) 이상일 때까지 증가하는 기준 전압(VREF)을 생성하도록 구성됨이 바람직하다. 기준 전압 생성 회로(221)는 외부의 캐패시터(Ce)를 이용하여 기준 전압(VREF)를 충전 또는 방전하도록 구성된다.
- [199] 보다 상세한 기준 전압 생성 회로(221)의 구성은 도 13을 참조하여 후술한다.
- [200] 또한, 도 12의 구동 회로(20)는 비교기(223)가 기준 전압(VREF)을 출력 센싱 회로(60)의 출력 센싱 전압과 비교하여 보상 전압( $V_c$ )을 출력하도록 구성된다. 기준 전압(VREF)은 비교기(223)의 네가티브단(-)에 인가되고, 출력 센싱 회로(60)의 출력 센싱 전압은 비교기(223)의 포지티브단(+)에 인가된다.
- [201] 또한, 도 12의 구동 회로(20)는 비교기(244)가 보상 전압( $V_c$ )과 합산기(242)의 비교 전압( $V_s$ )을 비교하여 출력하도록 구성된다. 보상 전압( $V_c$ )은 비교기(244)의 네가티브단(-)에 인가되고, 비교 전압( $V_s$ )은 비교기(244)의 포지티브단(+)에 인가된다.
- [202] 상기한 구성에 의하여, 펄스 발생기인 SR 래치(250)는 보상 전압( $V_c$ )에 대응하여 레벨이 결정된 비교기(244)의 출력에 대응하여 구동 신호(GATE)를 생성한다. 즉, SR 래치(25)는 보상 전압( $V_c$ )에 대응하여 온 시간이 조절된 구동 신호(GATE)를 생성하고 구동 신호(GATE)를 컨버터(10)에 전력 변환을 위하여 제공한다.
- [203] 한편, 도 13을 참조하여 기준 전압 생성 회로(221)의 구성은 보다 상세하게 설명한다.
- [204] 기준 전압 생성 회로(221)는 외부의 캐패시터(Ce)를 이용하여 기준 전압(VREF)을 충전 또는 방전하며, 기준 전압(VREF)의 충전은 피드백 전압들(FB1~FB8) 중 하나 이상이 내부 기준 전압(VREFi) 이하인 경우 수행되고,

기준 전압(VREF)의 방전은 모든 피드백 전압들(FB1~FB8)이 내부 기준 전압(VREFi) 이상일 때까지 수행된다. 캐패시터(Ce)에 충전된 전압이 기준 전압(VREF)으로 출력된다.

- [205] 이를 위하여, 기준 전압 생성 회로(221)는 비교기(225)와 전류 제어 회로를 포함하며, 비교기(225)는 검출 전압( $V_D$ )과 내부 기준 전압(VREFi)을 비교한 스위칭 제어 전압(VCT)을 출력하고, 전류 제어 회로는 스위칭 제어 전압(VCT)에 따라 스위칭되는 스위치(SW)를 포함하고, 스위치(SW)가 턴온되면 캐패시터(Ce)에 충전을 위한 전류를 제공한다. 비교기(225)는 검출 전압( $V_D$ )이 내부 기준 전압(VREFi)보다 작으면 스위칭 제어 전압(VCT)을 로우 레벨 예시적으로 0V로 출력할 수 있고, 검출 전압( $V_D$ )이 내부 기준 전압(VREFi)보다 크면 스위칭 제어 전압(VCT)을 하이 레벨 예시적으로 정전압인 VDD로 출력할 수 있다. 스위칭 제어 전압(VCT)이 로우 레벨이면 스위치(SW)는 턴온되고, 스위칭 제어 전압(VCT)이 하이 레벨이면 스위치(SW)는 턴오프된다.
- [206] 전류 제어 회로는 스위치(SW)의 턴온에 의하여 캐패시터(Ce)로 전류를 제공하는 것을 제어하기 위하여, 다수의 PMOS 트랜지스터들(MP1~MP7)을 더 포함할 수 있다. 다수의 PMOS 트랜지스터들(MP1~MP7)은 스위치(SW)의 동작에 의하여 캐패시터(Ce)에 제공하는 전류를 제어하기 위한 커런트 미러 구조를 갖도록 구성될 수 있다.
- [207] 즉 PMOS 트랜지스터(MP1, MP2)는 정전류원을 포함하는 제1 경로를 형성하고, PMOS 트랜지스터(MP3, MP4, MP5)는 복사된 전류를 제공하는 제2 경로를 형성하며, PMOS 트랜지스터(MP6), 스위치(SW) 및 PMOS 트랜지스터(MP7)는 제2 경로의 전류에 의하여 캐패시터(Ce)에 제공하는 전류를 제어하는 제3 경로를 형성한다. 상기한 제1 경로 내지 제3 경로는 내부에 포함된 각 트랜지스터들이 직렬로 연결되도록 구성되고, 제1 경로 내지 제3 경로는 정전압(VDD)에 대하여 병렬로 구성된다.
- [208] PMOS 트랜지스터들(MP3, MP4)과 PMOS 트랜지스터들(MP1, MP2)의 저항비(채널비)에 의하여, 제2 경로의 PMOS 트랜지스터들(MP3, MP4)에 흐르는 전류의 양은 제1 경로의 PMOS 트랜지스터들(MP1, MP2)에 흐르는 전류의 양을 기준으로 제어될 수 있다. 그리고, PMOS 트랜지스터(MP6)에 흐르는 전류의 양도 제1 경로의 PMOS 트랜지스터(MP1)에 흐르는 전류의 양을 기준으로 제어될 수 있다. 그리고, PMOS 트랜지스터(MP7)에 흐르는 전류의 양은 제2 경로의 PMOS 트랜지스터(MP5)에 흐르는 전류의 양을 기준으로 제어될 수 있다.
- [209] 도 13과 같이 구성되는 기준 전압 생성 회로(221)의 동작은 도 14를 참조하여 설명한다.
- [210] 기준 전압 생성 회로(221)에서, 검출 전압( $V_D$ )이 내부 기준 전압(VREFi)보다 작으면, 비교기(225)의 스위칭 제어 전압(VCT)은 로우 레벨이 되고, 그 결과 스위치(SW)는 턴온된다.
- [211] 스위치(SW)가 턴온되면, 전류(Ir1)의 흐름이 개시되고, 전류(Ir3)가

캐패시터(Ce)로 제공되며, 캐패시터(Ce)의 전압은 전류(Ir3)에 의한 충전으로 상승한다. 캐패시터(Ce)에 충전되는 전압은 기준 전압 생성 회로(221)에서 출력되는 기준 전압(VREF)이다. 상기한 바에서 전류(Ir3)의 양은 "전류(Ir1)의 양"- "PMOS 트랜지스터(MP7)의 전류(Ir2)의 양"으로 결정될 수 있다.

- [212] 검출 전압( $V_D$ )은 피드백 전압들(FB1~FB8) 중 가장 낮은 피드백 전압이다. 비교기(225)의 스위칭 제어 전압(VCT)은 모든 피드백 전압들(FB1~FB8)이 내부 기준 전압(VREFi) 이상일 때 하이 레벨로 천이된다. 그러므로, 캐패시터(Ce)에 충전되는 기준 전압(VREF)도 모든 피드백 전압들(FB1~FB8)이 내부 기준 전압(VREFi) 이상일 때까지 충전되어 레벨이 상승한다.
- [213] 이후, 모든 피드백 전압들(FB1~FB8)이 내부 기준 전압(VREFi) 이상이면, 스위칭 제어 전압(VCT)은 하이 레벨로 천이되고, 스위치(SW)는 턴오프된다. 스위치(SW)가 턴오프되면, 전류(Ir1)의 흐름이 중지된다.
- [214] 전류(Ir1)의 흐름이 중지된 이후 캐패시터(Ce)는 방전을 시작하며, 그에 따라 기준 전압 생성 회로(221)에서 출력되는 기준 전압(VREF)의 레벨은 서서히 감소한다.
- [215] 상술한 바와 같이, 기준 전압 생성 회로(221)에서 제공되는 기준 전압(VREF)은 피드백 전압들(FB1~FB8)의 상태에 따라 증가 또는 감소할 수 있다.
- [216] 기준 전압(VREF)이 증가하는 경우는 LED 채널들(CH1~CH8)의 정상적인 발광을 위하여 LED 전류의 양을 보상할 필요가 있는 경우에 해당한다. 이때 출력 전압(VOUT)은 증가하는 기준 전압(VREF)에 의하여 상승한다. 기준 전압(VREF)이 감소하는 경우는 LED 채널들(CH1~CH8)의 LED 전류의 양이 정상적인 발광을 유지할 수 있는 경우에 해당한다.
- [217] 기준 전압(VREF)의 상승에 의하여 출력 전압(VOUT)이 상승되는 일련의 동작에 대하여 보다 구체적으로 설명한다. 기준 전압(VREF)이 상승하면, 비교기(223)은 출력 센싱 회로(60)의 출력 센싱 전압을 상승된 기준 전압(VREF)과 비교한다. 그 결과 출력 센싱 회로(60)의 출력 센싱 전압이 기준 전압(VREF)보다 낮은 경우, 보상 전압( $V_c$ )은 네가티브 레벨로 비교기(244)의 네가티브 단(-)에 인가된다. 보상 전압( $V_c$ )이 네가티브 레벨로 인가되면, 비교기(244)의 출력은 상승한다. 비교기(244)의 출력이 상승하면, SR 래치(25)는 온 시간이 증가된 구동 신호(GATE)를 생성한다. 그 결과 컨버터(10)에서 출력되는 출력 전압(VOUT)이 상승한다.
- [218] 상술한 바와 같이, 출력 전압(VOUT)은 증가하는 기준 전압(VREF)에 의하여 일정한 레벨 이상을 유지하도록 레귤레이션된다.
- [219] 본 발명의 제4 실시예는 상기한 바와 같이 출력 전압(VOUT)이 변화되는 기준 전압(VREF)에 의하여 레귤레이션될 수 있다.
- [220] 그러므로, LED 채널들(CH1~CH8)의 바이어스 전압은 특성 편차에 의하여 각각 다르며, LED 채널들(CH1~CH8)의 피드백 전압들 중 가장 낮은 피드백 전압은 LED 채널들(CH1~CH8)이 각각 발광될 때마다 변화될 수 있다. 본 발명의 제4

실시예는 상기와 같이 가장 낮은 피드백 전압이 변화되는 환경에 대응하여 안정적으로 출력 전압(VOUT)을 유지할 수 있고, 그 결과 가청 노이즈가 발생하는 것을 방지할 수 있다.

- [221] 한편, 본 발명의 제5 실시예가 컨버터 등의 부품들을 공유하여 부품의 수와 제조 단가를 절감하기 위하여 도 15와 같이 구성될 수 있다.
- [222] 도 15의 실시예는 하나의 컨버터(10)에 대하여 멀티 칩으로 구동 회로들이 구성된 것을 예시하며, 구동 회로들의 구분을 위하여 구동 신호(GATE)를 컨버터(10)에 제공하는 구동 회로는 마스터 구동 회로(M20)라 하고, 나머지 구동 회로는 슬레이브 구동 회로(S20)라 한다.
- [223] 도 15의 실시예는 컨버터(10)가 전력 변환을 수행하여 입력 전압(VIN)에 대응하는 출력 전압(VOUT)을 출력하고, 출력 전압(VOUT)을 LED 램프들(M50, S50)에 제공하도록 구성된다.
- [224] LED 램프들(M50, S50)은 도 1과 같이 병렬로 구성된 복수 개의 LED 채널들(CH1~CH8)을 각각 포함하며, LED 램프들(M50, S50)의 복수 개의 LED 채널들(CH1~CH8)은 출력 전압(VOUT)에 의하여 발광한다.
- [225] 한편, 출력 전압(VOUT)의 레벨을 검출하기 위한 과전압 검출 회로(70)가 컨버터(10)의 출력단에 구성된다. 과전압 검출 회로(70)는 직렬로 연결된 저항들(ROVP1, ROVP2) 사이의 노드에 인가되는 전압을 과전압 검출 신호로 출력하며, 과전압 검출 신호는 마스터 구동 회로(M20)와 슬레이브 구동 회로(S20)의 과전압 검출단(OVP)에 공유된다.
- [226] 과전압 검출 신호에 의하여 출력 전압(VOUT)이 과전압 상태인 것으로 판단되면, 마스터 구동 회로(M20)는 구동 신호(GATE)의 출력을 조절하여 출력 전압(VOUT)의 레벨을 제어하거나 또는 LED 램프(M50)의 발광 상태를 제어할 수 있다. 또한, 슬레이브 구동 회로(S20)도 과전압 검출 신호에 대응하여 LED 램프(S50)의 발광 상태를 제어할 수 있다.
- [227] 그리고, 마스터 구동 회로(M20)와 슬레이브 구동 회로(S20)는 공유단(CON)과 하이 접지단(HGND)이 형성된 것을 제외하면 도 1의 구동 회로(20)와 실질적으로 동일한構成을 가지므로 이에 대한 중복 설명은 생략한다. 마스터 구동 회로(M20)와 슬레이브 구동 회로(S20)는 동일한 구조의 칩을 이용할 수 있다.
- [228] 마스터 구동 회로(M20)와 슬레이브 구동 회로(S20)의 공유단들(CON)은 전기적으로 서로 연결된다. 그리고, 마스터 구동 회로(M20)와 슬레이브 구동 회로(S20)의 하이 접지단들(HGND)은 캐패시터(CH)를 이용하여 일정 전압이 바이어스된 상태로 세팅된다.
- [229] 마스터 구동 회로(M20)는 LED 램프(M50)의 LED 채널들(CH1~CH8)에 대한 리니어 페루레이션을 수행하며, LED 램프(M50)의 LED 채널들(CH1~CH8)의 피드백 전압들(FB1~FB8) 중 가장 낮은 레벨의 제1 최소 피드백 전압을 검출한다. 그리고, 마스터 구동 회로(M20)는 제1 최소 피드백 전압과 공유단(CON)을

통하여 공유되는 제2 최소 피드백 전압 중 낮은 레벨에 대응하는 검출 전압( $V_D$ )을 생성하며, 검출 전압( $V_D$ )에 대응하여 구동 신호(GATE)를 생성하고, 전력 변환을 위하여 컨버터(10)에 구동 신호(GATE)를 제공한다. 상기한 바에서, 마스터 구동 회로(M20)가 검출 전압( $V_D$ )을 이용하여 구동 신호(GATE)를 생성하는 것은 도 1 및 도 2의 실시예 또는 도 12의 실시예 등과 같이 다양하게 실시될 수 있으므로 이에 대한 구체적인 설명은 생략한다.

- [230] 슬레이브 구동 회로(S20)는 LED 램프(S50)의 LED 채널들(CH1~CH8)에 대한 리니어 레귤레이션을 수행하며, LED 램프(S50)의 LED 채널들(CH1~CH8)의 피드백 전압들 중 가장 낮은 레벨의 제2 최소 피드백 전압을 검출하고, 제2 최소 피드백 전압을 공유단(CON)을 통하여 마스터 구동 회로(M20)와 공유한다.
- [231] 슬레이브 구동 회로(S20)는 마스터 구동 회로(M20)와 동일하게 구동 신호의 생성 및 출력에 관련된 입출력 단자들을 구비한다. 그러나, 슬레이브 구동 회로(S20)는 구동 신호(GATE)를 생성하고 출력하지 않는다. 그러므로, 슬레이브 구동 회로(S20)의 입출력 단자들 중 구동 신호(GATE)의 생성 및 출력에 관련된 일부(VIN, SEN, GATE)가 마스킹 처리된다. 여기에서, 마스킹 처리란 캐패시터(CH)에 충전된 하이 레벨의 전압에 의하여 입력 레벨이 고정되거나, 캐패시터(CIN)의 접지 레벨로 고정되는 것을 의미하며, 플로팅 상태도 포함될 수 있다.
- [232] 상술한 마스터 구동 회로(M20)와 슬레이브 구동 회로(S20)는 검출 전압( $V_D$ )을 생성하기 위한 검출 전압 생성 회로(220)를 각각 포함할 수 있다. 마스터 구동 회로(M20)와 슬레이브 구동 회로(S20)의 검출 전압 생성 회로(220)의 구성 및 동작은 도 16을 참조하여 설명한다. 도 16은 마스터 구동 회로(M20)와 슬레이브 구동 회로(S20)의 검출 전압 생성 회로(220)와 리니어 레귤레이터들(201~208)를 개략적으로 도시한 것이다.
- [233] 마스터 구동 회로(M20)와 슬레이브 구동 회로(S20)의 피드백 전압들(FB1~FB8)은 각 리니어 레귤레이터들(201~208)에 인가되는 전압이다. 각 리니어 레귤레이터들(201~208)은 도 2와 동일하므로 이에 대한 구체적인 구성 및 동작 설명은 생략한다.
- [234] 상기한 피드백 전압들(FB1~FB8)이 마스터 구동 회로(M20)와 슬레이브 구동 회로(S20)의 내부에서 검출 전압 생성 회로(220)에 인가된다.
- [235] 마스터 구동 회로(M20)와 슬레이브 구동 회로(S20)의 검출 전압 생성 회로(220)는 피드백 전압들(FB1~FB8)의 경로 별로 트랜지스터(TFB1~TFB8)와 스위치(SFB1~SFB8)를 포함할 수 있다.
- [236] 트랜지스터들(TFB1~TFB8)은 스위치들(SFB1~SFB8)이 터온되는 경우 피드백 전압들(FB1~FB8)을 스위치들(SFB1~SFB8)로 전달하며, 스위치들(SFB1~SFB8)은 스위칭 제어 신호(FBS1~FBS8)에 의하여 스위칭되어서 트랜지스터들(TFB1~TFB8)을 통하여 전달되는 피드백 전압들(FB1~FB8)을 검출 전압 생성 회로(220)의 출력단으로 전달하기 위한 것이다.

- [237] 여기에서 검출 전압 생성 회로(220)의 출력단은 스위치들(SFB1~SFB8)이 공통 연결되어서 검출 전압( $V_D$ )을 출력하는 노드를 의미하며, 검출 전압 생성 회로(220)의 출력단에는 도 16에 예시된 바와 같이 정전류원에 의하여 정전류가 공급될 수 있다.
- [238] 검출 전압 생성 회로(220)는 피드백 전압들(FB1~FB8)의 레벨을 상호 비교하여 가장 낮은 레벨의 피드백 전압(최소 피드백 전압)을 판단하는 회로(도시되지 않음)가 포함될 수 있다. 상기한 회로는 최소 피드백 전압만 검출 전압( $V_D$ )으로 출력하기 위한 스위칭 제어 신호(FBS1~FBS8)를 제공하며, 통상적인 비교기나 레벨 검출기 등을 이용하여 본 명세서의 기술적 사상을 이해한 자라면 용이하게 구성할 수 있으므로 구체적인 예시는 생략한다.
- [239] 검출 전압 생성 회로(220)는 최소 피드백 전압만 검출 전압( $V_D$ )으로 출력하기 위한 스위칭 제어 신호(FBS1~FBS8)를 스위치들(SFB1~SFB8)에 제공할 수 있다.
- [240] 예시적으로, 마스터 구동 회로(M20)의 검출 전압 생성 회로(220)는 피드백 전압 "FB1"이 제1 최소 피드백 전압으로 판단된 경우 스위치(SFB1)만 턴온하고 나머지 스위치들(SFB2~SFB8)은 턴오프한다. 그 결과, 제1 최소 피드백 전압으로 판단된 피드백 전압(FB1)이 마스터 구동 회로(M20)의 검출 전압 생성 회로(220)의 출력단으로 전달될 수 있다. 슬레이브 구동 회로(S20)의 검출 전압 생성 회로(220)도 상술한 마스터 구동 회로(M20)의 검출 전압 생성 회로(220)와 동일하게 동작될 수 있다.
- [241] 상술한 바와 같이, 마스터 구동 회로(M20)와 슬레이브 구동 회로(S20)의 검출 전압 생성 회로(220)는 각각 제1 최소 피드백 전압과 제2 최소 피드백 전압을 출력단으로 전달할 수 있다.
- [242] 마스터 구동 회로(M20)와 슬레이브 구동 회로(S20)의 검출 전압 생성 회로(220)의 출력단은 각각의 공유단(CON)들을 통하여 전기적으로 연결된다. 그러므로, 마스터 구동 회로(M20)와 슬레이브 구동 회로(S20)의 검출 전압 생성 회로(220)의 출력단에 전달되는 제1 최소 피드백 전압과 제2 최소 피드백 전압은 공유된다.
- [243] 결과적으로, 마스터 구동 회로(M20)의 검출 전압 생성 회로(220)는 제1 최소 피드백 전압과 제2 최소 피드백 전압의 공유에 의하여 생성된 검출 전압( $V_D$ )을 출력할 수 있다.
- [244] 마스터 구동 회로(M20)는 상기와 같이 생성된 검출 전압( $V_D$ )에 대응하여 도 1 및 도 2의 실시예 또는 도 12의 실시예 등과 같이 구동 신호(GATE)를 생성할 수 있고, 구동 신호(GATE)를 전력 변환을 위하여 컨버터(10)에 제공할 수 있다.
- [245] 한편, 본 발명의 실시예로 구성되는 마스터 구동 회로(M20)와 슬레이브 구동 회로(S20) 중 슬레이브 구동 회로(S20)는 LED 램프(S50)의 LED 채널들(CH1~CH8)의 피드백 전압들(FB1~FB8) 중 가장 낮은 레벨의 제2 최소 피드백 전압을 검출하는 기능과 LED 램프(S50)의 LED 채널들(CH1~CH8)에 대한 리니어 레귤레이션만 수행하도록 구성될 수 있다. 이 경우, 마스터 구동

회로(M20)는 제1 회로로 호칭하고, 슬레이브 구동 회로(S20)는 제2 회로로 호칭될 수 있다.

- [246] 상술한 바와 같이, 본 발명은 구동 회로들이 많은 수의 LED 채널에 대응하여 멀티 칩으로 구성될 수 있다. 그러므로, 각 구동 회로들에 해당하는 LED 채널들에 대한 가장 낮은 피드백 전압을 공유하며, 전체 LED 채널들에 대한 가장 낮은 피드백 전압을 검출하고, 전체 LED 채널들에 대한 가장 낮은 피드백 전압을 이용하여 LED 채널들에 제공되는 출력 전압을 제어할 수 있다.
- [247] 그 결과, 컨버터 등의 부품이 공유될 수 있으며 부품의 수와 제조 단가를 절감할 수 있다.
- [248] 본 발명은 컨버터(10)의 스위칭 주파수와 무관하게 디밍을 제어하기 위한 구동 신호(GATE)의 효과적인 드티를 확보하기 위하여 실시될 수 있다. 이를 위하여 컨버터(10)의 스위칭 주파수와 무관하게 컨버터(10)의 최소 온 시간을 보장하기 위한 제6 실시예가 도 17 내지 도 19와 같이 구성될 수 있다. 또한, 컨버터(10)의 스위칭 주파수와 무관하게 컨버터(10)의 최소 오프 시간을 보장하기 위한 제7 실시예가 도 20 내지 도 22와 같이 구성될 수 있다.
- [249] 먼저, 도17 내지 도 19를 참조하여 제6 실시예에 대하여 구체적으로 설명한다.
- [250] 구동 회로(20)에서 구동 신호(GATE)는 오실레이터(330)의 PWM 신호를 이용하여 생성될 수 있다. 상기한 PWM 신호를 이용하여 구동 신호(GATE)를 생성하는 것은 도 2를 참조한 상술한 설명에 의하여 이해될 수 있으므로 이에 대한 설명은 생략한다. 이하 오실레이터(330)의 PWM 신호는 발진 신호로 설명한다.
- [251] 컨버터(10)의 스위칭 주파수는 구동 신호(GATE)에 의하여 결정될 수 있으며, 구동 회로(20)는 컨버터(10)의 최소 온 시간을 보장할 수 있는 구동 신호(GATE)를 컨버터(10)에 제공한다.
- [252] 이를 위하여, 구동 회로(20)는 도 17과 같이 정전류 공급부(80), 제어 전류 공급부(82), 충전 소자(CN), 스위치(SWT), 비교기(86), 낸드 게이트(88) 및 인버터(IV1)를 포함할 수 있다.
- [253] 정전류 공급부(80)는 정전압(VDD)에 의한 정전류를 충전 소자(CN)에 제공하기 위한 것이다. 이를 위하여, 정전류 공급부(80)는 직렬로 연결된 PMOS 트랜지스터들(MS1, MS2)에 흐르는 전류를 미러링에 의하여 각각 PMOS 트랜지스터들(MS3, MS4)로 복사하고, PMOS 트랜지스터들(MS3, MS4)을 흐르는 전류를 충전 소자(CN)에 제공하도록 구성된다.
- [254] 상기한 제어 전류 공급부(82), 충전 소자(CN), 스위치(SWT)는 후술하는 제어 전압 생성 회로에 포함된다.
- [255] 이 중 제어 전류 공급부(82)는 오실레이터(330)에서 출력되는 발진 신호에 의한 오실레이터 전류(iosc)를 이용하여 충전 소자(CN)에 제어 전류를 제공하도록 구성된다. 이를 위하여, 제어 전류 공급부(82)는 오실레이터 전류(iosc)에 대응하는 전류가 흐르며 직렬로 연결된 PMOS 트랜지스터들(MC1, MC2)과

- PMOS 트랜지스터들(MC1, MC2)에 흐르는 전류가 미러링에 의하여 복사되어 흐르고 직렬로 연결된 PMOS 트랜지스터들(MC3, MC4)을 포함한다. 여기에서, PMOS 트랜지스터들(MC3, MC4)을 흐르는 전류는 충전 소자(CN)에 제공된다.
- [256] 오실레이터 전류(iosc)는 발진 신호의 주파수 변화에 비례하여 양이 변화될 수 있다. 그러므로, 제어 전류 공급부(82)가 충전 소자(CN)에 제공하는 제어 전류의 양도 발진 신호의 주파수 변화에 비례하여 변화될 수 있다.
- [257] 보다 구체적으로, 발진 신호의 주파수가 높은 경우, 오실레이터 전류(iosc)의 양은 많아지고, 제어 전류 공급부(82)의 제어 전류의 양도 많아진다. 반대로, 발진 신호의 주파수가 낮은 경우, 오실레이터 전류(iosc)의 양은 줄어들고, 제어 전류 공급부(82)의 제어 전류의 양도 줄어든다.
- [258] 그리고, 스위치(SWT)는 충전 소자(CN)에 병렬로 연결되고, 턴온되는 경우 충전 소자(CN)에 전류를 제공하는 것을 차단한다. 즉, 충전 소자(CN)에 전류를 제공하는 것은 스위치(SWT)에 의하여 규제된다. 스위치(SWT)는 인버터(IV1)를 통하여 반전 입력되는 구동 신호(GATE)에 의하여 스위칭된다. 즉, 스위치(SWT)는 컨버터(10)의 턴온 구간 동안 턴오프되고, 컨버터(10)의 턴오프 구간 동안 턴온된다. 그에 따라, 충전 소자(CN)는 컨버터(10)의 턴온 구간 동안 충전되고, 컨버터(10)의 턴오프 구간 동안 방전된다.
- [259] 충전 소자(CN)는 정전류 공급부(80)와 제어 전류 공급부(82)에서 공급되는 전류에 의한 충전을 수행하고, 제어 전압을 생성할 수 있다. 특히, 충전 소자(CN)는 발진 신호의 주파수 변화에 비례하여 양이 변화되는 제어 전류 공급부(82)의 제어 전류에 의하여 제어 전압을 생성하며, 발진 신호의 주파수 변화에 비례하여 제어 전압의 충전 속도가 달라질 수 있다.
- [260] 보다 구체적으로, 발진 신호의 주파수가 높은 경우, 제어 전류 공급부(82)의 제어 전류의 양이 많아지고, 제어 전압이 충전 소자(CN)에 충전되는 속도가 빠르다. 반대로, 발진 신호의 주파수가 낮은 경우, 제어 전류 공급부(82)의 제어 전류의 양이 줄어들고, 제어 전압이 충전 소자(CN)에 충전되는 속도가 느리다.
- [261] 비교기(86)는 포지티브단(+)에 인가되는 충전 소자(CN)의 제어 전압과 네가티브단(-)에 인가되는 기준 전압(VREF)을 비교하고 도 18과 같은 제어 펄스(VA)를 출력한다. 보다 구체적으로, 비교기(86)는 제어 전압이 기준 전압(VREF)에 도달하면 하이 레벨로 천이되고 제어 전압이 기준 전압(VREF) 이상을 유지하는 동안 천이 상태를 유지하는 제어 펄스(VA)를 출력한다. 상기 한 동작을 수행하는 비교기(86)는 후술하는 제어 펄스 생성 회로에 해당한다.
- [262] 발진 신호의 주파수가 높아서 캐패시터(CN)의 제어 전압이 빠르게 충전되는 경우, 비교기(86)는 레벨 천이 시점이 빠른 제어 펄스(VA)를 출력한다. 이와 반대로, 발진 신호의 주파수가 낮아서 캐패시터(CN)의 제어 전압이 늦리게 충전되는 경우, 비교기(86)는 레벨 천이 시점이 늦은 제어 펄스(VA)를 출력한다.
- [263] 낸드 게이트(88)는 제어 펄스(VA)와 반전된 구동 신호(GATE)를 낸드조합하여서 도 18과 같은 최소 온 시간 펄스(ON\_MIN)를 출력한다. 반전된

- 구동 신호(GATE)는 컨버터(10)의 턴온 구간을 판단하는데 이용된다.
- [264] 즉, 낸드 게이트(88)는 컨버터(10)의 턴온 구간 내에서, 제어 펠스(VA)를 이용하여 컨버터(10)의 턴온 개시 시점부터 최소 온 시간의 종료 시점을 포함하는 최소 온 시간을 정의하는 최소 온 시간 펠스(ON\_MIN)를 생성한다. 상기한 동작을 수행하는 낸드 게이트(88)는 후술하는 최소 온 시간 판단부에 해당한다.
- [265] 발진 신호의 주파수가 높아서 비교기(86)가 레벨 천이 시점이 빠른 제어 펠스(VA)를 출력한 경우, 최소 온 시간의 종료 시점이 빨라지고, 그 결과, 낸드 게이트(88)는 펠스 폭이 좁은 최소 온 시간 펠스(ON\_MIN)를 출력한다. 이와 반대로, 발진 신호의 주파수가 낮아서 비교기(86)가 레벨 천이 시점이 느린 제어 펠스(VA)를 출력한 경우, 최소 온 시간의 종료 시점이 느려지고, 그 결과, 낸드 게이트(88)는 펠스 폭이 넓은 최소 온 시간 펠스(ON\_MIN)를 출력한다.
- [266] 즉, 도 17의 실시예는 도 19와 같이 발진 신호의 주파수 변화에 대응하여 최소 온 시간 펠스(ON\_MIN)의 폭이 조절될 수 있다. 최소 온 시간 펠스(ON\_MIN)의 폭은 컨버터(10)의 턴온을 위하여 보장될 수 있는 최소 온 시간을 의미한다. 즉, 발진 신호의 주파수 변화에 대응하여 컨버터(10)의 턴온을 위한 최소 온 시간이 변화될 수 있다.
- [267] 그러므로, 도 17 내지 도 19의 실시예는 컨버터(10)의 스위칭 주파수와 무관하게 디밍을 제어할 수 있는 효과적인 드티를 확보할 수 있다.
- [268] 상술한 도 17의 실시예는 종료 시점 생성부와 최소 온 시간 판단부를 포함하는 것으로 설명될 수 있다.
- [269] 종료 시점 생성부는 컨버터(10)의 턴온 구간 내에서, 구동 신호(GATE)의 생성에 이용되는 발진 신호를 이용하여 발진 신호의 주파수 변화를 따르는 최소 온 시간의 종료 시점을 표현하는 제어 펠스(VA)를 생성하도록 구성된다.
- [270] 종료 시점 생성부는 제어 전압 생성 회로와 제어 펠스 생성 회로를 포함하는 것으로 설명될 수 있다.
- [271] 여기에서, 제어 전압 생성 회로는 컨버터(10)의 턴온 구간 내에서, 구동 신호(GATE)의 생성에 이용되는 발진 신호를 이용하여 발진 신호의 주파수 변화에 따라 증가 시간이 달라지는 제어 전압을 생성하도록 구성된다. 그리고, 제어 펠스 생성 회로는 상술한 비교기(86)에 해당한다,
- [272] 상기한 제어 전압 생성 회로는 제어 전류 공급부(82), 충전 소자(CN) 및 스위치(SWT)를 포함할 수 있다.
- [273] 한편, 도 20 내지도 22를 참조하여 제7 실시예에 대하여 구체적으로 설명한다.
- [274] 도 20의 실시예는 컨버터(10)의 스위칭 주파수와 무관하게 컨버터(10)의 최소 오프 시간을 보장하기 위한 것이며, 구동 회로(20)는 컨버터(10)의 최소 오프 시간을 보장할 수 있는 구동 신호(GATE)를 컨버터(10)에 제공한다.
- [275] 이를 위하여, 구동 회로(20)는 도 20과 같이 정전류 공급부(80), 제어 전류 공급부(82), 충전 소자(CN), 스위치(SWT), 비교기(86), 앤드 게이트(89) 및

인버터(IV2)를 포함할 수 있다.

[276] 도 17의 실시예와 비교하여, 도 20의 실시예는 앤드 게이트(89)와 인버터(IV2)의 구성이 다르며, 충전 소자(CN)의 충전 용량에 차이가 있다. 도 20의 나머지 구성 요소들은 도 17과 동일하므로 중복 설명은 생략한다.

[277] 도 20에서, 스위치(SWT)는 비반전 입력되는 구동 신호(GATE)에 의하여 스위칭된다. 즉, 스위치(SWT)는 컨버터(10)의 턴오프 구간 동안 턴오프되고, 컨버터(10)의 턴온 구간 동안 턴온된다. 그에 따라, 충전 소자(CN)는 컨버터(10)의 턴오프 구간 동안 충전되고, 컨버터(10)의 턴온 구간 동안 방전된다.

[278] 충전 소자(CN)는 도 17의 것보다 큰 충전 용량을 갖는 것으로 구성될 수 있다.

[279] 비교기(86)는 도 21과 같은 제어 펄스(VA)를 출력한다. 보다 구체적으로, 도 20의 실시예는 제어 전압이 기준 전압(VREF)에 도달하는 시간이 충전 소자(CN)의 충전 용량의 차에 의하여 도 17의 실시예보다 느리다. 그러므로, 비교기(86)에서 출력되는 제어 펄스(VA)는 컨버터(10)의 턴오프 구간이 개시된 후 일정 시간 지연되어서 천이되며 천이된 레벨은 컨버터(10)의 턴온 구간이 개시될 때까지 유지된다. 비교기(86)는 제어 전압이 기준 전압(VREF) 이상을 유지하는 동안 천이 상태를 유지하는 제어 펄스(VA)를 출력한다.

[280] 앤드 게이트(89)는 제어 펄스(VA)와 반전된 구동 신호(GATE)를 앤드조합하여서 도 21과 같은 최소 오프 시간 펄스(OFF\_MIN)를 출력한다. 반전된 구동 신호(GATE)는 컨버터(10)의 턴오프 구간을 판단하는데 이용된다.

[281] 즉, 앤드 게이트(88)는 컨버터(10)의 턴오프 구간 내에서, 제어 펄스(VA)를 이용하여 최소 오프 시간의 시작 시점부터 컨버터(10)의 턴오프 종료 시점을 포함하는 최소 오프 시간을 정의하는 최소 오프 시간 펄스(OFF\_MIN)를 생성한다. 상기한 동작을 수행하는 앤드 게이트(89)는 후술하는 최소 오프 시간 판단부에 해당한다.

[282] 발진 신호의 주파수가 높아서 비교기(86)가 레벨 천이 시점이 빠른 제어 펄스(VA)를 출력한 경우, 최소 오프 시간의 시작 시점이 빨라지고, 그 결과, 앤드 게이트(88)는 폴스 폭이 넓은 최소 오프 시간 펄스(OFF\_MIN)를 출력한다. 이와 반대로, 발진 신호의 주파수가 낮아서 비교기(86)가 레벨 천이 시점이 느린 제어 펄스(VA)를 출력한 경우, 최소 오프 시간의 시작 시점이 느려지고, 그 결과, 앤드 게이트(89)는 폴스 폭이 좁은 최소 오프 시간 펄스(OFF\_MIN)를 출력한다.

[283] 즉, 도 20의 실시예는 도 22와 같이 발진 신호의 주파수 변화에 대응하여 최소 오프 시간 펄스(OFF\_MIN)의 폭이 조절될 수 있다. 최소 오프 시간 펄스(OFF\_MIN)의 폭은 컨버터(10)의 턴오프를 위하여 보장될 수 있는 최소 오프 시간을 의미한다. 즉, 발진 신호의 주파수 변화에 대응하여 컨버터(10)의 턴오프를 위한 최소 오프 시간이 변화될 수 있다.

[284] 그러므로, 도 20 내지 도 22의 실시예는 컨버터(10)의 스위칭 주파수와 무관하게 디밍을 제어하기 위한 구동 신호(GATE)의 효과적인 드티를 확보할 수

있다.

- [285] 상술한 도 20의 실시예는 시작 시점 생성부와 최소 오프 시간 판단부를 포함하는 것으로 설명될 수 있다.
- [286] 시작 시점 생성부는 컨버터(10)의 턴오프 구간 내에서, 구동 신호(GATE)의 생성에 이용되는 발진 신호를 이용하여 발진 신호의 주파수 변화를 따르는 최소 오프 시간의 시작 시점을 표현하는 제어 펄스(VA)를 생성하도록 구성된다.
- [287] 시작 시점 생성부는 제어 전압 생성 회로와 제어 펄스 생성 회로를 포함하는 것으로 설명될 수 있다.
- [288] 여기에서, 제어 전압 생성 회로는 컨버터(10)의 턴오프 구간 내에서, 구동 신호(GATE)의 생성에 이용되는 발진 신호를 이용하여 발진 신호의 주파수 변화에 따라 증가 시간이 달라지는 제어 전압을 생성하도록 구성된다. 그리고, 제어 펄스 생성 회로는 상술한 비교기(86)에 해당한다,
- [289] 상기한, 제어 전압 생성 회로는 제어 전류 공급부(82), 충전 소자(CN) 및 스위치(SWT)를 포함할 수 있다.
- [290] 한편, 본 발명은 도 17의 실시예와 도 20의 실시예가 구동 회로(20)에 같이 적용되어 실시될 수 있다. 이 경우, 스위칭 주파수와 무관하게 컨버터(10)의 턴온 구간의 최소 온 시간과 턴오프 구간의 최소 오프 시간이 동시에 보장될 수 있다.
- [291] 본 발명은 PWM 신호의 라이징(Rising) 및 폴링(Falling) 시점에 도 23의 컨버터(10)에 구비된 파워 스위치(FET\_P)의 드레인 전압이 그라운드 전압으로 떨어지는 시간과 그라운드 전압에서 내부 전압(VIN)으로 올라가는 시간을 조절하여 EMI를 줄일 수 있는 조명 장치를 제공하고자 한다.
- [292] 도 23은 구동 회로(20)에 구비된 실시예를 설명하기 회로도이다. 본 실시예는 제어 전류 생성 회로 및 게이트 구동부(205)를 포함한다. 제어 전류 생성 회로는 전류 생성부(203) 및 전류 조절부(204)를 포함한다.
- [293] 전류 생성부(203)는 내부 또는 외부의 저항을 통해 전류를 생성한다. 전류 생성부(203)는 가변 저항을 포함할 수 있으며, 전류의 크기는 파워 스위치(FET\_P)의 크기에 대응하여 설정될 수 있다.
- [294] 전류 조절부(204)는 전류 생성부(203)와 전류 미러(Current Mirror) 구조를 갖는다. 전류 조절부(204)는 전류 생성부(203)의 전류를 이용하여 제어 전류(I1, I2)를 생성한다.
- [295] 제어 전류(I1,I2)의 전류 패스는 게이트 구동부(205)의 풀업 및 풀다운 구동에 대응하여 형성된다. 일례로, 제어 전류(I1)의 전류 패스는 게이트 구동부(205)가 풀업 구동할 때 형성되고, 제어 전류(I2)의 전류 패스는 게이트 구동부(205)가 풀다운 구동할 때 형성된다. 제어 전류(I1, I2)의 크기는 파워 스위치(FET\_P)의 크기에 대응하여 설정될 수 있다.
- [296] 상기와 같이 구성된 제어 전류 생성 회로는 PWM 신호의 라이징(Rising) 시점에 제어 전류(I1)를 게이트 구동부(205)의 풀업 구동부(PMOS)에 제공하고, PWM 신호의 폴링(Falling) 시점에 제어 전류(I2)를 게이트 구동부(205)의 풀다운

구동부(NMOS)에 제공한다. 여기서, 구동 신호(GATE)의 상승 및 하강 시간은 제어 전류(I1, I2)의 크기에 대응하여 설정될 수 있다.

- [297] 게이트 구동부(205)는 PWM 신호에 대응하여 구동 신호(GATE)를 파워 스위치(FET\_P)에 제공한다. 게이트 구동부(205)는 PWM 신호에 대응하여 딜레이(Delay) 등에 의해 신호가 중첩되지 않도록 출력하는 신호 중첩 방지 회로(Non-Overlap Circuit)(NOC1, NOC2)를 포함하고, 신호 중첩 방지 회로(NOC1, NOC2)의 신호에 대응하여 구동 신호(GATE)를 풀업 및 풀다운 구동하는 풀업 구동부(PMOS)와 풀다운 구동부(NMOS)를 포함한다. 풀업 구동부(PMOS)가 풀업 구동시 제어 전류(I1)에 의해 구동 신호(GATE)가 도 3에 도시한 바와 같이 플랫(Flat) 구간을 거쳐서 상승하고, 풀다운 구동부(NMOS)가 풀다운 구동시 제어전류(I2)에 의해 구동 신호(GATE)가 플랫 구간을 거쳐서 하강한다.
- [298] 구동 신호(GATE)의 상승 및 하강 시간은 제어 전류(I1, I2)의 크기에 대응하여 조절될 수 있다. 일례로, 구동 신호(GATE)는 PWM 신호의 라이징 시점에 제어 전류(I1)에 의해 설정된 슬로프로 상승하고 그 후 게이트-드레인 사이의 캐패시터(Cgd)가 방전되는 동안 플랫하게 유지된다. 구동 신호(GATE)는 캐패시터(Cgd)의 방전이 완료되면 플랫하게 유지되는 상태를 종료하고 제어 전류(I1)에 의해 설정된 슬로프로 다시 상승한다. 그 후 파워 스위치(FET\_P)의 턴온에 의해 제어 전류(I1)의 전류 패스가 차단되면 구동 신호(GATE)의 상승은 중지된다.
- [299] 그리고, 구동 신호(GATE)는 PWM 신호의 폴링 시점에 제어 전류(I2)에 의해 설정된 슬로프로 하강하고 그 후 게이트-드레인 사이의 캐패시터(Cgd)가 충전되는 동안 플랫하게 유지된다. 구동 신호(GATE)는 캐패시터(Cgd)의 충전이 완료되면 플랫하게 유지되는 상태를 종료하고 제어 전류(I2)에 의해 설정된 슬로프로 다시 하강한다. 그 후 파워 스위치(FET\_P)의 턴오프에 의해 제어 전류(I2)의 전류 패스가 차단되면 구동 신호(GATE)의 하강은 중지된다.
- [300] 이와 같이 본 발명은 제어 전류(I1, I2)를 이용하여 구동 신호(GATE)의 상승 및 하강 시간을 목표한 시간으로 정확히 설정할 수 있다.
- [301] 본 발명은 PWM 신호의 천이 시점에 제어 전류(I1, I2)에 의해 구동 신호(GATE)의 상승 및 하강 시간을 조절함으로써 파워 스위치(FET\_P)의 드레인 전압이 그라운드 전압으로 하강하는 시간과 그라운드 전압이 내부 전압으로 상승하는 시간을 조절할 수 있다. 본 발명은 상기와 같이 파워 스위치(FET\_P)의 드레인-소스 전압이 바뀌는 시간을 조절함으로써 파워 스위치(FET\_P)의 반복적인 스위칭에 의해 발생할 수 있는 EMI를 줄일 수 있다.
- [302] 도 23 및 도 24를 참고하여 상기와 같이 구성된 본 실시예의 동작을 설명한다.
- [303] 먼저, PWM 신호의 라이징(Rising) 시점의 동작을 설명한다.
- [304] 게이트 구동부(205)에서 PWM 신호가 라이징시 풀업 구동부(PMOS)가 턴온되고, 풀업 구동부(PMOS)의 턴온에 의해 제어 전류(I1)의 전류 패스가

형성된다. 제어 전류(I1)에 의해 파워 스위치(FET\_P)의 게이트-소스 사이의 캐패시터(Cgs)가 충전되고, 캐패시터(Cgs)의 충전에 의해 구동 신호(GATE)는 설정된 슬로프(Slope)로 상승한다.

- [305] 구동 신호(GATE)가 일정 레벨에 도달하면 파워 스위치(FET\_P)는 턴온되기 시작하고, 파워 스위치(FET\_P)의 턴온에 의해 파워 스위치(FET\_P)의 게이트-드레인 사이의 캐패시터(Cgd)가 방전되기 시작한다. 캐패시터(Cgd)의 방전에 의해 구동 신호(GATE)는 상승하지 않고 플랫(Flat) 구간동안 레벨을 유지한다. 캐패시터(Cgd)의 방전이 완료되면 구동 신호(GATE)는 설정된 슬로프로 다시 상승하고, 구동 신호(GATE)가 일정 레벨에 도달하고 파워 스위치에(FET\_P)가 턴온되면 제어 전류(I1)의 전류 패스는 차단된다. 일례로, 구동 신호(GATE)가 하프 전원전압(VDD)에 도달할 때 파워 스위치(FET\_P)의 턴온에 의해 캐패시터(Cgd)가 방전을 시작하며, 구동 신호(GATE)가 전원 전압(VDD)에 도달할 때 파워 스위치(FET\_P)의 턴온에 의해 제어 전류(I1)의 전류 패스는 차단된다.
- [306] 이와 같이 구동 신호(GATE)는 PWM 신호의 라이징 시점에 설정된 슬로프로고 상승하다가 게이트-드레인 사이의 캐패시터(Cgd)가 방전되는 동안 플랫하게 유지된다. 그리고, 구동 신호(GATE)는 캐패시터(Cgd)의 방전이 완료되면 설정된 슬로프로 다시 상승한다. 그리고, 파워 스위치(FET\_P)의 턴온에 의해 제어 전류(I1)의 전류 패스가 차단되면 구동 신호(GATE)의 상승은 중지된다.

- [307] 다음으로, PWM신호의 폴링(Falling) 시점의 동작을 설명한다.
- [308] 게이트 구동부(205)에서 PWM 신호가 폴링 시 풀다운 구동부(NMOS)가 턴온되고, 풀다운 구동부(NMOS)의 턴온에 의해 제어 전류(I2)의 전류 패스가 형성된다. 제어전류(I2)에 의해 파워 스위치(FET\_P)의 게이트-소스 사이의 캐패시터(Cgs)가 방전되고, 캐패시터(Cgs)의 방전에 의해 구동 신호(GATE)는 설정된 슬로프로 하강한다.
- [309] 구동 신호(GATE)가 일정 레벨에 도달하면 파워 스위치(FET\_P)가 턴오프되기 시작하고, 파워 스위치(FET\_P)의 턴오프에 의해 파워 스위치(FET\_P)의 게이트-드레인 사이의 캐패시터(Cgd)는 충전되기 시작한다. 캐패시터(Cgd)의 충전에 의해 구동 신호(GATE)는 하강하지 않고 플랫(Flat) 구간동안 레벨을 유지한다. 캐패시터(Cgd)의 충전이 완료되면 구동 신호(GATE)는 제어 전류(I2)에 의해 설정된 슬로프로 다시 하강하고, 구동 신호(GATE)가 일정 레벨에 도달하고 파워 스위치(FET\_P)가 턴오프되면 제어 전류(I2)의 전류 패스는 차단된다. 일례로, 구동 신호(GATE)가 하프 전원전압(VDD)에 도달할 때 파워 스위치(FET\_P)의 턴오프에 의해 캐패시터(Cgd)가 충전을 시작하며, 구동 신호(GATE)가 접지 전압(GND)에 도달할 때 파워 스위치(FET\_P)의 턴오프에 의해 제어 전류(I2)의 전류 패스는 차단된다.
- [310] 이와 같이 구동 신호(GATE)는 PWM 신호의 폴링시 설정된 슬로프로 하강하다가 게이트-드레인 사이의 캐패시터(Cgd)가 충전되는 동안 플랫하게

유지된다. 그리고, 구동 신호(GATE)는 캐패시터(Cgd)의 충전이 완료되면 설정된 슬로프로 다시 하강한다. 그리고, 파워 스위치(FET\_P)의 텐오프에 의해 제어 전류(I2)의 전류 폐스가 차단되면 구동 신호(GATE)의 하강은 중지된다.

[311] 이와 같이 본 발명은 PWM 신호의 천이 시점에 구동 신호(GATE)의 상승 및 하강 시간을 조절함으로써 파워 스위치(FET\_P)의 드레인 전압이 그라운드 전압으로 내려가는 시간과 그라운드 전압이 내부 전압(VIN)으로 올라가는 시간을 조절할 수 있다.

[312] 본 발명은 파워 스위치(FET\_P)의 드레인-소스 전압이 바뀌는 시간을 조절함으로써 파워 스위치(FET\_P)의 반복적인 스위칭에 의해 발생할 수 있는 EMI(Electro Magnetic Interference)를 줄일 수 있다.

[313] 본 발명은 제어 전류를 통해서 구동 신호(GATE)의 상승 및 하강 시간 조절이 가능하므로 게이트 구동부의 출력 임피던스 편차와 무관하게 스위칭 시간을 정확히 제어할 수 있다. 따라서 본 발명은 파워 스위치(FET\_P)의 스위칭에 의해 발생하는 EMI 특성을 개선할 수 있다.

## 청구범위

- [청구항 1] 컨버터에 구동 신호를 제공하는 조명 장치의 구동 회로에 있어서, 상기 컨버터의 턴온 구간 내에서, 상기 구동 신호의 생성에 이용되는 발진 신호의 주파수 변화를 따르는 최소 온 시간의 종료 시점을 표현하는 제어 펄스를 생성하는 종료 시점 생성부; 및  
상기 컨버터의 턴온 구간 내에서, 상기 제어 펄스를 이용하여 상기 컨버터의 턴온 개시 시점부터 상기 종료 시점까지를 포함하는 상기 최소 온 시간을 정의하는 최소 온 시간 펄스를 제공하는 최소 온 시간 판단부;를 포함함을 특징으로 하는 조명 장치의 구동 회로.
- [청구항 2] 제1 항에 있어서, 상기 종료 시점 생성부는,  
상기 컨버터의 턴온 구간 내에서, 상기 구동 신호의 생성에 이용되는 발진 신호의 주파수 변화에 따라 증가 시간이 달라지는 제어 전압을 생성하는 제어 전압 생성 회로; 및  
상기 제어 전압이 미리 설정된 기준 전압에 도달하는 시점에 레벨이 천이되는 상기 제어 펄스를 생성하는 제어 펄스 생성 회로;를 포함하며, 상기 종료 시점은 상기 제어 펄스의 레벨 천이 시점으로 표현되는 조명 장치의 구동 회로.
- [청구항 3] 제2 항에 있어서, 상기 제어 전압 생성 회로는,  
상기 발진 신호의 주파수 변화에 비례하여 양이 변화되는 제어 전류를 제공하는 제어 전류 공급부;  
상기 제어 전류에 의하여 충전된 제어 전압을 생성하는 충전 소자; 및  
상기 컨버터의 턴온 구간 동안 상기 제어 전류가 상기 충전 소자로 공급되도록 제한하는 스위치;를 포함하는 조명 장치의 구동 회로.  
제3 항에 있어서,
- 상기 제어 전류 공급부는 오실레이터에서 출력되는 상기 발진 신호에 의한 오실레이터 전류를 이용하여 상기 제어 전류를 제공하는 조명 장치의 구동 회로.
- [청구항 5] 제2 항에 있어서,  
상기 제어 펄스 생성 회로는 상기 제어 전압과 상기 기준 전압을 비교하며, 상기 제어 전압이 상기 기준 전압에 도달하면 레벨이 천이되고 상기 제어 전압이 기준 전압 이상을 유지하는 동안 천이 상태를 유지하는 상기 제어 펄스를 출력하는 비교기를 포함하는 조명 장치의 구동 회로.
- [청구항 6] 제1 항에 있어서, 상기 최소 온 시간 판단부는,  
상기 최소 온 시간을 정의하기 위하여, 상기 구동 신호와 상기 제어 펄스의 조합에 의하여 상기 최소 온 시간 동안 인에이를 상태를 유지하는 상기 최소 온 시간 펄스를 출력하는 조명 장치의 구동 회로.
- [청구항 7] 컨버터에 구동 신호를 제공하는 조명 장치의 구동 회로에 있어서,

상기 컨버터의 턴오프 구간 내에서, 상기 구동 신호의 생성에 이용되는 발진 신호의 주파수 변화를 따르는 최소 오프 시간의 시작 시점을 표현하는 제어 펄스를 생성하는 시작 시점 생성부; 및  
상기 컨버터의 턴오프 구간 내에서, 상기 제어 펄스를 이용하여 상기 시작 시점부터 컨버터의 턴오프 종료 시점까지를 포함하는 상기 최소 오프 시간을 정의하는 최소 오프 시간 펄스를 제공하는 최소 오프 시간 판단부;를 포함함을 특징으로 하는 조명 장치의 구동 회로.

## [청구항 8]

제7 항에 있어서, 상기 시작 시점 생성부는,  
상기 컨버터의 턴오프 구간 내에서, 상기 구동 신호의 생성에 이용되는 발진 신호의 주파수 변화에 따라 증가 시간이 달라지는 제어 전압을 생성하는 제어 전압 생성 회로; 및  
상기 제어 전압이 미리 설정된 기준 전압에 도달하는 시점에 레벨이 천이되는 상기 제어 펄스를 생성하는 제어 펄스 생성 회로;를 포함하며, 상기 시작 시점은 상기 제어 펄스의 레벨 천이 시점으로 표현되는 조명 장치의 구동 회로.

## [청구항 9]

제8 항에 있어서, 상기 제어 전압 생성 회로는,  
상기 발진 신호의 주파수 변화에 비례하여 양이 변화되는 제어 전류를 제공하는 제어 전류 공급부;  
상기 제어 전류에 의하여 충전된 제어 전압을 생성하는 충전 소자; 및  
상기 컨버터의 턴오프 구간 동안 상기 제어 전류가 상기 충전 소자로 공급되도록 제한하는 스위치;를 포함하는 조명 장치의 구동 회로.

## [청구항 10]

제9 항에 있어서,  
상기 제어 전류 공급부는 오실레이터에서 출력되는 상기 발진 신호에 의한 오실레이터 전류를 이용하여 상기 제어 전류를 제공하는 조명 장치의 구동 회로.

## [청구항 11]

제8 항에 있어서,  
상기 제어 펄스 생성 회로는 상기 제어 전압과 상기 기준 전압을 비교하며, 상기 제어 전압이 상기 기준 전압에 도달하면 레벨이 천이되고 상기 제어 전압이 기준 전압 이상을 유지하는 동안 천이 상태를 유지하는 상기 제어 펄스를 출력하는 비교기를 포함하는 조명 장치의 구동 회로.

## [청구항 12]

제7 항에 있어서, 상기 최소 오프 시간 판단부는,  
상기 최소 오프 시간을 정의하기 위하여, 상기 구동 신호와 상기 제어 펄스의 조합에 의하여 상기 최소 오프 시간 동안 인에이블 상태를 유지하는 상기 최소 오프 시간 펄스를 출력하는 조명 장치의 구동 회로.

## [청구항 13]

컨버터에 구동 신호를 제공하는 조명 장치의 구동 회로에 있어서,  
상기 컨버터의 턴온 구간 내에서, 상기 구동 신호의 생성에 이용되는 발진 신호의 주파수 변화를 따르는 최소 온 시간의 종료 시점을 표현하는 제1 제어 펄스를 생성하는 종료 시점 생성부;

상기 컨버터의 턴온 구간 내에서, 상기 제1 제어 펄스를 이용하여 상기 컨버터의 턴온 개시 시점부터 상기 종료 시점까지를 포함하는 상기 최소 온 시간을 정의하는 최소 온 시간 펄스를 제공하는 최소 온 시간 판단부; 상기 컨버터의 턴오프 구간 내에서, 상기 구동 신호의 생성에 이용되는 상기 발진 신호의 주파수 변화를 따르는 최소 오프 시간의 시작 시점을 표현하는 제2 제어 펄스를 생성하는 시작 시점 생성부; 및  
상기 컨버터의 턴오프 구간 내에서, 상기 제2 제어 펄스를 이용하여 상기 시작 시점부터 상기 컨버터의 턴오프 종료 시점까지를 포함하는 상기 최소 오프 시간을 정의하는 최소 오프 시간 펄스를 제공하는 최소 오프 시간 판단부;를 포함함을 특징으로 하는 조명 장치의 구동 회로.

[청구항 14]

제어 전류를 생성하는 제어전류 생성 회로; 및

상기 제어 전류를 제공받고, PWM 신호에 대응하여 상기 제어 전류를 갖는 구동 신호를 생성하며, 상기 구동 신호를 이용하여 파워 스위치를 구동하는 게이트 구동부;를 포함하는 전원 구동 회로.

[청구항 15]

제 14 항에 있어서, 상기 게이트 구동부는,

상기 제어 전류의 크기에 대응하여 상기 구동 신호의 상승 및 하강 시간을 제어하는 전원 구동 회로.

[청구항 16]

제 14 항에 있어서, 상기 제어전류 생성 회로는

전류를 생성하는 전류 생성부; 및

상기 전류 생성부에 대한 전류미러 구조를 가지며, 상기 전류를 이용하여 상기 제어 전류를 생성하고, 상기 제어 전류를 상기 게이트 구동부에 제공하는 전류 조절부;를 포함하는 전원 구동 회로.

[청구항 17]

제 14 항에 있어서, 상기 게이트 구동부는

상기 PWM 신호에 대응하여 풀업 및 풀다운 구동하고, 상기 풀업 및 상기 풀다운 구동에 대응하여 제1 전류 패스 및 제2 전류 패스를 형성하며, 상기 제1 전류 패스 및 상기 제2 전류 패스에 의한 제1 제어 전류 및 제2 제어 전류를 상기 파워 스위치에 제공하는 전원 구동 회로.

[청구항 18]

제 17 항에 있어서, 상기 게이트 구동부는

상기 제1 제어 전류를 이용하여 상기 파워 스위치의 드레인 전압이 그라운드 전압으로 떨어지는 시간을 조절하고, 상기 제2 제어 전류를 이용하여 상기 파워 스위치의 그라운드 전압이 내부 전압으로 올라가는 시간을 조절하는 전원 구동 회로.

[청구항 19]

엘리디 모듈;

상기 엘리디 모듈에 출력 전압을 제공하는 컨버터; 및

PWM 신호에 대응하여 제어 전류를 갖는 구동 신호를 생성하며, 상기 구동 신호를 이용하여 상기 컨버터를 제어하는 구동 회로;를 포함하는 조명 장치.

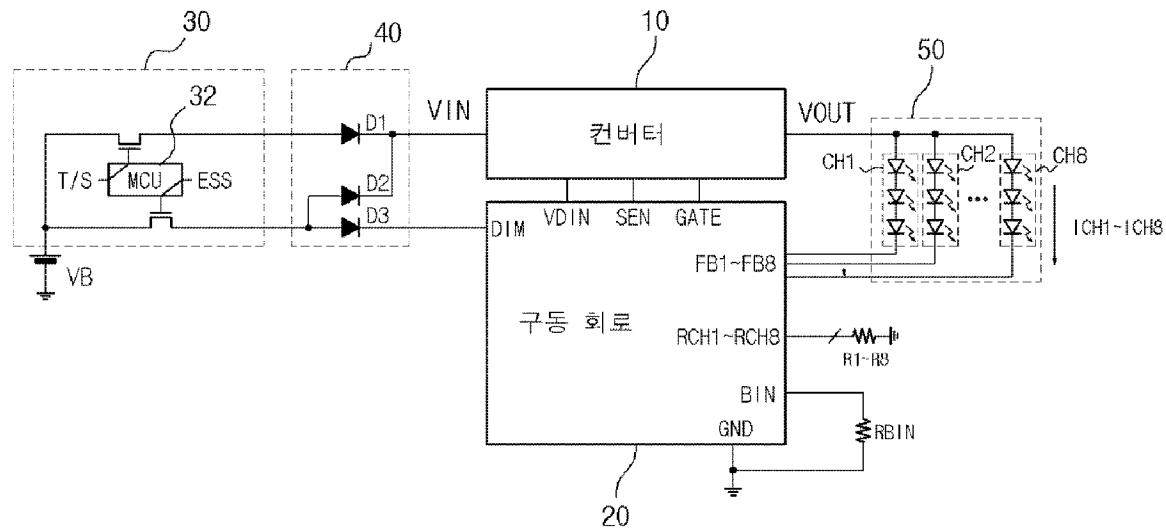
[청구항 20]

제 19 항에 있어서,

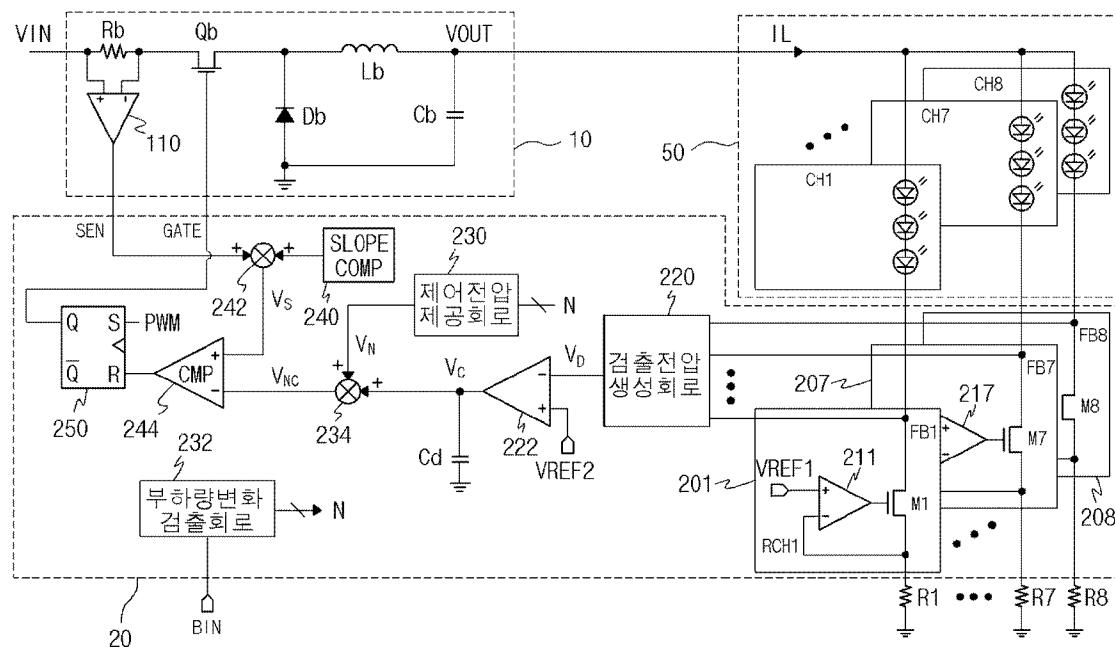
상기 구동 회로는 상기 제어 전류의 크기에 대응하여 상기 구동 신호의 상승 및 하강 시간이 제어되는 조명 장치.

- [청구항 21] 제 19 항에 있어서, 상기 구동 회로는 전류를 생성하는 전류 생성부; 상기 전류 생성부에 대한 전류미러 구조를 가지고, 상기 전류를 이용하여 상기 제어 전류를 생성 및 제공하는 전류 조절부; 및 상기 제어 전류를 제공받고, 상기 PWM 신호에 대응하여 상기 제어 전류에 의해 상승 및 하강 시간이 설정되는 상기 구동 신호를 생성하며, 상기 컨버터의 파워 스위치를 구동하는 게이트 구동부;를 포함하는 조명 장치.
- [청구항 22] 전류를 생성하는 전류 생성부; 상기 전류 생성부에 대한 전류미러 구조를 가지고, 상기 전류를 이용하여 상기 제1 제어 전류 및 상기 제2 제어 전류를 생성하며, 상기 제1 제어 전류 및 상기 제2 제어 전류를 제공하는 전류 조절부; 및 상기 제1 제어 전류 및 상기 제2 제어 전류를 제공받고, PWM 신호에 대응하여 풀업 및 풀다운 구동하며, 상기 풀업 및 풀다운 구동에 대응하여 제1 전류 패스 및 제2 전류 패스를 형성하여 상기 제1 제어 전류 및 상기 제2 제어 전류를 파워 스위치에 제공하는 게이트 구동부;를 포함하는 조명 장치의 구동 회로.
- [청구항 23] 제 22 항에 있어서, 상기 게이트 구동부는 상기 제1 전류 패스가 형성되면 상기 제1 제어 전류에 의해 상승하는 구동 신호를 생성하고, 상기 제2 전류 패스가 형성되면 상기 제2 제어 전류에 의해 하강하는 상기 구동 신호를 생성하며, 상기 구동 신호를 이용하여 상기 파워 스위치를 구동하는 조명 장치의 구동 회로.
- [청구항 24] 제 22 항에 있어서, 상기 구동 신호의 상승 및 하강 시간은 상기 제1제어 전류 및 상기 제2 제어 전류의 크기에 대응하여 제어되는 조명 장치의 구동 회로.

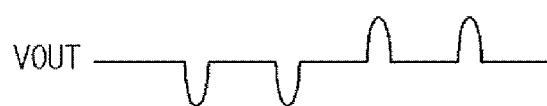
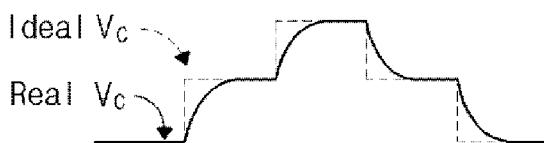
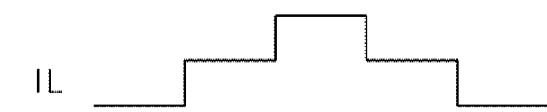
[도1]



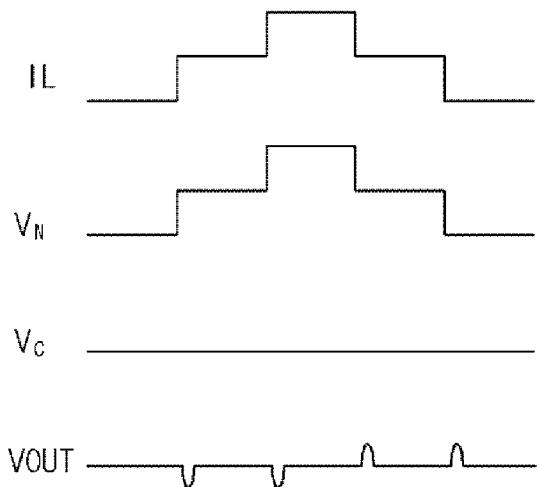
[도2]



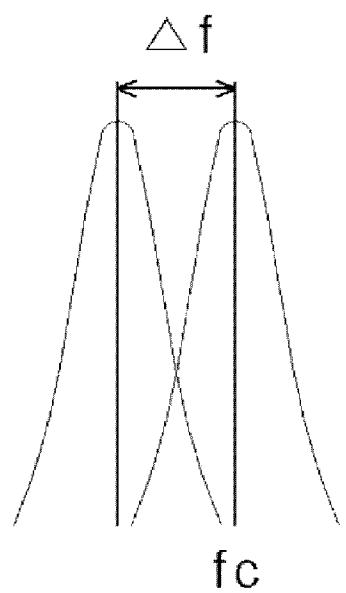
[도3]



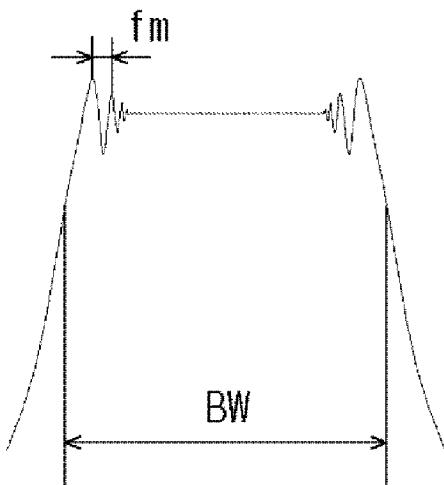
[도4]



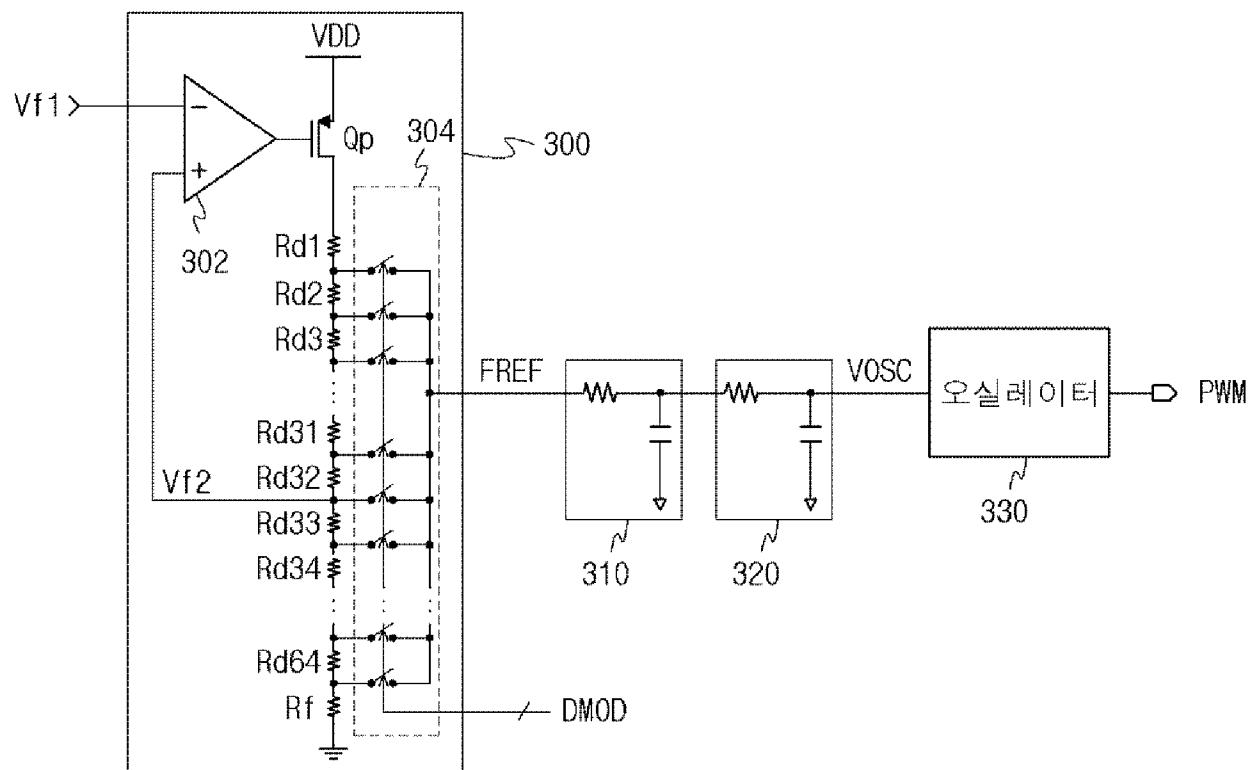
[도5]



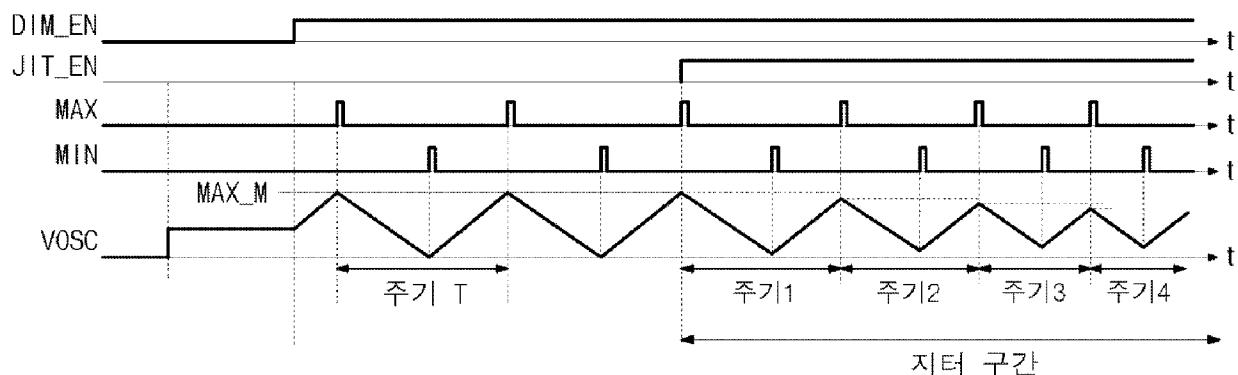
[도6]



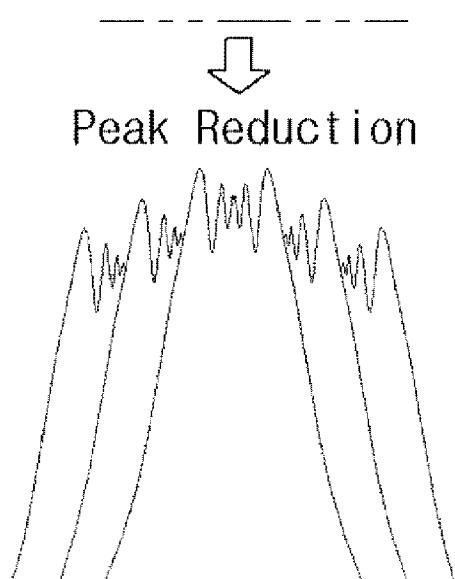
[도7]



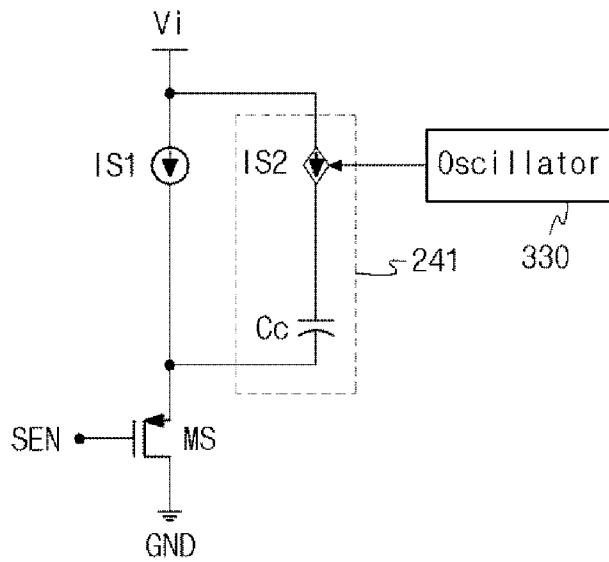
[도8]



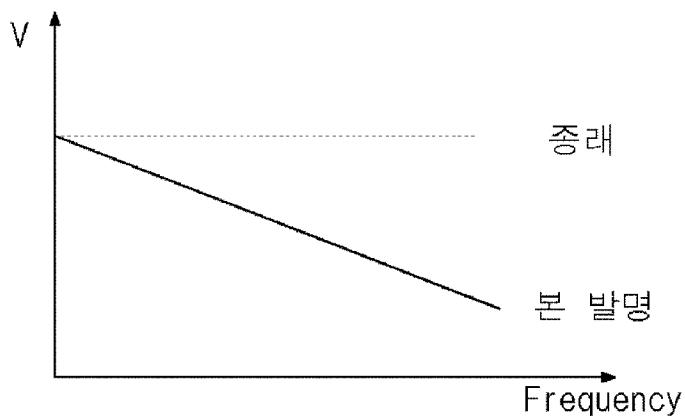
[도9]



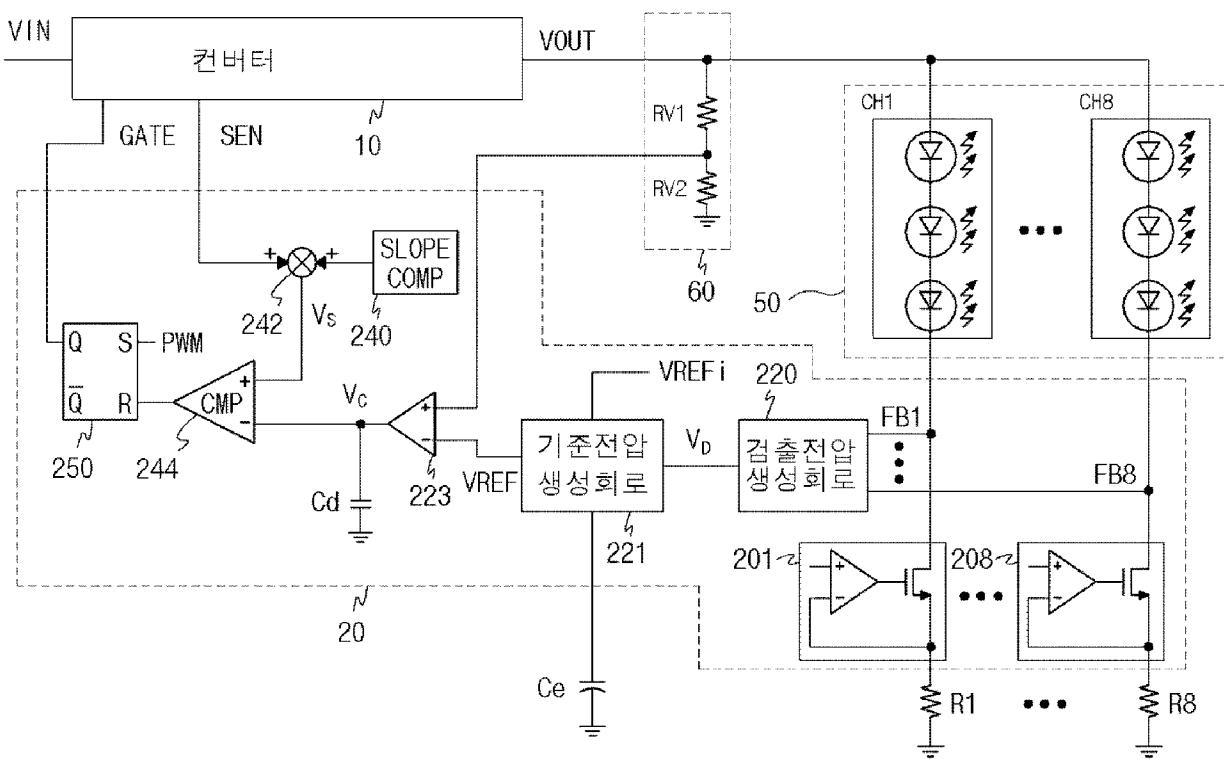
[도10]



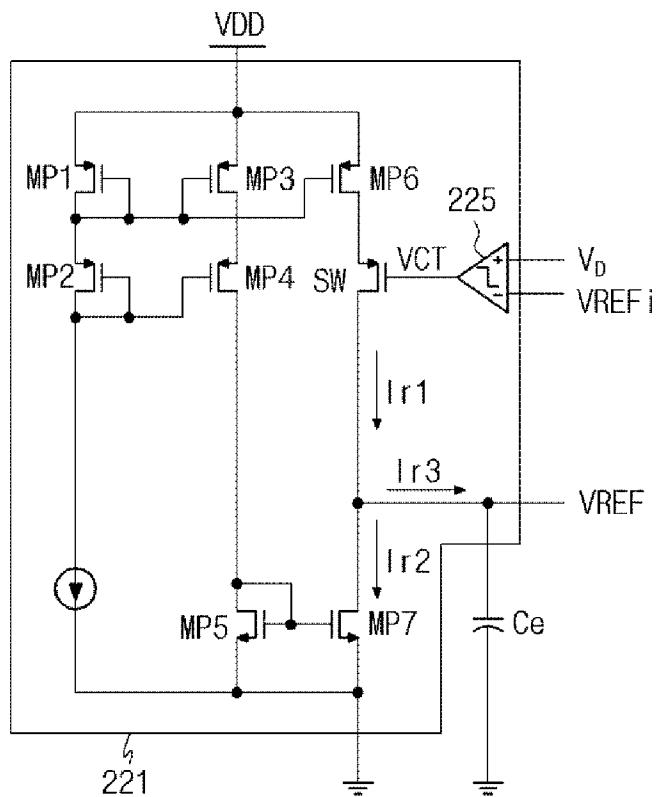
[도11]



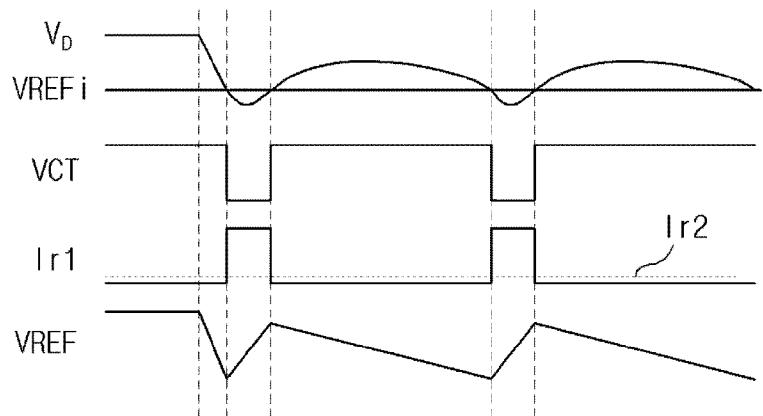
[도12]



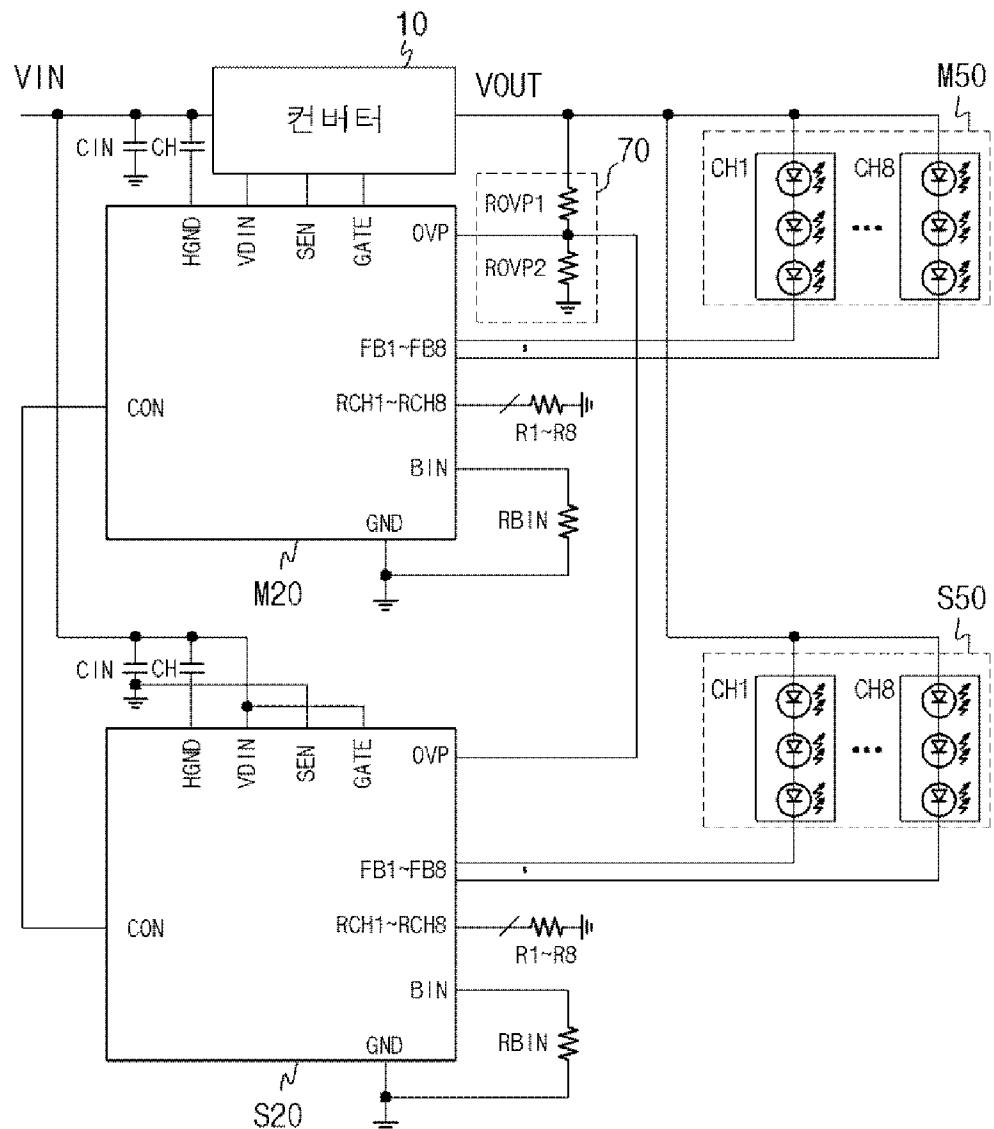
[도13]



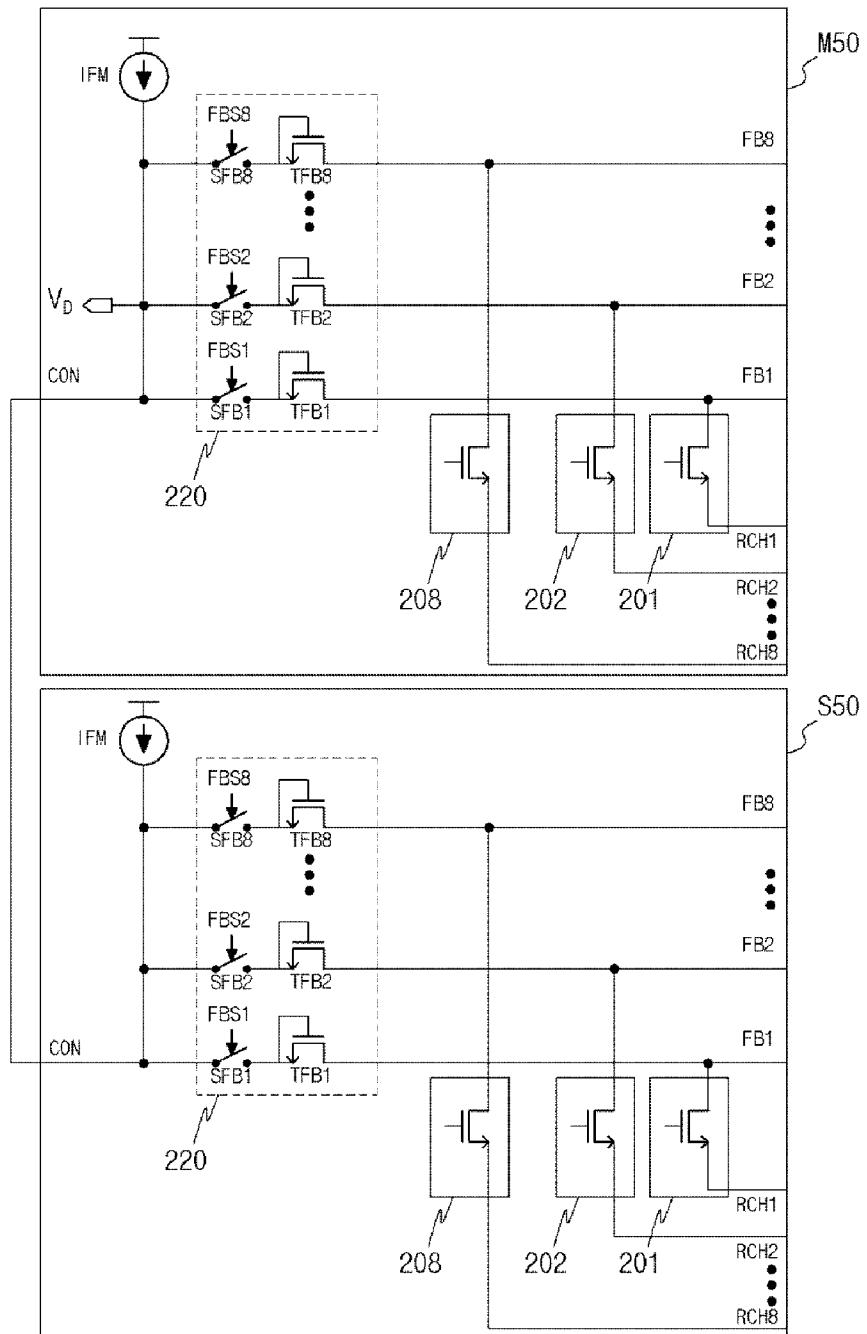
[도14]



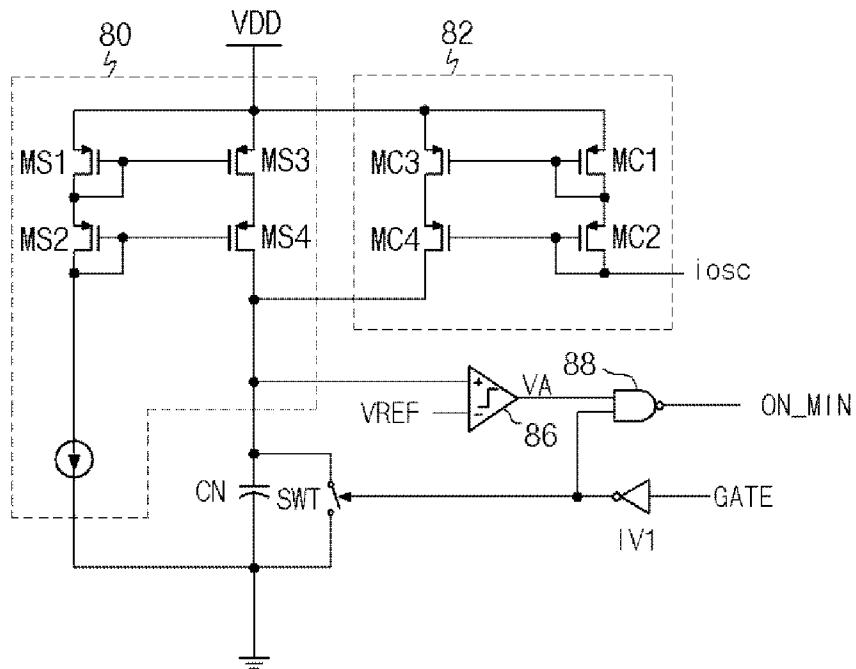
[도15]



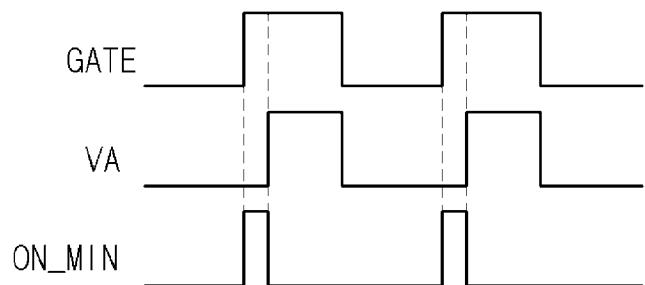
[도16]



[도17]

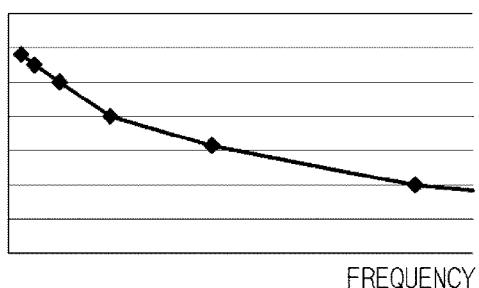


[도18]

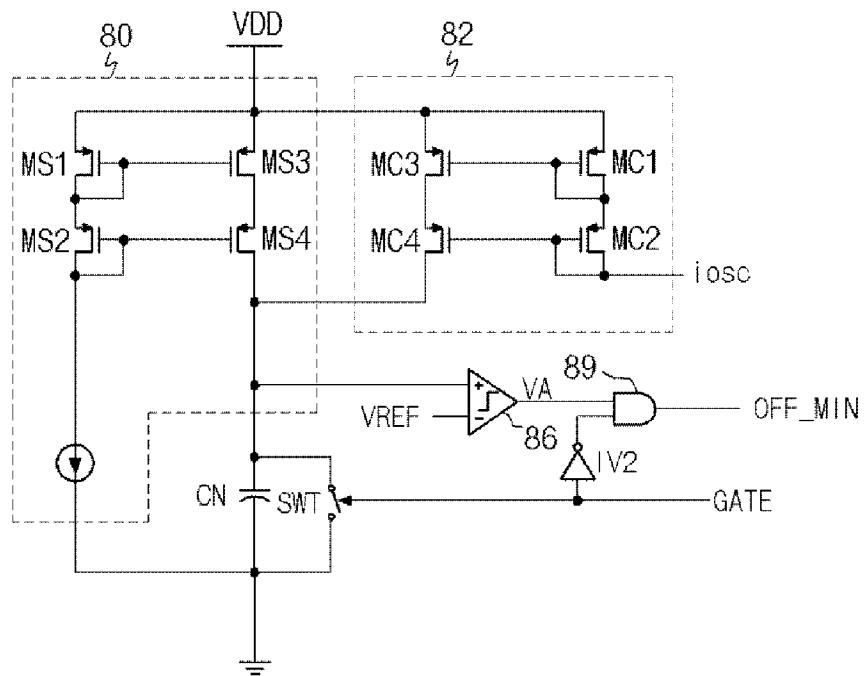


[도19]

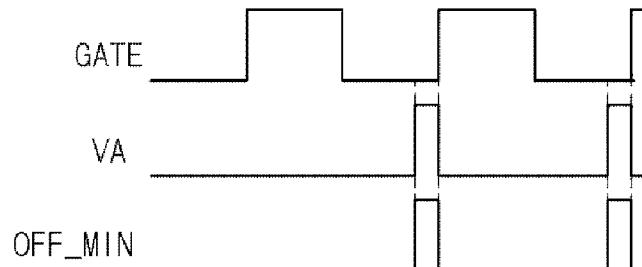
최소 ON TIME



[도20]

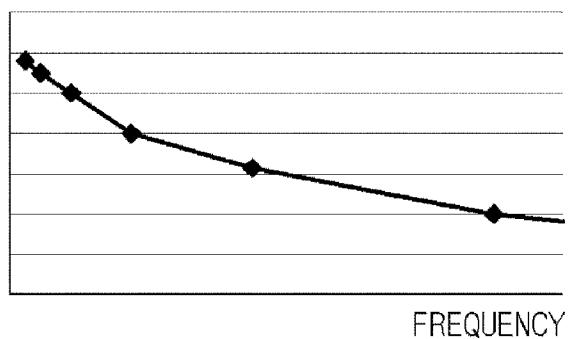


[도21]

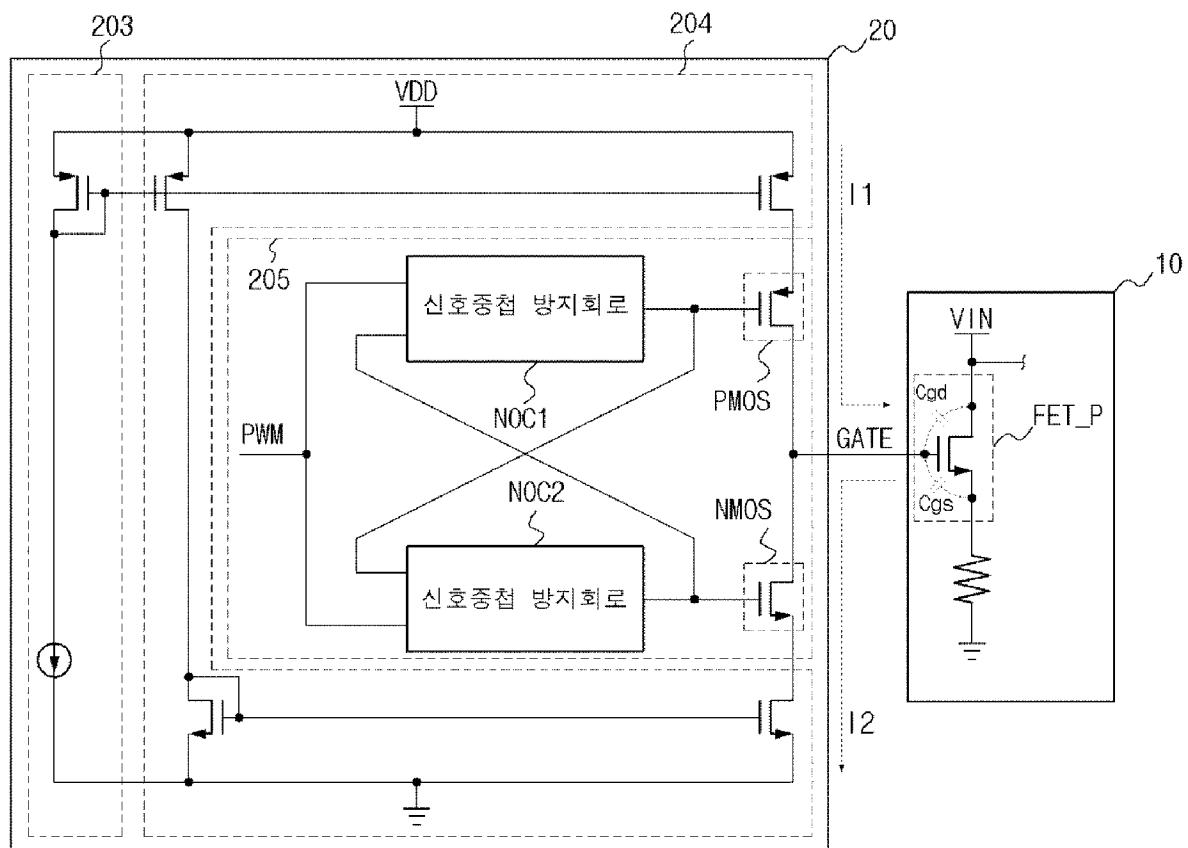


[도22]

최소 OFF TIME



[도23]



[도24]

