

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-32966

(P2004-32966A)

(43) 公開日 平成16年1月29日(2004.1.29)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
H02H 3/07	H02H 3/07	2G014
H02H 3/08	H02H 3/08	5G004
H02H 3/087	H02H 3/087	5H740
H02M 1/00	H02M 1/00	H
// G01R 31/02	G01R 31/02	

審査請求 未請求 請求項の数 7 O L (全 12 頁)

(21) 出願番号 特願2002-189842 (P2002-189842)
 (22) 出願日 平成14年6月28日 (2002.6.28)

(71) 出願人 000006895
 矢崎総業株式会社
 東京都港区三田1丁目4番28号
 (71) 出願人 000003078
 株式会社東芝
 東京都港区芝浦一丁目1番1号
 (71) 出願人 000221199
 東芝マイクロエレクトロニクス株式会社
 神奈川県川崎市川崎区駅前本町25番地1
 (74) 代理人 100083806
 弁理士 三好 秀和
 (74) 代理人 100068342
 弁理士 三好 保男
 (74) 代理人 100100712
 弁理士 岩▲崎▼ 幸邦

最終頁に続く

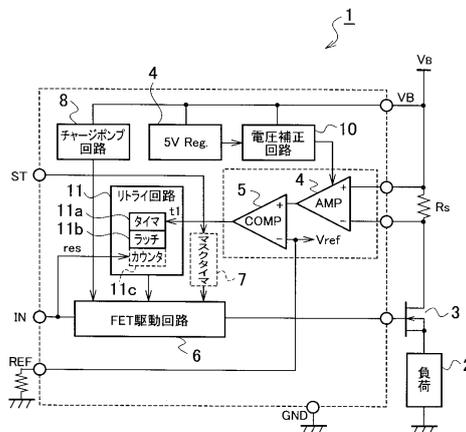
(54) 【発明の名称】 半導体スイッチ装置

(57) 【要約】

【課題】 負荷回路に過電流が流れた場合であっても、その後、負荷が正常な状態に復旧された際には、確実に該負荷を駆動させることのできる半導体スイッチ装置を提供することを課題としている。

【解決手段】 バッテリVBとランプ負荷2との間に介置されるFET3を具備し、該FET3の導通、非導通を制御して、ランプ負荷2の駆動、停止を切り換える半導体スイッチ装置において、ランプ負荷2に流れる電流値を検出するシャント抵抗Rsと、スイッチが投入された際には、FET3を導通状態とすると共に、シャント抵抗Rsにて検出される電流値が所定の基準値Ilim以上である場合には、FET3を非導通とすることにより、ランプ負荷2を保護する機能を備えたFET駆動回路6と、を有し、該FET駆動回路は、シャント抵抗Rsにて検知される電流値が基準電流値Ilimよりも大きいときには、FET3を一旦非導通とし、予め設定した所定時間T1経過後に再度導通とする操作を複数回繰り返す。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

直流電源と負荷との間に介置される半導体素子を具備し、該半導体素子の導通、非導通を制御して、前記負荷の駆動、停止を切り換える半導体スイッチ装置において、前記負荷に流れる電流値を検出する電流検知手段と、前記負荷を駆動させるべくスイッチが投入された際には、前記半導体素子を導通状態とすると共に、前記電流検知手段にて検出される電流値が所定の基準電流以上である場合には、前記半導体素子を非導通とすることにより、前記負荷を保護する機能を備えた駆動手段と、を有し、前記駆動手段は、前記電流検知手段にて検知される電流値が前記基準電流よりも大きいときには、前記半導体素子を一旦非導通とし、予め設定した所定時間経過後に再度導通とする操作を複数回繰り返すことを特徴とする半導体スイッチ装置。

10

【請求項 2】

直流電源と負荷との間に介置される半導体素子を具備し、該半導体素子の導通、非導通を制御して、前記負荷の駆動、停止を切り換える半導体スイッチ装置において、前記負荷に流れる電流値を検出する電流検知手段と、前記電流検知手段にて検出される電流値と、所定の基準電流とを比較する比較手段と、前記比較手段にて、前記検出された電流値が前記基準電流を上回ったと判定された際には、回路のオフ信号を出力すると共に、所定時間経過後に回路のオン信号を出力するリトライ手段と、前記負荷を駆動させるべくスイッチが投入された際には、前記半導体素子を導通状態とすると共に、前記リトライ手段より、オフ信号が出力された際には前記半導体素子を非導通状態とし、且つ、オン信号が出力された際には、該半導体素子を導通状態とするべく操作する駆動手段と、を具備したことを特徴とする半導体スイッチ装置。

20

【請求項 3】

前記半導体素子を一旦非導通状態とした後、再度導通状態とする操作の回数をカウントする計数手段を具備し、該計数手段によるカウント数が所定数に達した際には、前記半導体素子を非導通状態とすることを特徴とする請求項 1 または請求項 2 のいずれかに記載の半導体スイッチ装置。

30

【請求項 4】

前記電流検知手段は、前記直流電源と前記半導体素子との間に介置されたシャント抵抗であり、該シャント抵抗の両端に発生する電圧を用いて前記負荷に流れる電流を検知することを特徴とする請求項 1 ~ 請求項 3 のいずれか 1 項に記載の半導体スイッチ装置。

【請求項 5】

前記半導体素子は、第 1 の F E T であり、前記電流検知手段は、前記第 1 の F E T とドレイン、及びゲートが共通する第 2 の F E T を有し、前記第 1 の F E T のソース電圧の変化に起因して生じる、前記第 2 の F E T に流れるソース電流の変化に基づいて、前記負荷に流れる電流を検知することを特徴とする請求項 1 ~ 請求項 3 のい

40

【請求項 6】

前記半導体素子は、第 1 の F E T であり、前記電流検知手段は、前記第 1 の F E T とドレイン、及びゲートが共通する第 2 の F E T と、前記第 1 の F E T のソースを一方の入力とし、前記第 2 の F E T のソースを他方の入力とする増幅手段と、該増幅手段の出力段に配設される検出用抵抗と、を具備し、前記第 1 の F E T のソース電圧の変化に起因して生じる、前記第 2 の F E T に流れるソース電流を前記増幅手段にて増幅し、当該増幅された電流を前記検出用抵抗に流した際に、該検出用抵抗の両端に発生する電圧値に基づいて、前記負荷に流れる電流を検知すること

50

を特徴とする請求項 1 ~ 請求項 3 のいずれか 1 項に記載の半導体スイッチ装置。

【請求項 7】

前記直流電源は、車両に搭載されるバッテリーであり、前記負荷は、車両に搭載されるランプ負荷であることを特徴とする請求項 1 ~ 請求項 6 のいずれか 1 項に記載の半導体スイッチ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、直流電源と負荷との間に配置され、当該負荷の駆動、停止を切り換え制御する半導体スイッチ装置に関する。

10

【0002】

【従来の技術】

例えば、車両に搭載されるランプ負荷（ヘッドランプ、テールランプ等）は、バッテリーより出力される直流電源と接続されており、半導体スイッチにより、オン、オフが制御される。

【0003】

また、ランプ負荷、或いは該ランプ負荷を接続する電線にて短絡事故が発生した場合には、ランプ負荷、半導体素子、或いはこれらを連結する電線を損傷する恐れがある。そこで、このようなトラブルを回避するために、従来より、過電流が発生した場合には、これを検出し、回路を遮断することにより、回路を保護する機能を具備した半導体スイッチ装置が提案され、実用に供されている。

20

【0004】

このような半導体スイッチ装置の従来例として、例えば、特開 2001-119850 号公報（以下、従来例という）に記載されたものが知られている。

【0005】

図 5 は、該従来例に記載された半導体スイッチ装置の構成を示す回路図である。同図に示すように、このスイッチ装置 101 は、車両に搭載されるバッテリー VB と、ランプ負荷 102 との間に設置して、該ランプ負荷 102 の駆動、停止を切り換え操作するものであり、バッテリー VB と、ランプ負荷 102 との間には、メイン FET 103 が設置され、更に、該メイン FET 103 とバッテリー VB との間には、シャント抵抗 Rs が介置されている。

30

【0006】

更に、第 1 のサブ FET 104、第 2 のサブ FET 105、及び第 3 のサブ FET 106 と、抵抗 R101 ~ R103 を具備している。そして、メイン FET 103 がオンとされた状態では、バッテリー VB より出力される電圧がランプ負荷 102 に印加されるので、該ランプ負荷 102 は点灯する。

【0007】

また、何らかの原因により、負荷 102 に過電流が流れると、抵抗 R102、R103 間の電圧が上昇するので、コンパレータ 108 の出力信号が「H」レベルとなる。この信号を受けて、駆動回路 107 は、メイン FET 103 をオフとするべく制御する。これにより、過電流発生時には回路が遮断されるので、メイン FET 103、ランプ負荷 102、及びこれらを連結する電線の損傷を防止することができる。

40

【0008】

また、ランプ負荷 102 を駆動させる際には、マスク回路 109 により、コンパレータ 108 の出力信号が所定時間マスクされるので、駆動時の突入電流による誤動作を防止することができる。即ち、ランプ負荷 102 駆動時に、該ランプ負荷 102 に過大な突入電流が流れ、抵抗 R102、103 間の電圧が上昇してコンパレータ 108 の出力が「H」レベルとなった場合でも、ランプ負荷 102 に流れる電流値が安定するまでの間は、コンパレータ 108 の出力信号がマスクされるので、突入電流により回路が誤遮断するというトラブルを回避することができる。

50

【0009】

更に、マスク時間が経過した後は、過電流の発生が検出されると、メインFET103が非導通状態となる。しかし、その後、過電流が回避されるので、即時に該メインFET103が導通状態となる動作が複数回繰り返されることになる。

【0010】

以下、これを図6に示すタイミングチャートを参照して説明する。同図において、(a)はランプ負荷102の投入スイッチのオン、オフ状態を示し、(b)はメインFET103のソース・ゲート間電圧 V_{gs} を示し、(c)はメインFET3のドレイン・ソース間に流れる電流(負荷電流) I_d を示し、(d)はランプ負荷102の状態を示している。

【0011】

図6に示す時刻 t_{101} ~ t_{102} 間では、ランプ負荷102に定常電流が流れている。

【0012】

また、時刻 t_{103} にて、該ランプ負荷102に過電流が流れると、過電流の発生が検出されてメインFET103がオフとされる。その後、負荷電流 I_d が低下すると再度メインFET103がオンとされ、この動作が繰り返される。従って、図6(c)の時刻 t_{103} ~ t_{104} 間に示すように、負荷電流 I_d が鋸歯状に変化することになり、メインFET103にて消費される電力が増大し、発熱量が大きくなってしまう。

【0013】

更に、例えば、スイッチがオンの状態で、断芯したランプ負荷102を新しいものに交換すると、時刻 t_{105} ~ t_{106} 間に示すように、突入電流が発生することになり、この場合には、マスクタイマ回路109は作動しないので(マスクタイマ回路109は、スイッチ投入時のみに作動する)このときの突入電流により、回路が遮断されてしまい、ランプ負荷102を点灯させることができなくなってしまう。

【0014】

【発明が解決しようとする課題】

上述したように、従来におけるスイッチ装置101においては、負荷電流 I_d が所定値以上になったときには、この電流値を制限することができるものの、電流制限時におけるメインFET103の発熱量が大きいという問題がある。従って、電流に制限を加えられる時間に限界がある。つまり、図6の時刻 t_3 ~ t_4 に示す如くの、鋸歯状に変化する負荷電流 I_d を長時間流し続けることができない。

【0015】

また、過電流により回路が遮断されてしまうと、遮断状態が維持され続けてしまうので、ランプ負荷102が正常な状態に復旧された場合であっても再起動ができない。即ち、再起動させるためには、一旦遮断状態を解除してからスイッチを再投入する必要があり、操作に多くの手間がかかるという欠点があった。

【0016】

この発明は、このような従来課題を解決するためになされたものであり、その目的とするところは、負荷回路に過電流が流れた場合であっても、その後、負荷が正常な状態に復旧された際には、確実に該負荷を駆動させることのできる半導体スイッチ装置を提供することにある。

【0017】

【課題を解決するための手段】

上記目的を達成するため、本願請求項1に記載の発明は、直流電源と負荷との間に介置される半導体素子を具備し、該半導体素子の導通、非導通を制御して、前記負荷の駆動、停止を切り換える半導体スイッチ装置において、前記負荷に流れる電流値を検出する電流検知手段と、前記負荷を駆動させるべくスイッチが投入された際には、前記半導体素子を導通状態とすると共に、前記電流検知手段にて検出される電流値が所定の基準電流以上である場合には、前記半導体素子を非導通とすることにより、前記負荷を保護する機能を備えた駆動手段と、を有し、前記駆動手段は、前記電流検知手段にて検知される電流値が前記基準電流よりも大きいときには、前記半導体素子を一旦非導通とし、予め設定した所定時

10

20

30

40

50

間経過後に再度導通とする操作を複数回繰り返すことを特徴とする。

【0018】

請求項2に記載の発明は、直流電源と負荷との間に介置される半導体素子を具備し、該半導体素子の導通、非導通を制御して、前記負荷の駆動、停止を切り換える半導体スイッチ装置において、前記負荷に流れる電流値を検出する電流検知手段と、前記電流検知手段にて検出される電流値と、所定の基準電流とを比較する比較手段と、前記比較手段にて、前記検出された電流値が前記基準電流を上回ったと判定された際には、回路のオフ信号を出力すると共に、所定時間経過後に回路のオン信号を出力するリトライ手段と、前記負荷を駆動させるべくスイッチが投入された際には、前記半導体素子を導通状態とすると共に、前記リトライ手段より、オフ信号が出力された際には前記半導体素子を非導通状態とし、且つ、オン信号が出力された際には、該半導体素子を導通状態とするべく操作する駆動手段と、を具備したことを特徴とする。

10

【0019】

請求項3に記載の発明は、前記半導体素子を一旦非導通状態とした後、再度導通状態とする操作の回数をカウントする計数手段を具備し、該計数手段によるカウント数が所定数に達した際には、前記半導体素子を非導通状態とすることを特徴とする。

【0020】

請求項4に記載の発明は、前記電流検知手段は、前記直流電源と前記半導体素子との間に介置されたシャント抵抗であり、該シャント抵抗の両端に発生する電圧を用いて前記負荷に流れる電流を検知することを特徴とする。

20

【0021】

請求項5に記載の発明は、前記半導体素子は、第1のFETであり、前記電流検知手段は、前記第1のFETとドレイン、及びゲートが共通する第2のFETを有し、前記第1のFETのソース電圧の変化に起因して生じる、前記第2のFETに流れるソース電流の変化に基づいて、前記負荷に流れる電流を検知することを特徴とする。

【0022】

請求項6に記載の発明は、前記半導体素子は、第1のFETであり、前記電流検知手段は、前記第1のFETとドレイン、及びゲートが共通する第2のFETと、前記第1のFETのソースを一方の入力とし、前記第2のFETのソースを他方の入力とする増幅手段と、該増幅手段の出力段に配設される検出用抵抗と、を具備し、前記第1のFETのソース電圧の変化に起因して生じる、前記第2のFETに流れるソース電流を前記増幅手段にて増幅し、当該増幅された電流を前記検出用抵抗に流した際に、該検出用抵抗の両端に発生する電圧値に基づいて、前記負荷に流れる電流を検知することを特徴とする。

30

【0023】

請求項7に記載の発明は、前記直流電源は、車両に搭載されるバッテリーであり、前記負荷は、車両に搭載されるランプ負荷であることを特徴とする。

【0024】

【発明の実施の形態】

以下、本発明の実施形態を図面に基づいて説明する。図1は、本発明の第1の実施形態に係る半導体スイッチ装置の構成を示す回路図である。同図に示すように、該半導体スイッチ装置1は、車両に搭載されるバッテリーVBと、ランプ負荷2との間に設けられ、該ランプ負荷2の駆動、停止を適宜切り換える操作を行うものであり、スイッチング用のFET3（半導体素子）と、該FET3とバッテリーVBとの間に介置されるシャント抵抗（電流検知手段）Rsと、を有している。即ち、FET3のソースがランプ負荷2に接続され、ドレインはシャント抵抗Rsを介してバッテリーVBに接続されている。

40

【0025】

シャント抵抗Rsの一端は、アンプ4のプラス側入力端子に接続され、他端は該アンプ4のマイナス側入力端子に接続されている。更に、該アンプ4の出力端子は、コンパレータ（比較手段）5のプラス側入力端子に接続され、このコンパレータ5のマイナス側入力端子には、基準電圧Vrefが供給されるようになっている。この際、基準電圧Vrefは

50

、過電流を決定する際の基準電流 I_{lim} に対応する電圧値に設定されている。つまり、負荷電流 I_d が、基準電流 I_{lim} を上回ったときに、コンパレータ 5 の出力信号が「H」レベルとなるように設定されている。

【0026】

コンパレータ 5 の出力端子は、リトライ回路（リトライ手段）11、及びマスクタイマ回路 7 と接続され、更に、リトライ回路 11、及びマスクタイマ回路 7 は、FET 駆動回路（駆動手段）6 と接続されている。

【0027】

FET 駆動回路 6 は、ランプ負荷 2 の投入スイッチ（図示省略）と接続されており、該投入スイッチがオンとされた際には、FET 3 のゲートに駆動信号を出力する。マスクタイマ回路 7 は、投入スイッチがオンとされたときに、マスクタイマ（例えば、80 msec）を動作させて、FET 駆動回路 6 による FET 3 のオフ動作をマスクさせる。

10

【0028】

リトライ回路 11 は、タイマ回路 11a と、ラッチ回路 11b、及びカウンタ回路 11c を具備しており、コンパレータ 5 の出力信号が「H」レベルとなった場合には、FET 駆動回路 6 に、FET 3 をオフとさせるべくオフ信号を出力する。また、過電流が継続して発生している場合には（コンパレータ 5 の出力信号が継続して「H」レベルとなっている場合には）、タイマ回路 11a にて計時される時間 T_1 が経過する毎に、FET 駆動回路 6 に、FET 3 をオンとさせるべくオン信号を出力する。更に、カウンタ回路 11c は、FET 駆動回路 6 に、オン信号を出力した回数をカウントし、カウントした回数が所定の回数に達した場合には、オン信号の出力を停止させる。

20

【0029】

また、符号 8 は FET 駆動回路 6 に駆動電圧を印加するチャージポンプ回路、符号 9 は、5 ボルト電圧を出力するレギュレータ、符号 10 はアンプ 4 に一定電圧を出力するための電圧補正回路である。

【0030】

次に、上述のように構成された本実施形態に係る半導体スイッチ装置 1 の動作を、図 2 に示すタイミングチャートを参照しながら説明する。なお、図 2 において、(a) はランプ負荷 2 の投入スイッチのオン、オフ状態を示し、(b) は FET 3 のソース・ゲート間電圧 V_{gs} を示し、(c) は FET 3 のドレイン・ソース間に流れる電流（負荷電流） I_d を示し、(d) はランプ負荷 2 の状態を示している。

30

【0031】

操作者がランプ負荷 2 を点灯させるべく投入スイッチ（図示省略）をオンとすると、FET 駆動回路 6 に投入信号が与えられ、これを受けて該 FET 駆動回路 6 は、FET 3 に駆動信号を出力する。

【0032】

これにより、FET 3 は導通状態となるので、バッテリー V_B より出力される直流電圧は、シャント抵抗 R_s 、FET 3 を介して、ランプ負荷 2 に供給される。その結果、ランプ負荷 2 は点灯する。

【0033】

そして、図 2 に示す時刻 $t_1 \sim t_2$ の間では、負荷状態が正常であり、ランプ負荷 2 に流れる負荷電流 I_d は、基準電流 I_{lim} よりも低いので、ランプ負荷 2 は安定に点灯状態を継続する。

40

【0034】

また、時刻 t_3 にてスイッチを投入した際に、過電流が発生した場合には、シャント抵抗 R_s に流れる電流が増大し、該シャント抵抗 R_s の両端に発生する電圧が増大する。そして、この検出電圧が基準電圧 V_{ref} を上回ると、コンパレータ 5 の出力信号が「H」レベルとなり、FET 駆動回路 6 はこの信号を受けて、FET 3 を非導通状態とする。つまり、ランプ負荷 2 にバッテリー V_B の電圧を印加する回路が遮断されるので、該ランプ負荷 2 は消灯する。

50

【0035】

すると、シャント抵抗 R_s の両端電圧が低下し、コンパレータ5の出力信号は「L」レベルに変化する。リトライ回路11は、この「L」信号が供給されると、前回オフ信号を出力した時点から、時間 T_1 が経過した後に、FET駆動回路6へオン信号を出力する。これにより、FET駆動回路6はFET3へ駆動信号を出力し、FET3は導通状態とされ、この際に未だ過電流の発生原因が復旧されていない場合には、上記と同様の手順で再度FET3は非導通状態とされる。

【0036】

そして、上記の動作が繰り返され、繰り返しの動作が行われているときに、過電流の発生が回避されると、FET3の導通状態が継続され、ランプ負荷2を点灯状態とすることができる。

10

【0037】

他方、過電流の発生が回避されず、リトライ回路11による、オン、オフ信号の出力回数が、予め設定した所定の回数（例えば8回）に達すると、この回数がカウンタ回路11cによりカウントされ、リトライ回路11よりの、オン信号の出力が停止される。そして、ラッチ回路11bにより、この状態がラッチされる。即ち、FET3を導通させる操作が8回繰り返されても、なお過電流が発生し続けている場合には、図2(c)の時刻 t_4 に示すように、FET3が非導通状態とされ、ランプ負荷2への電圧供給が停止される。

【0038】

従って、過電流が発生した場合には、確実に回路を遮断して、ランプ負荷2、FET3、及びこれらを接続する回路配線の損傷を防止することができる。

20

【0039】

また、例えば、ランプ負荷2が断芯し、時刻 t_5 において、該ランプ負荷2を新たなものに交換した場合には、突入電流が発生することになる。しかし、この場合においても、リトライ回路11の動作により、時間 T_1 経過毎に、FET3が8回導通状態とされるので、この間に突入電流が納まっていれば、FET3の導通状態を維持することができるので、ランプ負荷2を点灯状態とさせることができる。

【0040】

このようにして、本実施形態に係る半導体スイッチ装置1では、ランプ負荷2に駆動電圧を供給する回路に過電流が発生し、負荷電流 I_d が基準電流 I_{lim} を上回った場合には、FET3を一旦非導通状態とすると共に、リトライ回路11により、所定時間間隔 (T_1) で複数回（この例では8回）FET3をオンとすべく制御を行う。従って、ランプ負荷2を交換する際に、突入電流が発生した場合であっても、この突入電流が納まった時点でFET3を導通状態とすることができるので、確実にランプ負荷2を点灯させることができる。

30

【0041】

また、一定時間 T_1 が経過する毎にFET3が導通状態とされるので、回路にデッドショート（重度の短絡事故）が発生した場合でもFET3の発熱を抑制することができる。よって、回路素子の損傷を防止することができる。

【0042】

次に、本発明の第2の実施形態について説明する。図3は、第2の実施形態に係る半導体スイッチ装置の構成を示す回路図である。同図に示すように該半導体スイッチ装置21は、前述の図1に示した半導体スイッチ装置1と比較して、マルチソースFET12を用いている点で相違している。

40

【0043】

即ち、第1の実施形態では、シャント抵抗 R_s を用いてランプ負荷2に流れる過電流を検出する方法を用いたが、本実施形態では、マルチソースFET12（以下、単に「FET12」という）を用いている点で相違している。図4は、FET12の等価回路を示しており、ベース、及びドレインが共通とされた2つのFET12a（第1のFET）、12b（第2のFET）を具備した構成となっている。

50

【0044】

F E T 1 2 の第 1 のソース S 1 は、アンプ 1 3 のプラス側入力端子に接続され、第 2 のソース S 2 は、該アンプ 1 3 のマイナス側入力端子に接続されている。また、アンプ 1 3 の出力端子は、F E T 1 4 のゲートに接続され、該 F E T 1 4 のソースは、アンプ 1 3 のマイナス側入力端子に連結されている。

【0045】

更に、F E T 1 4 のドレインは、コンパレータ（比較手段）1 5 のプラス側入力端子に接続され、該コンパレータ 1 5 のマイナス側入力端子には、基準電圧 V r e f が供給される。コンパレータ 1 5 の出力信号は、マスクタイマ回路 7 及びリトライ回路 1 1 に供給されるようになっている。

10

【0046】

そして、上述のように構成された半導体スイッチ 2 1 においても、上述した第 1 の実施形態と同様に、突入電流による回路の誤遮断を確実に防止することができ、且つ、デッドショート発生時には、F E T 3 の発熱を抑制することができる。

【0047】

即ち、ランプ負荷 2 に過電流が流れた場合には、F E T 1 2 b（図 4）に流れる電流が増大し、この電流は、F E T 1 4 により増幅されて抵抗（検出用抵抗）R r に流れる。従って、該抵抗 R r の両端に発生する電圧が増大し、ひいては、コンパレータ 1 5 のプラス側入力端子の電圧が増大する。これにより、コンパレータ 1 5 の出力信号が「H」レベルとなり、前述した第 1 の実施形態と同様の動作が行われる。つまり、リトライ回路 1 1 から F E T 駆動回路 6 へ、オン信号が複数回（この例では 8 回）出力され、この間に過電流の発生が納まっている場合には、F E T 3 の導通状態が継続され、過電流の発生が継続されている場合には、F E T 3 は非導通状態とされる。

20

【0048】

このようにして、本実施形態に係る半導体スイッチ装置 2 1 においても、前述した第 1 の実施形態と同様に、ランプ負荷 2 の交換作業時に発生する突入電流による回路の誤遮断を防止することができ、且つ、デッドショート発生時には、F E T 3 の発熱を防止することができる。

【0049】

以上、本発明の半導体スイッチ装置を図示の実施形態に基づいて説明したが、本発明はこれに限定されるものではなく、各部の構成は、同様の機能を有する任意の構成のものに置き換えることができる。

30

【0050】

例えば、上記した各実施形態では、リトライ回路 1 1 によりリトライ回数を 8 回とする例を示したが、本発明はこれに限定されるものではなく、7 回以下、或いは 9 回以上とすることができる。

【0051】

また、上記した各実施形態では、車両に搭載されるバッテリー V B とランプ負荷 2 との間に設けられる半導体素子（F E T 3）を例に挙げたが、本発明は、これに限定されるものではなく、直流電源と、各種の負荷（ランプに限定されない）との間に設置される半導体素子について適用することができるものである。

40

【0052】

【発明の効果】

以上説明したように、本発明の半導体スイッチ装置では、基準電流以上となる過電流が負荷に流れた際には、一旦半導体素子を非導通とした後、リトライ手段により所定の時間間隔で、複数回半導体素子を導通させるので、負荷に突入電流が流れた場合であっても、該突入電流により回路が誤遮断するというトラブルを回避することができる。

【0053】

また、デッドショートが発生した場合であっても、所定の時間間隔で半導体素子がオン、オフ動作するので、該半導体素子の発熱を抑制することができ、回路素子の損傷を防止す

50

ることができる。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施形態に係る半導体スイッチ装置の構成を示す回路図である。

【図 2】第 1 の実施形態に係る半導体スイッチ装置の動作を示すタイミングチャートである。

【図 3】本発明の第 2 の実施形態に係る半導体スイッチ装置の構成を示す回路図である。

【図 4】マルチソース F E T の等価回路を示す説明図である。

【図 5】従来におけるスイッチ装置の構成を示す回路図である。

【図 6】従来におけるスイッチ装置の動作を示すタイミングチャートである。

【符号の説明】

1, 2 1 半導体スイッチ装置

2 ランプ負荷

3 F E T

4 アンプ

5 コンパレータ (比較手段)

6 F E T 駆動回路 (駆動手段)

7 マスクタイマ回路

8 チャージポンプ回路

9 レギュレータ

1 0 電圧補正回路

1 1 リトライ回路 (リトライ手段)

1 1 a タイマ回路

1 1 b ラッチ回路

1 1 c カウンタ回路

1 2 マルチソース F E T

1 2 a, 1 2 b F E T

1 3 アンプ

1 4 F E T

1 5 コンパレータ (比較手段)

R s シャント抵抗

V B バッテリ

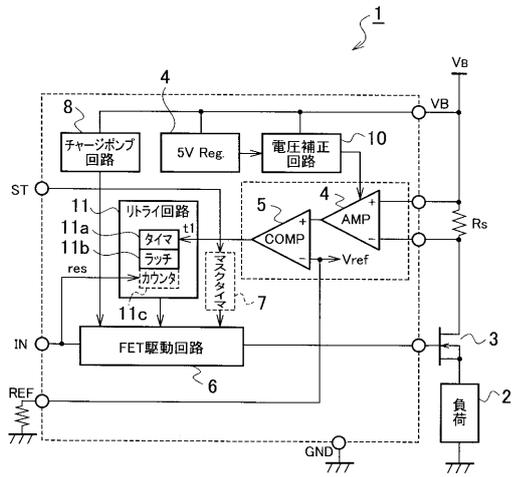
R r 抵抗 (検出用抵抗)

10

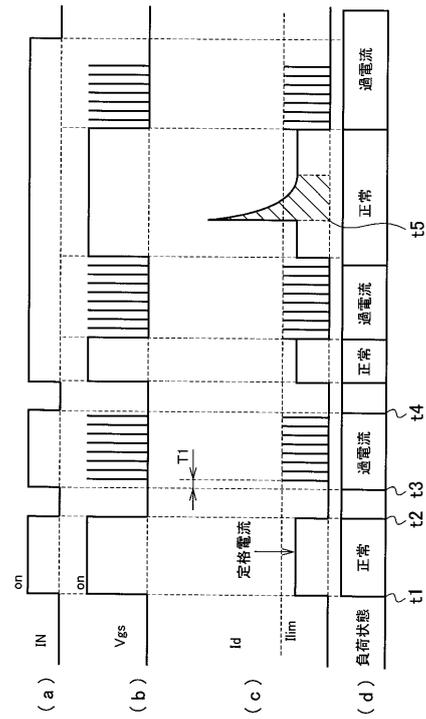
20

30

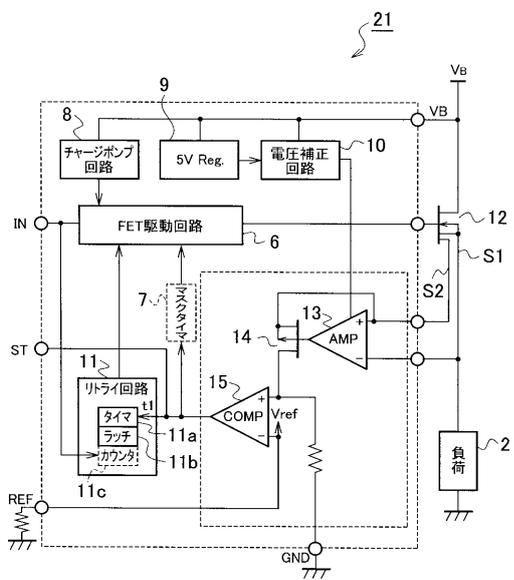
【 図 1 】



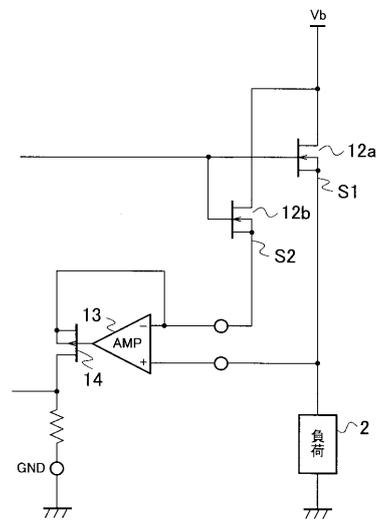
【 図 2 】



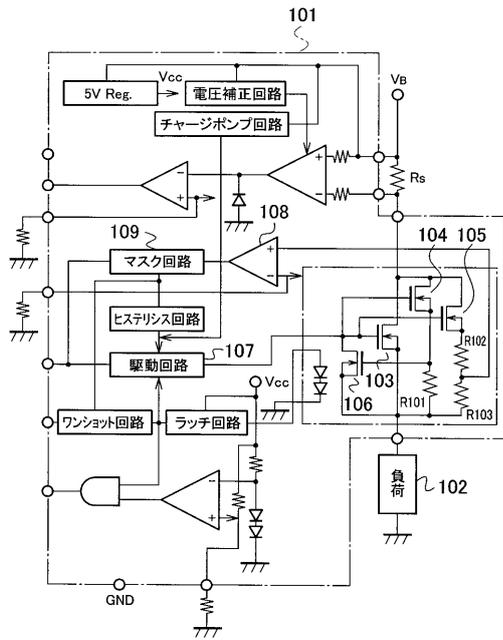
【 図 3 】



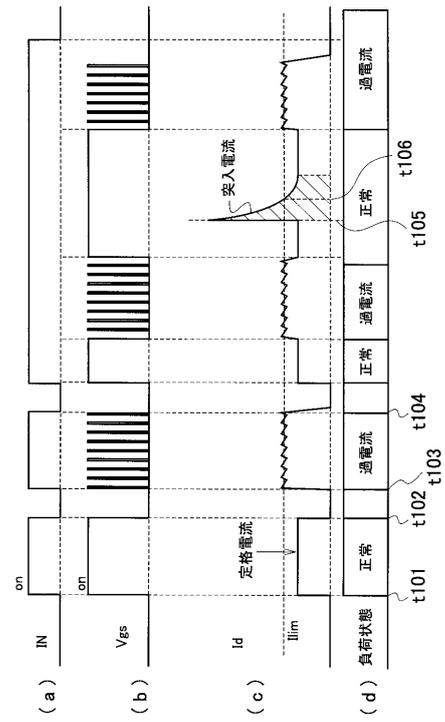
【 図 4 】



【 図 5 】



【 図 6 】



フロントページの続き

(74)代理人 100087365

弁理士 栗原 彰

(74)代理人 100100929

弁理士 川又 澄雄

(74)代理人 100095500

弁理士 伊藤 正和

(74)代理人 100101247

弁理士 高橋 俊一

(74)代理人 100098327

弁理士 高松 俊雄

(72)発明者 長嶋 良和

愛知県豊田市福受町上ノ切159-1 矢崎部品株式会社内

(72)発明者 佐野 嘉之

神奈川県川崎市川崎区駅前本町25番地1 東芝マイクロエレクトロニクス株式会社内

Fターム(参考) 2G014 AA02 AA25 AB24 AB47 AC18

5G004 AA04 AB02 BA01 BA03 BA04 DA02 DC01 DC04 EA01

5H740 BA12 BC01 BC02 HH01 JA01 KK01 MM12