

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2005-510198

(P2005-510198A)

(43) 公表日 平成17年4月14日(2005.4.14)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
HO2M 3/155	HO2M 3/155	5H006
HO2M 7/12	HO2M 7/12	5H730

審査請求 有 予備審査請求 有 (全 19 頁)

(21) 出願番号	特願2003-546464 (P2003-546464)	(71) 出願人	504195978
(86) (22) 出願日	平成14年11月19日 (2002.11.19)		王 玉富
(85) 翻訳文提出日	平成16年5月20日 (2004.5.20)		中華人民共和国北京市海淀区清▲華▼▲東
(86) 国際出願番号	PCT/CN2002/000828		▼路甲35号
(87) 国際公開番号	W02003/044933	(74) 代理人	100071272
(87) 国際公開日	平成15年5月30日 (2003.5.30)		弁理士 後藤 洋介
(31) 優先権主張番号	01140014.5	(74) 代理人	100077838
(32) 優先日	平成13年11月20日 (2001.11.20)		弁理士 池田 憲保
(33) 優先権主張国	中国 (CN)	(72) 発明者	王 玉富
			中華人民共和国北京市海淀区清▲華▼▲東
			▼路甲35号
		F ターム (参考)	5H006 AA01 AA02 CA02 CA06 CA07
			CB08 CC01 CC08
			5H730 AA02 AA18 BB14 CC02 DD04
			EE07 FG01 FG11
			最終頁に続く

(54) 【発明の名称】 三相電源並列フィードフォワード補償型力率補正回路

(57) 【要約】

三相電源並列フィードフォワード補償型力率補正回路であって、メイン整流回路 I とそれと並列接続されたフィードフォワード式補償回路 II とを含む。メイン整流回路 I は、三相ブリッジ及びフィルタキャパシタを含む。フィードフォワード式補償回路 II は、バイディレクショナルスイッチと、整流回路と、昇圧コンバータと、出力電流サンプリング部と、制御回路とを含む。フィードフォワード式補償回路 II は、対応する位相区間に、同一極性にある電圧絶対値大きい方の相を順に遮断して、他の 2 つの相をブリッジ型整流回路を通過させて整流を行い、昇圧コンバータが適した強制電流波形を出力する。それによって、小電力だけで、各相における電流波形を改善することができ、高調波歪みを抑制し電源効率を向上させることができる。

【特許請求の範囲】

【請求項 1】

三相メイン整流回路 (I) と補助的な補償回路 (I I) とを含み、
 三相メイン整流回路 (I) は、通常の容量フィルタリングブリッジ型整流器であり、
 ピーク電圧及び電力に対し、フィルタ容量の正規化数値は、0.5 未満であり、0.2
 未満の方がさらに好ましい、

フィードフォワード式補償回路 (I I) は、メイン整流回路 (I) と並列接続され、単
 一の昇圧回路を含み、

回路は、相同土間の電流の割り当てのみを変化させ、該当補償フィードフォワード式補
 償回路 (I I) は、パーツとして個別生産することができる、ことを特徴とする三相電源
 並列フィードフォワード補償型力率補正回路。

10

【請求項 2】

メイン整流回路 (I) が、三相ブリッジとフィルタキャパシタとを含み、
 フィードフォワード式補償回路 (I I) が、バイディレクショナルスイッチと、整流回
 路と、昇圧コンバータと、出力電流サンプリング部と、制御回路とを含み、

フィードフォワード式補償回路 (I I) は、1つの完全な周期において12のステップ
 で動作し、

フィードフォワード式補償回路 (I I) は、対応する位相区間において制御回路によっ
 て、バイディレクショナルスイッチが同一極性にある電圧の絶対値の大きい方の相をそれ
 ぞれ遮断するように順に制御し、

20

電圧の絶対値の小さい相と異極性の相は、整流回路によって直流を出力し、昇圧コンバ
 ータを介して電流波形を制御し、昇圧して元の三相ブリッジ整流後の出力端子に出力する
 ことを特徴とする請求項 1 に記載の三相電源並列フィードフォワード補償型力率補正回路

【請求項 3】

三相電源はメイン整流回路 (I) にある三相ブリッジの入力端子と接続され、

三相ブリッジの出力端子はフィルタキャパシタと接続され、

フィードフォワード式補償回路 (I I) におけるバイディレクショナルスイッチの入力
 端子は、メイン整流回路 (I) における三相電源と接続され、

バイディレクショナルスイッチの出力端子は、整流回路の入力端子と接続され、

30

整流回路の出力端子は、昇圧コンバータと接続され、

制御回路は、それぞれ三相電源、出力電流サンプリング部の一端子、バイディレクシ
 ョナルスイッチ、昇圧コンバータと接続され、

出力電流サンプリング部の他の端子は、出力端子に接続され、

フィードフォワード式補償回路 (I I) は、1つの完全な周期において12のステップ
 に分けて処理を行い、

制御回路は、メイン整流回路 (I) の各オンでない相電源のゼロクロス前後の $\pm \pi / 6$
 位相区間に対し、バイディレクショナルスイッチを、a - b 間で C 相を遮断するように、
 b - c 間で A 相を遮断するように、c - d 間で B 相を遮断するように、d - e 間で C 相を
 遮断するように、e - f 間で A 相を遮断するように、f - g 間で B 相を遮断するように、

40

g - h 間で C 相を遮断するように、繰り返してそれぞれ動作させ、すなわち、フィードフ
 ォワード式補償回路 (I I) は、三相電源の A 相における a - b 間と B 相が、C 相におけ
 る b - c 間と B 相が、C 相における c - d 間と A 相が、B 相における d - e 間と A 相が、
 B 相における e - f 間と C 相が、A 相における f - g 間と C 相が、A 相における g - h 間
 と B 相が、フィードフォワード式補償回路 (I I) のブリッジ型整流回路を介して直流電
 圧をそれぞれ供給するように、対応する位相区間に同一極性にある電圧の絶対値の大きい
 方の相をオフして、昇圧コンバータによって電流波形を制御し元の三相ブリッジ型整流回
 路 (I) の出力端子に出力することを特徴とする請求項 2 に記載の三相電源並列フィード
 フォワード補償型力率補正回路。

【請求項 4】

50

フィードフォワード式補償回路(II)におけるバイディレクショナルスイッチが、二方向性サイリスタ或いはGTO、IGBT組み合わせ二方向性電子開閉装置であり、

整流回路が、整流ブリッジであり、

昇圧コンバータが、昇圧インダクタと、高周波数整流ダイオードと、スイッチとして機能するスイッチングトランジスタと、出力電流サンプリング部と、制御回路とを含み、

三相電源におけるAとBとCの三相は、メイン整流回路(I)における三相ブリッジ入力端子と接続され、

三相ブリッジの正負出力端子は、フィルタキャパシタと並列接続した後、出力端子に接続し、

フィードフォワード式補償回路(II)における3つの二方向性サイリスタの3つの入力端子は、AとBとCとの三相電源とそれぞれ接続され、 10

3つの二方向性サイリスタの3つの出力端子は、フィードフォワード式補償回路の整流ブリッジの3つの入力端子とそれぞれ接続され、

整流ブリッジの正負出力端子は、2つの昇圧インダクタとそれぞれ接続され、

2つの昇圧インダクタの出力端子は、一のダイオードの正極と他のダイオードの負極とそれぞれ接続され、一のダイオードの負極は出力の正極と接続され、他のダイオードの正極は出力の負極と接続されると同時に、2つの昇圧インダクタの出力端子は、昇圧スイッチとして機能するスイッチングトランジスタのコレクタ及びエミッタと接続され、

フィードフォワード式補償回路(II)における制御回路は、トリガ回路と、3つの位相検出端子と、3つのバイディレクショナルスイッチ制御端子と、出力電流検出端子とを含み、 20

トリガ回路は、スイッチングトランジスタのゲートに接続され、

3つの位相検出端子は、三相電源11のAとBとCとの三相電源とそれぞれ接続され、

3つのバイディレクショナルスイッチ制御端子は、3つの二方向性サイリスタの3つの制御端子と接続され、

電流検出端子は、出力電流サンプリング部の一端子と接続され、

出力電流サンプリング部の他の端子は、出力端子の正極に接続され、

制御回路は、出力電流サンプリング部を介して出力電流の振幅を得、それによって、昇圧コンバータの出力電流の振幅を決定し、そして、フィードフォワード式補償回路(II)における制御回路は、三相電源から位相信号を得て、a-b間でC相を遮断するように一の二方向性サイリスタをオフし、A相とB相は、ブリッジ型整流回路によって、直流電圧を昇圧コンバータに出力し、b-c間でA相を遮断するように他の二方向性サイリスタをオフし、C相とB相は、ブリッジ型整流回路によって、直流電圧を昇圧コンバータに出力し、c-d間でB相を遮断するように第3の二方向性サイリスタをオフし、C相とA相は、ブリッジ型整流回路によって、直流電圧を昇圧コンバータに出力し、l-m間でB相を遮断するように一の二方向性サイリスタをオフし、A相とC相は、ブリッジ型整流回路によって、直流電圧を昇圧コンバータに出力し、このように繰り返して、すなわち、フィードフォワード式補償回路(II)は、対応する位相区間で同一極性にある電圧絶対値の大きい方の相を順に遮断して、残った他の二相に対しブリッジ型整流回路によって整流を行い、昇圧コンバータが適した強制電流波形を出力されることを特徴とする請求項3に記載の三相電源並列フィードフォワード補償型力率補正回路。 40

【請求項5】

フィードフォワード式補償回路(II)におけるバイディレクショナルスイッチが、二方向性サイリスタであり、整流回路が、整流ブリッジであり、昇圧コンバータが、逆励型昇圧コンバータであり、

昇圧コンバータが、IGBTスイッチングトランジスタと、トランスと、ダイオードと、出力電流サンプリング部と、制御回路とを含み、

三相電源のAとBとCの三相は、メイン整流回路(I)における三相ブリッジの入力端子とそれぞれ接続され、

三相ブリッジの正負出力端子は、フィルタキャパシタと並列接続した後出力端子に接続 50

され、

フィードフォワード式補償回路 (I I) における 3 つの二方向性サイリスタの 3 つの入力端子は、A と B と C との三相電源とそれぞれ接続され、

3 つの二方向性サイリスタの 3 つの出力端子は、フィードフォワード式補償回路の整流ブリッジの 3 つの入力端子とそれぞれ接続され、

整流ブリッジの出力正極は、トランスの一次コイルの一端と接続され、

トランス一次コイルの他の端子は、昇圧スイッチとして機能するスイッチングトランジスタのコレクタと接続され、さらに、エミッタを介して整流ブリッジの出力負極と接続され、

ダイオードの負極は、出力端子の正極に接続され、ダイオードの正極は、トランスの二次コイルの一端と接続され、トランスの二次コイルの他の端子は、出力端子の負極に接続され、

10

制御回路が、トリガ回路と、3 つの位相検出端子と、3 つのバイディレクショナルスイッチ制御端子と、出力電流検出端子とを含み、

トリガ回路は、スイッチングトランジスタのゲートに接続され、

3 つの位相検出端子は、三相電源の A と B と C との三相電源とそれぞれ接続され、

3 つのバイディレクショナルスイッチ制御端子は、3 つの二方向性サイリスタの 3 つの制御端子とそれぞれ接続され、

電流検出端子は、出力電流サンプリング部の一端と接続され、出力電流サンプリング部の他の端子は、出力端子の正極と接続され、

20

制御回路は、出力電流サンプリング部を介して出力電流の振幅を得、それによって、昇圧コンバータの出力電流の振幅を決定する、ことを特徴とする請求項 3 に記載の三相電源並列フィードフォワード補償型力率補正回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、三相電源における力率補正の技術に関し、特に、並列フィードフォワード補償型の三相電源における力率補正回路に関する。

【背景技術】

30

【0002】

米国特許 US 006043997 A (特許文献 1) は、三相電源における並列フィードフォワード補償型の力率補正回路を開示している。当該回路は、メイン整流回路と昇圧スイッチを含み、三相電源の入力端子と三相昇圧インバータの出力端子との間に接続される。三相昇圧インバータにおいて、入力される電流の高調波の歪みを低減する方法として、補助回路が用いられる。当該補助回路は、第 1、第 2、第 3 と、合計 3 つの対となる、三相電源の入力端子とメイン整流回路との間に接続される補助昇圧インダクタを含み、更に、第 1、第 2、第 3 の補助昇圧インダクタを通過する電流の位相が一致するように、第 1、第 2、第 3 の三相整流ブリッジに後続される補助昇圧誘導コイルと出力との間に接続される補助昇圧スイッチを含む。それにより、三相昇圧インバータにおける入力電流の高調波分量を小さくすることができる。しかしながら、当該回路は、全電力状態にて動作し、電源の効率が低くて、コストが高い。

40

【0003】

【特許文献 1】米国特許 US 006043997 A

【発明の開示】

【発明が解決しようとする課題】

【0004】

本発明は、電源における高調波分量を低減しながら、顕著な効率向上とコストの低減を可能とする、選択的に動作させることができる三相電源並列フィードフォワード補償型力率補正回路を提供することを目的とする。

50

【課題を解決するための手段】

【0005】

前記の目的を実現するために、本発明においては、通常の三相電源におけるメイン整流回路 I に、補助するための補償回路 II を並列的に接続した。当該補償回路は、フィードフォワード式補償回路 II である。

【0006】

メイン整流回路 I は、三相ブリッジ 12 とフィルタキャパシタ 13 とを含み、フィードフォワード式補償回路 II は、バイディレクショナルスイッチ 15 と、整流回路 16 と、昇圧コンバータ 17 と、出力電流サンプリング部 18 と、制御回路 19 とを含む。図 2 において、フィードフォワード式補償回路 II は、1 つの完全な周期において 12 のステップで動作する。制御回路 19 は、バイディレクショナルスイッチ 15 を、図 1 における a - b 間で C 相を遮断するように、b - c 間で A 相を遮断するように、c - d 間で B 相を遮断するように、d - e 間で C 相を遮断するように、e - f 間で A 相を遮断するように、f - g 間で B 相を遮断するように、g - h 間で C 相を遮断するように...このように繰り返してそれぞれ制御する。すなわち、フィードフォワード式補償回路 II は、図 1 において三相電源の A 相における a - b 間と B 相が、C 相における b - c 間と B 相が、C 相における c - d 間と A 相が、B 相における d - e 間と A 相が、B 相における e - f 間と C 相が、A 相における f - g 間と C 相が、A 相における g - h 間と B 相が...、フィードフォワード式補償回路 II のブリッジ型整流回路 16 を介して直流電圧をそれぞれ供給するように、対応する位相区間に同一極性にある電圧の絶対値の大きい方の相を遮断する。そして、昇圧コンバータ 17 によって電流波形を制御され元の三相ブリッジ型整流回路 I の出力端子 14 に出力される。言い換えれば、フィードフォワード式補償回路 II は、1 つの完全な周期において 12 のステップで動作する。補償回路 II は、対応する位相区間において、制御回路 19 によって同一極性にある 2 つの相のうち電圧絶対値の大きい方の相をそれぞれ遮断するようにバイディレクショナルスイッチ 15 を順に制御する。絶対値の小さい相と異極性の相は、ブリッジ型整流回路 16 を介して直流を出力し、更に、昇圧コンバータ 17 によって電流波形を制御し、昇圧してから元の三相ブリッジ 12 の出力端子 14 に出力する。

【0007】

前記の実施形態においては、メイン整流回路 I と並列接続されたフィードフォワード式補償回路 II を採用したため、回路における高調波分量を大きく抑制することができる。当該回路を使用する前においては、三相電源は、各相のゼロクロスの前後における $\pm \pi/6$ の位相区間でオン状態ではないが、フィードフォワード式補償回路 II を使用した後においては、フィードフォワード式補償回路 II は、一の強制された電流波形（例えば、図 3 及び図 4 のいずれかに示された位相における正弦波の部分）を発生し、三相電源の各相のゼロクロスの前後における $\pm \pi/6$ をオンに相当させる。フィードフォワード式補償回路による強制処理の後には、メイン回路の整流部分の電圧波形に対する影響はない。したがって、出力電圧と電流波形も変化しない。例えば、図 1 において、C 相の b - c 間では、フィードフォワード式補償回路 II 中で、当該位相区間に C 相と同一極性である A 相を遮断する。C 相及び B 相は、整流回路 16 によって整流される。昇圧コンバータ 17 に強制された電流は、図 3 に示すとおりであり、出力電流に比例した $\pi/6 \sim 5\pi/6$ 位相区間における正弦波形は、昇圧されて出力端子 14 に出力される。当該位相区間において、異極性の B 相は、同じタイミングでメイン整流回路及び補助回路を通して、A 相及び C 相とそれぞれターンオンされる。そのため、B 相における電流波形はフィードフォワード式補償回路 II を使用する前と同じく、C 相にはメイン整流回路を介して流れる電流がなく、フィードフォワード式補償回路 II により強制的に出力された電流波形が同一極性の A 相に対応する位相区間の電流を減少させる。それ以外の 11 のステップの動作原理は上記と同じである。フィードフォワード式補償回路 II が $\pm \pi/6$ 位相区間における電流の損失を補償し、かつその時間帯内の同一極性の相における電流波形を改善したことから、結果的に、整流器の出力電圧電流波形及び異極性の相における電流波形は変化しなく、同一極性に

10

20

30

40

50

ある2つの相のうち電圧の絶対値が低い方の相に適した波形の電流を与えると同時に、電圧の絶対値が高いほうの相における電流を減少させるため、高調波歪みが大きく抑制され、回路動作の効率が向上する。

【発明を実施するための最良の形態】

【0008】

次に、図面と実施例に基づいて本発明を詳細に説明する。

【0009】

図1は本発明における三相電源の電圧波形である。図2に示される回路概要ブロック図において、メイン整流回路Iとフィードフォワード式補償回路IIとは並列に接続される。メイン整流回路Iは、三相ブリッジ回路12とフィルタキャパシタ13を備える。三相電源11はメイン整流回路Iにある三相ブリッジ12の入力端子と接続され、三相ブリッジ12の出力端子はフィルタキャパシタ13と接続される。フィードフォワード式補償回路IIは、バイディレクショナルスイッチ15、整流回路16、昇圧コンバータ17、出力電流サンプリング部18、制御回路19からなる。フィードフォワード式補償回路IIにおけるバイディレクショナルスイッチ15の入力端子は、メイン整流回路Iにおける三相電源11と接続され、バイディレクショナルスイッチ15の出力端子は、整流回路16の入力端子と接続され、整流回路16の出力端子は、昇圧コンバータ17と接続され、制御回路19は、それぞれ三相電源11、出力電流サンプリング部18の一端子、バイディレクショナルスイッチ15、昇圧コンバータ17と接続され、出力電流サンプリング部18の他の端子は、出力端子14に接続される。当該回路が動作する時に、フィードフォワード式補償回路IIは、1つの完全な周期を12のステップに分けて、処理を行う。メイン整流回路Iの各オンでない相電源のゼロクロス前後の $\pm \pi/6$ 位相区間に対し、図2に示す制御回路19によって、バイディレクショナルスイッチ15を、図1におけるa-b間でC相を遮断するように、b-c間でA相を遮断するように、c-d間でB相を遮断するように、d-e間でC相を遮断するように、e-f間でA相を遮断するように、f-g間でB相を遮断するように、g-h間でC相を遮断するように...それぞれ動作する。すなわち、フィードフォワード式補償回路IIは、三相電源のA相におけるa-b間とB相が、C相におけるb-c間とB相が、C相におけるc-d間とA相が、B相におけるd-e間とA相が、B相におけるe-f間とC相が、A相におけるf-g間とC相が、A相におけるg-h間とB相が...、フィードフォワード式補償回路IIのブリッジ型整流回路16を介して直流電圧をそれぞれ供給するように、対応する位相区間に同一極性にある電圧の絶対値の大きい方の相をオフする。そして、昇圧コンバータ17によって電流波形を制御され元の三相ブリッジ型整流回路Iの出力端子14に出力される。それにより、例えば、図1におけるb-c間で、C相は無電流から適した波形の電流に変化し、A相は電流が減少させられ波形が改善され、B相は電流が変化しない。このような処理案は、必要な電力が少なく、電流波形が大きく改善され、高調波歪みが大きく低減される。

【0010】

図5から図10までの電流波形の変化を見れば、フィードフォワード式補償回路IIの高調波に対する効果が分かる。具体的には、次の通りである。

【0011】

三相電源が三相ブリッジに接続すると、その出力の代表的な電圧波形は図5(参考)のようになる。電力負荷が一定とすると、その出力電流波形は図6のようになる。

【0012】

三相電源が三相ブリッジに接続され、フィードフォワード式補償回路が使われず、且つキャパシタが小さくて考えなくてもいい時には、その出力のうちいずれか1相の代表的な電流波形には、図7のように、高調波が存在する。

【0013】

三相電源が三相ブリッジに接続され、フィードフォワード式補償回路IIが使用され、且つキャパシタが小さくて考えなくてもいい時には、その出力のうちいずれか1相の代表的な電流波形は、図8のように、電流中の高調波は明らかに減少する。

10

20

30

40

50

【 0 0 1 4 】

三相電源が三相ブリッジに接続され、フィードフォワード式補償回路が使われず、且つキャパシタが使用される時には、その出力のうちいずれか1相の代表的な電流波形は、図9のように、高調波が依然として回路に存在する。

【 0 0 1 5 】

三相電源が三相ブリッジに接続され、フィードフォワード式補償回路IIが使用され、且つキャパシタが使用される時に、その出力のうちいずれか1相の代表的な電流波形は、図10のように、電流における高調波も明らかに減少する。

【 0 0 1 6 】

前記の各図において、曲線Aは比較用の標準正弦波であり、電流波形の振幅は出力電力により正規化されたものである。 10

【 0 0 1 7 】

図11に示すように、本発明の第一の実施例は、メイン整流回路Iとフィードフォワード式補償回路IIとが並列接続される。メイン整流回路Iは通常の三相ブリッジ型整流回路であって、三相ブリッジ12とフィルタキャパシタ13とを含む。フィードフォワード式補償回路IIにおけるバイディレクショナルスイッチ15は二方向性サイリスタ21、22、23であり、整流回路は整流ブリッジ16である。昇圧コンバータ17は、昇圧インダクタ28、29と、高周波数整流ダイオード24、25と、スイッチとしてのスイッチングトランジスタ27とを含み、さらに出力電流サンプリング部18と制御回路19とを含む。三相電源11のAとBとCの三相は、メイン整流回路Iにおける三相ブリッジ12の入力端子にそれぞれ接続され、三相ブリッジ12の正負出力端子がフィルタキャパシタ13に並列接続された後、出力端子14に接続される。フィードフォワード式補償回路IIにおける二方向性サイリスタ23、22、21の3つの入力端子は、AとBとCの三相電源とそれぞれ接続され、二方向性サイリスタ23、22、21の3つの出力端子は、フィードフォワード式補償回路における整流ブリッジ16の入力端子に接続され、整流ブリッジ16の正負出力端子は、昇圧インダクタ28、29にそれぞれ接続される。昇圧インダクタ28、29の出力端子は、ダイオード25の正極と24の負極とにそれぞれ接続され、ダイオード25の負極は出力端子14の正極に、ダイオード24の正極は出力端子14の負極にそれぞれ接続されると同時に、昇圧インダクタ28、29の出力端子は、昇圧スイッチとして機能するスイッチングトランジスタ27のコレクタ及びエミッタにそれぞれ接続され、フィードフォワード式補償回路IIにおける制御回路19は、トリガ回路30と、3つの位相検出端子31、32、33と、3つのバイディレクショナルスイッチ制御端子34、35、36と、出力電流検出端子37とを含む。トリガ回路30は、スイッチングトランジスタ27のゲートに接続され、3つの位相検出端子31、32、33は、三相電源11のAとBとCの三相電源にそれぞれ接続され、3つのバイディレクショナルスイッチ制御端子34、35、36は、3つの二方向性サイリスタ21、22、23の3つの制御端子にそれぞれ接続され、電流検出端子37は、出力電流サンプリング部18の一端に接続され、出力電流サンプリング部18の他の端子は、出力端子14の正極に接続される。制御回路19は、出力電流サンプリング部18によって、出力電流の振幅を得、それによって、昇圧コンバータ17の出力電流の振幅が決定される。 20 30 40

【 0 0 1 8 】

これによって、フィードフォワード式補償回路IIにおける制御回路19は、三相入力11から位相信号を受け、図1に示すa - b間ではC相を遮断するように二方向性サイリスタ21をオフする。A相とB相は、ブリッジ型整流回路16を介して昇圧コンバータ17に直流電圧を出力する。また、b - c間ではA相を遮断するように二方向性サイリスタ23をオフする。C相とB相は、ブリッジ型整流回路16を介して昇圧コンバータ17に直流電圧を出力する。また、c - d間ではB相を遮断するように二方向性サイリスタ22をオフする。C相とA相は、ブリッジ型整流回路16を介して昇圧コンバータ17に直流電圧を出力する。... 図1において、l - m間ではB相を遮断するように二方向性サイリスタ22をオフする。A相とC相はブリッジ型整流回路16を介して昇圧コンバータ17に 50

直流電圧を出力する。このように繰り返す。当該位相信号は、昇圧コンバータから出力される電流の位相を同時に決定する。すなわち、フィードフォワード式補償回路ⅠⅠは、対応する位相区間で同一極性にある電圧の絶対値が大きい方の相を順に遮断して、残った他の二相に対しブリッジ型整流回路 16 によって整流を行い、昇圧コンバータ 17 に適した強制電流波形を出力される。

【0019】

なお、任意の一ステップの位相区間において、インダクタ 28 及び 29 のうちいずれか一方のみが昇圧インダクタの状態にて動作し、他方の 2 端子間は電圧が略 0 になる。図 1 に示す a、c、e、g、i、k、m のところで、インダクタ 28 及び 29 の状態が転換され、ちょうど強制電流波形がそれらのところで 0 に戻る。一方、b、d、f、h、j、l のところで、インダクタ 28 及び 29 の状態が変化せず、オフにすべき二方向性サイリスタとオンにしようとする二方向性サイリスタは、ちょうど昇圧インダクタの状態にて動作するインダクタと直列接続される。よって、二方向性サイリスタのゼロクロスにてオフしやすくなる。

10

【0020】

図 12 に示すように、本発明の第二の実施例は、回路の基本動作が図 11 に示す回路と同様で、メイン整流回路Ⅰとフィードフォワード式補償回路ⅠⅠとが並列接続される。メイン整流回路Ⅰは通常の三相ブリッジ型整流回路であって、三相ブリッジ 12 とフィルタキャパシタ 13 とを含む。フィードフォワード式補償回路ⅠⅠにおけるバイディレクショナルスイッチ 15 は二方向性サイリスタ 21、22、23 であり、整流回路は整流ブリッジ 16 である。昇圧コンバータ 17 は、逆励型昇圧コンバータであって、IGBT スwitchングトランジスタ 27 と、トランス 28 と、ダイオード 26 とを含み、さらに、出力電流サンプリング部 18 と制御回路 19 とを含む。三相電源 11 の A と B と C の三相は、メイン整流回路Ⅰにおける三相ブリッジ 12 の入力端子にそれぞれ接続され、三相ブリッジ 12 の正負出力端子がフィルタキャパシタ 13 に並列接続された後、出力端子 14 に接続される。フィードフォワード式補償回路ⅠⅠにおける二方向性サイリスタ 23、22、21 の 3 つの入力端子は、A と B と C の三相電源にそれぞれ接続され、二方向性サイリスタ 23、22、21 の 3 つの出力端子は、フィードフォワード式補償回路における整流ブリッジ 16 の入力端子に接続され、整流ブリッジ 16 の正極は、トランス 28 の一次コイルの一端に接続され、トランス 28 の一次コイルの他の端子は、昇圧スイッチとして機能するスイッチングトランジスタ 27 のコレクタに接続された後、エミッタを介して整流ブリッジ 16 の負極に接続される。ダイオード 26 の負極は、出力端子 14 の正極に接続され、ダイオード 26 の正極は、トランス 28 の二次コイルの一端に接続され、トランス 28 の二次コイルの他の端子は出力端子 14 の負極に接続される。制御回路 19 は、トリガ回路 30 と、3 つの位相検出端子 31、32、33 と、3 つのバイディレクショナルスイッチ制御端子 34、35、36 と、出力電流検出端子 37 とを含む。トリガ回路 30 は、スイッチングトランジスタ 27 のゲートに接続され、3 つの位相検出端子 31、32、33 は、三相電源 11 の A と B と C の三相電源にそれぞれ接続され、3 つのバイディレクショナルスイッチ制御端子 34、35、36 は、3 つの二方向性サイリスタ 21、22、23 における 3 つの制御端子に接続され、電流検出端子 37 は出力電流サンプリング部 18 の一端に接続され、出力電流サンプリング部 18 の他の端子は、出力端子 14 の正極に接続される。制御回路 19 は、出力電流サンプリング部 18 によって出力電流の振幅を得、それによって、昇圧コンバータ 17 の出力電流の振幅が決定される。

20

30

40

【0021】

本発明の三相電源並列フィードフォワード補償型力率補正回路は前記の実施例に限定されるものではない。例えば、前記の実施例以外の電源スイッチ 15 や、整流回路 16、昇圧コンバータ 17、出力電流サンプリング部 18、制御回路 19 などを使用しても、本発明の保護範囲の中に入っていることは言うまでもない。

【図面の簡単な説明】

【0022】

50

- 【図 1】三相回路における電圧波形である。
- 【図 2】本発明の回路の概要ブロック図である。
- 【図 3】選択的に用いられる $\pi/6 \sim 0$ の強制電流の波形である。
- 【図 4】選択的に用いられる $0 \sim \pi/6$ の強制電流の波形である。
- 【図 5】三相ブリッジ式整流後の電圧波形である。
- 【図 6】三相ブリッジ式整流後に出力された電流波形（電力負荷が一定）である。
- 【図 7】ある相のブリッジ式整流後の電流波形（キャパシタとフィードフォワード式補償回路 I I のどちらも存在しない時）である。
- 【図 8】ある相のブリッジ式整流後の電流波形（キャパシタがなく、フィードフォワード式補償回路 I I がある時）である。
- 【図 9】ある相のブリッジ式整流後の電流波形（キャパシタがあり、フィードフォワード式補償回路 I I がない時）である。
- 【図 10】ある相のブリッジ式整流後の電流波形（キャパシタとフィードフォワード式補償回路 I I の両方が存在する時）である。
- 【図 11】本発明における第 1 実施例の回路概要ブロック図である。
- 【図 12】本発明における第 2 実施例の回路概要ブロック図である。

【図 (1)】

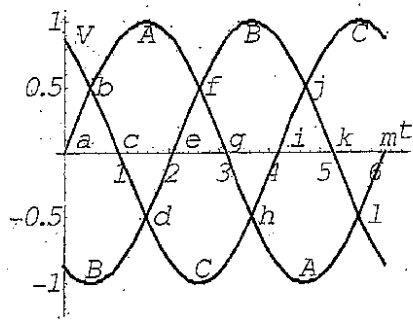
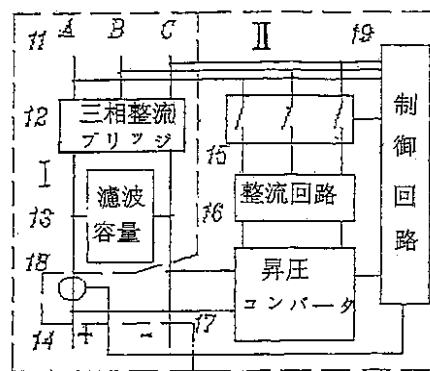


図 (1)

【図 2】



【図 (3)】

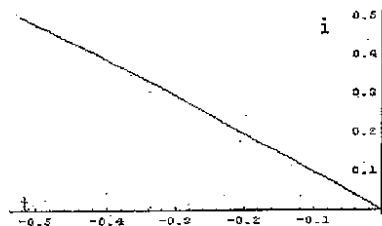
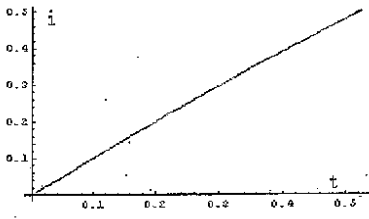


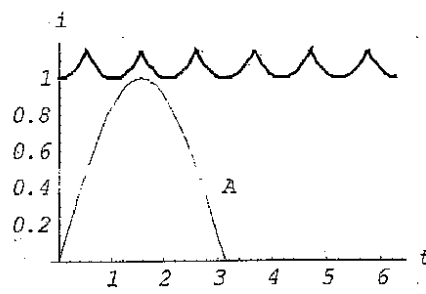
図 (3)

【图(4)】



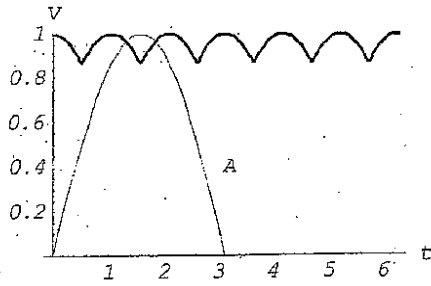
图(4)

【图(6)】



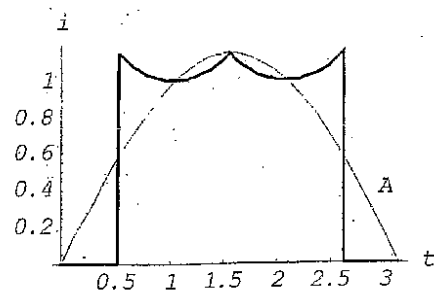
图(6)

【图(5)】



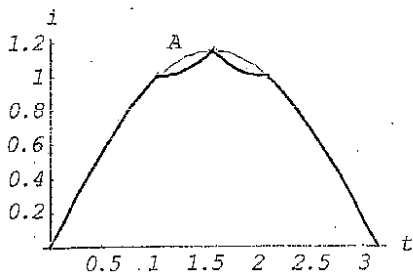
图(5)

【图(7)】



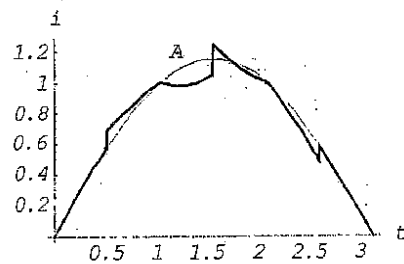
图(7)

【图(8)】



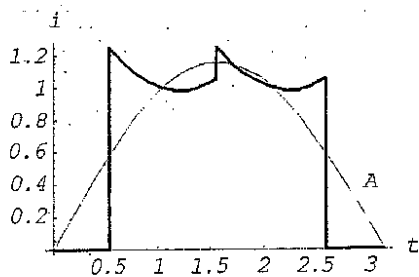
图(8)

【图(10)】



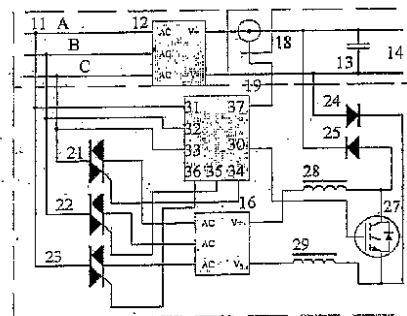
图(10)

【图(9)】



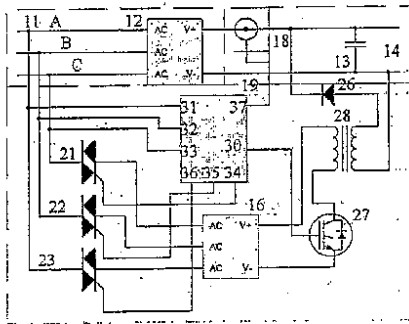
图(9)

【图(11)】



图(11)

【図(12)】



图(12)

【手続補正書】

【提出日】平成15年6月11日(2003.6.11)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】請求項5

【補正方法】変更

【補正の内容】

【請求項5】

フィードフォワード式補償回路(II)におけるバイディレクショナルスイッチが、二方向性サイリスタであり、整流回路が、整流ブリッジであり、昇圧コンバータが、逆励型昇圧コンバータであり、

昇圧コンバータが、IGBTスイッチングトランジスタと、トランスと、ダイオードと、出力電流サンプリング部と、制御回路とを含み、

三相電源のAとBとCの三相は、メイン整流回路(I)における三相ブリッジの入力端子とそれぞれ接続され、

三相ブリッジの正負出力端子は、フィルタキャパシタと並列接続した後出力端子に接続され、

フィードフォワード式補償回路(II)における3つの二方向性サイリスタの3つの入力端子は、AとBとCとの三相電源とそれぞれ接続され、

3つの二方向性サイリスタの3つの出力端子は、フィードフォワード式補償回路の整流ブリッジの3つの入力端子とそれぞれ接続され、

整流ブリッジの出力正極は、トランスの一次コイルの一端子と接続され、

トランス一次コイルの他の端子は、昇圧スイッチとして機能するスイッチングトランジスタのコレクタと接続され、さらに、エミッタを介して整流ブリッジの出力負極と接続され、

ダイオードの負極は、出力端子の正極に接続され、ダイオードの正極は、トランスの二次コイルの一端子と接続され、トランスの二次コイルの他の端子は、出力端子の負極に接続され、

制御回路が、トリガ回路と、3つの位相検出端子と、3つのバイディレクショナルスイッチ制御端子と、出力電流検出端子とを含み、

トリガ回路は、スイッチングトランジスタのゲートに接続され、

3つの位相検出端子は、三相電源のAとBとCとの三相電源とそれぞれ接続され、

3つのバイディレクショナルスイッチ制御端子は、3つの二方向性サイリスタの3つの制御端子とそれぞれ接続され、

電流検出端子は、出力電流サンプリング部の一端子と接続され、出力電流サンプリング部の他の端子は、出力端子の正極と接続され、

制御回路は、出力電流サンプリング部を介して出力電流の振幅を得、それによって、昇圧コンバータの出力電流の振幅を決定し、

逆励型昇圧コンバータの出力は、負荷であるスイッチング電源の出力に直接に接続される

ことを特徴とする請求項3に記載の三相電源並列フィードフォワード補償型力率補正回路。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0020

【補正方法】変更

【補正の内容】

【0020】

図12に示すように、本発明の第二の実施例は、回路の基本動作が図11に示す回路と同様で、メイン整流回路Iとフィードフォワード式補償回路IIとが並列接続される。メイン整流回路Iは通常の三相ブリッジ型整流回路であって、三相ブリッジ12とフィルタキャパシタ13とを含む。フィードフォワード式補償回路IIにおけるバイディレクショナルスイッチ15は二方向性サイリスタ21、22、23であり、整流回路は整流ブリッジ16である。昇圧コンバータ17は、逆励型昇圧コンバータであって、IGBTスイッチングトランジスタ27と、トランス28と、ダイオード26とを含み、さらに、出力電流サンプリング部18と制御回路19とを含む。三相電源11のAとBとCの三相は、メイン整流回路Iにおける三相ブリッジ12の入力端子にそれぞれ接続され、三相ブリッジ12の正負出力端子がフィルタキャパシタ13に並列接続された後、出力端子14に接続される。フィードフォワード式補償回路IIにおける二方向性サイリスタ23、22、21の3つの入力端子は、AとBとCの三相電源にそれぞれ接続され、二方向性サイリスタ23、22、21の3つの出力端子は、フィードフォワード式補償回路における整流ブリッジ16の入力端子に接続され、整流ブリッジ16の正極は、トランス28の一次コイルの一端子に接続され、トランス28の一次コイルの他の端子は、昇圧スイッチとして機能するスイッチングトランジスタ27のコレクタに接続された後、エミッタを介して整流ブリッジ16の負極に接続される。ダイオード26の負極は、出力端子14の正極に接続され、ダイオード26の正極は、トランス28の二次コイルの一端子に接続され、トランス28の二次コイルの他の端子は出力端子14の負極に接続される。制御回路19は、トリガ回路30と、3つの位相検出端子31、32、33と、3つのバイディレクショナルスイッチ制御端子34、35、36と、出力電流検出端子37とを含む。トリガ回路30は、スイッチングトランジスタ27のゲートに接続され、3つの位相検出端子31、32、33は、三相電源11のAとBとCの三相電源にそれぞれ接続され、3つのバイディレクショナルスイッチ制御端子34、35、36は、3つの二方向性サイリスタ21、22、23における3つの制御端子に接続され、電流検出端子37は出力電流サンプリング部18の一端子に接続され、出力電流サンプリング部18の他の端子は、出力端子14の正極に接続される。制御回路19は、出力電流サンプリング部18によって出力電流の振幅を

得、それによって、昇圧コンバータ 17 の出力電流の振幅が決定される。昇圧トランス 28 によって遮断することを実現されたため、その二次コイルはダイオード 26 の出力を介して整流器の負荷であるスイッチング電源の出力に直接に接続することができ、それに応じてトランス 28 の変圧率を決定すればよい。

【手続補正書】

【提出日】平成 16 年 7 月 28 日 (2004.7.28)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

前記の実施形態においては、メイン整流回路 I と並列接続されたフィードフォワード式補償回路 II を採用したため、回路における高調波分量を大きく抑制することができる。当該回路を使用する前においては、三相電源は、各相のゼロクロスの前後における $\pm 1/6$ の位相区間でオン状態ではないが、フィードフォワード式補償回路 II を使用した後においては、フィードフォワード式補償回路 II は、一の強制された電流波形（例えば、図 3 及び図 4 のいずれかに示された位相における正弦波の部分）を発生し、三相電源の各相のゼロクロスの前後における $\pm 1/6$ をオンに相当させる。フィードフォワード式補償回路による強制処理の後には、メイン回路の整流部分の電圧波形に対する影響はない。したがって、出力電圧と電流波形も変化しない。例えば、図 1 において、C 相の b - c 間では、フィードフォワード式補償回路 II 中で、当該位相区間に C 相と同一極性である A 相を遮断する。C 相及び B 相は、整流回路 16 によって整流される。昇圧コンバータ 17 に強制された電流は、図 3 に示すとおりであり、出力電流に比例した $5/6 \sim 1$ 位相区間における正弦波形は、昇圧されて出力端子 14 に出力される。当該位相区間において、異極性の B 相は、同じタイミングでメイン整流回路及び補助回路を通過して、A 相及び C 相とそれぞれターンオンされる。B 相における電流波形はフィードフォワード式補償回路 II を使用する前より少し改善され、C 相にはメイン整流回路を介して流れる電流がなく、フィードフォワード式補償回路 II により強制的に出力された電流波形が同一極性の A 相に対応する位相区間の電流を減少させる。それ以外の 11 のステップの動作原理は上記に同じである。フィードフォワード式補償回路 II が $\pm 1/6$ 位相区間における電流の損失を補償し、かつその時間帯内の同一極性の相における電流波形を改善したことから、結果的に、整流器の出力電圧電流波形は変化しなく、同一極性にある 2 つの相のうち電圧の絶対値が低い方の相に適した波形の電流を与えると同時に、電圧の絶対値が高いほうの相における電流を減少させるため、高調波歪みが大きく抑制され、回路動作の効率が向上する。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正の内容】

【0009】

図 1 は本発明における三相電源の電圧波形である。図 2 に示される回路概要ブロック図において、メイン整流回路 I とフィードフォワード式補償回路 II とは並列に接続される。メイン整流回路 I は、三相ブリッジ回路 12 とフィルタキャパシタ 13 を備える。三相電源 11 はメイン整流回路 I にある三相ブリッジ 12 の入力端子と接続され、三相ブリッジ 12 の出力端子はフィルタキャパシタ 13 と接続される。フィードフォワード式補償回路 II は、バイディレクショナルスイッチ 15、整流回路 16、昇圧コンバータ 17、出力電流サンプリング部 18、制御回路 19 からなる。フィードフォワード式補償回路 II におけるバイディレクショナルスイッチ 15 の入力端子は、メイン整流回路 I における三相電源 11 と接続され、バイディレクショナルスイッチ 15 の出力端子は、整流回路 16

の入力端子と接続され、整流回路 16 の出力端子は、昇圧コンバータ 17 と接続され、制御回路 19 は、それぞれ三相電源 11、出力電流サンプリング部 18 の一端子、バイディレクショナルスイッチ 15、昇圧コンバータ 17 と接続され、出力電流サンプリング部 18 の他の端子は、出力端子 14 に接続される。当該回路が動作する時に、フィードフォワード式補償回路 II は、1つの完全な周期を 12 のステップに分けて、処理を行う。メイン整流回路 I の各オンでない相電源のゼロクロス前後の $\pm 1/6$ 位相区間に対し、図 2 に示す制御回路 19 によって、バイディレクショナルスイッチ 15 を、図 1 における a - b 間で C 相を遮断するように、b - c 間で A 相を遮断するように、c - d 間で B 相を遮断するように、d - e 間で C 相を遮断するように、e - f 間で A 相を遮断するように、f - g 間で B 相を遮断するように、g - h 間で C 相を遮断するように...それぞれ動作する。すなわち、フィードフォワード式補償回路 II は、三相電源の A 相における a - b 間と B 相が、C 相における b - c 間と B 相が、C 相における c - d 間と A 相が、B 相における d - e 間と A 相が、B 相における e - f 間と C 相が、A 相における f - g 間と C 相が、A 相における g - h 間と B 相が...、フィードフォワード式補償回路 II のブリッジ型整流回路 16 を介して直流電圧をそれぞれ供給するように、対応する位相区間に同一極性にある電圧の絶対値の大きい方の相をオフする。そして、昇圧コンバータ 17 によって電流波形を制御され元の三相ブリッジ型整流回路 I の出力端子 14 に出力される。それにより、例えば、図 1 における b - c 間で、C 相は無電流から適した波形の電流に変化し、A 相は電流が減少させられ波形が改善され、B 相は電流が改善される。このような処理案は、必要な電力が少なく、電流波形が大きく改善され、高調波歪みが大きく低減される。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

三相電源が三相ブリッジに接続され、フィードフォワード式補償回路 II が使用され、且つキャパシタが小さくて考えなくてもいい時には、その出力のうちいずれか 1 相の代表的な電流波形は、正弦波となり、電流中の高調波はなくなる。

【手続補正 4】

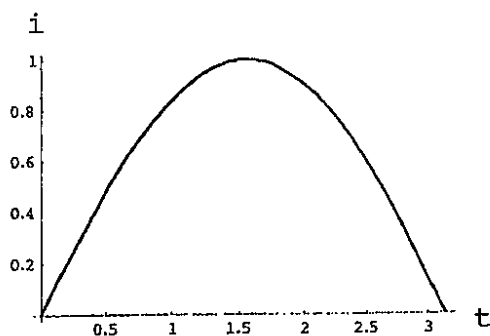
【補正対象書類名】図面

【補正対象項目名】図 8


【補正方法】変更

【補正の内容】

【図 8】




【 国际调查报告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/CN02/00828
A. CLASSIFICATION OF SUBJECT MATTER		
IPC ⁷ H02M1/14 H02J3/18		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
IPC ⁷ H02M, H02J		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
The patent applications published and the patent announced by Chinese Patent Office. IPC as above.		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US6043997A(Lucent Technologies Inc.), 28.Mar.2000 (28.03.00), column5,line36--column6,line 14	1
X	JP,A,10--201236 (TOSHIBA KK) 31.July.1998 (31.07.98) column 3,line43--column 4,line 27	1
X	US5886891A . (Lucent Technologies Inc.) 23.Mar.1999 (23.03.98) Column 4, line 15--column 5,line5	1
A	CN1317859A . (HuaWei Technologies CO.LTD) 17.Oct.2001 (17.10.2001)	1-5
A	CN1057174C (HuaWei Electrical CO.LTD.) 04.Oct.2000 (04.10.2000)	1-5
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim (S) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family	
Date of the actual completion of the international search 17.Feb.2003 (17.02.03)	Date of mailing of the international search report 20 MAR 2003 (20.03.03)	
Name and mailing address of the ISA/CN 6 Xitucheng Rd., Jimen Bridge, Haidian District, 100088 Beijing, China Facsimile No. 86-10-62019451	Authorized officer LiBo	
Telephone No. 86-10-62093193		

INTERNATIONAL SEARCH REPORT
Information on patent family membersInternational application No.
PCT/CN02/00828

Patent document cited in search report	Publication date	patent family member(s)	Publication date
US6043997A	28.03.00	none	
JP-A-10-201236	31.07.98	none	
US5886891A	23.03.99	EP0973245A	19.01.00
		BR9902536A	14.03.00
CN1317859A	17.10.00	none	
CN1057174C	04.10.00	none	

国际检索报告		国际申请号 PCT/CN02/00828
A. 主题的分类		
IPC ⁷ H02M1/14 H02J3/18		
按照国际专利分类表(IPC)或者同时按照国家分类和 IPC 两种分类		
B. 检索领域		
检索的最低限度文献(标明分类体系和分类号)		
IPC ⁷ H02M H02J		
包含在检索领域中的除最低限度文献以外的检索文献		
中国专利局公开的专利申请和公告的专利, IPC 同上		
在国际检索时查阅的电子数据库(数据库的名称和, 如果实际可行的, 使用的检索词)		
C. 相关文件		
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求编号
X	US6043997A (Lucent Technologies Inc.) 2000 年 3 月 28 日 (28.03.00) 第 5 栏 36 行至第 6 栏第 14 行	1
X	JP, A, 10-201236 (TOSHIBA KK) 1998 年 7 月 31 日 (31.07.98), 第 3 栏第 43 行至第 4 栏第 27 行	1
X	US5886891A (Lucent Technologies Inc.) 1999 年 3 月 23 日 (23.03.99), 第 4 栏第 15 行至第 5 栏第 5 行	1
A	CN1317859A (深圳华为技术有限公司) 2001 年 10 月 17 日 (17.10.01)	1-5
A	CN1057174C(深圳市华为电气股份有限公司)2000 年 10 月 4 日(04.10.00)	1-5
<input type="checkbox"/> 其余文件在 C 栏的续页中列出。 <input checked="" type="checkbox"/> 见同族专利附件。		
* 引用文件的专用类型:		
“A” 明确叙述了被认为不是特别相关的一般现有技术的文件		
“E” 在国际申请日的当天或之后公布的在先的申请或专利		
“L” 可能引起对优先权要求的怀疑的文件, 为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件		
“O” 涉及口头公开、使用、展览或其他方式公开的文件		
“P” 公布日先于国际申请日但迟于所要求的优先权日的文件		
“T” 在申请日或优先权日之后公布的在后文件, 它与申请不相抵触, 但是引用它是为了理解构成发明基础的理论或原理		
“X” 特别相关的文件, 仅仅考虑该文件, 权利要求所记载的发明就不能认为是新颖的或不能认为是有创造性		
“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 权利要求记载的发明不具有创造性		
“&” 同族专利成员的文件		
国际检索实际完成的日期 17.2 月.2003(17.02.03)		国际检索报告邮寄日期 20.3月2003 (20.03.03)
国际检索单位名称和邮寄地址 ISA/CN 中国北京市海淀区西土城路 6 号(100088) 传真号: 86-10-62019451		受权官员 李博 电话号码: 86-10-62093193 

PCT/ISA/210表(第2页)(1998年7月)

国际检索报告
关于同族专利成员的情报

国际申请号
PCT/CN02/00828

检索报告中引用的 专利文件	公布日期	同族专利成员	公布日期
US6043997A	28.03.00	无	
JP 特开平 10-201236	31.07.98	无	
US5886891A	23.03.99	EP0973245A	19.01.00
		BR9902536A	14.03.00
CN1317859A	17.10.00	无	
CN1057174C	04.10.00	无	

PCT/ISA/210表(同族专利附件)(1998年7月)

フロントページの続き

(81) 指定国 AP(GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, N O, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZM, ZW