(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.
G02F 1/133 (2006.01)

(11) 공개번호 10-2006-0109096
(43) 공개일자 2006년10월19일

(21) 출원번호 10-2005-0031377
(22) 출원일자 2005년04월15일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 강필성
경북 구미시 구평동 부영아파트 308동 105호

(74) 대리인 김영호

심사청구 : 없음

(54) 액정표시장치

요약

본 발명은 블랭킹 구간에 특정 그레이 표현을 실시함으로써 화질을 향상시킬 수 있는 액정표시장치에 관한 것이다.

본 발명의 실시 예에 따른 액정표시장치는 비디오 데이터를 공급하기 위하여 수직 블랭킹 구간과 유효 데이터 구간을 가지는 액정표시장치에 있어서, 게이트 라인과 데이터 라인이 교차하는 영역마다 배치되는 액정 캐패시터와, 상기 액정 캐패시터에 저장되는 전압을 유지시키기 위한 스토리지 캐패시터와, 상기 수직 블랭킹 구간 중 일부구간 동안 상기 스토리지 캐패시터의 전압을 제어하는 프레임 제어부를 구비하는 것을 특징으로 한다.

대표도

도 2

명세서

도면의 간단한 설명

도 1은 종래의 액정표시장치를 나타내는 블록도이다.

도 2는 본 발명의 실시 예에 따른 액정표시장치를 나타낸 도면이다.

도 3은 도 2의 액정표시장치를 구동하기 위한 파형도를 나타낸 도면이다..

도 4는 도 2의 프레임 제어부를 나타낸 블록도이다.

도 5는 본 발명의 실시 예에 따른 영상 프레임 구동을 나타낸 도면이다.

도 6은 본 발명의 실시 예에 따른 영상 프레임의 다른 구동을 나타낸 도면이다.

< 도면의 주요 부분에 대한 부호의 설명 >

1, 31 : 시스템 구동부 2, 32 : 그래픽카드

3, 33 : 액정표시장치 4, 34 : 타이밍 제어부

6, 36 : 데이터 드라이버 8, 38 : 게이트 드라이버

10, 40 : 액정패널 12, 42 : 감마회로

14, 44 : 전원회로 50 : 프레임 제어부

52 : 신호생성부 SW : 스위치

60 : 프레임 제어 신호 라인

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것으로, 특히 블랭킹 구간에 특정 그레이 표현을 실시 함으로써 화질을 향상시킬 수 있는 액정표시장치에 관한 것이다.

액정표시장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여, 액정표시장치는 화소 매트릭스를 가지는 액정패널과 액정패널을 구동하기 위한 구동회로를 구비한다. 구동회로는 화상정보가 표시패널에 표시되도록 화소 매트릭스를 구동하게 된다.

실제로, 액정표시장치는 도 1에 나타낸 바와 같이 시스템 본체에 설치되는 시스템 구동부(1)에 접속된다.

시스템 구동부(1)는 액정표시장치(3)에 적합한 비디오 데이터 등을 공급하기 위한 그래픽카드(2)를 포함한다. 그래픽카드(2)는 입력되어진 비디오 데이터를 액정표시장치(3)의 해상도에 적합하게 변환하여 액정표시장치(3)로 출력한다. 비디오 데이터는 적(R), 녹(G) 및 청(B) 데이터로 구성된다. 아울러, 그래픽카드(2)는 액정표시장치(3)의 해상도에 적합한 클럭신호(DCLK)와 수평 및 수직 동기신호(Hsync, Vsync) 등과 같은 제어신호들을 발생하게 된다.

액정표시장치(3)는 액정패널(10)과, 액정패널(10)의 데이터라인들(D1 내지 Dm)을 구동하기 위한 데이터 드라이버(6)와, 액정패널(10)의 게이트라인들(G1 내지 Gn)을 구동하기 위한 게이트 드라이버(8)와, 데이터 및 게이트 드라이버(6, 8)의 구동 타이밍을 제어하기 위한 타이밍 제어부(4)와, 액정표시장치(3)의 구동에 필요한 구동전압(P)을 발생하는 전원회로(14)와, 데이터 드라이버(6)에 감마전압을 공급하는 감마회로(12)를 구비한다.

전원회로(14)는 시스템 구동부(1)의 시스템 전원부(도시하지 않음)로부터 입력되는 전압을 이용하여 액정표시장치(3)의 구동에 필요한 구동전압들(게이트하이전압, 게이트로우전압, 감마기준전압, 공통전압 등)을 발생하여 타이밍 제어부(4), 데이터 드라이버(6), 게이트드라이버(8) 및 감마회로(12) 등에 공급한다.

액정패널(10)은 n개의 게이트라인들(GL1 내지 GLn)과 m개의 데이터라인들(DL1 내지 DLm)의 교차부에 각각 형성된 박막트랜지스터(TFT)와, 박막트랜지스터(TFT)에 접속되고 매트릭스 형태로 배열되어진 액정셀들을 구비한다. 박막트랜지스터(TFT)는 게이트라인(GL1 내지 GLn)으로부터의 게이트펄스에 응답하여 데이터라인(DL1 내지 DLm)으로부터의 비디오 데이터를 액정셀에 공급한다. 액정셀은 액정을 사이에 두고 대면하는 공통전극과 박막트랜지스터에 접속된 화소전극

으로 구성되므로 등가적으로는 액정 캐패시터(Clc)로 표시될 수 있다. 이러한 액정셀은 액정 캐패시터(Clc)에 충전된 데이터전압을 다음 데이터전압이 충전될 때까지 유지시키기 위하여 이전단 게이트라인에 접속된 스토리지 캐패시터(Cst)를 포함한다.

타이밍 제어부(4)는 그래픽카드(2)로부터의 비디오데이터(R, G, B)를 중계하여 데이터 드라이버(6)에 공급한다. 아울러, 타이밍 제어부(4)는 그래픽카드(2)로부터의 제어신호에 응답하여 데이터 및 게이트 드라이버(6, 8)의 타이밍을 제어하기 위한 타이밍 신호들과 극성반전신호 등과 같은 제어신호들을 발생하게 된다.

게이트 드라이버(8)는 타이밍 제어부(4)로부터의 게이트 스타트펄스(GSP)에 따라 게이트라인들(GL1 내지 GLn)에 순차적으로 게이트 하이전압신호를 공급한다. 이를 위해, 게이트 드라이버(8)는 게이트라인들(GL1 내지 GLn)을 분리하여 순차적으로 구동하기 위한 도시하지 않은 다수개의 게이트 구동 집적회로(Integrated Circuit; 이하, "IC"라 함)들로 구성된다. 이 게이트 구동IC 각각은 통상 타이밍 제어부(4)로부터 공급되는 게이트스타트펄스(GSP)와 게이트쉬프트클럭(GSC)에 응답하여 순차적으로 게이트 하이전압신호를 발생하는 쉬프트 레지스터와, 게이트 하이전압신호의 전압을 박막트랜지스터(TFT) 구동에 적합한 레벨로 쉬프트 시키기 위한 레벨 쉬프터 등으로 구성된다. 이러한, 게이트 구동IC는 타이밍 제어부(4)로부터 게이트스타트펄스(GSP)가 공급되면 게이트쉬프트클럭(GSC)에 응답하여 쉬프트 동작을 수행함으로써 게이트라인들(GL1 내지 GLn)에 순차적으로 1수평기간(1H)을 가지는 게이트 하이전압신호를 공급하게 된다.

데이터 드라이버(6)는 타이밍 제어부(4)로부터의 R, G, B 데이터신호를 아날로그신호로 변환하여 게이트라인(GL1 내지 GLn)에 게이트 하이전압신호가 공급되는 1수평주기마다 1수평라인분의 비디오신호를 데이터라인들(DL1 내지 DLn)에 공급한다. 이를 위해, 데이터 드라이브(6)는 순차적인 샘플링신호를 공급하는 쉬프트 레지스터부와, 샘플링신호에 응답하여 비디오신호를 순차적으로 래치하여 동시에 출력하는 래치부와, 래치부로부터의 디지털 비디오신호를 아날로그 비디오신호로 변환하는 디지털-아날로그 변환부와, 디지털-아날로그 변환부로부터의 아날로그 비디오신호를 완충하여 출력하는 출력 버퍼부로 구성된다. 이러한 데이터 드라이버(6)의 디지털-아날로그 변환부에는 감마전압부(12)로부터 비디오신호의 전압레벨에 따라 서로 다른 전압레벨을 가지게끔 미리 설정된 정극성 및 부극성 감마전압들이 공급된다. 이렇게 정극성 및 부극성의 감마전압들이 부가되어 감마특성이 부가된 비디오신호를 타이밍 제어부(4)로부터의 극성제어시호(POL)에 의해 선택하고 소스 출력 인에이블신호(SOE) 신호에 응답하여 데이터라인들(DL1 내지 DLn)에 공급하게 된다.

이와 같은 액정패널(10)의 구동방법을 살펴보면, 게이트라인(GL)에 공급되는 게이트 하이전압(Vgh)에 의해 박막트랜지스터(TFT)가 턴-온됨으로써 데이터라인들(DL1 내지 DLm)에 공급되어진 비디오전압신호가 액정캐패시터(Clc)에 충전된다. 이어서, 게이트라인(GL)에 공급되는 게이트 로우전압(Vgl)에 의해 박막트랜지스터(TFT)가 턴-오프됨으로써 액정캐패시터(Clc)에 충전된 비디오전압이 다음 데이터전압이 공급될 때까지 유지된다. 이 경우, 액정 캐패시터(Clc)와 병렬로 연결되는 스토리지 캐패시터(Cst)는 이전단 게이트라인(GLi-1)에 게이트 하이전압(Vgh)이 공급될 때와 이어서 게이트 로우전압(Vgl)이 공급될 때 전압을 충전하여 박막트랜지스터(TFT)의 턴-오프 구간에서 액정 캐패시터(Clc)에 충전된 전압보다 높은 전압을 유지하게 한다. 이에 따라, 박막트랜지스터(TFT)의 턴-오프 구간에서 스토리지 캐패시터(Cst)가 액정캐패시터(Clc)에 전하를 공급하게 되므로 액정 캐패시터(Clc)에 충전된 전압의 변동이 최소화될 수 있게 된다.

그러나, 액정표시장치는 액정 캐패시터(Clc)의 응답속도가 느리기 때문에 동영상 등의 움직임이 많은 영상을 표시할 때, 영상이 정확하게 표현되지 못하는 현상 예를 들면, 블러링(Bluring)현상이나 테일링(Tailing) 현상등이 발생하게 된다. 구체적으로, 액정 캐패시터(Clc)는 응답속도를 개선시키기 위하여 게이트 라인에 연결된 스토리지 캐패시터(Cst)를 사용하여 액정 커패시터(Clc)의 전압을 유지하는데, 이러한 스토리지 캐패시터(Cst)에 저장된 전압은 다음 데이터에 해당하는 전압이 공급되기 전에 방전되어야 하며, 이 스토리지 캐패시터(Cst)에 저장된 전압이 방전되기 전에 다음 데이터에 해당하는 전압이 공급될 경우, 액정 캐패시터(Clc)에 공급되는 전압의 양이 달라지게 되어 결과적으로, 데이터에 해당하는 화상이 표현되지 않게 된다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 블랭킹 구간에 특정 그레이 표현을 실시함으로써 화질을 향상시킬 수 있는 액정표시장치를 제공하는데 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여, 본 발명의 실시 예에 따른 액정표시장치는 비디오 데이터를 공급하기 위하여 수직 블랭킹 구간과 유효 데이터 구간을 가지는 액정표시장치에 있어서, 게이트 라인과 데이터 라인이 교차하는 영역마다 배치되는 액정 캐패시터와, 상기 액정 캐패시터에 저장되는 전압을 유지시키기 위한 스토리지 캐패시터와, 상기 수직 블랭킹 구간 중 일부구간 동안 상기 스토리지 캐패시터의 전압을 제어하는 프레임 제어부를 구비하는 것을 특징으로 한다.

상기 프레임 제어부 상기 스토리지 캐패시터에 공급되는 신호를 생성하는 신호 생성부, 상기 신호 생성부로부터의 신호공급을 제어하는 스위치를 구비하는 것을 특징으로 한다.

상기 게이트 라인에 공급되는 게이트 스타트 펄스를 생성하는 타이밍 제어부를 더 구비하고, 상기 스위치의 턴-온 및 턴-오프는 상기 게이트 스타트 펄스에 의하여 제어되는 것을 특징으로 한다.

상기 프레임 제어부는 상기 타이밍 제어부와 일체화되는 것을 특징으로 한다.

상기 스토리지 캐패시터에 접속되는 프레임 제어 신호 라인를 더 구비하는 것을 특징으로 한다.

상기 프레임 제어부는 상기 수직 블랭킹 구간 중 일부구간동안 풀 블랙 데이타 및 풀 화이트에 대응하는 전압을 상기 스토리지 캐패시터에 공급하는 것을 특징으로 한다.

상기 프레임 제어부는 표현되어질 영상이 동영상일 경우, 상기 수직 블랭킹 구간 중 일부구간동안 풀 블랙 데이타를 상기 스토리지 캐패시터에 공급하고, 표현되어질 영상이 정지영상일 경우, 상기 수직 블랭킹 구간 중 일부구간동안 풀 화이트 데이타를 상기 스토리지 캐패시터에 공급하는 것을 특징으로 한다.

상기 프레임 제어부는 상기 액정패널이 수직전계모드일 경우, 상기 수직 블랭킹 구간 중 일부구간동안 풀 블랙 데이타를 상기 스토리지 캐패시터에 공급하고, 상기 액정패널이 수평전계모드일 경우, 상기 수직 블랭킹 구간 중 일부구간동안 풀 화이트 데이타를 상기 스토리지 캐패시터에 공급하는 것을 특징으로 한다.

상기 프레임 제어부는 적어도 하나의 프레임을 특정 그레이 영상으로 설정하는 것을 특징으로 한다.

상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시 예의 설명을 통하여 명백하게 드러나게 될 것이다.

도 2 내지 도 6을 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.

도 2는 본 발명의 실시 예에 따른 액정표시장치를 나타낸 도면이며, 도 3은 도 2에 도시된 액정표시장치를 구동하기 위한 파형도를 나타낸 도면이다.

도 2 및 도 3을 참조하면, 본 발명의 실시 예에 따른 액정표시장치(33)는 액정패널(40)과, 액정패널(40)의 데이터라인들(D1 내지 Dm)을 구동하기 위한 데이터 드라이버(36)와, 액정패널(40)의 게이트라인들(G1 내지 Gn)을 구동하기 위한 게이트 드라이버(38)와, 데이터 및 게이트 드라이버(36, 38)의 구동 타이밍을 제어하기 위한 타이밍 제어부(34)와, 액정표시장치(33)의 구동에 필요한 구동전압(P)을 발생하는 전원회로(44)와, 데이터 드라이버(36)에 감마전압을 공급하는 감마회로(42)와 액정패널(40)에 의해 표시되는 프레임을 제어하는 프레임 제어부(50)를 구비한다. 이러한, 액정표시장치(33)는 시스템 본체에 설치되는 시스템 구동부(31)에 접속된다.

시스템 구동부(31)는 액정표시장치(33)에 적합한 비디오데이터 등을 공급하기 위한 그래픽카드(32)를 포함한다. 그래픽카드(32)는 입력되어진 비디오데이터를 액정표시장치(33)의 해상도에 적합하게 변환하여 액정표시장치(33)로 출력한다. 비디오 데이터는 적(R), 녹(G) 및 청(B) 데이터로 구성된다. 아울러, 그래픽카드(32)는 액정표시장치(33)의 해상도에 적합한 클럭신호(DCLK)와 수평 및 수직 동기신호(Hsync, Vsync) 등과 같은 제어신호들을 발생하게 된다.

전원회로(44)는 시스템 구동부(31)의 시스템 전원부(도시하지 않음)로부터 입력되는 전압을 이용하여 액정표시장치(33)의 구동에 필요한 구동전압들(게이트하이전압, 게이트로우전압, 감마기준전압, 공통전압 등)을 발생하여 타이밍 제어부(34), 데이터 드라이버(36), 게이트 드라이버(38) 및 감마회로(42) 등에 공급한다.

액정패널(40)은 n개의 게이트라인들(GL1 내지 GLn)과 m개의 데이터라인들(DL1 내지 DLm)의 교차부에 각각 형성된 박막트랜지스터(TFT)와, 박막트랜지스터(TFT)에 접속되고 매트릭스 형태로 배열되어진 액정셀들을 구비한다. 박막트랜지스터(TFT)는 게이트라인(GL1 내지 GLn)으로부터의 게이트펄스에 응답하여 데이터라인(DL1 내지 DLm)으로부터의 비디오신호를 액정셀에 공급한다. 액정셀은 액정을 사이에 두고 대면하는 공통전극과 박막트랜지스터에 접속된 화소전극으로 구성되므로 등가적으로는 액정 캐패시터(Clc)로 표시될 수 있다. 이러한 액정셀은 액정 캐패시터(Clc)에 충전된 데이터전압을 다음 데이터전압이 충전될 때까지 유지시키기 위하여 이전단 게이트라인에 접속된 스토리지 캐패시터(Cst)와, 스토리지 캐패시터(Cst)에 접속되어 프레임 제어부()로부터의 신호를 공급하는 프레임 제어 신호라인()을 구비한다.

타이밍 제어부(34)는 그래픽카드(32)로부터의 비디오데이터(R, G, B)를 중계하여 데이터 드라이버(36)에 공급한다. 아울러, 타이밍 제어부(34)는 그래픽카드(32)로부터의 제어신호에 응답하여 데이터 및 게이트 드라이버(36, 38)의 타이밍을 제어하기 위한 타이밍 신호들과 극성반전신호 등과 같은 제어신호들을 발생하게 된다. 이를 상세히 하면, 타이밍 제어부(34)는 그래픽카드(32)로부터의 메인클럭과 수직동기신호에 기초하여 1 수직동기신호 구간동안에 수직 블랭킹 구간과 유효 데이터 구간으로 나누어진 데이터 인에이블 신호(DE)와, 액정셀을 정극성(+) 또는 부극성(-)으로 구동하기 위한 극성반전신호(POL) 및 그래픽카드(32)로부터의 메인클럭과 수직동기신호에 기초하여 1수평기간마다 데이터라인들(DL1 내지 DLm)에 비디오 데이터를 공급하기 위한 소스 출력 인에이블신호(SOE)를 데이터 드라이버(36)에 공급한다. 또한, 타이밍 제어부(34)는 게이트라인들(GL1 내지 GLn)들을 순차적으로 구동시키기 위한 게이트 스타트 펄스(GSP)를 게이트 드라이버(38)에 공급한다.

데이터 인에이블신호(DE)의 수직 블랭킹 구간은 한 프레임의 끝에서 액정패널(40)의 제 1 데이터라인에 유효한 비디오 데이터를 공급하는 시점 사이의 기간이다. 데이터 인에이블신호(DE)의 유효 데이터구간에서는 타이밍 제어부(34)로부터의 소스 출력 인에이블신호(SOE)가 데이터 드라이버(36)에 공급된다. 이에 따라, 데이터 드라이버(36)는 유효 비디오 데이터를 데이터 라인들(DL)에 공급한다.

게이트 드라이버(38)는 타이밍 제어부(34)로부터의 게이트 스타트펄스(GSP)에 따라 게이트라인들(GL1 내지 GLn)에 순차적으로 게이트 하이전압신호를 공급한다. 이를 위해, 게이트 드라이버(38)는 게이트라인들(GL1 내지 GLn)을 분리하여 순차적으로 구동하기 위한 도시하지 않은 다수개의 게이트 구동 집적회로(Integrated Circuit; 이하, IC라 함)들로 구성된다. 이 게이트 구동IC 각각은 통상 타이밍 제어부(34)로부터 공급되는 게이트스타트펄스(GSP)와 게이트쉬프트클럭(GSC)에 응답하여 순차적으로 게이트 하이전압신호를 발생하는 쉬프트 레지스터와, 게이트 하이전압신호의 전압을 박막트랜지스터(TFT) 구동에 적합한 레벨로 쉬프트 시키기 위한 레벨 쉬프터 등으로 구성된다. 이러한, 게이트 구동IC는 타이밍 제어부(34)로부터 게이트스타트펄스(GSP)가 공급되면 게이트쉬프트클럭(GSC)에 응답하여 쉬프트 동작을 수행함으로써 게이트라인들(GL1 내지 GLn)에 순차적으로 1수평기간(1H)을 가지는 게이트 하이전압신호를 공급하게 된다.

데이터 드라이버(36)는 타이밍 제어부(34)로부터의 R, G, B 데이터신호를 아날로그신호로 변환하여 게이트라인(GL1 내지 GLn)에 게이트 하이전압신호가 공급되는 1수평주기마다 1수평라인분의 비디오신호를 데이터라인들(DL1 내지 DLn)에 공급한다. 이를 위해, 데이터 드라이브(36)는 순차적인 샘플링신호를 공급하는 쉬프트 레지스터부와, 샘플링신호에 응답하여 비디오신호를 순차적으로 래치하여 동시에 출력하는 래치부와, 래치부로부터의 디지털 비디오신호를 아날로그 비디오신호로 변환하는 디지털-아날로그 변환부와, 디지털-아날로그 변환부로부터의 아날로그 비디오신호를 완충하여 출력하는 출력 버퍼부로 구성된다. 이러한 데이터 드라이버(36)의 디지털-아날로그 변환부에는 감마전압부(42)로부터 비디오신호의 전압레벨에 따라 서로 다른 전압레벨을 가지게끔 미리 설정된 정극성 및 부극성 감마전압들이 공급된다. 이렇게 정극성 및 부극성의 감마전압들이 부가되어 감마특성이 부가된 비디오신호를 타이밍 제어부(34)로부터의 극성제어신호(POL)에 의해 선택하고 소스 출력 인에이블신호(SOE) 신호에 응답하여 데이터라인들(DL1 내지 DLn)에 공급하게 된다.

이와 같은 액정패널(40)의 구동방법을 살펴보면, 게이트라인(GL)에 공급되는 게이트 하이전압(Vgh)에 의해 박막트랜지스터(TFT)가 턴-온됨으로써 데이터라인들(DL1 내지 DLm)에 공급되어진 비디오 데이터의 전압이 액정캐패시터(Clc)에 충전된다. 이어서, 게이트라인(GL)에 공급되는 게이트 로우전압(Vgl)에 의해 박막트랜지스터(TFT)가 턴-오프됨으로써 액정 캐패시터(Clc)에 충전된 비디오전압이 다음 데이터전압이 공급될 때까지 유지된다. 이 경우, 액정 캐패시터(Clc)와 병렬로 연결되는 스토리지 캐패시터(Cst)는 이전단 게이트라인(GLi-1)에 게이트 하이전압(Vgh)이 공급될 때와 이어서 게이트 로우전압(Vgl)이 공급될 때 전압을 충전하여 박막트랜지스터(TFT)의 턴-오프 구간에서 액정 캐패시터(Clc)에 충전된 전압 보다 높은 전압을 유지하게 한다. 이에 따라, 박막트랜지스터(TFT)의 턴-오프 구간에서 스토리지 캐패시터(Cst)가 액정 캐패시터(Clc)에 전하를 공급하게 되므로 액정 캐패시터(Clc)에 충전된 전압의 변동이 최소화될 수 있게 된다. 또한, 본 발명의 실시 예에 따른 액정표시장치의 구동방법은 프레임이 동영상을 표현할 경우, 액정의 낮은 응답속도에 의하

여 블러링 현상 및 테일링 현상이 발생하게 되는데 이를 방지하기 위하여, 한 프레임 내의 유효 데이터 구간에서 데이터에 대응되는 영상을 표시한 후, 수직 블랭킹 구간 중 일부 구간 동안 특정 그레이 영상을 표현함으로써, 화질을 개선하게 된다.

이를 위하여, 프레임 제어부(50)는 도 4에 도시된 바와 같이 스토리지 캐패시터(Cst)에 공급되는 신호를 생성하는 신호 생성부(52)와, 신호 생성부(52)로부터 생성된 신호의 공급을 제어하는 스위치(SW)를 구비한다. 이러한 프레임 제어부(50)는 타이밍 제어부(34)에 일체화되어 타이밍 제어부(34)로부터의 신호를 조절하여 스토리지 캐패시터(Cst)에 공급할 수 있다.

스위치(SW)는 신호 생성부(52)와 프레임 제어 신호라인(60) 사이에 접속되어 신호 생성부(52)로부터 생성된 신호가 스토리지 캐패시터(Cst)에 공급되는 것을 제어하게 된다. 이러한 스위치(SW)의 턴-온 및 턴-오프를 제어하기 위하여 별도의 클락신호(FCS)를 생성하여 공급할 수 있다, 여기서, 클락신호(FCS)는 게이트 라인에 공급되는 게이트 스타트 펄스(GSP)를 생성하는 타이밍 제어부(34)로부터 게이트 스타트 펄스(GSP)를 공급받아 수직 블랭킹 구간에 턴-온 펄스(FP)가 놓이도록 딜레이를 조절함으로써 스위치(SW)를 제어할 수 있다.

신호 생성부(52)는 액정패널(40)에 형성된 프레임 제어 신호라인(60)를 통하여 수직 블랭킹 구간 동안 스토리지 캐패시터(Cst)에 전압을 공급함으로써 액정패널(40)에 공급되는 전압을 제어하여 영상프레임을 제어하게 된다.

이를 구체적으로 설명하면, 신호 생성부(52)는 수직 블랭킹 구간동안 프레임 제어 신호라인(60)를 통하여 스토리지 커패시터(Cst)에 신호를 공급하게 된다. 이에 따라, 스토리지 커패시터(Cst)로부터 액정패널(40)에 공급되는 전압이 달라지게 됨으로 액정패널(40)에 의해 표현되는 영상 프레임이 특정 그레이 화면을 표현하게 된다. 예를 들면, 신호 생성부(52)는 도 5에 도시된 바와 같이 수직 블랭킹 구간동안 프레임 제어 신호라인(60)를 통하여 풀 블랙(Full Black)에 해당하는 계조신호를 스토리지 캐패시터(Cst)에 공급함으로써 수직 블랭킹 구간 동안 액정패널(40)이 풀 블랙 데이타에 해당하는 영상을 표현하도록 한다. 또한, 신호 생성부(52)는 수직 블랭킹 구간동안 스토리지 커패시터(Cst)에 풀 화이트(Full White) 즉, 최고 밝기에 해당하는 전압을 공급함으로써, 스토리지 캐패시터(Cst)에 풀 화이트(Full White)에 해당하는 전아비 공급되고, 결과적으로 액정패널(40)은 풀 화이트(Full White)에 해당하는 영상을 표현하게 된다. 여기서, 본 발명의 실시 예에 따른 신호 생성부(52)는 풀 블랙 및 풀 화이트 뿐만 아니라, 다양한 계조에 해당하는 신호를 스토리지 캐패시터에 공급함으로써 액정패널(40)이 특정 그레이 영상을 표시하도록 조절할 수 있다.

이러한, 본 발명의 실시 예에 따른 프레임 제어부(50)는 정지영상과 동영상에 대하여 선택적으로 동작함으로써 화질을 개선시킬 수 있다. 즉, 영상프레임이 동영상을 표현할 경우, 잔상 및 색 변화 방지를 위하여 수직 블랭킹 구간 중 일부 구간동안 스토리지 캐패시터(Cst)에 풀 블랙 데이타에 해당하는 신호를 공급함으로써 표현되는 영상을 풀 블랙 영상으로 설정할 수 있다. 이에 따라, 동영상의 각 프레임 간에 풀 블랙 영상이 형성됨으로써 블러 현상과 테일링 현상, 잔상 등의 화질저하를 방지할 수 있다. 그리고, 영상프레임이 정지영상일 경우, 영상을 밝게 보이게 함으로써 휘도를 개선하기 위하여 수직 블랭킹 구간 중 일부 구간동안 영상프레임을 풀 화이트 영상으로 설정한다. 이에 따라, 정지영상의 각 프레임 간에 풀 화이트 영상이 형성됨으로써 전체적으로 휘도가 밝아 지게 된다.

또한, 본 발명의 실시 예에 따른 프레임 제어부(50)는 액정패널(40)이 수직전계모드 즉, 노멀리 화이트 구조로 제작될 경우, 스토리지 캐패시터(Cst)에 공급되는 전압을 수직 블랭킹 구간 동안 하이전압으로 공급하여 풀 블랙 영상을 형성하여 화질을 개선할 수 있으며, 수평전계모드 즉, 노멀리 블랙으로 제작될 경우, 수직 블랭킹 구간 동안 스토리지 캐패시터(Cst)를 접지시킴으로써 풀 블랙 영상을 형성하여 화질을 개선할 수 있다. 따라서, 본 발명의 실시 예에 따른 액정표시장치는 액정패널(40)의 제작형태에 관계없이 필요에 따라 영상프레임을 특정 그레이 영상으로 설정함으로써 화질을 개선할 수 있다.

한편, 본 발명의 실시 예에 따른 프레임 제어부(50)는 도 6에 도시된 바와 같이 스토리지 캐패시터(Cst)에 공급되는 신호를 제어함으로써 전체 영상프레임 중 적어도 하나의 프레임을 특정 그레이 영상으로 설정할 수 있다. 구체적으로, 프레임 제어부(50)는 수직 블랭킹 구간 및 유효 데이타 구간에 관계없이 한 프레임 동안 스토리지 캐패시터(Cst)에 특정 계조에 해당하는 신호를 공급함으로써 액정패널(40)에 공급되는 신호를 제어하여 풀 블랙 데이타부터 풀 화이트 데이타까지 다양한 영상을 표시할 수 있다.

발명의 효과

상술한 바와 같이, 본 발명의 실시 예에 따른 액정표시장치는 데이터 인에이블신호의 수직 블랭킹 구간 중 일부구간동안에 영상프레임을 특정 그레이 영상으로 설정함으로써 화질을 개선할 수 있다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허청구의 범위에 의해 정하여 져야만 할 것이다.

(57) 청구의 범위

청구항 1.

비디오 데이터를 공급하기 위하여 수직 블랭킹 구간과 유효 데이터 구간을 가지는 액정표시장치에 있어서,

게이트 라인과 데이터 라인이 교차하는 영역마다 배치되는 액정 캐패시터와,

상기 액정 캐패시터에 저장되는 전압을 유지시키기 위한 스토리지 캐패시터와,

상기 수직 블랭킹 구간 중 일부구간 동안 상기 스토리지 캐패시터의 전압을 제어하는 프레임 제어부를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 2.

제 1 항에 있어서,

상기 프레임 제어부

상기 스토리지 캐패시터에 공급되는 신호를 생성하는 신호 생성부,

상기 신호 생성부로부터의 신호공급을 제어하는 스위치를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 3.

제 2 항에 있어서,

상기 게이트 라인에 공급되는 게이트 스타트 펄스를 생성하는 타이밍 제어부를 더 구비하고,

상기 스위치의 턴-온 및 턴-오프는 상기 게이트 스타트 펄스에 의하여 제어되는 것을 특징으로 하는 액정표시장치.

청구항 4.

제 3 항에 있어서,

상기 프레임 제어부는

상기 타이밍 제어부와 일체화되는 것을 특징으로 하는 액정표시장치.

청구항 5.

제 1 항에 있어서,

상기 스토리지 캐패시터에 접속되는 프레임 제어 신호 라인를 더 구비하는 것을 특징으로 하는 액정표시장치.

청구항 6.

제 1 항에 있어서,

상기 프레임 제어부는

상기 수직 블랭킹 구간 중 일부구간동안 풀 블랙 데이타 및 풀 화이트에 대응하는 전압을 상기 스토리지 캐패시터에 공급하는 것을 특징으로 하는 액정표시장치.

청구항 7.

제 1 항에 있어서,

상기 프레임 제어부는

표현되어질 영상이 동영상일 경우, 상기 수직 블랭킹 구간 중 일부구간동안 풀 블랙 데이타를 상기 스토리지 캐패시터에 공급하고,

표현되어질 영상이 정지영상일 경우, 상기 수직 블랭킹 구간 중 일부구간동안 풀 화이트 데이타를 상기 스토리지 캐패시터에 공급하는 것을 특징으로 하는 액정표시장치.

청구항 8.

제 1 항에 있어서,

상기 프레임 제어부는

상기 액정패널이 수직전계모드일 경우, 상기 수직 블랭킹 구간 중 일부구간동안 풀 블랙 데이타를 상기 스토리지 캐패시터에 공급하고,

상기 액정패널이 수평전계모드일 경우, 상기 수직 블랭킹 구간 중 일부구간동안 풀 화이트 데이타를 상기 스토리지 캐패시터에 공급하는 것을 특징으로 하는 액정표시장치.

청구항 9.

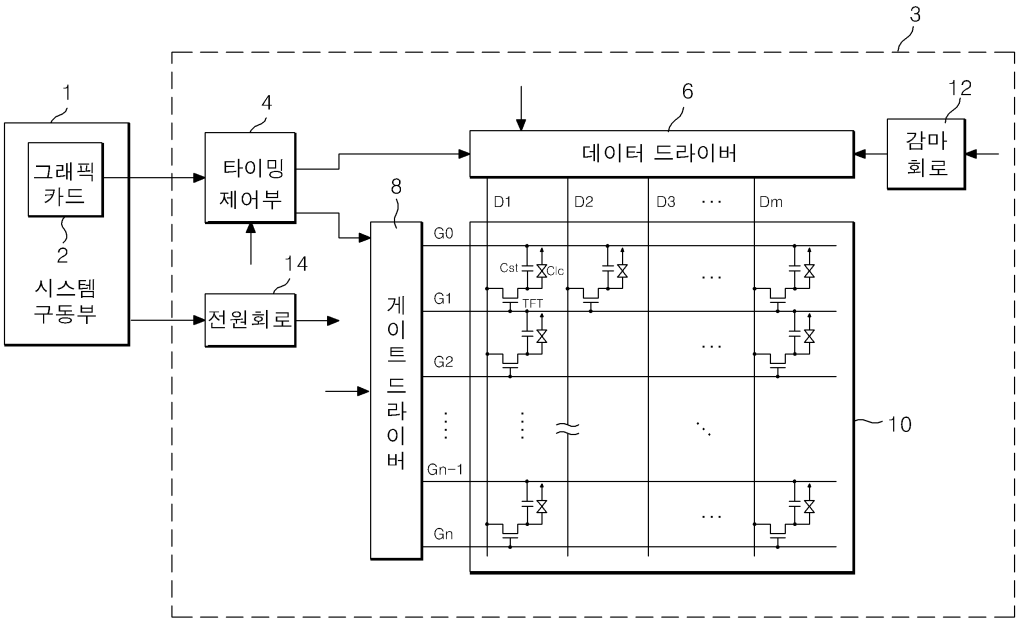
제 1 항에 있어서,

상기 프레임 제어부는

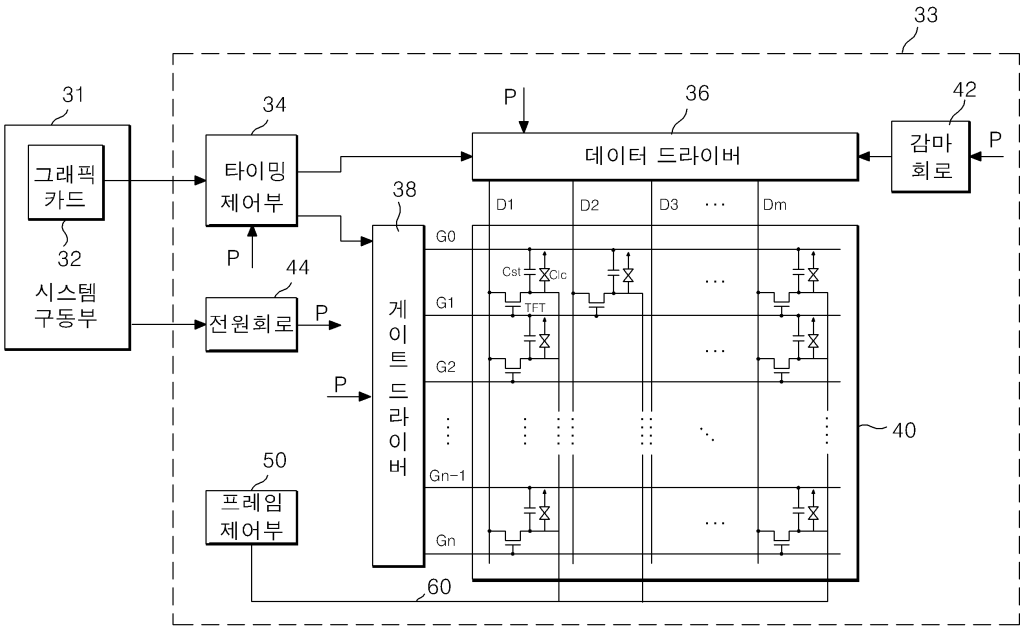
적어도 하나의 프레임을 특정 그레이 영상으로 설정하는 것을 특징으로 하는 액정표시장치.

도면

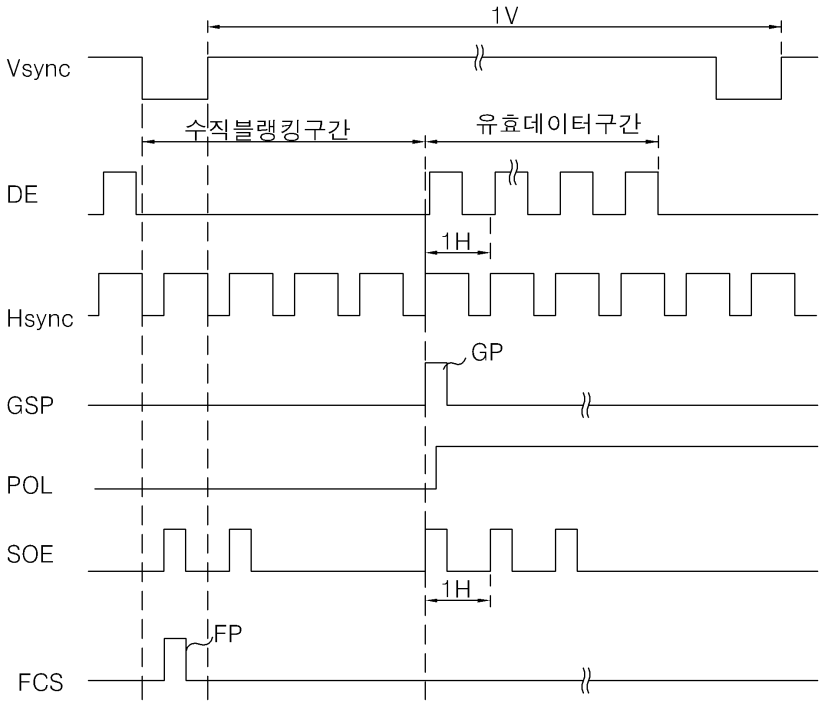
도면1


3
1
그래픽 카드
2
시스템 구동부
4
타이밍 제어부
14
전원회로
8
게이트 드라이버
6
데이터 드라이버
12
감마 회로
D1
D2
D3
Dm
G0
G1
G2
Gn-1
Gn
Cst
Clc
TFT
10

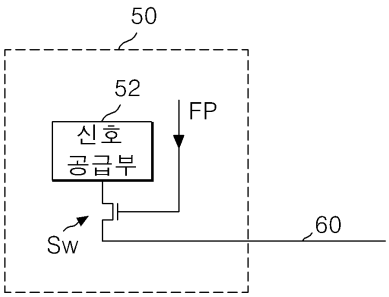
도면2


33
31
그래픽 카드
32
시스템 구동부
34
타이밍 제어부
P
44
전원회로
P
P
50
프레임 제어부
38
게이트 드라이버
P
36
데이터 드라이버
42
감마 회로
P
D1
D2
D3
Dm
G0
G1
G2
Gn-1
Gn
Cst
Clc
TFT
40
60

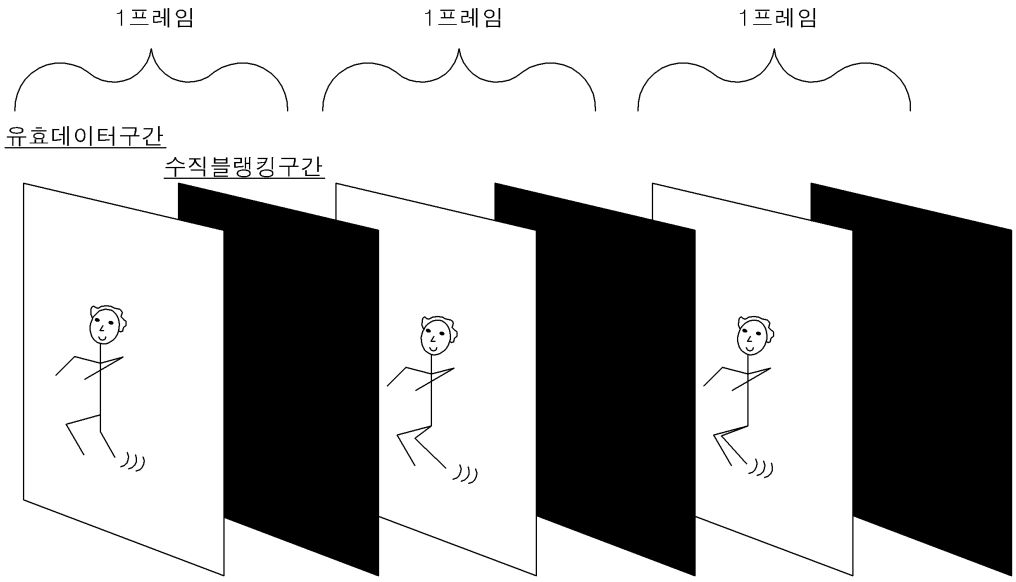
도면3


1V
Vsync
수직블랭킹구간
유효데이터구간
DE
1H
Hsync
GP
GSP
POL
SOE
1H
FP
FCS

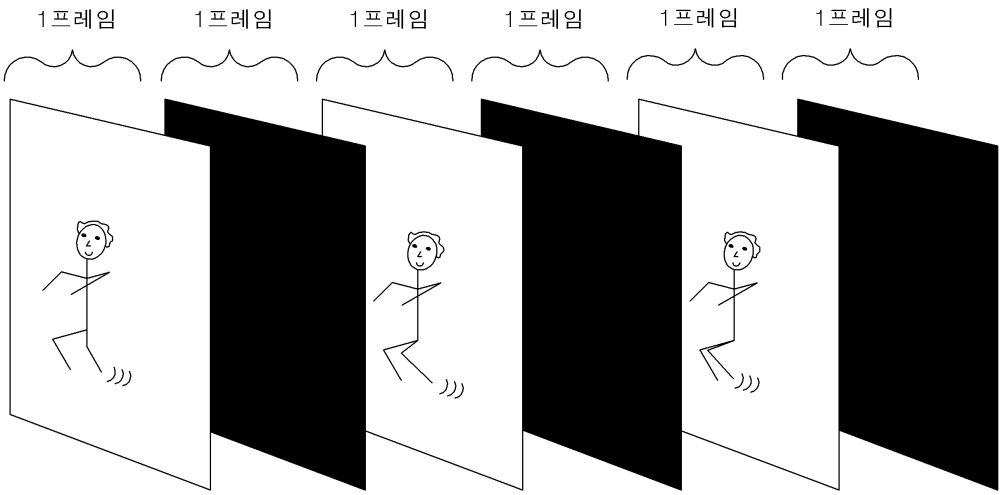
도면4


50
52
신호
공급부
FP
Sw
60

도면5


1프레임
1프레임
1프레임
유효데이터구간
수직블랭킹구간

도면6


1프레임
1프레임
1프레임
1프레임
1프레임
1프레임