



(12) 发明专利

(10) 授权公告号 CN 101675539 B

(45) 授权公告日 2012. 09. 26

(21) 申请号 200880014836. X

(51) Int. Cl.

(22) 申请日 2008. 04. 24

H01L 33/00(2006. 01)

(30) 优先权数据

102007021389. 3 2007. 05. 04 DE

102007029370. 6 2007. 06. 26 DE

(56) 对比文件

US 2007018184 A1, 2007. 01. 25,

US 2007018184 A1, 2007. 01. 25,

US 2003141506 A1, 2003. 07. 31,

(85) PCT申请进入国家阶段日

2009. 11. 04

审查员 赵凤瑗

(86) PCT申请的申请数据

PCT/DE2008/000703 2008. 04. 24

(87) PCT申请的公布数据

W02008/135013 DE 2008. 11. 13

(73) 专利权人 欧司朗光电半导体有限公司

地址 德国雷根斯堡

(72) 发明人 卡尔·恩格尔 卢茨·赫佩尔

克里斯托夫·艾克勒

马蒂亚斯·扎巴蒂尔

安德烈亚斯·魏玛

(74) 专利代理机构 北京集佳知识产权代理有限

公司 11227

代理人 王萍 陈炜

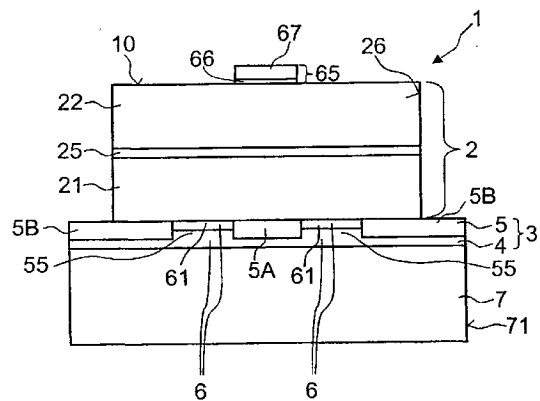
权利要求书 2 页 说明书 12 页 附图 7 页

(54) 发明名称

半导体芯片和用于制造半导体芯片的方法

(57) 摘要

本发明涉及一种半导体芯片(1),其具有半导体本体(2),该半导体本体包括带有设计用于产生辐射的有源区(25)的半导体层序列。在半导体本体(2)上设置有反射结构(3),反射结构具有反射层(4)以及至少局部地设置在反射层和半导体本体之间的介电层结构(5)。此外,提出了一种用于制造半导体芯片的方法。



1. 一种半导体芯片 (1), 其具有半导体本体 (2), 该半导体本体包括带有设计用于产生辐射的有源区 (25) 的半导体层序列, 其中

- 在半导体本体 (2) 上设置有反射结构 (3), 该反射结构具有反射层 (4) 以及至少局部地设置在反射层 (4) 和半导体本体 (2) 之间的介电层结构 (5);

- 介电层结构 (5) 具有凹处 (55);

- 在半导体本体 (2) 上设置有接触结构 (6), 该接触结构设置在介电层结构 (5) 的所述至少一个凹处 (55) 中;

- 接触结构 (6) 具有包含 TCO 材料的层 (62) 和包含金属或者金属合金的反射器层 (61), 其中接触结构 (6) 的包含 TCO 材料的层 (62) 设置在半导体本体 (2) 和反射器层 (61) 之间; 以及

- 反射器层 (61) 比反射层 (4) 更接近半导体本体 (2) 地设置。

2. 根据权利要求 1 所述的半导体芯片, 其中介电层结构 (5) 具有多个介电层 (51, 52), 借助介电层形成介电反射结构。

3. 根据权利要求 1 或 2 所述的半导体芯片, 其中半导体本体 (2) 具有侧面 (26), 该侧面在横向方向上形成半导体本体 (2) 的边界, 并且其中介电层结构 (5) 在横向方向上至少局部地伸出形成半导体本体 (2) 的边界的侧面 (26)。

4. 根据权利要求 1 或 2 所述的半导体芯片, 其中介电层结构 (5) 借助凹处 (55) 划分为至少两个独立的部分区域 (5A, 5B)。

5. 根据权利要求 1 或 2 所述的半导体芯片, 其中另外的接触结构 (65) 在有源区 (25) 的背离接触结构 (6) 的侧上设置在半导体本体 (2) 的表面 (27) 上, 其中该表面 (27) 在与所述另外的接触结构 (65) 横向邻接的区域 (271) 中是平坦的, 并且在与该表面 (27) 的平坦区域邻接的另外的区域 (272) 中具有结构化部 (28)。

6. 根据权利要求 1 或 2 所述的半导体芯片, 其中半导体芯片具有支承体 (7), 其中介电层结构 (5) 设置在半导体本体 (2) 和支承体 (7) 之间。

7. 根据权利要求 1 所述的半导体芯片, 其中半导体芯片 (1) 具有支承体 (7), 在该支承体上设置有半导体本体 (2), 并且其中介电层结构 (5):

- 具有多个介电层 (51, 52),

- 设置在支承体 (7) 和半导体本体 (2) 之间,

- 在横向方向上至少局部地伸出半导体本体 (2) 的、在横向方向上形成半导体本体 (2) 的边界的侧面 (26), 以及

- 介电层结构 (5) 借助该凹处 (55) 划分为至少两个独立的部分区域 (5A, 5B)。

8. 根据权利要求 1 所述的半导体芯片, 其中介电层结构 (5) 借助凹处 (55) 划分为内部的部分区域 (5A) 和外部的部分区域 (5B), 其中:

- 在有源区 (25) 的背离接触结构 (6) 的侧上在半导体本体上设置另外的接触结构 (65), 以及

- 在半导体芯片的俯视图中内部的部分区域 (5A) 与所述另外的接触结构 (65) 交迭。

9. 根据权利要求 1 或 2 所述的半导体芯片, 其实施为 LED 芯片、RCLED 芯片或者激光半导体芯片。

10. 一种用于制造半导体芯片 (1) 的方法, 该半导体芯片带有半导体本体 (2), 该半导

体本体包括带有设计用于产生辐射的有源区 (25) 的半导体层序列,所述方法包括以下步骤:

- a) 提供带有有源区 (25) 的半导体层结构系统 (200),
  - b) 在半导体层结构系统 (200) 上构建反射结构 (3),其中
    - 反射结构 (3) 包括介电层结构 (5) 和反射层 (4),
    - 介电层结构 (5) 具有凹处 (55);
    - 在半导体本体 (2) 上设置有接触结构 (6),该接触结构设置在介电层结构 (5) 的所述至少一个凹处 (55) 中;
    - 介电结构 (6) 具有包含 TCO 材料的层 (62) 和包含金属或金属合金的反射器层 (61),其中接触结构 (6) 的包含 TCO 材料的层 (62) 设置在半导体本体 (2) 与反射器层 (61) 之间;
- 以及
- 反射器层 (61) 比反射层 (4) 更接近半导体本体 (2) 地设置,
  - c) 从半导体层结构系统 (200) 构建带有半导体层序列的半导体本体 (2),以及
  - d) 完成半导体芯片 (1)。

11. 根据权利要求 10 所述的方法,其中半导体本体 (2) 的表面 (27) 至少局部地以化学方式和 / 或机械方式平滑,其中接触结构 (6) 和 / 或另外的接触结构 (65) 构建在表面 (27) 的被平滑的区域 (271) 上。

## 半导体芯片和用于制造半导体芯片的方法

[0001] 本发明涉及一种半导体芯片以及一种用于制造半导体芯片的方法。

[0002] LED 半导体芯片通常具有高的内部量子效率。这说明在有源区中的电子-空穴对的哪个部分在发射辐射的情况下以光子的形式复合。然而,所产生的辐射通常并不完全从半导体芯片出射,而是部分地例如由于全反射而在半导体芯片的边界面上向回反射到半导体芯片中并且在其中被吸收。对于从半导体芯片出射的可用的辐射而言,所产生的光子在半导体芯片中由于吸收损失越多,则半导体芯片的耦合输出效率越低。

[0003] 本发明的任务是,提出一种半导体芯片,其中在半导体芯片的工作中耦合输出效率升高。此外,要提出一种方法,借助该方法可以简化地制造具有提高的耦合输出效率的半导体芯片。

[0004] 这些任务通过根据权利要求 1 所述的半导体芯片或者通过根据权利要求 14 所述的用于制造半导体芯片的方法来解决。本发明的有利的扩展方案和改进方案是从属权利要求的主题。

[0005] 根据一个实施形式,半导体芯片具有半导体本体,该半导体本体包括带有设计用于产生辐射的有源区的半导体层序列。在半导体本体上设置有反射结构。反射结构具有反射层以及至少局部地设置在反射层和半导体本体之间的介电层结构。

[0006] 在半导体芯片的工作中在有源区中产生的辐射可以被反射结构向回反射到半导体本体中。这样可以避免在从有源区出发来看设置在反射结构之后的半导体芯片的区域中的辐射吸收。随后,辐射可以从半导体芯片中出射。由此,可以提高半导体芯片的耦合输出效率。

[0007] 反射层优选包括金属或者金属合金。例如,反射层可以包含金、银、铝、铯、铂、钛或者钯,或者由这种材料构成。也可以使用具有所述金属中的至少之一的金属合金。

[0008] 在一个扩展变形方案中,介电层结构恰好包括一个介电层。这种介电层结构的特征特别在于简单的可制造性。

[0009] 在一个可替换的扩展变形方案中,介电层结构具有多个介电层。借助介电层可以形成介电反射结构。特别地,介电反射结构可以构建为布拉格反射器。借助这种介电反射结构,可以实现针对有源区中产生的辐射的高反射率。

[0010] 以某个角度(在该角度中介电层结构的反射率比较低)入射到介电层结构上的辐射可以穿过介电层结构并且随后在反射层上被反射。特别是与介电反射结构相比,优选金属的或者基于金属合金的反射层的反射率具有与辐射的入射角比较小的相关性。通过将介电层结构和反射层结合,由此可以将入射到反射结构上的辐射的特别大的部分在该反射结构上反射。反射结构对于有源区中产生的辐射的反射率可以为 80% 或者更高,优选为 90% 或者更高,特别优选为 95% 或者更高。

[0011] 介电层结构的至少一个层优选包含氧化物譬如  $\text{SiO}_2$ 、氮化物譬如  $\text{Si}_3\text{N}_4$  或者氮氧化物譬如  $\text{SiON}$ 。

[0012] 半导体本体可以具有侧面,该侧面在横向方向上形成半导体的边界、特别是有源区的边界。在此,横向方向理解为如下方向:其沿着半导体层序列的层的主延伸方向。侧面

优选垂直于或者倾斜于半导体层序列的层的主延伸方向来延伸。

[0013] 在一个优选的扩展方案中,反射结构、特别是介电层结构至少局部地延伸直到半导体本体的形成半导体本体边界的侧面。特别地,反射结构可以在横向方向上在半导体本体的整个环周上延伸直到侧面,或者必要时延伸直到其他的分别形成半导体本体边界的半导体本体的侧面。

[0014] 此外,反射结构、特别是介电层结构可以在横向方向上至少局部地尤其是平坦地伸出形成半导体本体边界的侧面。此外优选的是,形成半导体本体的边界的侧面没有用于介电层结构的材料。

[0015] 反射层也可以在横向方向上至少局部地尤其是平坦地伸出形成半导体边界的侧面。

[0016] 在一个优选的扩展方案中,在半导体本体上设置有接触结构。该接触结构可以设置在半导体本体的与介电层结构相同的侧上。接触结构用于半导体芯片的外部电接触。

[0017] 此外优选的是,半导体芯片具有另外的接触结构。特别地,该另外的接触结构可以在有源区的背离接触结构的侧上设置在半导体本体上。借助这种接触结构,可以在半导体芯片的工作中将载流子注入到半导体本体中。

[0018] 半导体芯片优选具有在横向方向上延伸的辐射出射面。反射结构、特别是介电层结构优选设置在有源区的背离辐射出射面的侧上。在有源区中产生的并且朝着反射层的方向发射的辐射可以借助介电层结构朝向辐射出射面的方向反射,并且最后通过该辐射出射面出射。

[0019] 在另一个优选的扩展方案中,半导体芯片具有支承体,半导体本体设置在该支承体上。于是,支承体是半导体芯片的一部分并且特别是用于使半导体本体机械稳定。此外,支承体可以与半导体层序列的生长衬底不同。因此,支承体不必满足对生长衬底的结晶度的高要求,而是可以关于其他物理特性、譬如高的导热性或者高的机械稳定性来进行选择。例如,支承体可以包含硅、碳化硅、锗、砷化镓、氮化镓、磷化镓或者其他半导体材料,或者由这种材料构成。这种支承体的导电性例如可以借助掺杂来提高。也可以使用电绝缘的支承体、譬如包含氮化铝或者蓝宝石的支承体或者这种材料构成的支承体。支承体可以借助连接层固定在半导体本体上。例如,连接层可以包含焊料或者粘合剂。

[0020] 可替代地,支承体可以借助沉积在半导体本体上的层来形成。在此,该层足够厚,以便使半导体本体机械稳定。支承体例如可以借助金属的或者基于金属合金的层来形成。

[0021] 支承体优选设置在半导体本体的背离辐射出射面的侧上。此外,反射结构优选设置在支承体和半导体本体之间。在有源区中产生的并且朝向支承体的方向发射的辐射于是可以在反射结构上朝向辐射出射面的方向反射并且最后通过该辐射出射面来出射。

[0022] 在一个优选的改进方案中,支承体在半导体芯片的俯视图中至少局部地伸出半导体本体。在这种情况下,反射结构、特别是介电层结构可以伸出半导体本体的侧面直到支承体的形成该支承体边界的侧面。反射结构、特别是介电层结构于是可以与支承体平行地延伸超出半导体芯片的侧面。通过半导体本体的侧面朝向支承体的方向出射的辐射也可以被反射结构反射。于是可以特别有效地减少在有源区中产生的辐射在支承体中的吸收。

[0023] 在一个优选的扩展方案中,接触结构借助反射层来形成。反射层于是可以用于半导体本体的电接触以及介电层结构的镜面化 (Verspiegelung)。在此,反射层可以完全地或

者仅仅局部地在半导体本体的优选朝向支承体的表面上延伸。

[0024] 在一个优选的改进方案中,介电层结构具有凹处。接触结构可以构建在介电层结构的至少一个凹处中。在很大程度上,介电层结构可以借助该凹处划分为至少两个独立的部分区域。于是,凹处可以构建在独立的部分区域之间。例如,介电层结构可以具有内部的部分区域和外部的部分区域,其中外部的部分区域可以在横向方向上完全包围内部的部分区域。在这种情况下,外部的部分区域可以框架状地构建。

[0025] 在另一优选的扩展方案中,介电层结构和接触结构至少局部地并排设置。在半导体芯片的工作中,载流子在半导体本体的与接触结构邻接的区域中被注入到半导体本体中。而在与介电层结构邻接的半导体本体的部位上没有注入载流子。借助介电层结构于是可以在横向方向上限定半导体本体的表面的至少一个区域,在半导体芯片的工作中没有载流子通过该区域注入到半导体本体中。

[0026] 例如,介电层结构、特别是介电层结构的内部的部分区域可以在半导体芯片的俯视图中与辐射出射面的例如通过另外的接触结构遮蔽的区域交迭。该另外的接触结构和介电层结构于是可以在半导体芯片的俯视图中交迭。介电层结构的内部的部分区域在此可以在其横向造型中与该另外的接触结构的形状匹配。这样可以减少在该另外的接触结构之下产生的并且被该另外的接触结构吸收的辐射的部分。

[0027] 此外,介电层结构可以在横向方向上譬如通过框架状地构建介电层结构或者介电层结构的外部的部分区域被构建为使得减少在半导体本体的边缘区域中、即在半导体本体的侧面附近的载流子注入。通过这种方式,可以减少载流子在半导体本体中的不发射辐射的复合。

[0028] 在另一优选的扩展方案中,在反射层和半导体本体之间连续地设置有介电层结构。

[0029] 此外优选的是,反射层具有凹处,其中反射层的凹处与介电层结构的凹处交迭。在这种情况下,接触结构和反射层可以彼此间隔地构建。

[0030] 接触结构和 / 或另外的接触结构可以多层地构建。特别地,接触结构或者另外的接触结构的至少一层可以包含 TCO 材料(透明导电氧化物,缩写为“TCO”)。优选的是,包含 TCO 材料的层与半导体本体邻接。

[0031] TCO 材料是透明的导电材料,通常是金属氧化物,例如氧化锌、氧化锡、氧化镉、氧化钛、氧化铟或者铟锡氧化物(ITO)。除了二元的金属氧化合物例如  $ZnO$ 、 $SnO_2$  或者  $In_2O_3$  之外,三元的金属氧化合物例如  $Zn_2SnO_4$ 、 $CdSnO_3$ 、 $ZnSnO_3$ 、 $MgIn_2O_4$ 、 $GaInO_3$ 、 $Zn_2In_2O_5$  或者  $In_4Sn_3O_{12}$  或者不同的透明导电氧化物的混合物属于 TCO 族。此外,TCO 并不一定对应于化学计量学上的组成。TCO 也可以是 p 掺杂或者 n 掺杂的。

[0032] 此外,接触结构可以具有反射器层。反射器层优选比反射层更接近半导体本体地设置。反射器层可以与半导体本体邻接。可替代地,接触结构的包含 TCO 材料的层可以设置在反射器层和半导体本体之间。

[0033] 相应地,另外的接触结构可以具有另外的反射器层。该另外的反射器层优选设置在半导体本体和该另外的接触结构的连接层之间。连接层设计用于半导体芯片的例如借助接合线的外部电接触。

[0034] 在反射器层或者在另外的反射器层上可以将半导体芯片的有源区中产生的辐射

向回反射到半导体本体中。这样,可以避免或者至少减少在从有源区出发来看设置在反射器层或者另外的反射器层之后设置的接触结构或者另外的接触结构的层中的辐射吸收。

[0035] 特别地,反射器层和 / 或另外的反射器层可以包含金属或者金属合金。例如,金、银、铝、铯、铂、钛、钽或者具有这些材料中的至少之一的合金是合适的。

[0036] 特别对于反射器层或者另外的反射器层与半导体本体邻接的情况,反射器层或者另外的反射器层优选除了对于有源区中产生的辐射的高反射率之外也具有至半导体本体的良好的电接触特性。

[0037] 如果反射器层或者另外的反射器层与半导体本体间隔,则反射器层或者另外的反射器层可以像反射层那样主要考虑到针对有源区中产生的辐射的尽可能高的反射率来构建。

[0038] 在反射器层的背离半导体本体的侧上可以构建反射层。在此,反射层可以完全地或者仅仅局部地在反射器层上延伸。

[0039] 在一个优选的扩展方案中,半导体本体具有优选与接触结构或者与另外的接触结构邻接的隧道接触层。该隧道接触层优选被强烈地 p 导电或者强烈地 n 导电掺杂。此外,隧道接触层具有与另外的设置在有源区和接触结构或者另外的接触结构之间的半导体层不同的导电类型。借助隧道接触层,可以在半导体芯片的工作中简化地将载流子注入到半导体本体中。

[0040] 在另一优选的扩展方案中,半导体本体的其上设置有另外的接触结构的表面在垂直方向与另外的接触结构邻接的区域中是平坦的。在该区域中,半导体本体的表面优选被平滑。表面的该区域的粗糙度越小,则该接触结构的反射率可以越高。

[0041] 此外优选的是,该表面在横向与平坦区域邻接的另一区域中具有结构化部。该结构化部设计用于提高在有源区中产生的辐射从半导体本体耦合输出的效率。该结构化部可以规则地或者不规则地构建。

[0042] 不规则的结构化部例如可以借助将表面粗化来制造。可替代地,该结构化部可以规则地、例如以微棱镜的形式或者以光栅 (photonischen Gitter) 的形式来构建。在光栅的情况下,在其中构建有光栅的材料中,横向结构化部的周期长度、即横向结构化部根据其而周期重复的长度在有源区中产生的辐射的波长范围中,譬如在该波长的 0.1 倍到 10 倍之间。

[0043] 在另一优选的扩展方案中,用于半导体层序列的生长衬底至少被局部地去除或者至少局部地薄化。这种半导体芯片也称为薄膜半导体芯片。

[0044] 产生辐射的薄膜半导体芯片的特色尤其可以在于以下特征:

[0045] - 在产生辐射的外延层序列的朝向支承元件的第一主面上施加或者构建有反射性层,该反射性层至少将外延层序列中产生的电磁辐射的一部分向回反射到该外延层序列中;

[0046] - 外延层序列具有  $20 \mu\text{m}$  或者更小的范围中、特别是  $10 \mu\text{m}$  的范围中的厚度;和 / 或

[0047] - 外延层序列包含至少一个如下的半导体层:该半导体层带有至少一个具有混匀结构的面,该混匀结构在理想情况下导致光在外延的外延层序列中的近似各态历经的分布,即其具有尽可能各态历经的随机散射特性。

[0048] 薄膜发光二极管芯片的基本原理例如在 I. Schnitzer 等人所著的 Appl. Phys. Lett. 63(16) (1993 年 10 月 18 日) 第 2174-2176 页进行了描述,其公开内容通过引用结合到本申请中。

[0049] 薄膜发光二极管芯片良好近似于朗伯表面辐射器 (Lambert'scher Oberflächestrahler) 并且因此特别良好地适于应用在前灯中。

[0050] 半导体芯片优选设计用于产生主要非相干的辐射。例如,半导体芯片可以实施为 LED 芯片或者主要实施为 RCLED 芯片 (谐振腔发光二极管芯片)。在 RCLED 的情况下,有源区设置在腔内。可替代地,半导体芯片可以设计用于产生相干辐射。在这种情况下,半导体芯片可以实施为激光半导体芯片,特别是实施为带有内部谐振器的表面发射的激光半导体芯片 (垂直腔面发射激光器, VCSEL) 或者实施为用于借助外部谐振器来工作的表面发射的半导体芯片 (垂直外腔面发射激光器 VECSEL)。

[0051] 半导体本体、特别是有源区优选包含 III-V 半导体材料。III-V 半导体材料特别适于在紫外范围中 ( $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$ ) 经过可见光谱范围 ( $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$ , 特别是针对蓝色至绿色辐射, 或者  $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{P}$ , 特别是针对黄色至红色辐射) 直到红外光谱范围 ( $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{As}$ ) 产生辐射。在此分别适用  $0 \leq x \leq 1, 0 \leq y \leq 1$  并且  $x+y \leq 1$ , 优选有  $x \neq 0, y \neq 0, x \neq 1$  和 / 或  $y \neq 1$ 。借助特别是来自所提及的材料系的 III-V 半导体材料, 此外可以在产生辐射时有利地实现高的内部量子效率。

[0052] 根据一个实施形式, 在分别借助半导体本体来制造半导体芯片的方法中 (该半导体本体包括带有设计用于产生辐射的有源区的半导体层序列), 首先提供带有有源区的半导体层结构系统在该制造方法期间。带有半导体层序列的半导体本体由半导体层结构系统产生。

[0053] 在预制的半导体层结构系统上构建有反射结构, 其中该反射结构包括介电层结构和反射层。由半导体层结构系统构建带有半导体层序列的半导体本体。该半导体芯片被制成。

[0054] 通过这种方式, 可以简化地制造包括反射结构的半导体芯片。

[0055] 优选的是, 在构建反射结构之后从半导体层结构系统构建半导体本体。

[0056] 优选在用于半导体层结构系统的生长衬底上提供半导体层结构系统。在此, 半导体层结构系统的半导体层优选外延地、特别是借助 MBE 或者 MOVPE 来沉积到生长衬底上。

[0057] 在一个优选的扩展方案中, 半导体层结构系统特别是在从半导体层结构系统构建半导体本体之前固定在支承体上。该支承体特别是用于使半导体本体机械稳定。于是, 生长衬底对于保持相同的良好机械稳定不再是必需的。可替代地, 支承体可以沉积在半导体层结构系统上。这例如可以电镀地或者借助其他沉积方法、譬如借助气相沉积或者溅射 (Aufsputtern) 来进行。

[0058] 在一个优选的改进方案中, 用于半导体层结构系统的生长衬底至少局部地被去除或者至少局部地被薄化。这例如可以借助机械工艺、譬如借助磨削、平滑或者抛光来进行。也可以使用化学工艺、特别是刻蚀工艺。为了去除生长衬底, 可替代地或者附加地可以使用激光剥离方法。生长衬底优选在设置衬底之后被去除或者薄化。

[0059] 在另一优选的扩展方案中, 在半导体本体上构建接触结构。此外, 可以构建另外的接触结构。接触结构以及必要时另外的接触结构可以单层地或者多层地构建。接触结构的



层或者多个层例如可以借助气相淀积或者溅射来沉积。

[0060] 在一个优选的改进方案中,半导体本体的表面至少局部地被平滑,其中接触结构和/或另外的接触结构随后构建在表面的被平滑的区域上。接触结构或者另外的接触结构的反射率于是可以被提高。入射到接触结构或者另外的接触结构上的辐射于是可以被有效地向回反射到半导体本体中,并且随后从该半导体本体出射。

[0061] 半导体本体的平滑优选以机械方式、特别是借助磨削、研磨或者抛光来进行。可替代地或者补充地,平滑也可以以化学方式、例如以湿化学工艺或者干化学工艺进行。

[0062] 在另一优选的扩展方案中,半导体本体的表面设置有结构化部。表面的其上构建有接触结构或者另外的接触结构的区域在结构化的情况下优选被空出。结构化部设计用于提高半导体芯片的耦合输出效率。结构化可以在从半导体层结构系统中构建半导体本体之前或者之后进行。例如,结构化部可以借助表面的机械粗化来制造。特别是规则的结构化部、譬如微棱镜形式或者光子晶体形式的结构化部例如可以以化学方式、特别是借助湿化学或者干化学刻蚀来制造。

[0063] 所描述的用于制造半导体芯片的方法特别适于制造上面描述的半导体芯片。因此,结合半导体芯片所描述的特征也可以用于方法,反之亦然。

[0064] 本发明的其他特征、有利的扩展方案和合乎目的性从以下结合附图对实施例的描述中得到。

[0065] 其中:

[0066] 图 1A 和 1B 在图 1A 的示意性截面图和图 1B 的示意性俯视图中示出了根据本发明的半导体芯片的第一实施例,

[0067] 图 2 在示意性截面图中示出了根据本发明的半导体芯片的第二实施例,

[0068] 图 3 在示意性截面图中示出了根据本发明的半导体芯片的第三实施例,

[0069] 图 4 在示意性截面图中示出了根据本发明的半导体芯片的第四实施例,

[0070] 图 5 在示意性截面图中示出了根据本发明的半导体芯片的第五实施例,

[0071] 图 6 在示意性截面图中示出了根据本发明的半导体芯片的第六实施例,

[0072] 图 7A 至 7D 借助在截面图中示意性地示出的中间步骤示出了根据本发明的方法的一个实施例。

[0073] 相同的、类似的和作用相同的要素在附图中设置有相同的附图标记。

[0074] 附图分别是示意性的视图,并且因此并不一定是合乎比例的。而为了清楚起见,比较小的元件和特别是层厚可以被夸大地示出。

[0075] 在图 1A 中在沿着关联的俯视图(图 1B)中所示的切割线 A-A 的示意性截面图中示出了根据本发明的半导体芯片的第一实施例。

[0076] 半导体芯片 1 具有半导体层序列,其形成半导体本体 2。半导体层序列优选外延地、譬如借助 MOVPE 或者 MBE 沉积在生长衬底上。半导体本体 2 的半导体层序列包括有源区 25。有源区设置在半导体层序列的 p 导电层 21 和 n 导电层 22 之间。在半导体本体上构建有反射结构 3,该结构具有反射层 4 和介电层结构 5。p 导电层 21 示例性地构建在有源区的朝向反射结构的侧上。相应地,n 导电层 21 构建在有源区 25 的背离反射结构 3 的侧上。与此不同,其中将 n 导电层和 p 导电层交换的设置也是可能的。

[0077] 半导体芯片 1 包括支承体 7,在其上设置有半导体本体 2。支承体特别是不同于半

导体本体 2 的半导体层序列的生长衬底。因此,该支承体不必满足对生长衬底、特别是关于晶体纯度方面的高要求。更确切地说,支承体可以根据其他的物理特性、譬如关于高的机械稳定性或者高的导热能力方面来进行选择。半导体本体 2 例如可以借助连接层来固定在支承体上(未明确示出)。连接层例如可以包含焊料或者优选导电的粘合剂。支承体例如可以包含半导体譬如硅、碳化硅、砷化镓、氮化镓或者锗,或者由这种材料构成。支承体可以导电地实施。在这种情况下,半导体芯片的外部接触可以通过支承体材料来进行。也可以使用电绝缘的支承体、譬如包含蓝宝石或者 AlN 的支承体或者由其构成的支承体。

[0078] 替代将半导体本体 2 固定在预制的支承体本体上,支承体 7 可以沉积在半导体本体 2 上。在此,支承体优选足够厚地沉积,以便使半导体本体 2 与半导体层序列机械地稳定。在这种情况下,可以省去半导体本体 2 和支承体 7 之间的连接层。这种在带有半导体层序列的半导体本体 2 上构建的支承体例如可以借助电镀、溅射或者气相淀积来制造。

[0079] 在半导体芯片 1 的俯视图中,支承体 7 具有比半导体本体 2 更大的横向延伸。半导体本体 2 于是仅仅局部地覆盖支承体。

[0080] 介电层结构 5 优选包含氧化物譬如  $\text{SiO}_2$ 、氮化物譬如  $\text{Si}_3\text{N}_4$  或者氮氧化物譬如  $\text{SiON}$ 。

[0081] 反射结构 3 设置在支承体 7 和带有半导体层序列的半导体本体 2 之间。介电层结构 5 和反射层 4 由此设置在半导体本体 2 的朝向支承体 7 的侧上。半导体芯片的辐射出射面 10 构建在半导体本体的与支承体对置的侧上。介电层结构至少设置在半导体本体 2 和反射层 4 之间的区域中。

[0082] 此外,在半导体本体 2 和支承体 7 之间设置了接触结构 6。接触结构 6 和介电层结构 5 并排设置。介电层结构具有凹处 55,接触结构 6 构建在该凹处中。接触结构 6 延伸穿过凹处 55。

[0083] 介电层结构 5 具有内部的部分区域 5A 和外部的部分区域 5B。外部的部分区域在横向方向上包围内部的部分区域,其中内部的部分区域和外部的部分区域借助凹处 55 彼此分离。凹处于是在内部的部分区域和外部的部分区域之间延伸。外部的部分区域 5B 框架状地构建,并且在半导体芯片的俯视图中沿着半导体本体 2 的横向的边界延伸。借助介电层结构 5 的外部的部分区域 5B,在半导体芯片 1 的工作中减小了在半导体本体的横向边界附近的载流子注入。于是可以减小在边缘上、例如在侧面 26 上的载流子的不发射辐射的复合。通过这种方式,总体上可以提高由半导体芯片 1 出射的辐射功率。

[0084] 接触结构 6 借助反射层 4 和反射器层 61 来形成。反射器层 61 构建在反射层的朝向半导体本体的侧上。反射器层于是比反射层更接近半导体本体 2。此外,反射器层与半导体本体邻接。在有源区 25 中产生的辐射可以在该反射器层上向回反射到半导体本体中,并且随后特别是通过辐射出射面 10 从半导体芯片 1 出射。此外,朝向支承体 7 的方向发射的辐射、特别是在半导体本体 2 的边缘区域中的辐射可以被反射结构 4、特别是被反射层 3 反射。于是可以避免或者至少强烈地减小辐射在支承体中的吸收。

[0085] 在半导体本体 2 的背离支承体 7 的侧上构建有另外的接触结构 65。该另外的接触结构包括另外的反射器层 66 和连接层 67。另外的反射器层设置在连接层 67 和半导体本体 2 之间。借助另外的反射器层 66,可以预防辐射在连接层 67 中的吸收。另外的接触结构 65、特别是连接层 67 设计用于半导体芯片的外部的电接触,例如借助接合线来进行。连接

层优选包含金属或者金属合金,特别优选为金。

[0086] 在半导体芯片的俯视图中,另外的接触结构 65 和介电层结构 5 的内部的部分区域 5A 彼此覆盖,特别是相互覆盖。在横向造型方面,于是介电层结构的内部的部分区域与另外的接触结构 65 的部分区域匹配。借助介电层结构 5,于是在半导体芯片的工作中引导载流子馈入到半导体本体 2 中,使得在有源区 25 中辐射主要在横向区域中产生,其中在这些横向区域中辐射出射面 10 未被另外的接触结构 65 遮蔽。

[0087] 反射层优选包含金属或者金属合金,或者由这种材料构成。特别优选的是,反射层包含钽、铂、镍、金、银、铝、铯、钛或者具有这些材料中至少之一的合金。金的特征例如在于在红外中的高反射率。钽、铝、银和铯以及具有这些材料至少之一的合金特别适于可见的光谱范围和紫外光谱范围。反射结构 3 对于有源区中产生的辐射的反射率优选为 80% 或者更高,优选为 90% 或者更高,特别优选为 95% 或者更高。

[0088] 结合反射层 4 所提及的材料也适于反射器层并且必要时适于另外的反射器层。此外,接触结构 6 和另外的接触结构 65 可以具有至少一个包含 TCO 材料譬如 ITO 或者 SnO 或者上面提及的 TCO 材料之一的层。

[0089] 此外,反射器层 61 或者另外的反射器层 66 优选除了对于有源区中产生的辐射的高反射率之外还具有至半导体本体 2 的良好的电接触特性。

[0090] 与接触结构 6 或者另外的接触结构 65 的其他层相比,反射器层 61 和 / 或另外的反射器层 66 优选较薄。此外优选的是,与反射层 4 相比,反射器层 61 和 / 或另外的反射器层 66 优选较薄。反射器层 61 的厚度优选最大为 200nm,特别优选为最大 100nm。

[0091] 很大程度上,反射器层和 / 或另外的反射器层可以薄地实施,使得厚度为最大 50nm,优选最大为 20nm。这样薄地实施的反射器层和 / 或另外的反射器层可以对于有源区 25 中产生的辐射是部分透明的。

[0092] 反射结构 3、特别是介电层结构 5 在横向方向上平坦地超出形成半导体本体 2 的边界的侧面 26。在此,侧面 26 没有或者基本上没有用于介电层结构的材料。在半导体芯片的俯视图中,半导体本体的横向边界在介电层结构 5 内、特别是在介电层结构的外部的一部分区域 5B 内延伸。在半导体芯片的工作中,于是可以避免载流子在半导体本体的边缘区域中注入到半导体本体中。半导体本体的边缘区域由此在电学上并不活跃或者至少比较不活跃。同时,可以借助反射结构 3 将从半导体本体 2 的边缘区域出射的辐射由反射结构来反射。于是可以避免或者至少减少朝向支承体 7 的方向发射的辐射在支承体中的吸收。

[0093] 很大程度上,反射结构 3、即介电层结构 5 和反射层 4 横向环绕地延伸,直到在横向方向上形成支承体 7 的边界的侧面 71。通过这种方式,也可以特别有效地避免在有源区中产生的如下辐射在支承体 7 中的吸收:其中该辐射从半导体本体的侧面 26 出发朝向半导体本体的支承体 7 的方向发射。

[0094] 当然,接触结构 6 和必要时另外的接触结构 65 特别是关于其几何构型方面并不局限于明确描述的实施方案。更确切地说,接触结构和另外的接触结构例如可以具有一个或多个接片状构建的部分区域,它们例如可以在辐射出射面 10 上延伸,用于将载流子有效地馈送到半导体本体 2 中。可替代地或者附加地,接触结构和 / 或另外的接触结构也可以具有多个独立的部分区域(没有分别明确地示出)。

[0095] 介电层结构可以不同于图 1A 和 1B 中所示的实施例也具有多个凹处。例如,介电

层结构特别是对应于另外的接触结构的接片状构建的部分区域地具有接片状的部分区域。介电层结构在此可以实施为横向关联的层结构。

[0096] 半导体芯片 1 实施为 LED 薄膜半导体芯片。半导体本体 2 的半导体层序列的生长衬底被完全去除。于是可以降低半导体芯片 1 的结构高度。

[0097] 有源区 25 优选设计用于产生红外、可见或者紫外光谱范围中的辐射，并且特别优选地包含 III-V 半导体材料。III-V 半导体材料特别适于在紫外光谱范围中 ( $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$ ) 经过可见光谱范围 ( $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$ ，特别是针对蓝色至绿色辐射，或者  $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{P}$ ，特别是针对黄色至红色辐射) 直到红外光谱范围 ( $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{As}$ ) 产生辐射。

[0098] 不同于所示的实施例，半导体芯片 1 也可以实施为 RCLED 半导体芯片或者实施为激光半导体芯片如 VCSEL 或者 VECSEL，如上面所详细描述的那样。

[0099] 在图 2 中示意性地在截面图中示出了根据本发明的半导体芯片的第二实施例。在此，第二实施例基本上对应于结合图 1A 和 1B 所描述的第一实施例。不同的是，半导体本体 2 具有带有结构化部 28 的表面 27。表面 27 是半导体芯片 1 的辐射出射面 10。此外，表面 27 在垂直方向上与另外的接触结构 65 邻接的区域 271 上优选平坦地实施。特别地，表面 271 的该区域可以被平滑。于是可以提高另外的接触结构 65、特别是反射器层 66 的反射率。

[0100] 结构化部 28 构建为表面 27 的与针对接触结构设置的区域 271 横向邻接的另外的区域 272。结构化部优选实施为使得提高了有源区 25 中产生的辐射从半导体芯片 1 耦合输出的效率。

[0101] 结构化部 28 可以规则地或者不规则地构建。不规则的结构化部例如可以以机械方式、譬如借助粗化来制造。

[0102] 表面 27 的规则的结构化部 28 例如可以借助凸起和 / 或凹陷、譬如以微棱镜的形式或以光栅的形式来实施。在光栅的情况下，横向的结构化部的周期长度在有源区中所产生的辐射的波长范围中，优选在构建有光栅的材料中的该波长的 0.1 倍至 10 倍之间。

[0103] 此外，接触结构 6 具有层 62，其包含 TCO 材料或者由 TCO 材料构成。例如，ITO 或者 SnO 是适合的。也可以使用其他的二元或者三元 TCO 材料。包含 TCO 材料的层 62 设置在半导体本体 2 和反射器层 61 之间。此外，含有 TCO 材料的层 62 与半导体本体 2 邻接。

[0104] 半导体本体 2 在朝向接触结构 6 的侧上具有隧道接触层 23。隧道接触层具有高的掺杂浓度，优选为至少  $10^{18}\text{cm}^{-3}$ ，特别优选为至少  $10^{19}\text{cm}^{-3}$ 。隧道接触层是 n 导电的并且由此是与邻接于隧道接触层 23 的半导体层 21 相反的导电类型，其中该半导体层是 p 导电地掺杂的。相应地，对于隧道接触层与 n 导电的半导体层邻接的情况，该隧道接触层被 p 导电地掺杂。

[0105] 借助隧道接触层 23，载流子可以简化地注入到半导体本体 2 中。当邻接于半导体本体 2 的接触结构 6 的层、即包含 TCO 材料的层 62 建立至 n 导电的半导体层的、比至 p 导电的半导体层更好的电接触时，隧道接触层 23 特别是用于要电接触的 p 导电的半导体层 21 的示例性描述的情况。根据接触结构 6 的材料，也可以省去隧道接触层。

[0106] 在图 3 中在示意性的截面图中示出了根据本发明的半导体芯片的第三实施例。第三实施例基本上对应于结合图 1A 和 1B 描述的第一实施例。

[0107] 不同于第一实施例，介电层结构 5 框架式地构建。于是没有设计与外部的部分区

域间隔的内部的的部分区域。此外,介电层结构与结合第一实施例所描述的一样具有凹处 55。介电层结构 5 可以构建为横向地关联的层结构。此外,如结合图 1A 和 1B 所描述的第一实施例的介电层结构 5 的外部的部分区域 5B 那样,介电层结构 5 在半导体芯片 1 的俯视图中主要沿着半导体本体 2 的横向边界延伸。介电层结构 5 由此主要用于减少载流子在边缘附近注入到半导体本体中,其中在该边缘附近的区域中的反射结构 3、即带有反射层 4 的介电层结构 5 同时使得避免或者至少减少了朝着支承体 7 的方向发射的辐射在支承体中的吸收。

[0108] 如结合第一实施例所描述的那样,接触结构 6 设置在介电层结构 5 的凹处 55 中。

[0109] 在图 4 中借助示意性截面图示出了根据本发明的半导体芯片的第四实施例。第四实施例基本上对应于结合图 1A 和 1B 所描述的第一实施例。不同于第一实施例,该介电层结构 5 多层地构建。于是,该介电层结构包括多个介电层。优选的是,借助介电层结构形成了介电反射结构。介电反射结构包括多个层对,它们分别由第一层 51 和第二层 52 构成,其中第一层和第二层具有彼此不同的折射率。介电反射结构优选实施为布拉格反射器并且此外优选具有十个或者更多层对,特别优选具有二十个或者更多层对。层对的数目越大,则介电反射结构的反射率会越高。从介电层结构 5 透射的辐射、譬如以相对于层 51、52 的法线比较大的角度入射到层上的辐射随后可以在反射层 4 上向回反射到半导体本体 2 中。通过介电反射结构和反射层的组合,于是可以以简单的方式实现具有针对有源区中产生的辐射的高反射率的反射结构 3。特别地,由于在反射层 4 之前的介电层结构 5,反射结构 3 在反射层的反射率较小的情况下也可以具有类似地高的总反射率。

[0110] 根据该实施例实施的、带有多个介电层的介电层结构 5 当然也可以使用在根据上面或者下面描述的内容来实施的半导体芯片中。

[0111] 在图 5 中示意性地在截面图中示出了根据本发明的半导体芯片的第五实施例。第五实施例基本上对应于结合图 1A 和 1B 所描述的第一实施例。不同在于,用于半导体本体 2 的半导体层序列的生长衬底 20 未被去除或者至少没有被完全去除。于是,生长衬底可以被薄化。在这种情况下可以省去附加的、不同于生长衬底 20 的支承体。

[0112] 此外,半导体芯片的辐射出射面 10 是生长衬底 20 的背离半导体本体 2 的表面。在此,该辐射出射面构建在有源区 25 的背离反射结构 3 的侧上。

[0113] 另外的接触结构 65 设置在生长衬底 20 的背离半导体本体 2 的侧上。在这种情况下,生长衬底 20 合乎目的地导电地构建。在并不导电的生长衬底的情况下,可替代地可以将另外的接触结构 65 设置在半导体本体 2 的与接触结构 6 相同的侧上。这种半导体芯片也称为倒装芯片(未明确示出)。作为另外的可替代方案,特别是电绝缘的生长衬底可以被局部地去除,使得半导体本体 2 从生长衬底 20 侧暴露出来。在该暴露的区域中,于是可以设置另外的接触结构 65。

[0114] 在图 6 中示意性地在截面图中示出了根据本发明的半导体芯片的第六实施例。第六实施例基本上对应于结合图 3 所描述的第三实施例。不同在于,反射层 4 具有凹处 40。在半导体芯片 1 的俯视图中,反射层的凹处与介电层结构 5 的凹处 55 交迭。在反射层 4 和半导体本体 2 之间连续地设置有介电层结构 5。此外,反射层 4 与接触结构 6 分离地实施。特别地,反射层 4 与接触结构 6 间隔。在这种情况下,反射层 4 和接触结构 6 特别是关于所使用的材料方面很大程度上可以彼此独立地优化。

[0115] 借助图 7A 至 7D 中示意性地在截面图中示出的中间步骤示出了用于制造半导体芯

片的方法的一个实施例。该方法在此仅仅示例性地针对制造根据第一实施例来实施的半导体芯片进行了描述。该方法当然也适于制造其他的半导体芯片,特别是用于制造根据第二至第六实施例的半导体芯片。

[0116] 如在图 7A 中所示的那样,首先提供了带有有源区 25 的半导体层结构系统 200。在此,在附图中为了简化表示仅仅示出了半导体层结构系统的部分,由该部分产生制成的半导体芯片的半导体本体。

[0117] 半导体层结构系统 200 优选借助外延方法譬如 MOCVD 或者 MBE 沉积在半导体层结构系统的生长衬底 20 上。在该生长衬底 20 上可以提供半导体层结构系统。与此不同,半导体层结构系统也可以在不同于生长衬底的辅助支承体上来提供。

[0118] 在半导体层结构系统 200 的背离生长衬底 20 的侧上构建有反射结构 3。为此,介电层结构 5 被沉积在半导体层结构系统 200 上。随后,反射层 4 被沉积在半导体层结构系统 200 上。反射层 4 优选横向结构化地构建,使得反射层完全或者仅仅局部地覆盖介电层结构 5。介电层结构 5 和反射层 4 的沉积优选借助气相淀积或者溅射来进行。

[0119] 此外,在半导体层结构系统 200 的背离生长衬底 20 的侧上构建有接触结构 6。特别地,接触结构构建在介电层结构 5 的凹处 55 中。接触结构借助反射器层 61 和反射层 4 来形成。反射器层在此可以在沉积介电层结构之前或者之后被沉积在半导体本体 2 上(参见图 7B)。

[0120] 如在图 7C 中所示的那样,半导体层结构系统 200 设置在支承体 7 上,使得反射结构 3 位于半导体层结构系统 200 和支承体 7 之间。半导体层结构系统在支承体上的机械稳定的固定例如可以借助粘合或者焊接来建立。这样形成的、在支承体 7 和半导体本体 2 之间的连接层在附图中并未明确示出。此外优选的是,半导体层结构系统在晶片接合过程中固定在支承体上。

[0121] 与此不同,支承体 7 也可以作为优选金属的层沉积在半导体层结构系统 200 上。为此,例如电镀方法或者其他的沉积方法如气相淀积或者溅射是合适的。

[0122] 随后,如图 7D 中所示的那样,可以去除生长衬底 20。生长衬底的去除可以完全地或者仅仅局部地进行。与此不同,生长衬底也可以被完全地或者仅仅局部地薄化。为了去除或者薄化生长衬底,例如机械工艺譬如磨削、抛光或者研磨、化学工艺譬如湿化学刻蚀或者干化学刻蚀是合适的。可替代地或者补充地,支承体可以借助激光剥离方法来去除。

[0123] 从半导体层结构系统 200 构建了半导体本体 2。半导体本体 2 的构建优选借助去除用于半导体层结构系统 200 的材料来进行。这例如可以借助湿化学刻蚀或者干化学刻蚀来进行。优选的是,在去除或者薄化生长衬底之后,从半导体层结构系统 200 构建半导体本体 2。

[0124] 从半导体层结构系统的背离支承体 7 的侧来进行半导体层结构系统 200 的半导体材料的去除。通过去除半导体层结构系统 200 的外延的半导体材料,局部地暴露了反射结构 3、特别是介电层结构 5。与此不同,反射结构也可以被完全地分开。在这种情况下,可以继续进行材料的去除,直到局部地暴露支承体 7。

[0125] 为了完成半导体芯片 1,在半导体本体 2 的背离反射结构 3 的侧上构建另外的接触结构 65。另外的接触结构的构建优选在从半导体层结构系统 200 构建半导体本体 2 之后进行。

[0126] 优选的是,在该方法中特别是同时地制造多个半导体芯片 1,其中分别由半导体层结构系统 200 的横向并排设置的部分区域产生相应的半导体芯片的半导体本体 2。

[0127] 本发明并未通过借助实施例的描述而局限于此。本发明而是包括任意新的特征以及特征的任意组合,特别是包含权利要求中的特征的任意组合,即使该特征或者该组合本身没有明确地在权利要求或者实施例中进行说明。

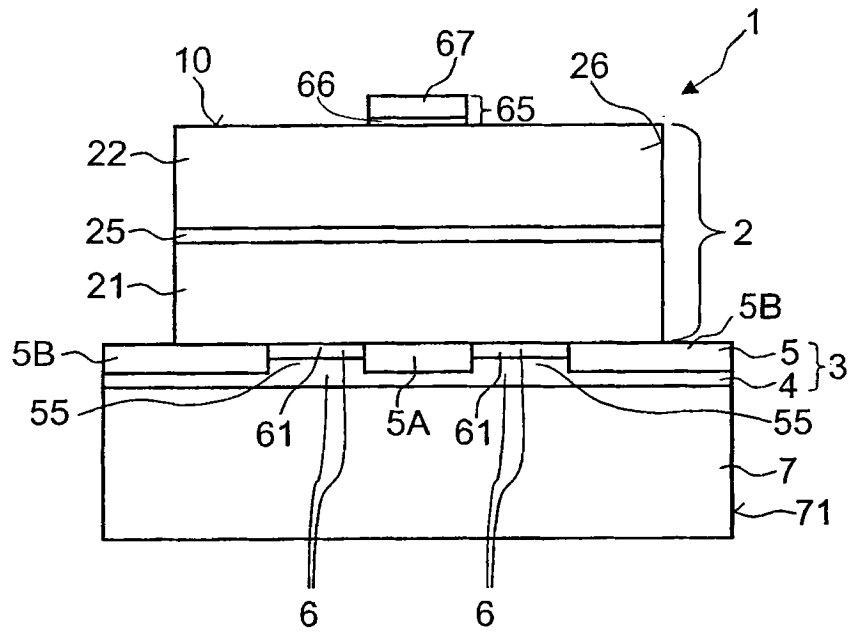


图 1A

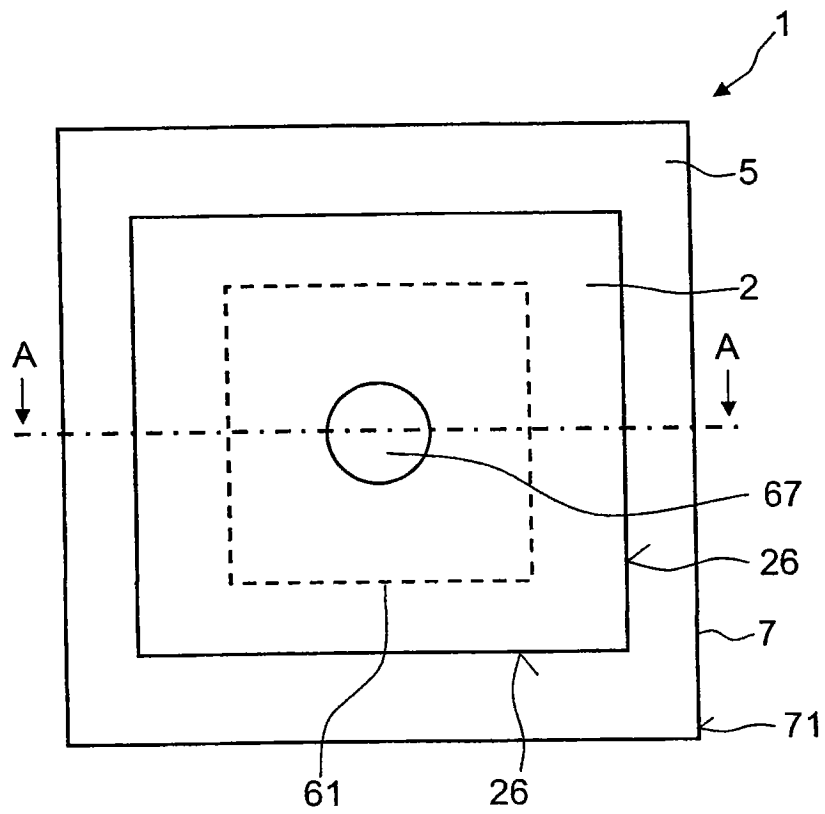


图 1B





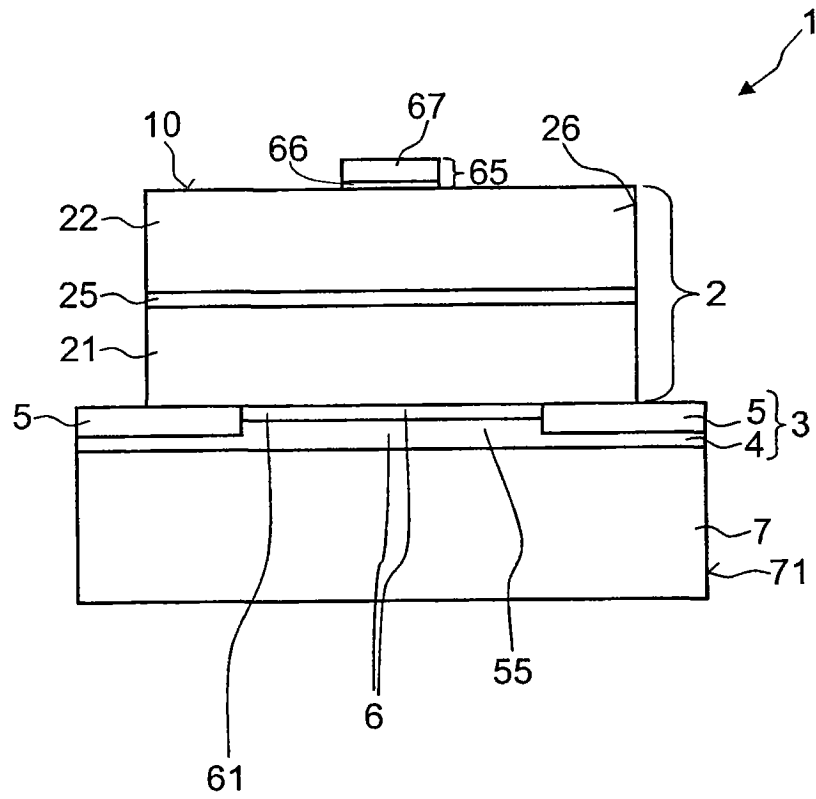


图 3

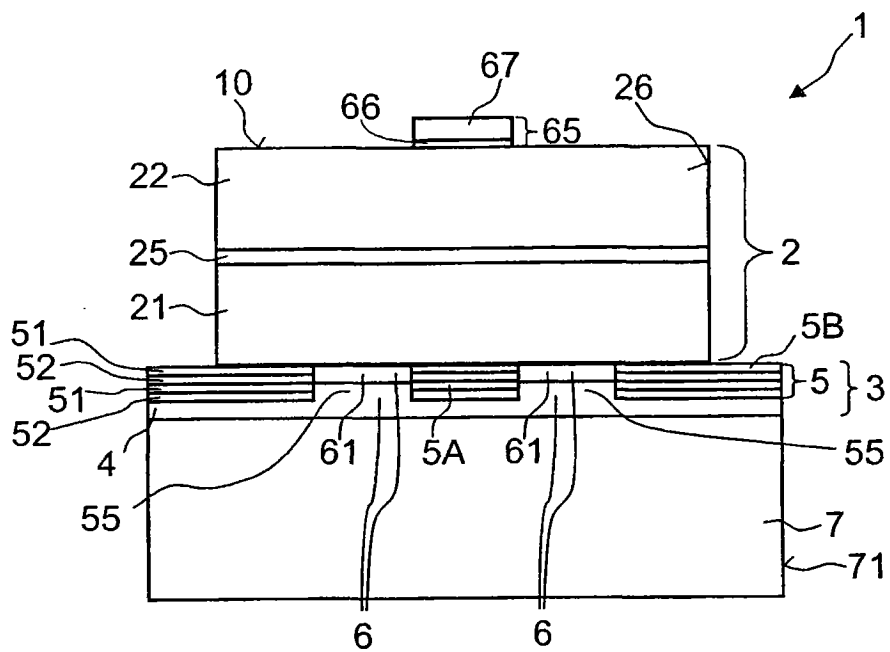


图 4

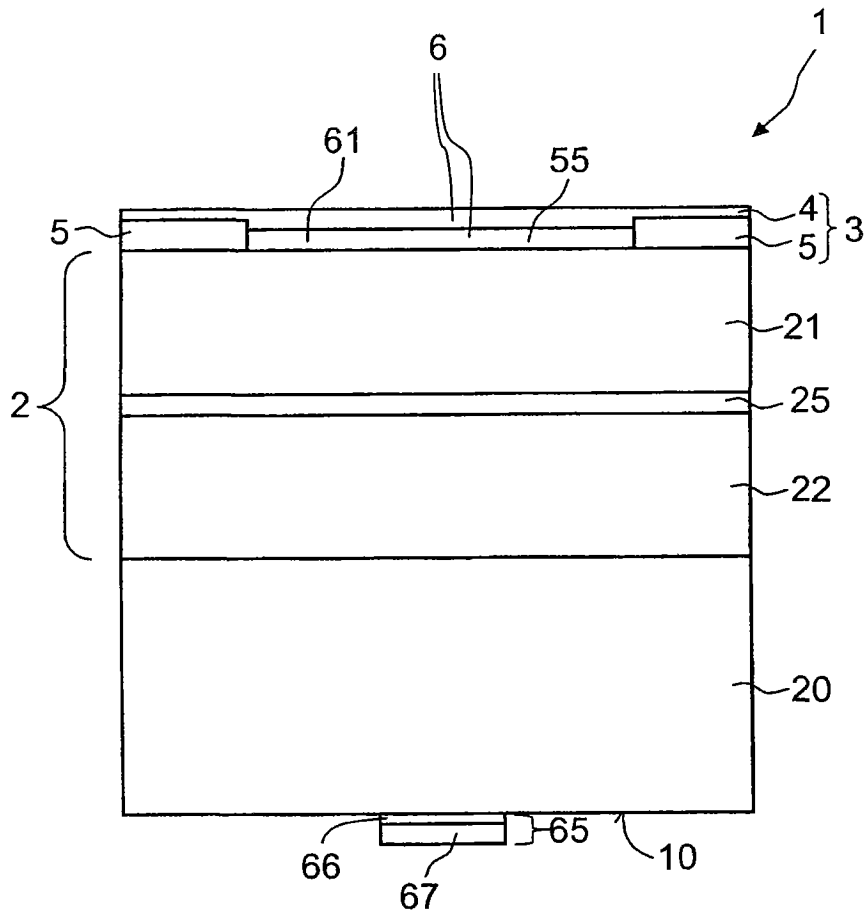


图 5

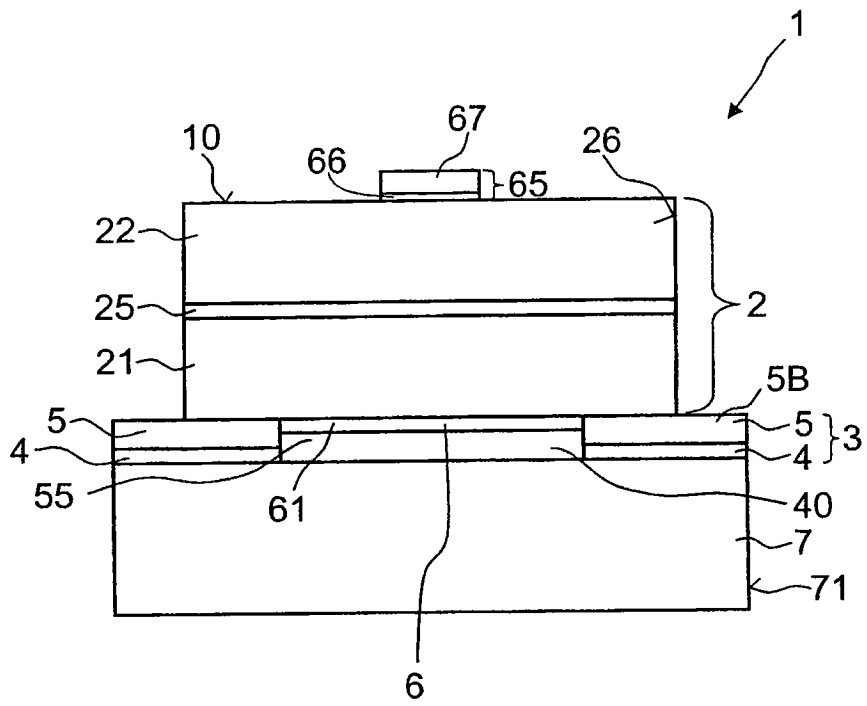


图 6

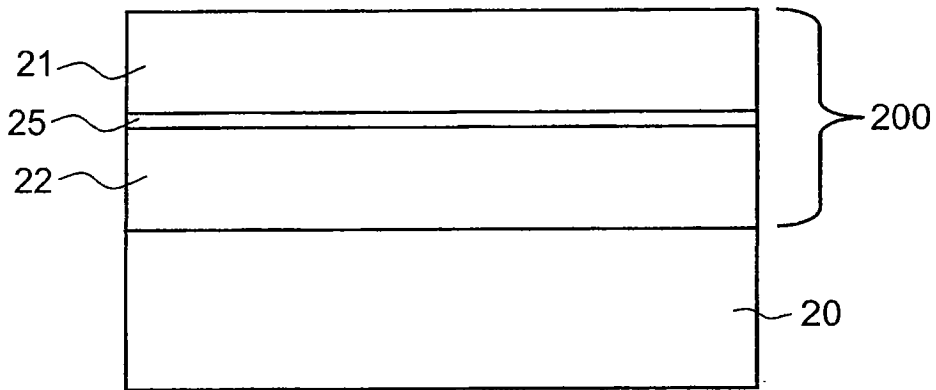


图 7A

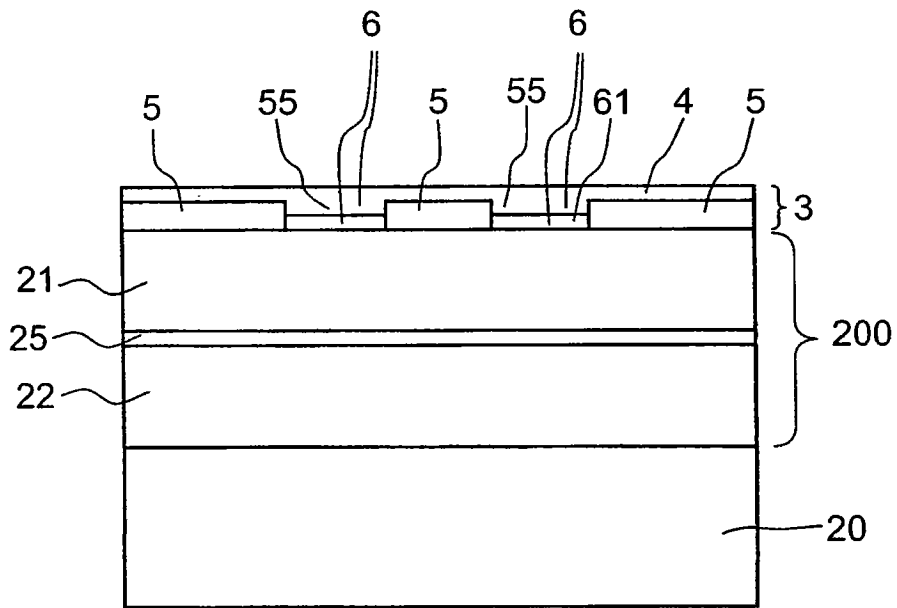


图 7B

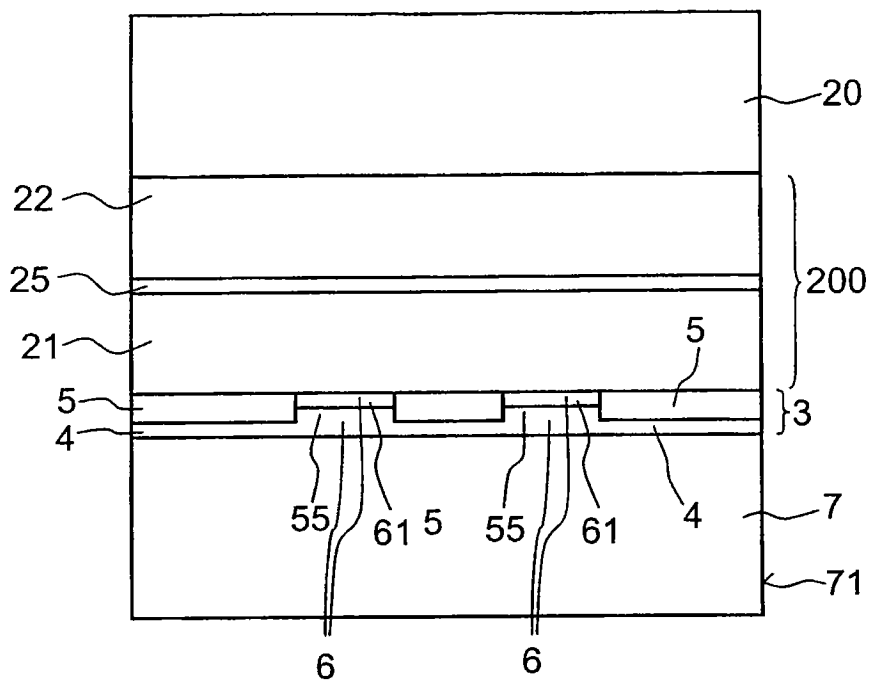


图 7C

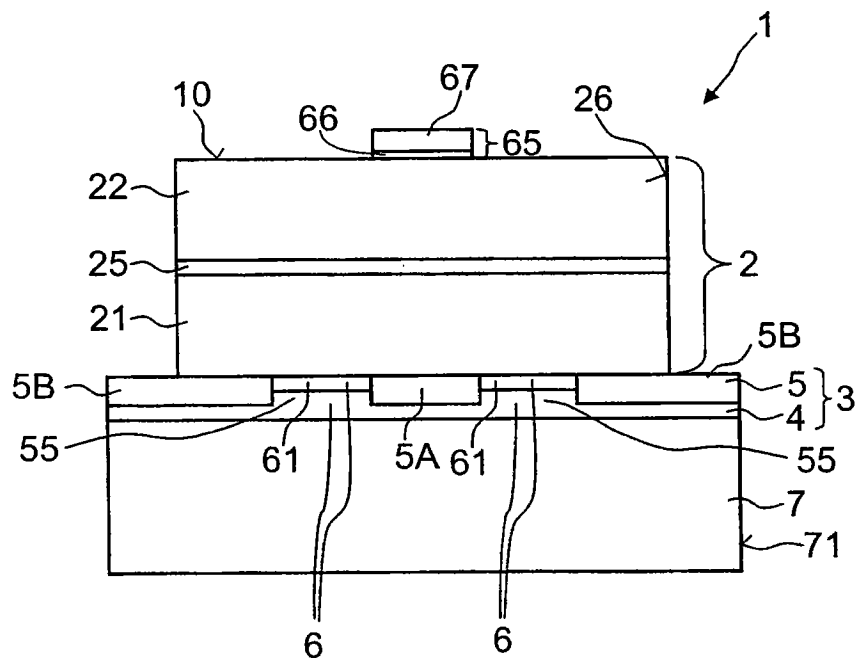


图 7D