



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I451395 B

(45)公告日：中華民國 103 (2014) 年 09 月 01 日

(21)申請案號：101110385

(22)申請日：中華民國 101 (2012) 年 03 月 26 日

(51)Int. Cl. : G09G3/36 (2006.01)

(71)申請人：友達光電股份有限公司 (中華民國) AU OPTRONICS CORP. (TW)

新竹市新竹科學工業園區力行二路 1 號

(72)發明人：郭庭瑋 GUO, TING WEI (TW)；林敬桓 LIN, CHING HUAN (TW)；郭家瑋 KUO, CHIA WEI (TW)；劉竹育 LIU, CHU YU (TW)；杉浦規生 SUGIURA, NORIO (JP)

(74)代理人：郭曉文

(56)參考文獻：

TW 571280

TW 200830250A

TW 200947395A

TW 201009420A

TW 201106328A

US 6181311B1

審查人員：唐之凱

申請專利範圍項數：16 項 圖式數：6 共 0 頁

(54)名稱

液晶顯示器的畫素電路及其驅動方法

A PIXEL CIRCUIT OF THE LIQUID CRYSTAL DISPLAY AND DRIVING METHOD THEREOF

(57)摘要

一種液晶顯示器的畫素電路，包括有：第一開關元件，用以接收掃瞄訊號與資料訊號；第二開關元件，電性耦接於第一開關元件，並用以接收第一電壓；第一分壓元件，電性耦接於第二開關元件，並用以接收第二電壓；及第一電容器，電性耦接於第一分壓元件與第二開關元件。

A pixel circuit of the liquid crystal display includes a first switch element, a second switch element, a first voltage divider element and a first capacitor. The first switch is configured to receive a scan signal and a data signal. The second switch element is electrically coupled to the first switch element and is configured to receive a first voltage. The first voltage divider element is electrically coupled to the second switch element and is configured to receive the second voltage. The first capacitor is electrically coupled to the first voltage divider and the second switch element.

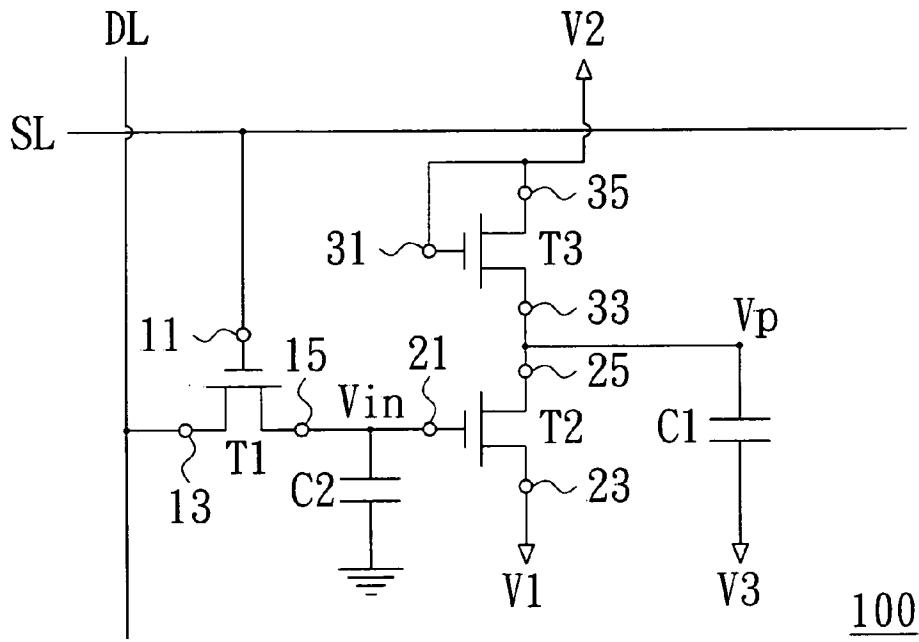


圖1

100

- | | | |
|-----|-------|------|
| 11 | · · · | 第一端 |
| 13 | · · · | 第二端 |
| 15 | · · · | 第三端 |
| 21 | · · · | 第一端 |
| 23 | · · · | 第二端 |
| 25 | · · · | 第三端 |
| 31 | · · · | 第一端 |
| 33 | · · · | 第二端 |
| 35 | · · · | 第三端 |
| 100 | · · · | 畫素電路 |
| C1 | · · · | 電容器 |
| C2 | · · · | 電容器 |
| SL | · · · | 掃瞄線 |
| DL | · · · | 資料線 |
| T1 | · · · | 開關元件 |
| T2 | · · · | 開關元件 |
| T3 | · · · | 分壓元件 |
| V1 | · · · | 電壓 |
| V2 | · · · | 電壓 |
| V3 | · · · | 共用電壓 |
| Vin | · · · | 節點 |
| Vp | · · · | 節點 |

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：101110385

2006.01
40963/36

※申請日：101. 3. 26 ※IPC 分類：

一、發明名稱：(中文/英文)

液晶顯示器的畫素電路及其驅動方法 / A PIXEL CIRCUIT OF THE LIQUID CRYSTAL DISPLAY AND DRIVING METHOD THEREOF

二、中文發明摘要：

一種液晶顯示器的畫素電路，包括有：第一開關元件，用以接收掃瞄訊號與資料訊號；第二開關元件，電性耦接於第一開關元件，並用以接收第一電壓；第一分壓元件，電性耦接於第二開關元件，並用以接收第二電壓；及第一電容器，電性耦接於第一分壓元件與第二開關元件。

三、英文發明摘要：

A pixel circuit of the liquid crystal display includes a first switch element, a second switch element, a first voltage divider element and a first capacitor. The first switch is configured to receive a scan signal and a data signal. The second switch element is electrically coupled to the first switch element and is configured to receive a first voltage. The first voltage divider element is electrically coupled to the second switch element and is configured to receive to the second voltage. The first capacitor is electrically coupled to the first voltage divider and the second switch element.

四、指定代表圖：

(一)本案指定代表圖為：第（ 1 ）圖。

(二)本代表圖之元件符號簡單說明：

11	第一端
13	第二端
15	第三端
21	第一端
23	第二端
25	第三端
31	第一端
33	第二端
35	第三端
100	畫素電路
C1	電容器
C2	電容器
SL	掃瞄線
DL	資料線
T1	開關元件
T2	開關元件
T3	分壓元件
V1	電壓
V2	電壓
V3	共用電壓
Vin	節點
Vp	節點

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：
無。

六、發明說明：

【發明所屬之技術領域】

本發明是有關於一種畫素電路，且特別是有關於一種液晶顯示器的畫素電路及其驅動方法。

【先前技術】

在目前的液晶顯示器中，畫素結構通常由液晶介質、薄膜電晶體(Thin Film Transistor, TFT)背板與彩色濾光片等組件所構成。所述的 TFT 背板提供適當的電壓至液晶分子以改變畫素結構的光傳導性。

隨著顯示技術的發展，省電、高解析度與輕薄已成為液晶顯示器的設計趨勢之一。然而，隨著解析度的提升，TFT 背板中的掃瞄線也隨著增加。因此，在高解析度的顯示環境下，掃瞄訊號傳遞延遲的影響將更為明顯，嚴重時，甚至可能造成液晶顯示器的顯示異常問題。

【發明內容】

本發明提出一種液晶顯示器的畫素電路及其驅動方法，利用放電式的電路架構縮短畫素電路的轉態時間，以改善掃瞄訊號傳遞延遲的影響所造成液晶顯示器的顯示異常問題。

因此，本發明的液晶顯示器的畫素電路，包括有：第一開關元件，用以接收掃瞄訊號與資料訊號；第二開關元件，電性耦接於所述的第一開關元件，並用以接收第一電壓；第一分壓元件，電性耦接於所述的第二開關元件，並用以接收第二電壓；及第一電容器，電性耦接於所述的第一分壓元件與第二開

關元件。

另外，本發明的液晶顯示器的畫素電路之驅動方法，而畫素電路包括有：第一開關元件，用以接收掃瞄訊號與資料訊號；第二開關元件電性耦接於第一開關元件；第一分壓元件電性耦接於第二開關元件；及第一電容器電性耦接於第一分壓元件與第二開關元件，其中所述的驅動方法包括有下列步驟：首先，提供第一電壓至第二開關元件；提供第二電壓至分壓開關元件；接著，於所述的第二開關元件關閉時，根據第二開關元件與第一分壓元件之分壓使第一電容器儲存有第一畫素電壓，以使畫素電路呈現第一顯示態；及於所述的第二開關元件導通時，使第一電容器根據第一電壓的電壓值儲存有第二畫素電壓，以使畫素電路呈現第二顯示態。

綜上所述，本發明的液晶顯示器的畫素電路及其驅動方法，利用開關元件、分壓元件與儲能元件所構成的畫素電路，並配合掃瞄訊號、資料訊號與低電壓驅動方式使畫素電路呈現對應的顯示態。由於所述的畫素電路可在線性區操作，因此對於掃瞄訊號傳遞延遲的容忍度較大，藉以在高解析度與高頻環境下運作。另外，採用低電壓驅動方式來降低畫素電路的功耗，進而符合目前的設計趨勢。

為讓本發明之上述和其他目的、特徵和優點能更明顯易懂，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下。

【實施方式】

請參照圖 1，圖 1 為本發明第一實施例之電路方塊圖。如圖 1 所示，本發明實施例之液晶顯示器的畫素電路 100 包括有開關元件 T1、開關元件 T2、分壓元件 T3、電容器 C1 與電

容器 C2。

開關元件 T1 具有第一端 11、第二端 13 與第三端 15。開關元件 T1 可為 MOS 型的薄膜電晶體開關，但不以此為限。開關元件 T1 的第一端 11 為閘極。開關元件 T1 的第二端 13 為源極。開關元件 T1 的第三端 15 為汲極。開關元件 T1 的第一端 11 電性耦接於掃瞄線 SL。開關元件 T1 的第一端 11 接收掃瞄訊號 G1(如圖 2 所示)。開關元件 T1 的第二端 13 電性耦接於資料線 DL。開關元件 T1 的第二端 13 接收資料訊號 D1(如圖 2 所示)。

開關元件 T2 具有第一端 21、第二端 23 與第三端 25。開關元件 T2 可為 MOS 型的薄膜電晶體開關，但不以此為限。開關元件 T2 的第一端 21 為閘極。開關元件 T2 的第二端 23 為源極。開關元件 T2 的第三端 25 為汲極。開關元件 T2 的第一端 21 電性耦接於開關元件 T1 的第三端 15。開關元件 T2 的第二端 23 接收電壓 V1。

電容器 C2 具有第一端(圖中未標示)與第二端(圖中未標示)。電容器 C2 的第一端分別電性耦接於開關元件 T2 的第一端 21、開關元件 T1 的第三端 15 與節點 Vin。電容器 C2 的第二端電性耦接於接地端。在本發明的另一個實施例中可省略電容器 C2。電容器 C2 可例如是儲存電容。

分壓元件 T3 具有第一端 31、第二端 33 與第三端 35。分壓元件 T3 可為 MOS 型的薄膜電晶體開關、二極體或電阻。分壓元件 T3 的第一端 31 為閘極。分壓元件 T3 的第二端 33 為源極。分壓元件 T3 的第三端 35 為汲極。分壓元件 T3 的第三端 35 接收電壓 V2。分壓元件 T3 的第一端 31 電性耦接於分壓元件 T3 的第三端 35。分壓元件 T3 的第二端 33 電性耦接於

開關元件 T2 的第三端 25。另外，在本發明的另一個實施例中，當分壓元件 T3 為二極體或電阻時，其可能具有兩個連接端，以對應接收電壓 V2 與電性耦接於開關元件 T2 的第三端 25。

電容器 C1 具有第一端(圖中未標示)與第二端(圖中未標示)。電容器 C1 的第一端分別電性耦接於分壓元件 T3 的第二端 33、開關元件 T2 的第三端 25 與節點 Vp。電容器 C1 的第二端接收共用電壓 V3。所述的電壓 V1、電壓 V2 與共用電壓 V3 可例如是直流電壓。電容器 C1 可例如是液晶電容。另外，本發明實施例中的畫素電路 100 所列出的各構件的電路架構、數量僅是舉例說明，並不以此為限。

接下來，大致說明畫素電路 100 的作動過程。如圖 1 所示，於開關元件 T1 關閉與開關元件 T2 關閉時，利用電壓 V1、電壓 V2、開關元件 T2 與分壓元件 T3 所形成的分壓關係，使電容器 C1 儲存有第一畫素電壓(即節點 Vp 的端電壓)。藉此，畫素電路 100 可呈現第一顯示態(例如，亮態)。

所述的第一畫素電壓的電壓值可由以下式子決定： $(V2-V1)*(R1/(R1+R2))$ ，其中 V1 為電壓 V1 的電壓值，V2 為電壓 V2 的電壓值，R1 為開關元件 T2 的阻抗值，R2 為分壓元件 T3 的阻抗值。換句話說，電容器 C1 根據開關元件 T2 與分壓元件 T3 之分壓儲存有第一畫素電壓。

接著，於開關元件 T1 與開關元件 T2 導通時，利用電壓 V1 的電壓值或位準影響電容器 C1 的儲存電壓，以使電容器 C1 的儲存電壓放電(或者充電)至第二畫素電壓。換句話說，電容器 C1 根據電壓 V1 的電壓值儲存有第二畫素電壓(即節點 Vp 的端電壓)。藉此，畫素電路 100 可呈現第二顯示態(例如，暗態)。另外，電壓 V2 的電位高於第一畫素電壓的電位，而第一

畫素電壓的電位高於電壓 V1 的電位。

由於開關元件 T2 不用操作在飽和區，也就是說，開關元件 T2 在線性區也可動作，所以開關元件 T2 不易受掃瞄訊號延遲的影響而產生畫面異常的現象。藉此，畫素電路 100 可符合高解析度(例如，1440 條掃瞄線與 2560 條資料線)與高頻訊號的使用需求。另外，電壓 V1、電壓 V2 與共用電壓 V3 為直流電壓，其中電壓 V1 大約為 -5 伏特至 -10 伏特左右、電壓 V2 大約為 20 伏特至 40 伏特左右，換句話說，本發明實施例是以低電壓驅動方式，所以電力消耗不高，藉以符合低功耗的設計趨勢。

請一併參照圖 1 與圖 2，圖 2 為本發明第一實施例之訊號波形示意圖，其中水平軸表示時間，而垂直軸表示電壓。於掃瞄訊號 G1 為低電位(例如，-6 伏特)時，開關元件 T1 與開關元件 T2 為關閉。電容器 C1 根據電壓 V1 與電壓 V2 的電壓值儲存有第一畫素電壓(例如，23 伏特)。於掃瞄訊號 G1 為高電位(例如，12 伏特)時，開關元件 T1 與開關元件 T2 為導通。此時，電容器 C2 根據資料訊號 D1 的高電位(例如，7 伏特)儲存有一個電壓值(例如，6 伏特)，而電容器 C2 所儲存的電壓值即節點 Vin 的端電壓。電容器 C1 根據電壓 V1 的電壓值儲存有第二畫素電壓(例如，0.3 伏特)。然後，於掃瞄訊號 G1 再次為低電位時，資料訊號 D1 也回到低電位。

值得一提的是，如圖 2 所示，本發明第一實施例的畫素電路 100 的畫素電壓變化(如節點 Vp 的端電壓)是經由放電方式決定畫素電路 100 的顯示態，因此，相較於習知技術採用充電方式具有較快的反應速度。

請參照圖 3，圖 3 為本發明第二實施例之電路方塊圖。

如圖 3 所示，本發明第二實施例之液晶顯示器的畫素電路 110 包括有開關元件 T1、開關元件 T2、分壓元件 T3、分壓元件 T4、電容器 C1 與電容器 C2。第二實施例與第一實施例不同之處在於：電壓 V1 與電壓 V2 可為直流電壓或交流電壓，部分電性耦接關係與第一實施例相同，以下不再贅述。同樣的，在本發明的另一個實施例中亦可省略電容器 C2。

分壓元件 T4 具有第一端 41、第二端 43 與第三端 45，分壓元件 T4 可為 MOS 型的薄膜電晶體開關、二極體或電阻。分壓元件 T4 的第一端 41 為閘極。分壓元件 T4 的第二端 43 為源極。分壓元件 T4 的第三端 45 為汲極。分壓元件 T4 的第二端 43 接收電壓 V2 並電性耦接於分壓元件 T3 的第一端 31 與第三端 35。分壓元件 T4 的第一端 41 電性耦接於分壓元件 T4 的第三端 45、電容器 C1 的第一端。另外，在本發明的另一個實施例中，當分壓元件 T4 為二極體或電阻時，其可能具有兩個連接端，以對應接收電壓 V2 與電性耦接於電容器 C1 的第一端。

同樣的，第一畫素電壓的電壓值可由式子(1)或式子(2)決定：

其中所述的 V_1 為電壓 V_1 的電壓值， V_2 為電壓 V_2 的電壓值， R_1 為開關元件 T_2 的阻抗值， R_2 為分壓元件 T_3 的阻抗值， R_3 為分壓元件 T_4 的阻抗值。

請一併參照圖 3 與圖 4，圖 4 為本發明第二實施例之訊號波形示意圖，其中水平軸表示時間，而垂直軸表示電壓。首先，於掃瞄訊號 G1 的第一個脈衝前，開關元件 T1 與開關元件 T2

為關閉，電容器 C1 儲存有第一畫素電壓，以使畫素電路 110 呈現第一顯示態。

於掃瞄訊號 G1 的第一個脈衝時，開關元件 T1 與開關元件 T2 為導通，電容器 C1 放電至第二畫素電壓，以使畫素電路 110 呈現第二顯示態。

接下來，於掃瞄訊號 G1 的第二個脈衝時，開關元件 T1 與開關元件 T2 為關閉，電容器 C1 儲存有第一畫素電壓，以使畫素電路 110 再次呈現第一顯示態。

請一併參照圖 1 與圖 5，圖 5 為本發明第一實施例的畫素電路之驅動方法的步驟流程圖。如圖 5 所示，首先，在步驟 S501 中，提供電壓 V1 至開關元件 T2 的第二端 23(即源極)。所述的電壓 V1 可為直流電壓。接著，在步驟 S503 中，提供電壓 V2 至分壓元件 T3 的第三端 35(即汲極)。所述的電壓 V2 可為直流電壓。另外，在本發明的另一個實施例中，步驟 S501 與 S503 的順序可以交換，也可以合併為一個步驟。

然後，在步驟 S505 中，於開關元件 T2 關閉時，根據開關元件 T2 與分壓元件 T3 之分壓使電容器 C1 儲存有第一畫素電壓，以使畫素電路 100 呈現第一顯示態。

接下來，在步驟 S507 中，於開關元件 T2 導通時，使電容器 C1 根據電壓 V1 的電壓值或電位儲存有第二畫素電壓，以使畫素電路 100 呈現第二顯示態。較佳者，電容器 C1 是以放電方式到達第二畫素電壓。另外，本發明第一實施例的畫素電路之驅動方法亦適用於第二實施例中的畫素電路 110。

本發明各實施例中畫素電路的灰階狀態可透過場序法 (field sequential color) 控制的方式實現。請一併參照圖 1 與圖 6，圖 6 為本發明實施例之場序法控制對應的訊號波形示意

圖，其中水平軸表示時間，而垂直軸表示電壓。

首先，於第 N-1 幀 61 的時間內，開關元件 T1 與開關元件 T2 為關閉，以使畫素電路 100 呈現亮態。此時，對應驅動第一色源背光 BB(例如，藍色)點亮與關閉，並藉由控制背光點亮與關閉的時間，以調配出畫素電路 100 所需呈現的灰階狀態。所述的 N 為自然數。

同樣的，於第 N 幀 63 的時間內，開關元件 T1 與開關元件 T2 為關閉，以使畫素電路 100 呈現亮態。此時，對應驅動第二色源背光 GB(例如，綠色)點亮與關閉，並藉由控制背光點亮與關閉的時間，以調配出畫素電路 100 所需呈現的灰階狀態。

同樣的，第 N+1 幀 65 的時間內，開關元件 T1 與開關元件 T2 為關閉，以使畫素電路 100 呈現亮態。此時，對應驅動第三色源背光 R1(例如，紅色)點亮與關閉，並藉由控制背光點亮與關閉的時間，以調配出畫素電路 100 所需呈現的灰階狀態。另外，所述的第一色源背光 BB、第二色源背光 GB 與/或第三色源背光 RB 可由背光模組(圖中未示)產生。

在本發明的另一個實施例中，可於一個幀的時間內，對應驅動第一色源背光 BB、第二色源背光 GB 與第三色源背光 RB 點亮與關閉，且第一色源背光 BB、第二色源背光 GB 與第三色源背光 RB 的點亮時間為彼此錯開。或者，第一色源背光 BB、第二色源背光 GB 與第三色源背光 R1 的關閉時間為彼此錯開。或者，第一色源背光 BB、第二色源背光 GB 與第三色源背光 RB 的點亮與關閉時間皆為彼此錯開。

舉例來說，於第 N-1 幀 61 的時間內，開關元件 T1 與開關元件 T2 為關閉，以使畫素電路 100 呈現亮態。此時，對應

驅動第一色源背光 BB 點亮與關閉。接著，再對應驅動第二色源背光 GB 點亮與關閉。然後，再對應驅動第三色源背光 RB 點亮與關閉。另外，上述的色源背光的驅動方式僅為舉例說明，並非用以限制色源背光的點亮順序與數量。也就是說，於第 N-1 幀 61 的時間內，亦可只驅動一種或兩種色源背光。

綜上所述，本發明的液晶顯示器的畫素電路及其驅動方法，利用開關元件、分壓元件與儲能元件所構成的畫素電路，並配合掃瞄訊號、資料訊號與低電壓驅動方式使畫素電路呈現對應的顯示態。由於所述的畫素電路可在線性區操作，因此對於掃瞄訊號傳遞延遲的容忍度較大，藉以在高解析度與高頻環境下運作。另外，採用低電壓驅動方式來降低畫素電路的功耗，進而符合目前的設計趨勢。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖式簡單說明】

圖 1 繪示為本發明第一實施例之電路方塊圖。

圖 2 繪示為本發明第一實施例之訊號波形示意圖。

圖 3 繪示為本發明第二實施例之電路方塊圖。

圖 4 繪示為本發明第二實施例之訊號波形示意圖。

圖 5 繪示為第一實施例的畫素電路之驅動方法的步驟流程圖。

圖 6 繪示為本發明實施例之場序法控制對應的訊號波形示意圖。

【主要元件符號說明】

11	第一端
13	第二端
15	第三端
21	第一端
23	第二端
25	第三端
31	第一端
33	第二端
35	第三端
41	第一端
43	第二端
45	第三端
61	第 N-1 帖
63	第 N 帖
65	第 N+1 帖
100	畫素電路
BB	第一色源背光
C1	電容器
C2	電容器
D1	資料訊號
Frame	帖
G1	掃瞄訊號
GB	第二色源背光
SL	掃瞄線

RB 第三色源背光

S1 資料訊號

DL 資料線

T1 開關元件

T2 開關元件

T3 分壓元件

T4 分壓元件

V1 電壓

V2 電壓

V3 共用電壓

V_{in} 節點

V_p 節點

S501~S507 方法步驟說明

103年5月5日修正本
P15-18

103年5月5日修正替換頁

七、申請專利範圍：

1. 一種液晶顯示器的畫素電路，包括有：

一第一開關元件，用以接收一掃瞄訊號與一資料訊號；

一第二開關元件，電性耦接於該第一開關元件，並用以接收一第一電壓；

一第一分壓元件，電性耦接於該第二開關元件，並用以接收一第二電壓；及

一第一電容器，電性耦接於該第一分壓元件與該第二開關元件，並用以儲存一第一畫素電壓；

一第二分壓元件，電性耦接於該第一電容器，並用以接收該第二電壓。

2. 如申請專利範圍第1項所述之液晶顯示器的畫素電路，其中該第一開關元件具有一汲極、一閘極與一源極，該第一開關元件的閘極接收該掃瞄訊號，該第一開關元件的源極接收該資料訊號；該第二開關元件具有一汲極、一閘極與一源極，該第二開關元件的閘極電性耦接於該第一開關元件的汲極，該第二開關元件的源極接收該第一電壓；該第一分壓元件具有一汲極、一閘極與一源極，該第一分壓元件的汲極接收該第二電壓，該第一分壓元件的閘極電性耦接於該第一分壓元件的汲極，該第一分壓元件的源極電性耦接於該第二開關元件的汲極；該第一電容器具有一第一端與一第二端，該第一電容器的第一端電性耦接於該第二開關元件的汲極，該第一電容器的第二端接收一公用電壓。

3.如申請專利範圍第2項所述之液晶顯示器的畫素電路，其中該第一電壓、該第二電壓與該共用電壓為一直流電壓。

4.如申請專利範圍第1項所述之液晶顯示器的畫素電路，其中該第一畫素電壓的電壓值由以下式子決定： $(V2-V1)*(R1/(R1+R2))$ ，其中V1為該第一電壓的電壓值，V2為該第二電壓的電壓值，R1為該第二開關元件的阻抗值，R2為該第一分壓元件的阻抗值。

5.如申請專利範圍第2項所述之液晶顯示器的畫素電路，其中該第二分壓元件，具有一汲極、一閘極與一源極，該第二分壓元件的源極接收該第二電壓，該第二分壓元件的閘極與汲極共同電性耦接於該第一電容器的第一端。

6.如申請專利範圍第5項所述之液晶顯示器的畫素電路，其中該第一電壓、該第二電壓或該共用電壓包括一直流電壓與一交流電壓。

7.如申請專利範圍第5項所述之液晶顯示器的畫素電路，其中該第一畫素電壓的電壓值由式子(1)或式子(2)決定：

其中 V_1 為該第一電壓的電壓值， V_2 為該第二電壓的電壓值， R_1 為該第二開關元件的阻抗值， R_2 為該第一分壓元件的阻抗值， R_3 為該第二分壓元件的阻抗值。

8.如申請專利範圍第5項所述之液晶顯示器的畫素電路，其中該第一分壓元件與該第二分壓元件包括一開關元件。

9.如申請專利範圍第1項所述之液晶顯示器的畫素電路，其中於該第一開關元件與該第二開關元件關閉時，該第一電容器充電至該第一畫素電壓，於該第一開關元件與該第二開關元件導通時，該第一電容器放電至一第二畫素電壓。

10.如申請專利範圍第1項所述之液晶顯示器的畫素電路，其中該第二電壓的電位高於該第一畫素電壓的電位，而該第一畫素電壓的電位高於該第一電壓的電位。

11.一種液晶顯示器的畫素電路之驅動方法，該畫素電路包括有：一第一開關元件，用以接收一掃瞄訊號與一資料訊號；一第二開關元件，電性耦接於該第一開關元件；一第一分壓元件，電性耦接於該第二開關元件；一第一電容器，電性耦接於該第一分壓元件與該第二開關元件；及一第二分壓元件，電性耦接於該第一電容器，並用以接收該第二電壓，其中該驅動方法包括有下列步驟：

提供一第一電壓至該第二開關元件；

提供一第二電壓至該第一分壓元件及第二分壓元件；

於該第二開關元件關閉時，根據該第二開關元件、該第一分壓元件與該第二分壓元件之分壓使該第一電容器儲存有一第一畫素電壓，以使該畫素電路呈現一第一顯示態；及

於該第二開關元件導通時，使該第一電容器根據該第一電壓的電壓值儲存有至一第二畫素電壓，以使該畫素電路呈現一

第二顯示態。

12.如申請專利範圍第 11 項所述之液晶顯示器的畫素電路之驅動方法，其中該第一畫素電壓的電壓值由以下式子決定： $(V2-V1)*(R1/(R1+R2))$ ，其中 $V1$ 為該第一電壓的電壓值， $V2$ 為該第二電壓的電壓值， $R1$ 為該第二開關元件的阻抗值， $R2$ 為該第一分壓元件的阻抗值。

13.如申請專利範圍第 11 項所述之液晶顯示器的畫素電路之驅動方法，其中該第一電壓與該第二電壓為一直流電壓。

14.如申請專利範圍第 11 項所述之液晶顯示器的畫素電路之驅動方法，其中於一第 $N-1$ 帖、一第 N 帖或一第 $N+1$ 帖的時間內，該第一開關元件與該第二開關元件為關閉。

15.如申請專利範圍第 14 項所述之液晶顯示器的畫素電路之驅動方法，其中於該第 $N-1$ 帖的時間內，對應驅動一第一色源背光點亮與關閉，於該第 N 帖的時間內，對應驅動一第二色源背光點亮與關閉，於該第 $N+1$ 帖的時間內，對應驅動一第三色源背光點亮與關閉，而 N 為自然數。

16.如申請專利範圍第 14 項所述之液晶顯示器的畫素電路之驅動方法，其中於該第 $N-1$ 帖、該第 N 帖或該第 $N+1$ 帖的時間內，對應驅動一第一色源、一第二色源與一第三色源的背光點亮與關閉，且該第一色源背光、該第二色源背光與該第三色源背光的點亮時間為彼此錯開。

103年5月5日修正本
P.19 → 24

103年5月5日修正替換頁

八、圖式：

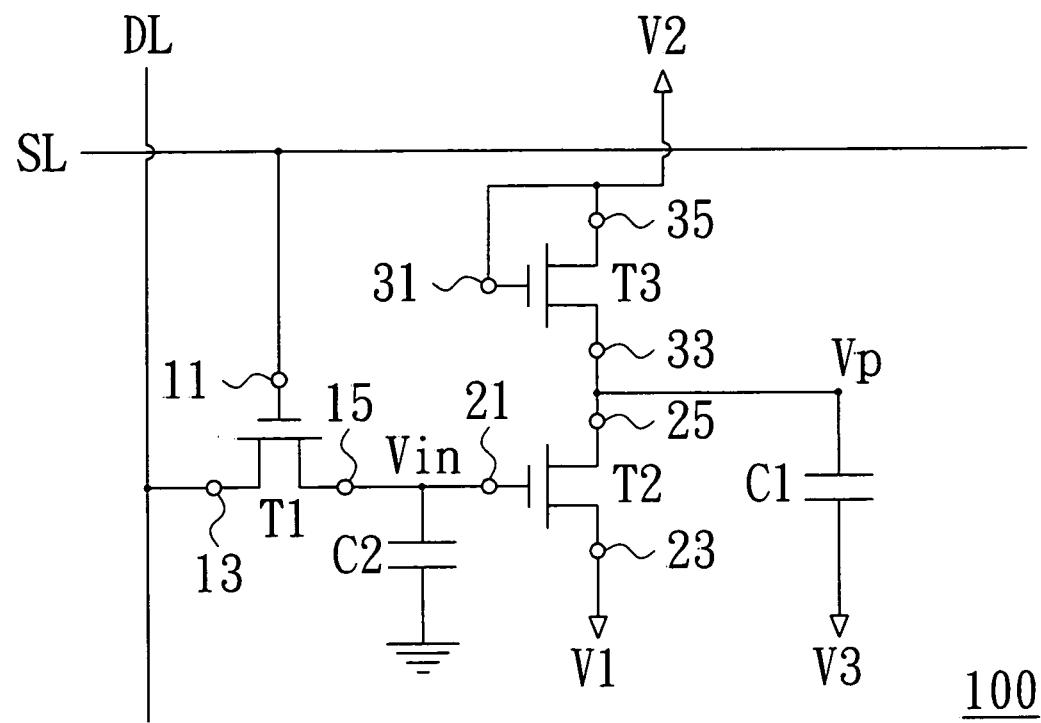


圖 1

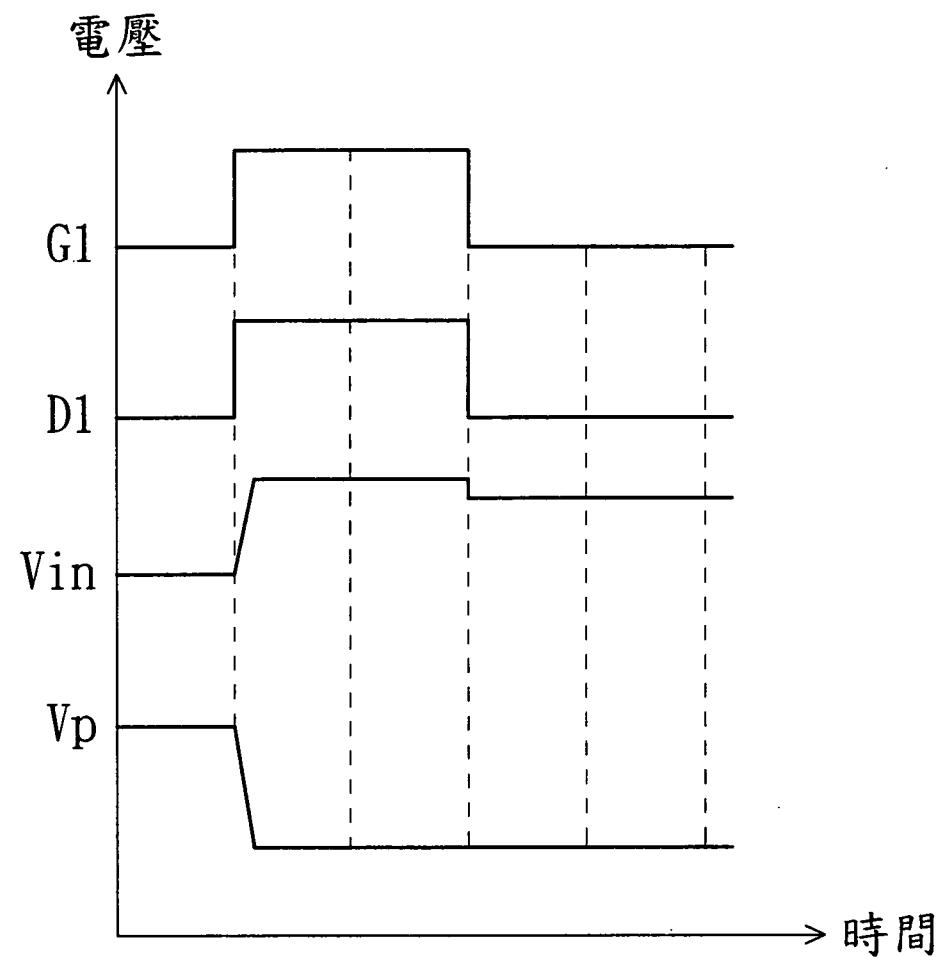


圖2

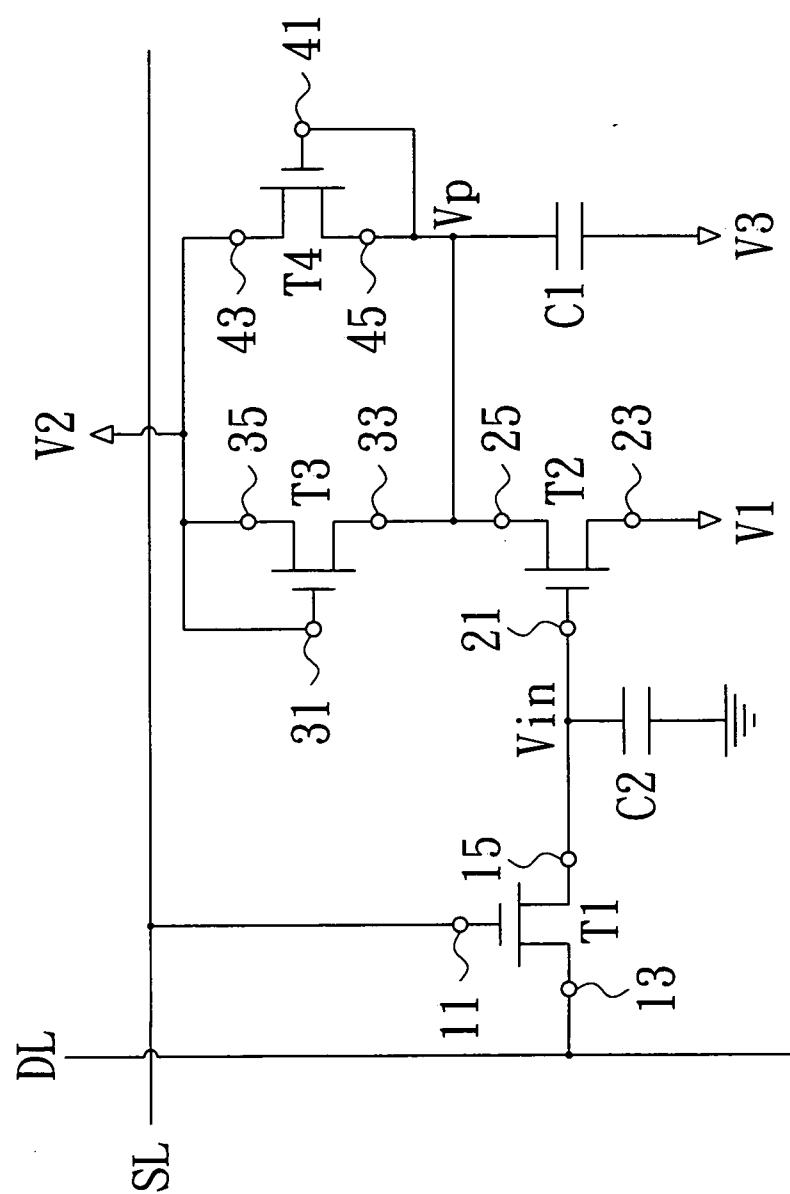
110

圖3

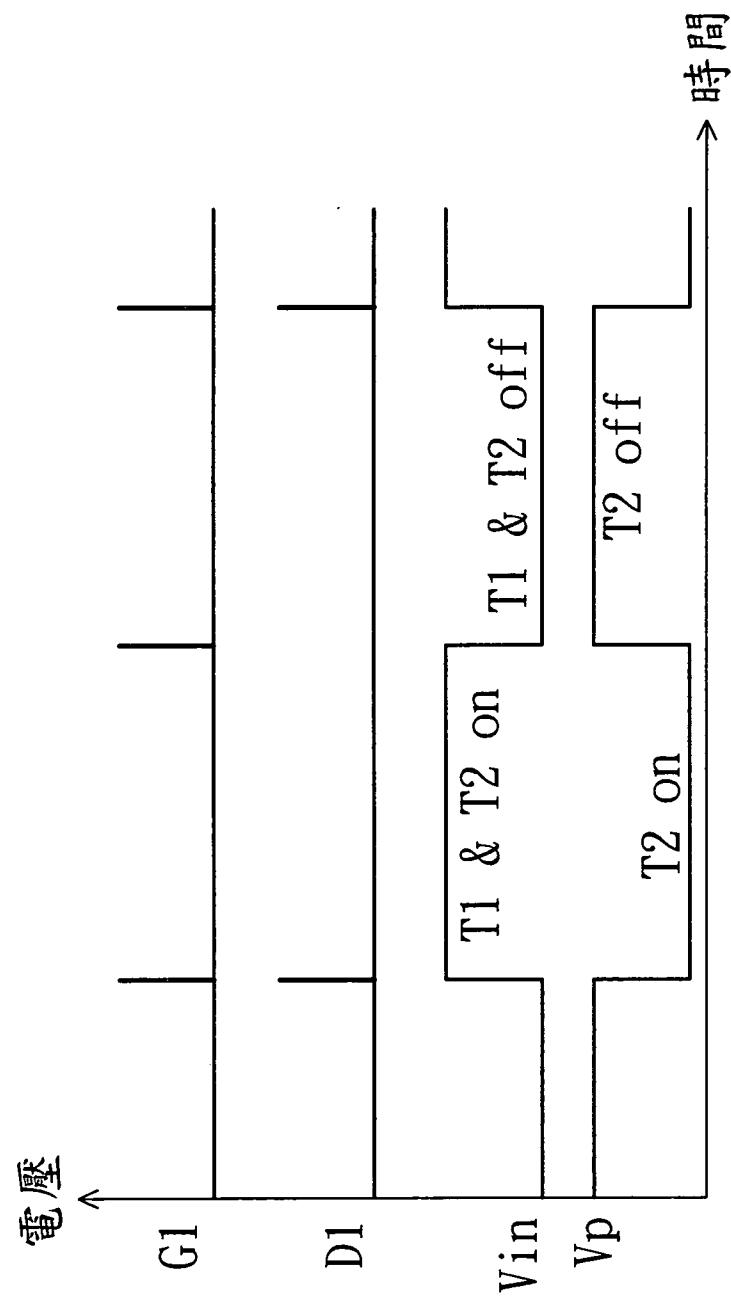


圖 4

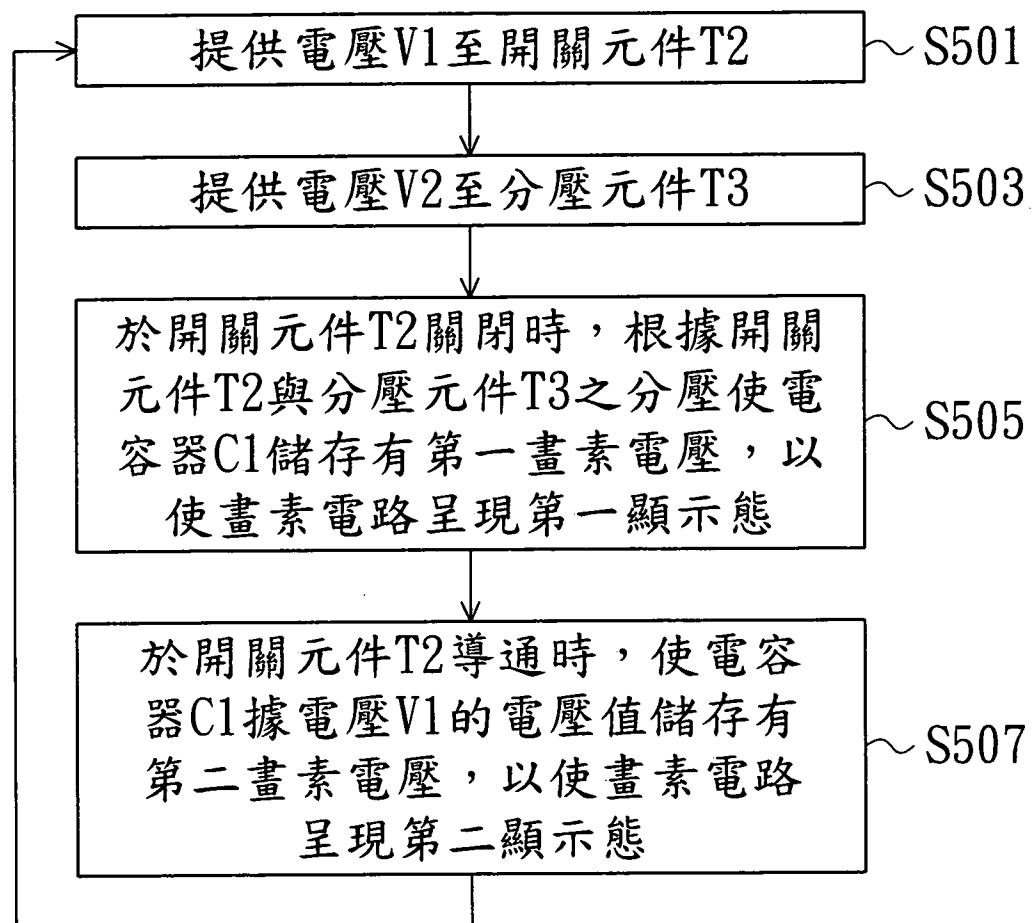


圖 5

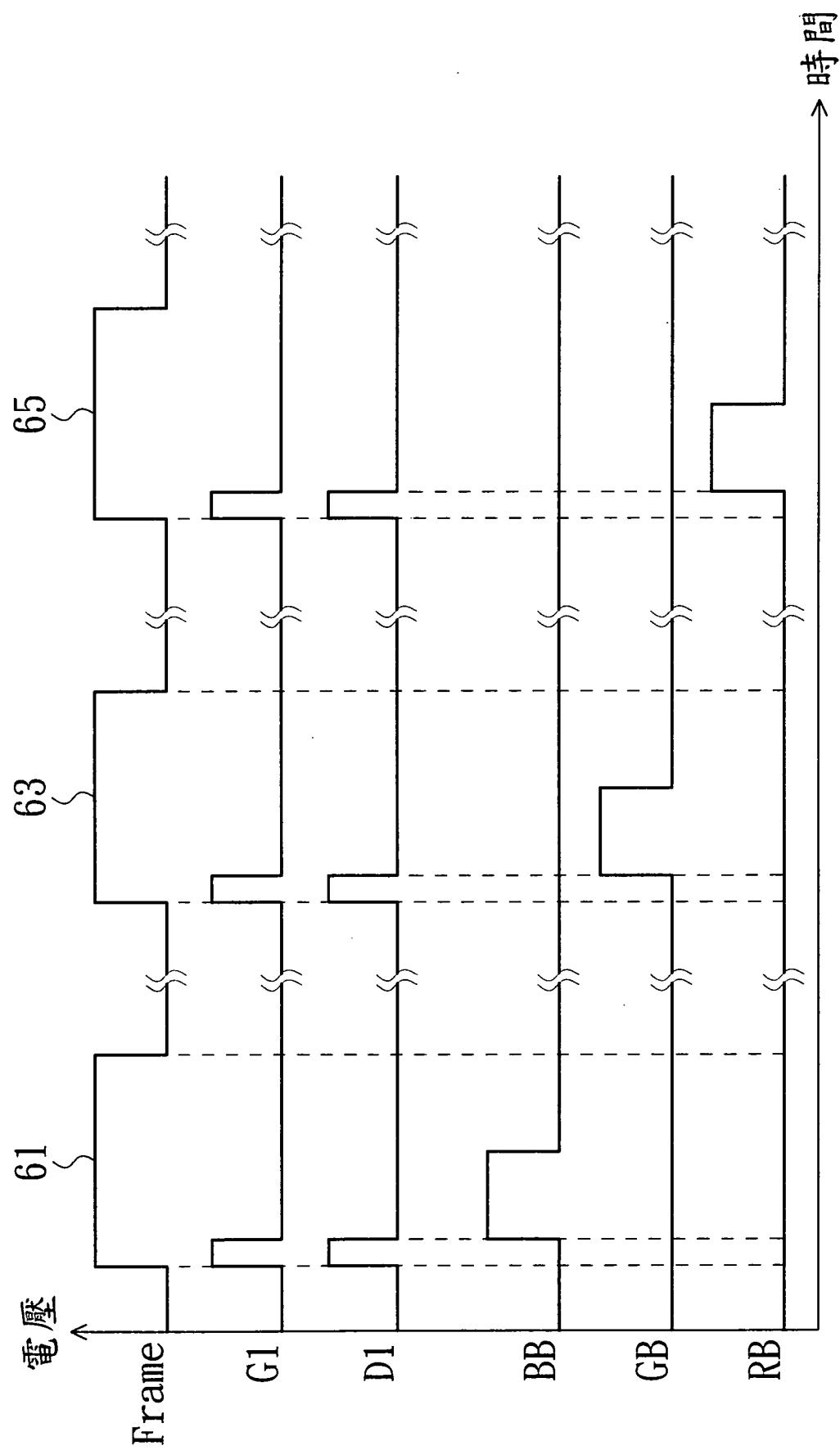


圖 6