



(12) 发明专利申请

(10) 申请公布号 CN 105594121 A

(43) 申请公布日 2016. 05. 18

(21) 申请号 201480049693. 1

(22) 申请日 2014. 07. 09

(30) 优先权数据

61/844, 232 2013. 07. 09 US

(85) PCT国际申请进入国家阶段日

2016. 03. 09

(86) PCT国际申请的申请数据

PCT/US2014/046043 2014. 07. 09

(87) PCT国际申请的公布数据

W02015/006505 EN 2015. 01. 15

(71) 申请人 阿法克斯公司

地址 美国加利福尼亚州

(72) 发明人 阿列克桑德尔·戈尔巴乔夫 H·赵

莉赛特·L·张 洛塔尔·穆西奥尔

Y·钱

(74) 专利代理机构 北京天昊联合知识产权代理

有限公司 11112

代理人 顾丽波 李荣胜

(51) Int. Cl.

H03G 3/20(2006. 01)

H03F 1/52(2006. 01)

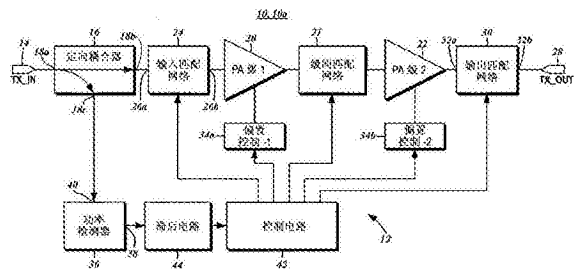
权利要求书3页 说明书10页 附图13页

(54) 发明名称

带有输入功率保护电路的功率放大器

(57) 摘要

公开了一种 RF 功率放大器电路和输入功率限幅器电路。功率检测器生成与输入信号的功率电平成比例的电压输出。有一个定向耦合器,其具有与发射信号输入端相连的第一端口、与输入匹配网络相连的第二端口和与功率检测器相连的第三端口。第一功率放大器级的输入端与输入匹配网络相连并且输出端与发射信号输出端相连。与功率检测器相连的控制电路基于来自功率检测器的电压输出与输入信号的特定功率电平所对应的各预定电压电平的比较结果来生成增益降低信号。RF 功率放大器电路的总增益根据对电路组件的配置进行调节的增益降低信号而被降低。



1. 一种具有发射信号输入端和发射信号输出端的射频(RF)功率放大器电路,该电路包括:

输入匹配网络;

功率检测器,其生成与输入信号的功率电平成比例的电压输出;

定向耦合器,其具有与发射信号输入端相连的第一端口、与输入匹配网络相连的第二端口和与功率检测器相连的第三端口;

第一功率放大器级,其具有与输入匹配网络相连的输入端和与发射信号输出端相连的输出端;和

与功率检测器相连的控制电路,通过所述控制电路基于来自功率检测器的电压输出与输入信号的特定功率电平所对应的各预定电压电平的比较结果来生成增益降低信号;

其中RF功率放大器电路的总增益基于增益降低信号而被降低。

2. 权利要求1的电路,还包括:

与第一功率放大器的输出端相连的级间匹配网络;和

第二功率放大器级,其具有与级间匹配网络相连的输入端和与发射信号输出端相连的输出端;

其中控制电路为级间匹配网络生成增益降低信号。

3. 权利要求2的电路,还包括:

输出匹配网络,其与第二功率放大器级的输出端相连并且与发射信号输出端相连;

其中控制电路为输出匹配网络生成增益降低信号。

4. 权利要求2的电路,还包括:

偏置控制电路,其与第二功率放大器级相连;

其中控制电路为偏置控制电路生成增益降低信号。

5. 权利要求1的电路,还包括:

输出匹配网络,其与第一功率放大器级的输出端相连并且与发射信号输出端相连;

其中控制电路为输出匹配网络生成增益降低信号。

6. 权利要求1的电路,还包括:

偏置控制电路,其与第一功率放大器级相连;

其中控制电路为偏置控制电路生成增益降低信号。

7. 权利要求1的电路,其中控制电路为输入匹配电路生成增益降低信号。

8. 权利要求1的电路,还包括:

滞后电路,其与功率检测器和控制电路相连。

9. 权利要求1的电路,其中输入匹配网络、功率检测器、定向耦合器、第一功率放大器级和控制电路被制作在单个半导体芯片上。

10. 一种用于功率放大器的输入功率限幅器电路,包括:

输入匹配网络;

输出匹配网络;

多个链接的放大器级,每个放大器级由偏置电路控制,链接的放大器级中的第一个与输入匹配网络相连并且链接的放大器级中的最后一个与输出匹配网络相连;

定向耦合器,其与发射信号输入端和输入匹配网络相连;

可编程衰减器,其与定向耦合器相连;
输入功率检测器,其与可编程衰减器相连;和
比较器块,其与输入功率检测器相连并且与链接的放大器级的偏置电路中的每一个相连;

其中偏置电路响应于输入功率检测器对高输入功率指示器的触发来降低各个链接的放大器级的静态电流。

11. 权利要求10的电路,其中高输入功率指示器是在输入信号功率电平超过预定的正常工作电平的情况下被触发的。

12. 权利要求10的电路,其中高输入电压指示器由多个电压电平定义,链接的放大器级中的第一个的增益基于高输入功率指示器的第一电压电平而被降低第一程度,并且基于高输入功率指示器的第二电压电平而被降低第二程度。

13. 权利要求12的电路,其中链接的放大器级中的第一个的偏置电路包括:

镜像晶体管,其与定义了链接的放大器级中的第一个的功率晶体管相连;

第一旁路电路,其包括第一旁路晶体管和第一旁路电阻器,第一旁路晶体管在高输入功率指示器的第一电压电平下被触发;和

第二旁路电路,其包括第二旁路晶体管和第二旁路电阻器,第二旁路晶体管在高输入功率指示器的第二电压电平下被触发。

14. 权利要求10的电路,其中输入匹配网络、输出匹配网络、链接的放大器级、定向耦合器、可编程衰减器、输入功率检测器和比较器块被制作在单个半导体芯片上。

15. 一种用于功率放大器的输入功率限幅器电路,包括:

输入定向耦合器,其与发射信号输入端相连;

第一功率放大器级,其与输入定向耦合器相连;

级间匹配网络,其与第一功率放大器级相连;

第二功率放大器级,其与级间匹配网络相连;

输入功率检测器,其生成与输入信号的功率电平成比例的电压输出;

开关晶体管,其与级间匹配网络相连并且具有导通状态和截止状态,级间匹配网络利用处于截止状态的开关晶体管定义第一阻抗,并且利用处于导通状态的开关晶体管定义第二阻抗;和

控制电路,其与输入功率检测器相连,该控制电路至少部分地基于来自输入功率检测器的电压输出的评估结果将开关晶体管设置为导通状态和截止状态;

其中利用定义了第二阻抗的级间匹配网络降低第一功率放大器级和第二功率放大器级的总增益。

16. 权利要求15的电路,其中级间匹配网络是电感器-电容器电路。

17. 权利要求15的电路,其中输入功率检测器是峰值包络检测器。

18. 权利要求15的电路,还包括:

第一偏置控制电路,其与第一功率放大器级相连;和

第二偏置控制电路,其与第二功率放大器级相连;

其中控制电路与第一偏置控制电路相连以调节第一功率放大器级的增益并且与第二偏置控制电路相连以调节第二功率放大器级的增益。

19. 权利要求15的电路,还包括:

输入匹配网络,其与输入定向耦合器相连并且与第一功率放大器级相连。

20. 权利要求15的电路,其中输入定向耦合器、第一功率放大器级、级间匹配网络、第二功率放大器级、输入功率检测器、开关晶体管和电路被制作在单个半导体芯片上。

21. 权利要求15的电路,还包括:

输出定向耦合器,其与发射信号输出端相连;和

输出功率检测器,其生成与发射信号输出端上的输出信号的功率电平成比例的电压输出。

22. 权利要求21的电路,其中输出功率检测器与控制电路相连。

23. 权利要求22的电路,其中控制电路至少部分地基于来自输出功率检测器的电压输出的评估结果将开关晶体管设置为导通状态和截止状态。

24. 权利要求22的电路,其中控制电路包括:

第一比较器,其与输入功率检测器和输入参考值相连;和

第二比较器,其与输出功率检测器和输出参考值相连;

其中第一比较器和第二比较器在发射信号输入端的电压电平超过输入参考值的电压电平以及发射信号输出端的电压电平超过输出参考值的电压电平这两种情形中的一种或二者的情况下,共同将开关晶体管触发到导通状态。

25. 权利要求21的电路,其中输出功率检测器是峰值包络检测器。

26. 一种用于功率放大器的输入功率限幅器电路,包括:

输入定向耦合器,其与发射信号输入端相连;

功率放大器级,其与输入定向耦合器相连;

可调衰减器,其与输入定向耦合器和功率放大器级相连;

输入功率检测器,其生成与输入信号的功率电平成比例的电压输出;

控制电路,其与输入功率检测器和可调衰减器相连,可调衰减器的衰减系数至少部分地基于来自输入功率检测器的电压输出超过预定阈值的评估结果而被增大;

其中功率放大器级的增益响应于衰减系数的增大而被降低。

27. 权利要求26的电路,其中可调衰减器是Pi-型衰减器电路。

28. 权利要求26的电路,其中可调衰减器是T-型衰减器电路。

29. 权利要求26的电路,其中输入定向耦合器、功率放大器级、可调衰减器、输入功率检测器和控制电路被制作在单个半导体芯片上。

带有输入功率保护电路的功率放大器

[0001] 相关申请的交叉引用

[0002] 本申请涉及2013年7月9日提交的名称为“POWER AMPLIFIER ARCHITECTURES WITH INPUT POWER PROTECTION CIRCUITS”的美国临时申请第61/844,232号并且要求其优先权,该在先申请公开的内容以引用的方式全部并入本文。

[0003] 与以下事项相关的声明:联邦政府资助的研究/开发

[0004] 不适合此种情况

技术领域

[0005] 本发明总体上涉及射频(RF)电路,具体地,涉及带有输入功率保护电路的功率放大器构造。

背景技术

[0006] 无线通信系统在牵涉到长距离或短距离信息传递之类的众多情景中得到了应用,并且存在着适合于满足长或短距离信息传递各自的特殊需求的各种各样的形态。就普及和推广程度而言,这些系统中占首要地位的是手机或蜂窝电话,并且据估计全世界有超过46亿用户。

[0007] 一般来说,无线通信涉及以各种不同方式被调制以代表数据的射频(RF)载波信号,并且信号的调制、传输、接收和解调符合为了使它们协调一致而制定的一组标准。存在很多不同的移动通信技术或空中接口,包括GSM(全球数字移动电话系统)、EDGE(增强型数据速率GSM演进)和UMTS(通用移动通信系统)。这些技术存在多个不同代次并且是分阶段推行的,其中一种常见的被称为UMTS-FDD(频分双工)的与第三代(3G)UMTS相关的模式是W-CDMA(宽带码分多址)。最近,正在推广4G(第四代)技术,比如基于较早的GSM和UMTS标准的LTE(长期演进)技术。除了诸如这些的移动通信形态之外,各种各样的通信装置吸收了局域数据网络形态,比如无线LAN(WLAN)/WiFi、ZigBee等等。按照这些思路,还正在实施最后一公里无线宽带接入技术,比如WiMAX(微波接入全球互联)。

[0008] 任何无线通信系统的基本组成部分都是收发器,即,组合在一起的发送器和接收器电路。收发器将数据编码为基带信号并且将其调制到RF载波信号上。在接收时,收发器对RF信号进行下变频、解调出基带信号并且解码出由基带信号代表的数字数据。与发送器相连的天线将电信号转换为电磁波,并且与接收器相连的天线将电磁波转换回电信号。取决于通信形态的具体情况,可以使用单个或多个天线。

[0009] 传统的收发器一般不会产生足够的功率或者具有充足的灵敏度来独立实现可靠通信。这样,需要对RF信号进行额外的调整。收发器与天线之间提供这一功能的电路称为前端电路,前端电路被理解为是由用于增大发射功率的功率放大器和/或用于增大接收灵敏度的低噪声放大器组成的。通信系统的各个频带或操作频率具有专门调谐到该操作频率的专用功率放大器和低噪声放大器。

[0010] 对于WiFi应用中使用的典型功率放大器,发送模式下的增益要求是处于25dB到

30dB的范围内。WiFi通常指的是命名为IEEE 802.11的局域网组网标准的多代版本,每一代都具有不同的操作参数。例如,在操作频率为2.5GHz的802.11g模式下,最大线性输出功率大约为18dBm到22dBm。该最大线性输出功率在操作频率为5GHz的802.11a模式下可以是17dBm到21dBm。考虑到这些放大器增益参数和输出功率要求,收发器输出功率一般不超过-3dBm。

[0011] 不过,在校准模式下,WiFi收发器可以将输出功率增加到高达10dBm。功率放大器的长期可靠性在功率放大器接收这样的输入功率电平的情况下会受到损害,因为在其晶体管上有可能存在过大的电压载荷。发射链路最后一级中的晶体管承受最高电压载荷,因为先前的各级将输入信号放大到了高得足以造成损害的程度。这在CMOS(互补金属氧化物半导体)晶体管中尤其成问题,CMOS晶体管与传统的BiCMOS和GaAs(砷化镓)技术相比,击穿电压额定值更低。

[0012] 最后一个放大级中的晶体管在输出不与50欧姆负载完美匹配的时候,除了与较大输入信号本身相关的载荷外,还会承受额外的载荷。这常常是收发器/前端电路与生产线上的自动测试仪器相连时的情形。这可能会导致晶体管端子上的电压电平远超过可靠操作的水平。由此,本领域中存在着对用来保护功率放大器不受输入功率过大载荷影响的改进构造的需求。

发明内容

[0013] 本发明意图缓解RF功率放大器中使用的晶体管的电压和电流过载。总的来说,该电路构造使得能够将输入功率电平控制为限制在能够维持可靠操作的程度。此外,也预想到了针对天线VSWR变化的保护。披露了为此目的而设计的功率放大器电路和输入功率限幅器电路的各种不同实施例。

[0014] 按照一种实施例,RF功率放大器电路具有发射信号输入端和发射信号输出端,此外还有输入匹配网络。此外,还可以有功率检测器,其生成与输入信号的功率电平成比例的电压输出。该电路可以包括定向耦合器,其具有与发射信号输入端相连的第一端口、与输入匹配网络相连的第二端口和与功率检测器相连的第三端口。可以有第一功率放大器级,其具有与输入匹配网络相连的输入端和与发射信号输出端相连的输出端。该电路还可以包括与功率检测器相连的控制电路。可以由控制电路基于来自功率检测器的电压输出与输入信号的特定功率电平所对应的预定电压电平的比较结果来生成增益降低信号。RF功率放大器电路的总增益可以基于增益降低信号而降低。

[0015] 另一个实施例考虑了用于具有输入匹配网络和输出匹配网络的功率放大器的输入功率限幅器电路。该电路可以包括多个链接的各自由偏置电路控制的放大器级。链接的放大器级中的第一个可以与输入匹配网络相连。链接的放大器级中的最后一个可以与输出匹配网络相连。此外,该电路可以包括定向耦合器,该定向耦合器与发射信号输入端和输入匹配网络相连。该电路还可以具有可编程衰减器和输入功率检测器,该可编程衰减器与定向耦合器相连,输入功率检测器与可编程衰减器相连。可以有比较器块,该比较器块与输入功率检测器相连并且与链接的放大器级的偏置电路中的每一个相连。这些偏置电路可以响应于输入功率检测器触发高输入功率指示器来降低各个链接的放大器级的静态电流。

[0016] 在另一个实施例中,有用于功率放大器的输入功率限幅器电路。该电路可以包括

输入定向耦合器,该输入定向耦合器与发射信号输入端相连。还可以有第一功率放大器级,该第一功率放大器级与输入定向耦合器相连。级间匹配网络可以与第一功率放大器级相连,并且第二功率放大器级可以与该级间匹配网络相连。该电路还可以有输入功率检测器,其生成与输入信号的功率电平成比例的电压输出。此外,该电路可以引入开关晶体管,该开关晶体管与级间匹配网络相连并且由导通状态和截止状态定义。级间匹配网络可以利用处于截止状态的开关晶体管定义第一阻抗并且利用处于导通状态的开关晶体管定义第二阻抗。该电路可以具有与输入功率检测器相连的控制电路。开关晶体管可以被控制电路至少部分地基于来自输入功率检测器的电压输出的评估结果来设置为导通状态和截止状态。可以利用定义了第二阻抗的级间匹配网络来降低第一功率放大器级和第二功率放大器级的总增益。

[0017] 本发明的再一个实施例涉及用于功率放大器的输入功率限幅器电路。该电路可以具有输入定向耦合器,该输入定向耦合器与发射信号输入端相连。此外,还可以有第一功率放大器级,该第一功率放大器级与输入定向耦合器相连。该电路可以具有可调衰减器,该可调衰减器与输入定向耦合器和第一功率放大器级相连,同时还有可以生成与输入信号的功率电平成比例的电压输出的输入功率检测器。可以有控制电路,该控制电路与输入功率检测器和可调衰减器相连。其衰减系数可以至少部分基于来自输入功率检测器的电压输出超过预定阈值的评估结果而被增大。第一功率放大器级的增益可响应于衰减系数的增大而被降低。

[0018] 参照下面的具体实施方式部分,同时结合附图进行阅读,本公开文本将会得到很好的理解。

附图说明

[0019] 参照下文的介绍和附图,本文公开的各种不同实施例的这些和其它的特征和优点将会得到很好的理解,其中:

[0020] 图1是图解说明具有输入保护电路的功率放大器的一个示范性实施例的框图;

[0021] 图2是用于功率放大器的基于偏置控制的输入功率限幅器的另一个示范性实施例的框图;

[0022] 图3是按照本发明的一个实施例的偏置电路的示意图;

[0023] 图4是表示施加于具有输入保护电路的功率放大器的连续波扫描的曲线图;

[0024] 图5是具有调整级间匹配网络来控制总增益的输入保护电路的功率放大器的再一个实施例的示意图;

[0025] 图6是具有用比较器和逻辑门实现的输入保护电路的功率放大器的实施例的示意图;

[0026] 图7是具有包括可调衰减器的输入保护电路的功率放大器的另一个实施例的框图;

[0027] 图8A是可以用在输入保护电路中的Pi-型可调衰减器的示意图;

[0028] 图8B是T-型可调衰减器的示意图;

[0029] 图9是绘制出具有输入保护电路的功率放大器的示范性实施例在5.1GHz操作频率下的增益(S₂₁)的曲线图;

[0030] 图10是绘制出施加到具有输入保护电路的功率放大器上的5.1GHz操作频率下的连续波输入功率扫描中的DC电流的曲线图；

[0031] 图11是绘制出具有输入保护电路的功率放大器的示范性实施例在5.9GHz操作频率下的增益(S21)的曲线图；

[0032] 图12是绘制出施加到具有输入保护电路的功率放大器上的5.9GHz操作频率下的连续波输入功率扫描中的DC电流的曲线图；

[0033] 图13是绘制出在5.1GHz与5.9GHz之间的各种不同工作频率下的连续波输入功率扫描中的增益(S21)相对于输出功率的曲线图；和

[0034] 图14是绘制出在5.1GHz与5.9GHz之间的各种不同工作频率下的连续波输入功率扫描中的DC电流相对于输出功率的曲线图。

[0035] 在附图和具体实施方式中相同的附图标记通篇用于表示相同的要素。

具体实施方式

[0036] 本公开内容包括RF功率放大器输入功率保护电路的各种实施例。下文结合附图给出的详细介绍是用来作为输入功率保护电路的几个目前考虑的实施例的描述,并非用来代表可以开发或利用本文公开的发明的唯一形式。本说明书结合所图示的实施例给出功能和特征。不过,应当理解,相同或等同的功能可以由不同的实施例完成,这些实施例也预期包含在本发明公开的范围之内。可以进一步理解的是,诸如第一和第二之类的关联词的使用仅仅是用来将实体相互区分开来,并非必然需要或暗示在这些实体之间存在任何真实的这种关系或顺序。

[0037] 图1的框图绘制出了包括输入功率保护电路12的功率放大器电路10的示范性实施例。广义来说,输入功率保护电路被理解为:在输入发射信号超过将会使放大器晶体管承受过大载荷、以致达到危害可靠性的程度的某一预定极限的时候减小一个或多个功率放大器级的增益。更加详细地,功率放大器电路10包括发射信号输入端口14,该端口可以与RF收发器的输出端相连接。此外,发射信号输入端口14与由第一端口18a、第二端口18b和第三端口18c限定的定向耦合器16相连。第一端口18a与发射信号输入端口14相连。

[0038] 按照公知的定向耦合器操作原理,发射信号被送到第二端口18b和第三端口18c二者。定向耦合器16可以用多种方式实现,比如共同未决的2014年4月11日提交的名称为《MINIATURE RADIO FREQUENCY DIRECTIONAL COUPLER FOR CELLULAR APPLICATIONS》的美国专利申请第14/251,197号以及2011年12月21日提交的名称为《ON-DIE RADIO FREQUENCY DIRECTIONAL COUPLER》的美国专利申请第13/333,706号中所披露的实现方式,这两篇在先公开申请以引用的方式整体并入本文。

[0039] 在所图示的实施例中,功率放大器电路10a的示范性第一实施例包括第一功率放大器级20以及第二功率放大器级22。在第一功率放大器级20和第二功率放大器级22之间是级间匹配网络21。虽然图1以及其它附图中所示的实施例中只示出了两个功率放大器级20、22,但是本领域普通技术人员将会意识到,可以采用任何数量的放大器级,而并不会超出本发明的范围。输入功率保护电路12的各项不同特征可以适合于功率放大器的这些可供选择的构造。此外,虽然将会结合功率放大器电路10的具体实施例介绍这些特征,但是应当理解,这些特征并非必然局限于任何特定的实施例,而是可以适用于包括功率放大器电路10

的元件的任何组合或子组合。本文公开的构造还可以用在除了用于发射链路的功率放大器之外的其它放大器电路之中,包括接收链路中的低噪声放大器、可变增益级、可编程增益级、缓冲放大器或者收发器链路中的任何其它增益块。功率放大器电路10可以用任何半导体工艺实现,尽管可以在基于CMOS的装置中实现大部分电路部件保护优势。就此而言,在一些实施例中,被表示为功率放大器电路10一部分的部件可以被全部制作在单个半导体芯片上,不过这仅作为示例而非限定。

[0040] 介于定向耦合器16与第一功率放大器级20之间的是具有第一发射信号端口26a和第二发射信号端口26b的输入匹配网络24。为此,定向耦合器16的第二端口18b被连接到第一发射信号端口26a,并且第二发射信号端口26b被连接到第一功率放大器级20的输入端。输入匹配网络24被理解为使第一功率放大器级20与发射信号输入端口14阻抗匹配。

[0041] 按照如此方法,第二功率放大器级22的输出被连接到发射信号输出端口28,发射信号输出端口28可以与天线或者额外的发射链路电路连接。介于第二功率放大器级22和发射信号输出端口28之间的是输出匹配网络30,该输出匹配网络30具有与第二功率放大器级22的输出端连接的第一发射信号端口32a和与发射信号输出端口28连接的第二发射信号端口32b。

[0042] 第一功率放大器级20和第二功率放大器级22中的每一个都是由单独的偏置控制电路34控制的,即,第一偏置控制电路34a控制第一功率放大器级20,而第二偏置控制电路34b控制第二功率放大器级22。下文中将会进一步详细介绍,偏置控制电路34可以被用于调节功率放大电路10的增益。

[0043] 定向耦合器16的第三端口18c被连接到功率检测器36。由该功率检测器36测量发射信号输入端口14上的输入信号的正向功率,并且在输出端口38上生成一个输出电压。这一输出电压被理解为与施加到输入端口40上的输入功率成正比。应当理解,输入功率电平与输入匹配无关,并且即使没有恰当的50欧姆匹配也是恒定不变的。功率检测器36的输出端口38被连接到控制电路42,从而使得发射信号的输入功率的测量值(其在本示范性实施例中,是以成比例电压的形式给出的)被送入到其中。还可以将一个滞后电路44与功率检测器36连接,从而降低控制电路42对电压信号的响应的波动。

[0044] 控制电路42将来自功率检测器36的电压信号与预定义电平进行比较,该预定义电平与特定的RF输入信号功率电平相关。按照下文中更加全面详细介绍的各种实施例,控制电路可以为输入匹配网络24、偏置控制电路34、级间匹配网络21和输出匹配网络30中的一个或多个生成增益降低信号。可以按照该增益降低信号来控制这些组件,以降低贯穿整个功率放大器/发射链路的增益,从而降低功率放大器及其晶体管的电压和/或电流过载。

[0045] 图2的框图是功率放大器电路的第二实施例10b的框图。同样,来自收发器的发射信号被经由发射信号输入端口14送到功率放大器电路10。输入定向耦合器16,具体来说是其第一端口18a被连接到发射信号输入端口14。发射信号在与输入匹配网络24相连的第二端口18b与第三端口18c之间被分切(split)。输入定向耦合器16可以是集总元件或者是在半导体衬底上实现的集成解决方案。接着,输入匹配网络24被连接到功率放大器46,该功率放大器46由多级组成,包括第一级46a、第二级46b、三级46c和第四级46d。各个级46a-46d由独立的偏置电路48a-48d分别控制。最后的功率放大器级46d的输出端被通过输出匹配网络30连接到发射信号输出端口28。

[0046] 总的来说,测量第三端口18c上的发射信号是为了评估功率电平是否超过某些阈值,然后使用评估结果来控制功率放大器的增益。更加详细地讲,输入定向耦合器16的第三端口18c被连接到可编程衰减器50,可以对该可编程衰减器50进行设置,以限定一个特定的插入损耗。按照另外一种可选方案,可以由外部(对于可编程衰减器50而言)逻辑电路设定该可编程衰减器50的具体配置。典型的衰减器50被理解为包括电阻器、电容器和电感器,它们用于补偿工作频带上的输入定向耦合器16的耦合系数。

[0047] 经过衰减的发射信号被送到输入功率检测器36,该输入功率检测器36输出与所检测到的发射信号功率电平相对应的电压。由比较器块52将这个电压与预编程值进行比较。在一种实施例中,当该电压较高时,比较器块52向偏置控制电路48输出“高”值。更具体地,可以将这个信号输出到对功率放大器46的第一级46a进行控制的第一偏置电路48a。偏置电路48被理解为用来减小相应功率放大器46的静态电流,从而使其增益降低预定量。按照一种实现方式,增益的减小量为约2dB至6dB。

[0048] 将会意识到,到达功率放大器46的最后一级的发射信号的功率电平取决于链路中前面的放大器级的总增益。这样,功率放大器46总增益的下降对应于后面各级的部件上功率电平的降低,具体来说,这些部件是晶体管。可以预见到,这些晶体管由于功率放大器46的总增益降低而可以受到保护,避免过载。

[0049] 按照本发明的各种不同的实施例,功率检测器36和偏置电路48之间的连接电路,例如,比较器块52,可以被配置成用来掌管与不同发射信号功率电平相对应的多个电压电平。也就是说,可以定义多个输入功率限额,用来控制各个放大器级的偏置条件。应当理解,增大发射信号功率电平可能会导致功率放大器晶体管自偏置,但是借助这些多个输入功率限额,可以在较宽的输入功率电平范围内保持总增益的降低。在一种实施例中,可以接纳10dB范围内的不同发射信号功率电平。例如,如果输入功率 P_{in} 的第一限额是3dBm,则偏置电路48可以减小增益6dB。不过,如果输入功率增大到9dBm,则第二电压检测器可以触发另一个6dB的增益降低。因此,到达功率放大器46的最后一级的最大功率可以被维持在一致的限额内。本领域普通技术人员将会意识到,前述关于功率限额、增益降低量等的具体数字只是作为示例给出的并且没有限定作用,并且可以加以调整以符合给定应用的特定要求。

[0050] 虽然指出了滞后电路44可能包含在功率放大电路10中,但是如果功率限额被设置得高于最大正常操作功率,则可能不需要这一滞后电路44。此外,不依赖于反馈电路,检测到过量功率状态与降低功率放大器46增益的响应之间的延迟被理解为短得足以保护晶体管不受过载影响。

[0051] 现在参照图3的示意图,对多个输入功率电平限额进行设定的偏置电路48的一种实施例被配置为功率晶体管54的电流镜。此外,还有一个镜像晶体管56,其栅极被设置为跟随功率晶体管的栅极54。电流源58,与第一旁路电路(shunt circuit)60a和第二旁路电路60b一起也被连接到镜像晶体管56上。第一旁路电路60a包括第一旁路电阻器62a和经由第一输入端66a触发的第一旁路晶体管64a。第二旁路电路60b包括第二旁路电阻器62b和经由第二输入端66b触发的第二旁路晶体管64b。当第一旁路晶体管64a被触发时,第一旁路电阻器62a将功率晶体管54的栅极旁路到地,并且旁路镜电流。这被理解为减小了栅极偏置电压,同时降低了功率放大器级的相关增益。当第二旁路晶体管64b被触发时,额外的旁路电阻器62b被引入到功率晶体管54的栅极与地之间,进一步减小了栅极偏置电压。偏置电路48的各

个晶体管被绘制为NMOS(n型金属氧化物半导体)场效应晶体管,不过可以用任何其它合适的晶体管类型取而代之,而不会超出本公开的范围。

[0052] 图4的曲线图很好地示出了前述偏置电路48的性能。该曲线图绘制出了提供给功率放大器的发射信号的输入功率相对于具有偏置电路48的功率放大器级在操作中的增益的连续波扫描。随着输入功率增大到第一限值68,会表现出突然的增益下降。当输入功率增大到第二限值69时,会有再一个增益下降。举例来说,在一个实施例中,各个功率降低被理解为处于2到6dB的范围之内。如图所示的增益陡峭降低被理解为会导致功率放大器电路10的非线性,所以触发这一增益降低的功率电平可以被设置为远高于最大正常工作输入功率,如上面所指出的那样。

[0053] 参照图5的示意图,功率放大器电路10c的另一种实施例考虑了用级间匹配网络21调整增益。经由发射信号输入端口14提供发射信号,然后如较早前介绍的那样,由输入定向耦合器16将发射信号分切到输入功率检测器36和输入匹配网络24。在图示的例子中,功率放大器46是两级实现方案,具有第一级晶体管Q1和第二级晶体管Q2。同样,虽然图示的实施例中的晶体管是NMOS型的,但是可以使用任何其它适当的晶体管类型来取而代之。第一级晶体管Q1的栅极被连接到输入匹配网络24的输出端,而第二级晶体管Q2的漏极被连接到输出匹配网络30的输入端。当发射信号的功率电平低于预定义的限额并且增益降低形态还没有被控制电路42激活时,级间匹配网络21包括电感器L1和电容器C1。

[0054] 如上面所指出的,输入功率检测器36产生与传送给它的发射信号的功率电平相对应的电压输出。在一个实施例中,控制电路42将这一电压输出与输入参考值 P_{IN_REF} 70进行比较,并且可以基于这一比较结果激活或停用开关晶体管Q3。控制电路42具有通过电阻器R1连接到开关晶体管Q3的栅极的输出线72a,以及分别通过电阻器R2、R3连接到开关晶体管Q3的漏极和源极的输出线72b。按照功率放大器电路10的各个不同实施例,输入功率检测器36可以是峰值包络检测器。

[0055] 当电压输出不超过所述输入参考值70时,开关晶体管Q3按照通过输出线72的控制处于截止状态,并具有高阻抗。这样,级间匹配网络21的电感器L1未加载。为了防止电感器L1在开关晶体管Q3处于截止状态时旁路,电阻器R1,R2和R3具有高电阻值,例如,大于10K欧姆。

[0056] 当电压输出超过输入参考值70时,开关晶体管Q3处于导通状态,并且具有低阻抗。在一种实现方式中,减小的阻抗可以是大约2到5欧姆。在这种情况下,电容器C1和C2与处于导通状态的开关晶体管Q3的小阻抗串联。这样,限定出了电感器L1的并联链路,所以级间匹配网络21的阻抗被改变。这被理解为降低了功率放大器46的总增益。

[0057] 为了对过量输入功率状态迅速做出反应,输入功率保护电路12的各个部件是为了快速响应而选择的。例如,控制电路42将优选地具有低于100纳秒的快速瞬态响应时间。这连同快速开关晶体管Q3一起以及包络检测器型功率检测器36的使用被设想为用来解决保护功率放大器晶体管Q1,Q2不受输入功率过载状态影响的要求。

[0058] 改变级间匹配网络21的阻抗是降低功率放大电路10c增益的一种方法。对于本实施例中的控制电路42,也可以控制分别与第一级晶体管Q1和第二级晶体管Q2的栅极连接的偏置电路74a、74b。此前已经结合功率放大电路10的其他实施例介绍了实现这一控制的方式。控制电路42可以被用于类似地调整输入匹配网络24以及输出匹配网络30的阻抗。

[0059] 仍然参照图5的示意图,功率放大器电路10c还可以包括输出功率检测器76。功率放大器46的输出经由第一端口79a被连接到输出定向耦合器78。第二端口79b被连接到发射信号输出端口28,并且第三端口79c被连接到输出功率检测器76。按照常规,可以由收发器和/或前端模块外部的其它电路使用输出功率检测器76来进行控制和监测。不过,基于测量借由输出定向耦合器78引导到天线的正向功率,也考虑到了保护功率放大器电路10不受输入功率过载的影响。与输入功率检测器36类似,输出功率检测器76产生与发射信号的功率电平相对应的输出电压。这可以是VDET 80形式的输出,或者被送到控制电路42,控制电路42将该输出电压与输出参考值 P_{OUT_REF} 82进行比较。控制电路42被理解为利用该输出电压如前面所讨论的那样调节级间匹配网络21以及偏置电路74、输入匹配网络24和输出匹配网络30的增益。借助输出功率检测器76而成为可能的额外控制被理解为在出现过大的天线电压驻波比(VSWR)变动的时候保护功率放大器电路10不受过载影响。

[0060] 图6的示意图是功率放大器电路10d的另一个实施例,示出了控制电路42的额外细节。在其它方面,剩下的部件被理解为与图5中所示的功率放大器电路10c的部件相同。总的来说,发射信号被送到发射信号输入端口14并且被送到定向耦合器16。发射信号从定向耦合器16被提供给输入匹配网络24并且被提供给输入功率检测器36。输入匹配网络24被连接到多级功率放大器46,该多级功率放大器46包括通过由开关晶体管Q3控制的级间匹配网络21相互连接的第一级晶体管Q1和第二级晶体管Q2。功率放大器46的输出端被连接到输出匹配网络30,并且借助输出定向耦合器78被分切到发射信号输出端口28和输出功率检测器76。

[0061] 按照本公开的各种实施例,利用了来自输入功率检测器36和输出功率检测器76的读数来控制开关晶体管Q3,不过也可以如结合功率放大器电路10的其它实施例介绍的那样仅使用输入功率检测器36。控制电路42包括第一比较器84,该第一比较器84具有连接到输入功率检测器36的输出的第一输入86a和连接到输入参考值70的第二输入86b。此外,还有一个第二比较器88,该第二比较器88具有连接到输出功率检测器76的输出的第一输入90a和连接到输出参考值82的第二输入90b。

[0062] 第一比较器84被理解为在来自输入功率检测器36的电压超过输入参考值70的电压时在输出端90c生成逻辑“高”值,并且在不超过的时候生成逻辑“低”值。类似地,第二比较器88被理解为在来自输出功率检测器76的电压超过输出参考值82的电压时在输出端90c生成逻辑“高”值,并且在不超过的时候生成逻辑“低”值。比较器输出端86c、90c被连接到NOR逻辑门92上,NOR逻辑门92仅仅在两个比较器88、90都输出逻辑“高”时生成逻辑“高”。在所有其它情形下,生成的是逻辑“低”。比较器输出端86c、90c还被连接到第一NAND逻辑门94上,NAND逻辑门94仅仅在两个比较器88、90都输出逻辑“高”时生成逻辑“低”。在所有其它情形下,生成的是逻辑“低”。NOR逻辑门92和第一NAND逻辑门94的输出端被连接到第二NAND逻辑门96。第二NAND逻辑门96的输出对应于开关晶体管Q3被导通,而其反相对应于开关晶体管Q3被截止。

[0063] 如前面所提到的,开关晶体管Q3被理解为控制级间匹配网络21的阻抗,从而保护功率放大器晶体管Q1和Q2不受输入功率过载的影响。此外,输出功率检测器76可以被用于检测天线上的VSWR变动,并且控制电路42可以经由偏置电路84b改变最后一个放大级的偏置控制电流。

[0064] 参考图7的框图,功率放大器电路10e的再一个实施例考虑了利用可调衰减器98控制增益。在其它方面,功率放大器电路10f类似于前面讨论的其它实施例,例如,发射信号被送到发射信号输入端口14并且然后被送到定向耦合器16。发射信号从定向耦合器16被送到可调衰减器98,并且被送到输入功率检测器36。发射信号从可调衰减器98被送到输入匹配网络24,该输入匹配网络24被连接到多级功率放大器46,该多级功率放大器46包括通过级间匹配网络21相互连接的第一级晶体管Q1和第二级晶体管Q2。功率放大器46的输出被连接到输出匹配网络30,并且借助输出定向耦合器78被分切到发射信号输出端口28和输出功率检测器76。

[0065] 如上所述,可调衰减器98被放置在介于输入定向耦合器16和输入匹配网络24之间的网络节点A与网络节点B之间的位置上。参照图8A和图8B的示意图,可以分别利用可调衰减器98a和98b的两个实施例之一。第一可调衰减器98a被称为Pi型衰减器,而第二可调衰减器被称为T型衰减器。最初的衰减基于电阻器R1、R2和R3,此时发射信号功率电平低并且开关晶体管QA1、QA2、QA3、QB1和QB2处于截止状态。当在这种状态下时,可以限定出大于10k欧姆的阻抗。可以通过有选择地激活这些开关晶体管来设置不同程度的衰减。

[0066] 图9的曲线图绘制出了由按照本公开的功率放大器电路10的实现方式所表现出的测得增益幅度和相位。第一个曲线100是跨越发射信号功率电平的整个范围在5.1GHz工作频率下连续波扫描的增益幅度的曲线,第二个曲线102是其相位的曲线。在阈值功率限额104下,示出了增益幅度在发射信号功率电平超过+3.5dBm时降低2dB。这一曲线被理解为表示由利用单个电压触发器的一阶段偏置控制表现出的性能。

[0067] 图10的曲线图绘制出了跨越发射信号功率电平的整个范围在5.1GHz工作频率下在相同的连续波扫描内测得的DC电流。增益限额在绘图位置104处的阈值发射信号功率电平(超过+3.5dBm)下被激活,并且即使在绘图位置106处发射信号功率电平超过+10dBm之后也不会超过电流限额。就是说,DC电流在 P_{IN} 为+10dBm时的电平基本上与 P_{IN} 为+3.5dBm时一样。

[0068] 图11的曲线图绘制出了由按照本公开的功率放大器电路10的另一种实现方式所表现出的测得增益幅度和相位。第一个曲线108是跨越发射信号功率电平的整个范围在5.9GHz工作频率下连续波扫描内的增益幅度的曲线,第二个曲线110是其相位的曲线。在第一阈值功率限额112下,示出了增益幅度在发射信号功率电平超过+0.1dBm时降低2dB。然后,在第二阈值功率限额114下,例如+8.5dBm,会出现第二个偏置控制阶段。由于功率放大器46已经处于饱和状态,因此增益阶跃是大约0.5dB。该曲线图表示两阶段偏置控制所表现出的性能,两阶段偏置控制利用两个电压触发器,一个是在+0.1dBm下触发,另一个是在+8.5dBm下触发。

[0069] 图12的曲线图绘制出了跨越发射信号功率电平的整个范围在5.9GHz工作频率下在相同的连续波扫描内测得的DC电流。增益限额在绘图位置112处的第一阈值发射信号功率电平(超过+0.1dBm)下被激活,并且另一个在绘图位置114处的第二阈值发射信号功率电平(超过+8.5dBm)下被激活。即使在绘图位置106处发射信号功率电平超过+10dBm之后也不会超过电流限额。将会意识到,如果不控制增益,功率放大器晶体管很有可能会因为超过700mA的DC电流而最终被毁坏。

[0070] 图13的曲线图绘制出了在连续的波输入功率扫描内,在范围从5.1GHz到5.9GHz的

各种不同工作频率下的功率放大器电路10的测得增益。按照这一思路,图14的曲线图绘制出了在相同连续波输入功率扫描内相同工作频率下的测得的DC电流。这些曲线说明了功率放大器电路10的预期性能,其中当发射信号功率电平超过预定阈值时,功率放大器46的增益和DC电流会被减小,从而可以保护电路组件不受过载影响。

[0071] 本文所示的细节是作为示例给出的并且仅仅用于说明讨论带有输入功率保护电路的功率放大器的实施例。特征是在假设据信是最有用的并且容易理解原理和概念方面的说明的前提下给出的。在这点上,没有试图展示出非必须的更加具体的细节,说明书结合附图使得本发明的几种形式如何具体实践对于本领域技术人员而言显而易见。

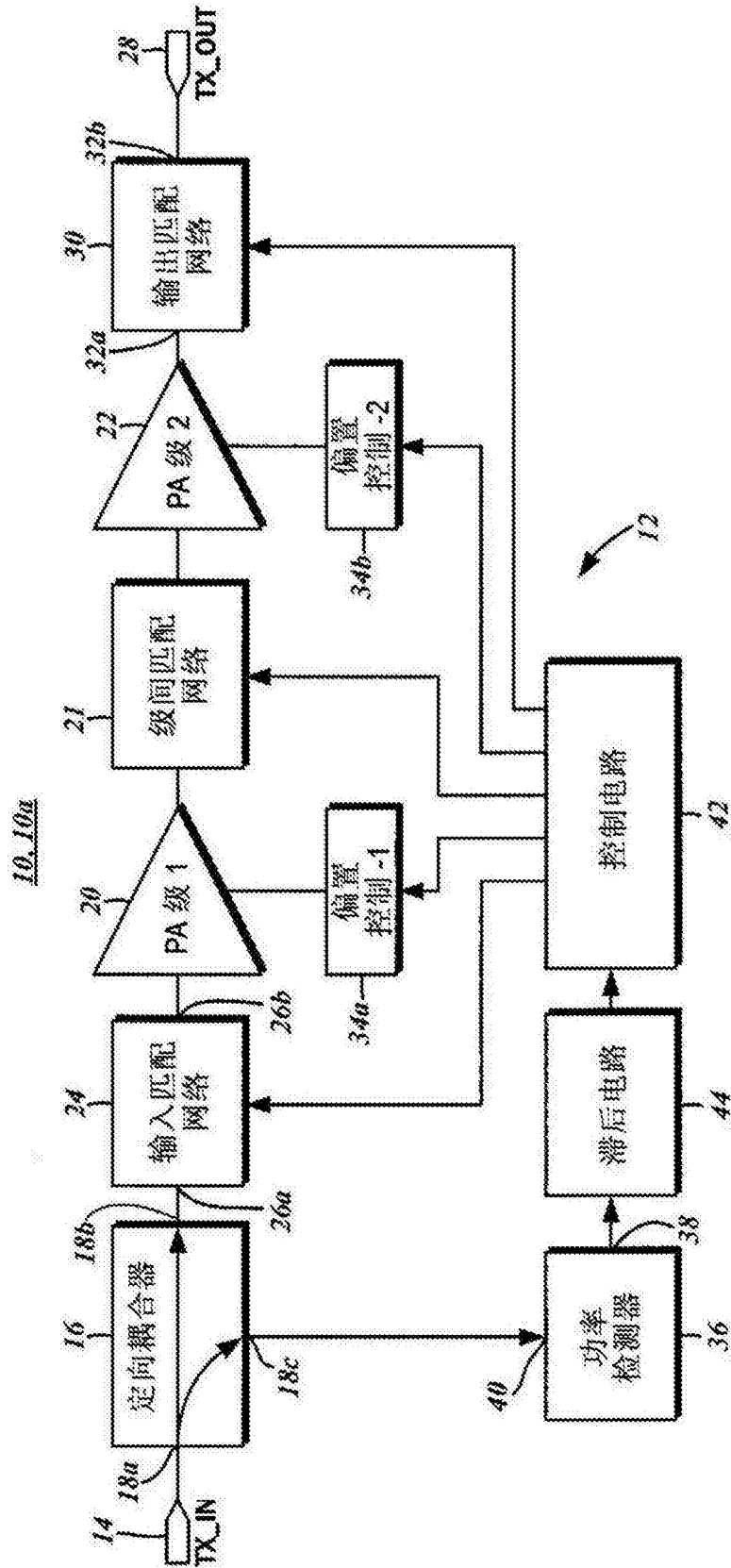


图1

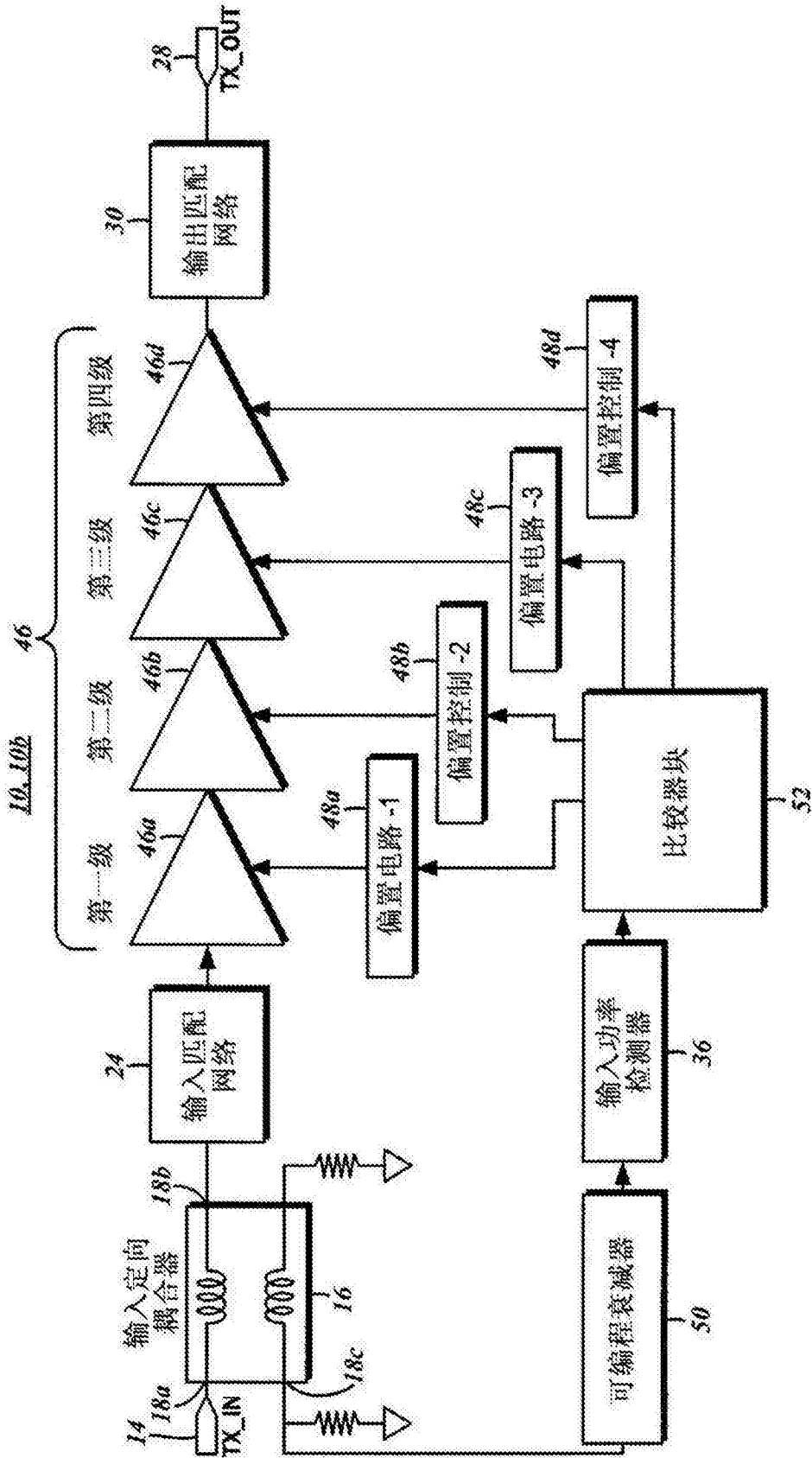


图2

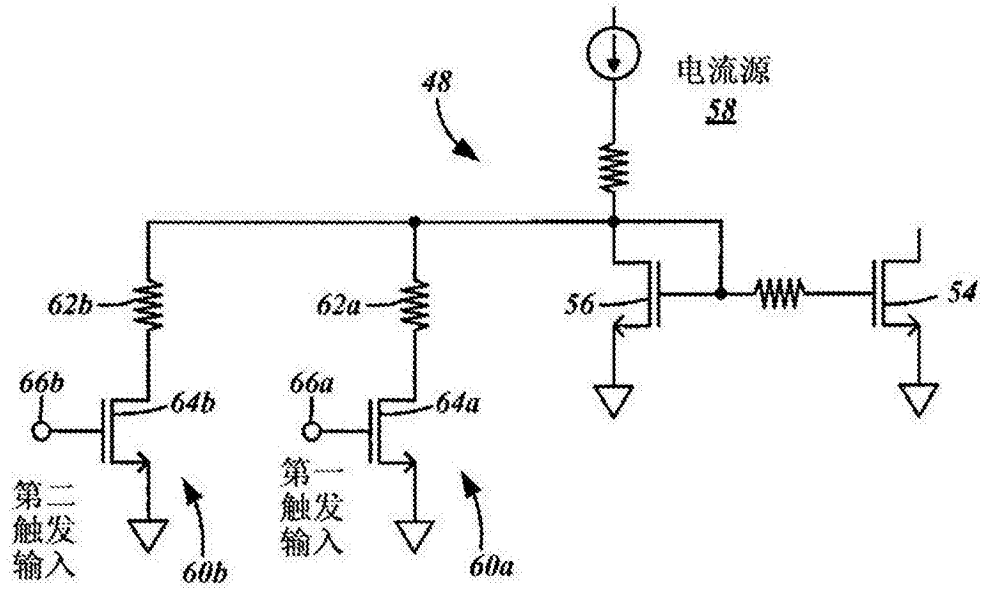


图3

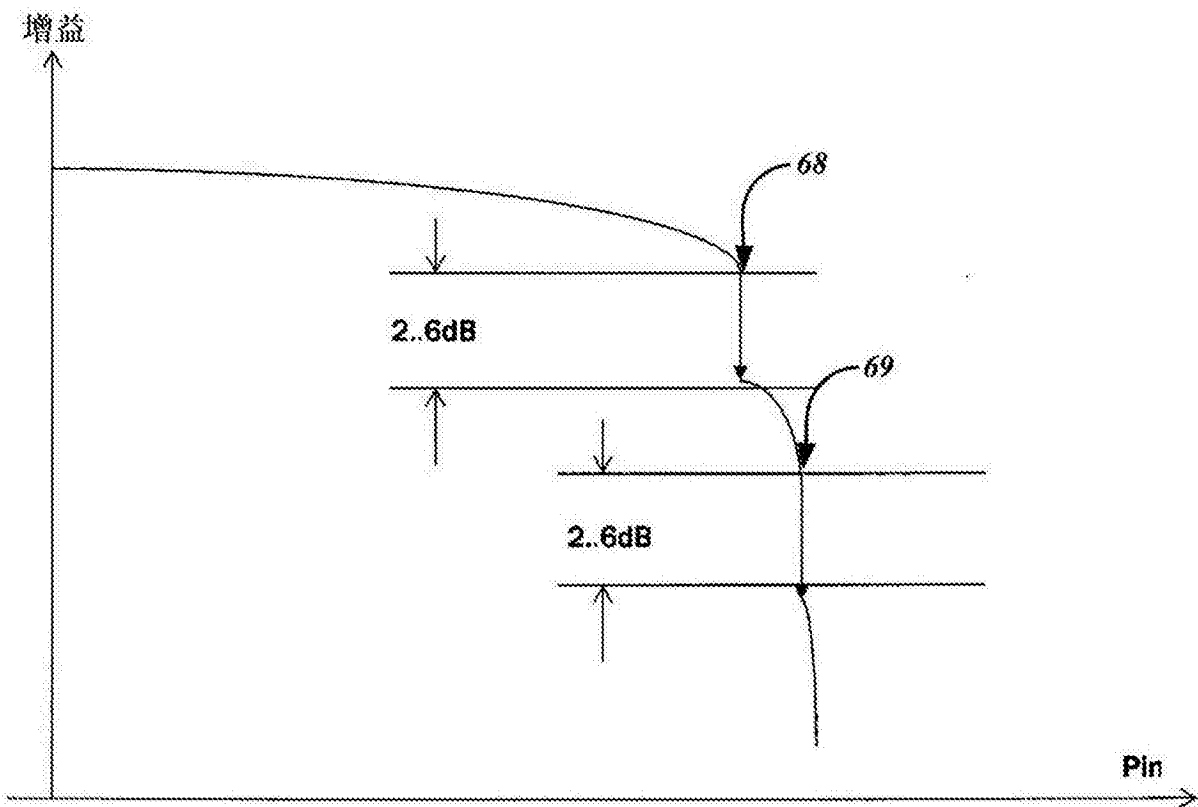


图4

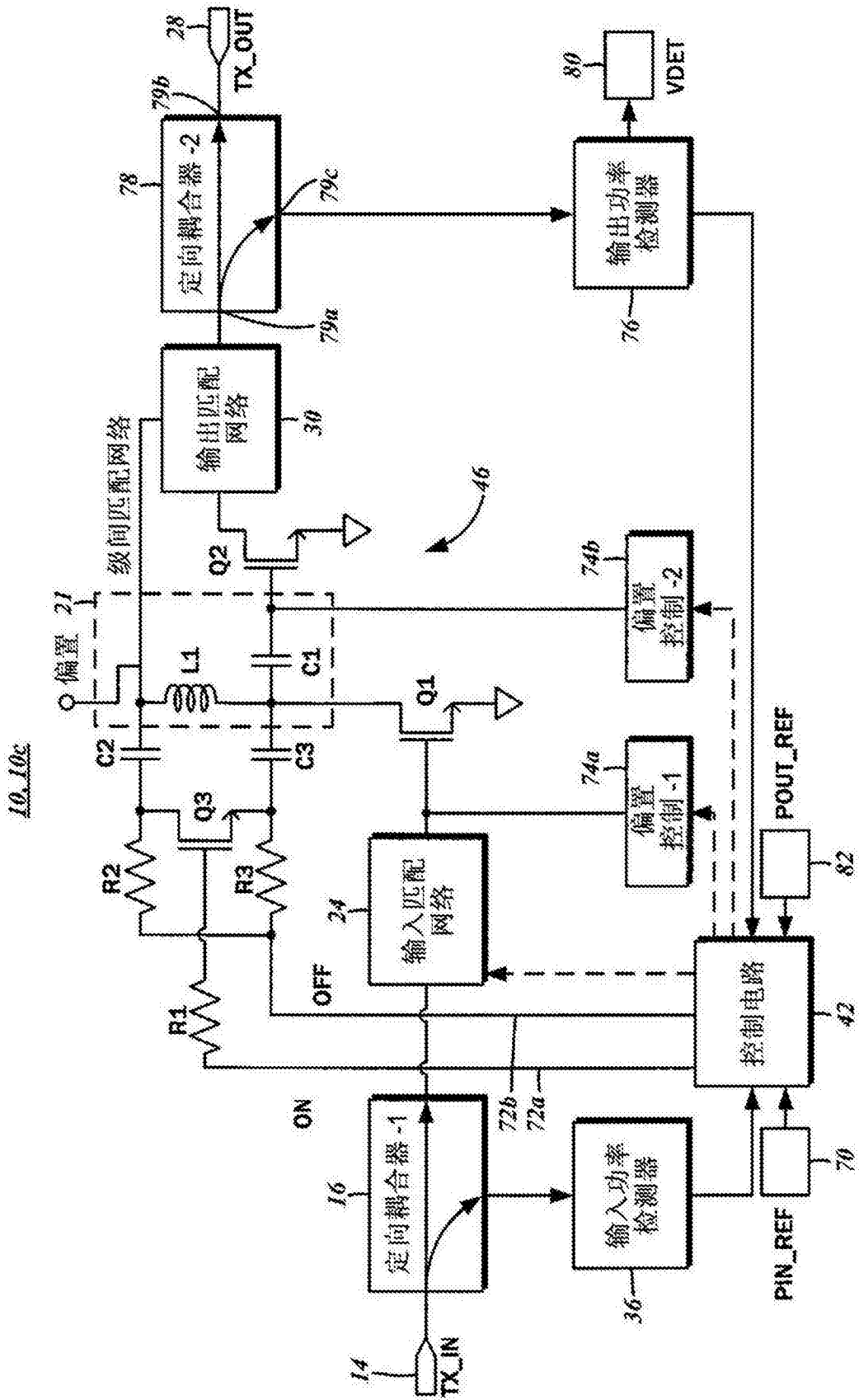


图5

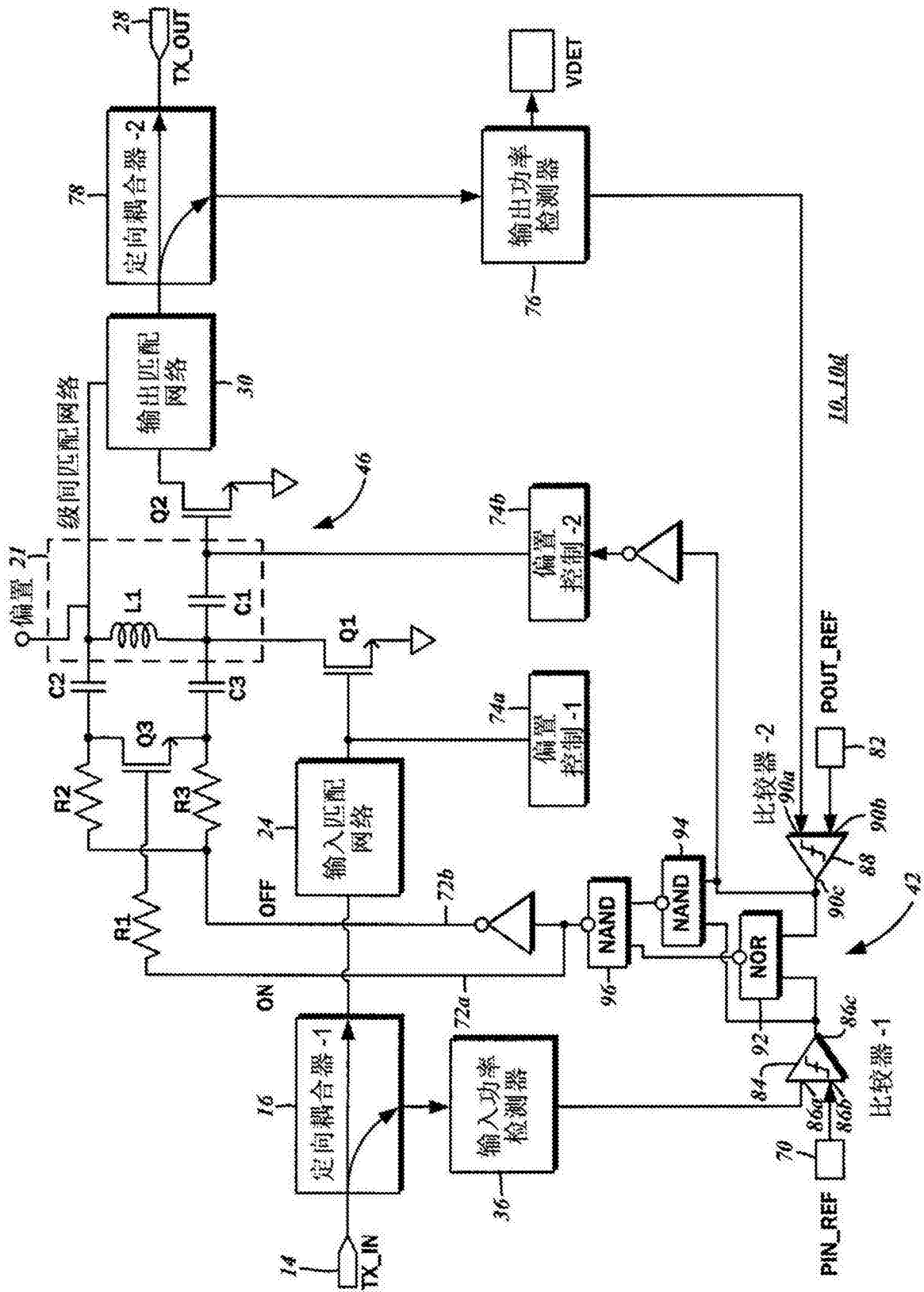


图6

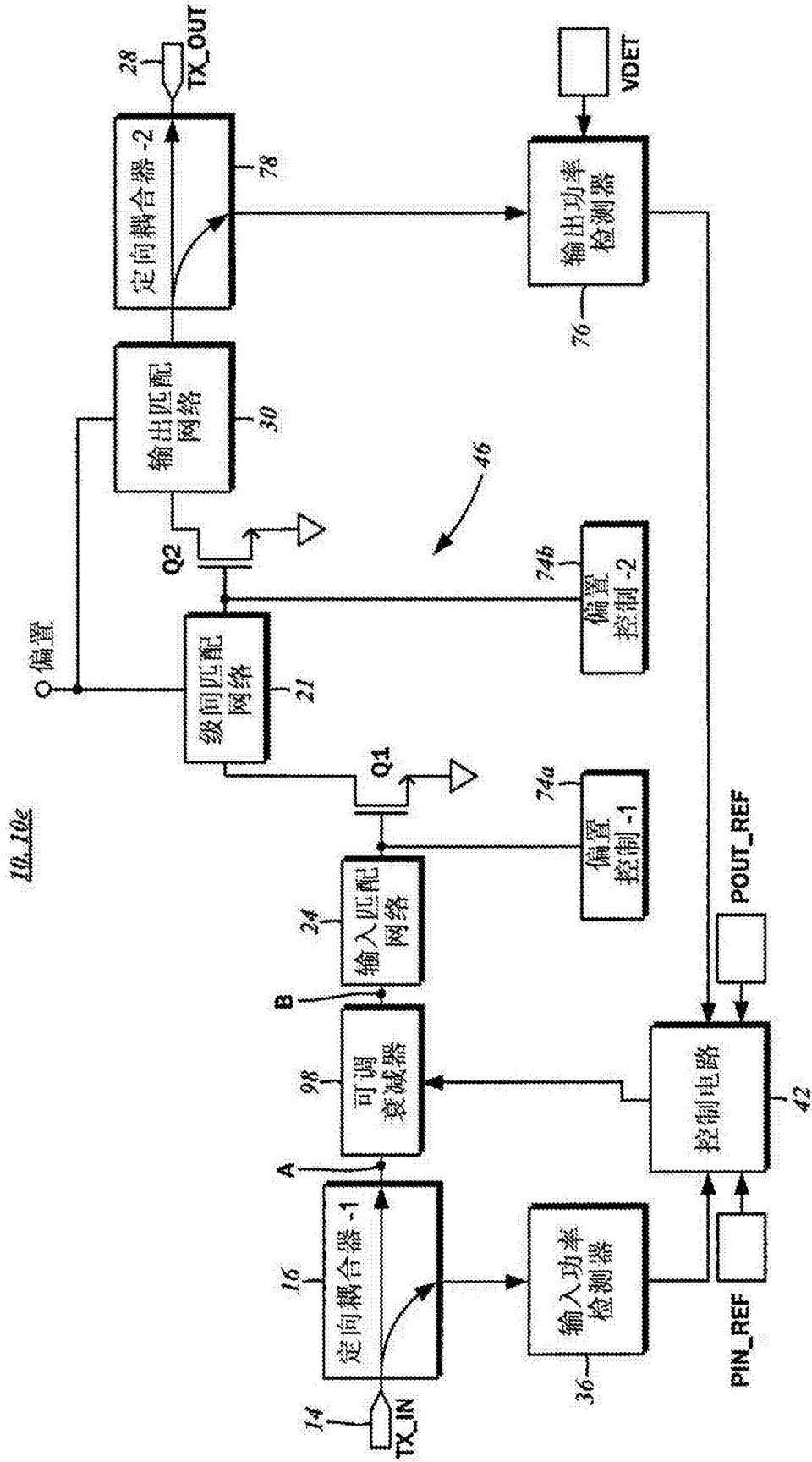


图7

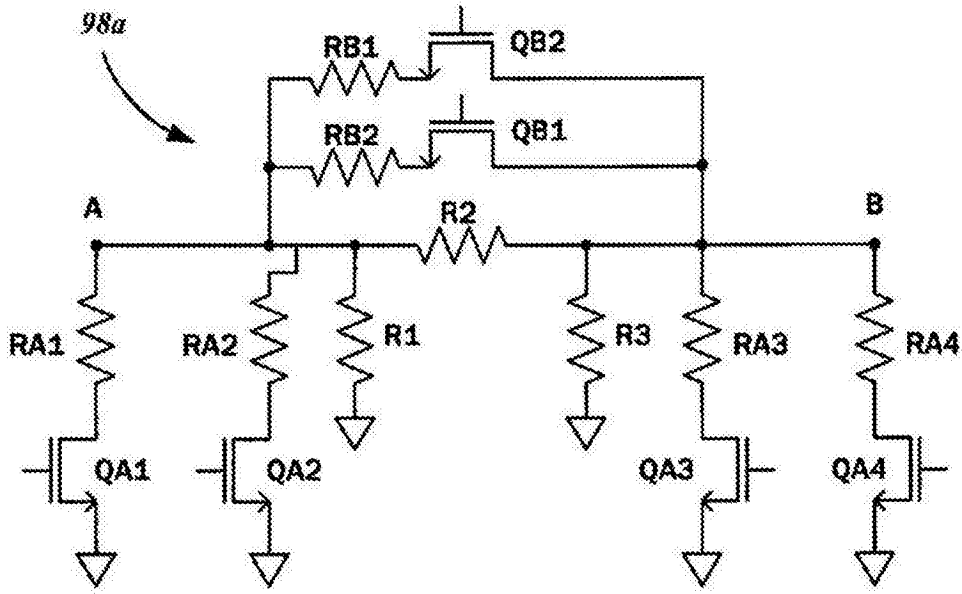


图8A

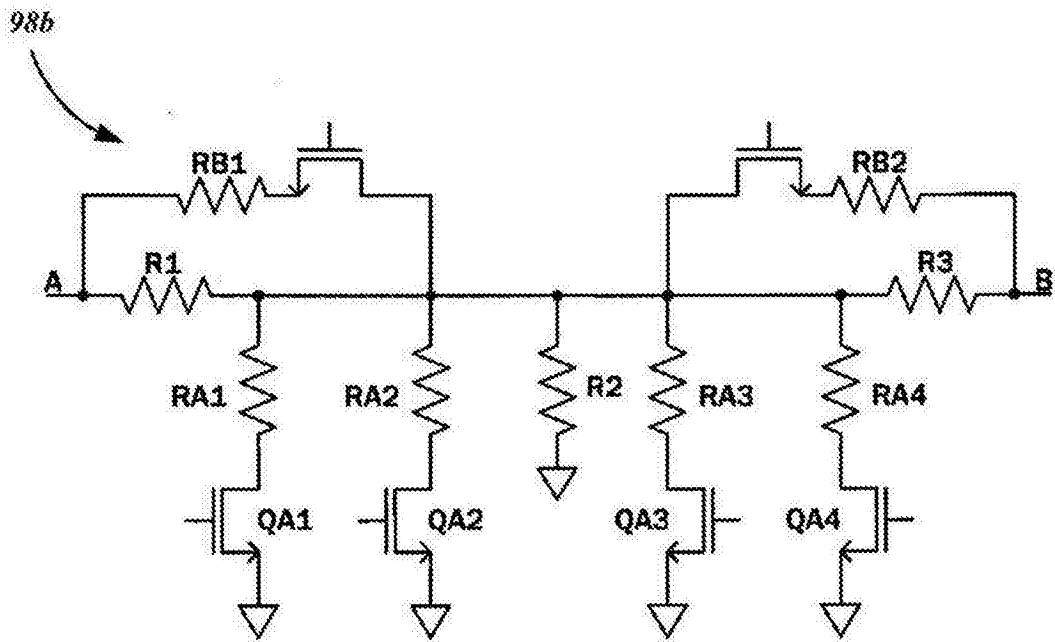


图8B

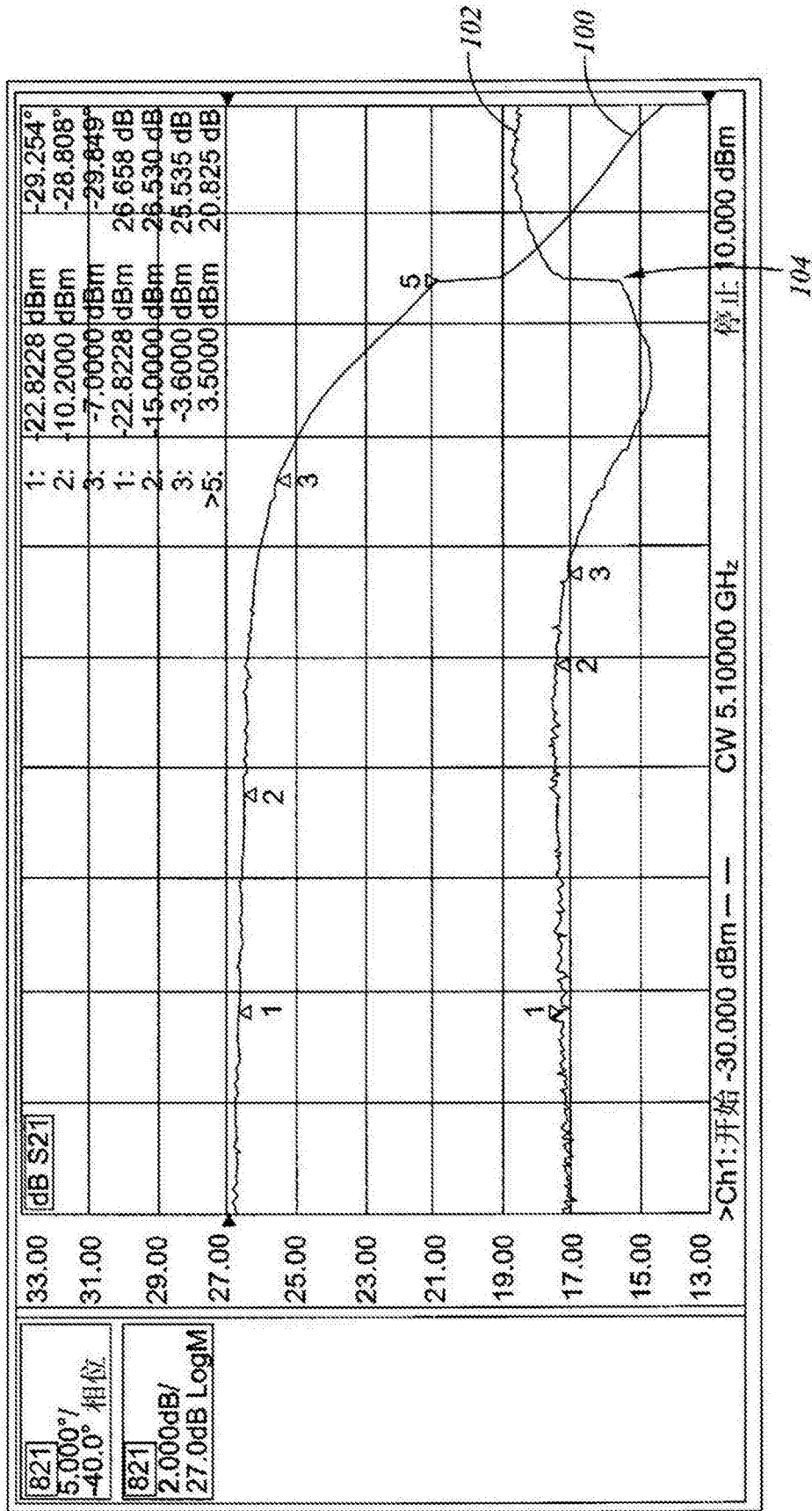


图9

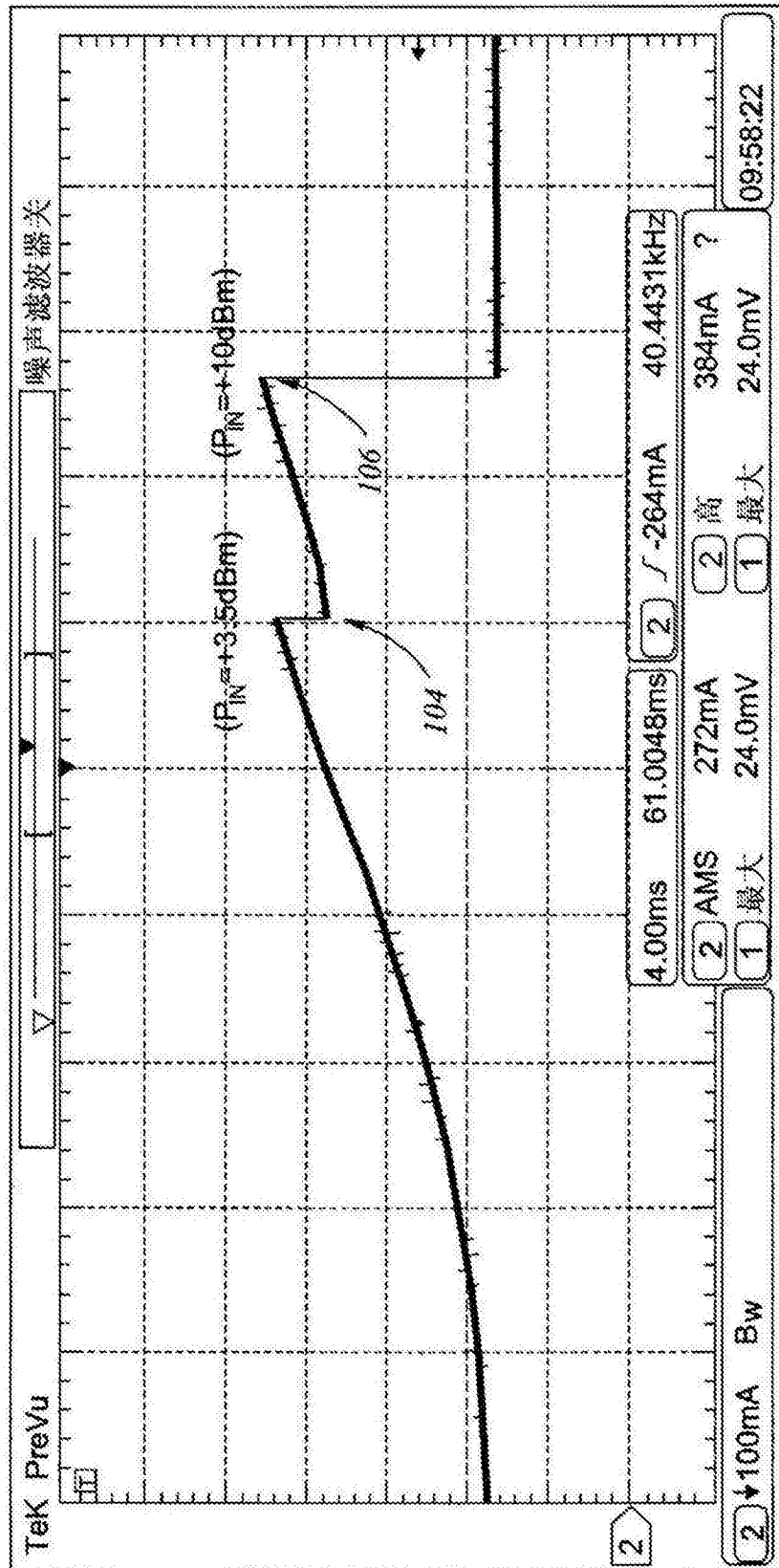


图10

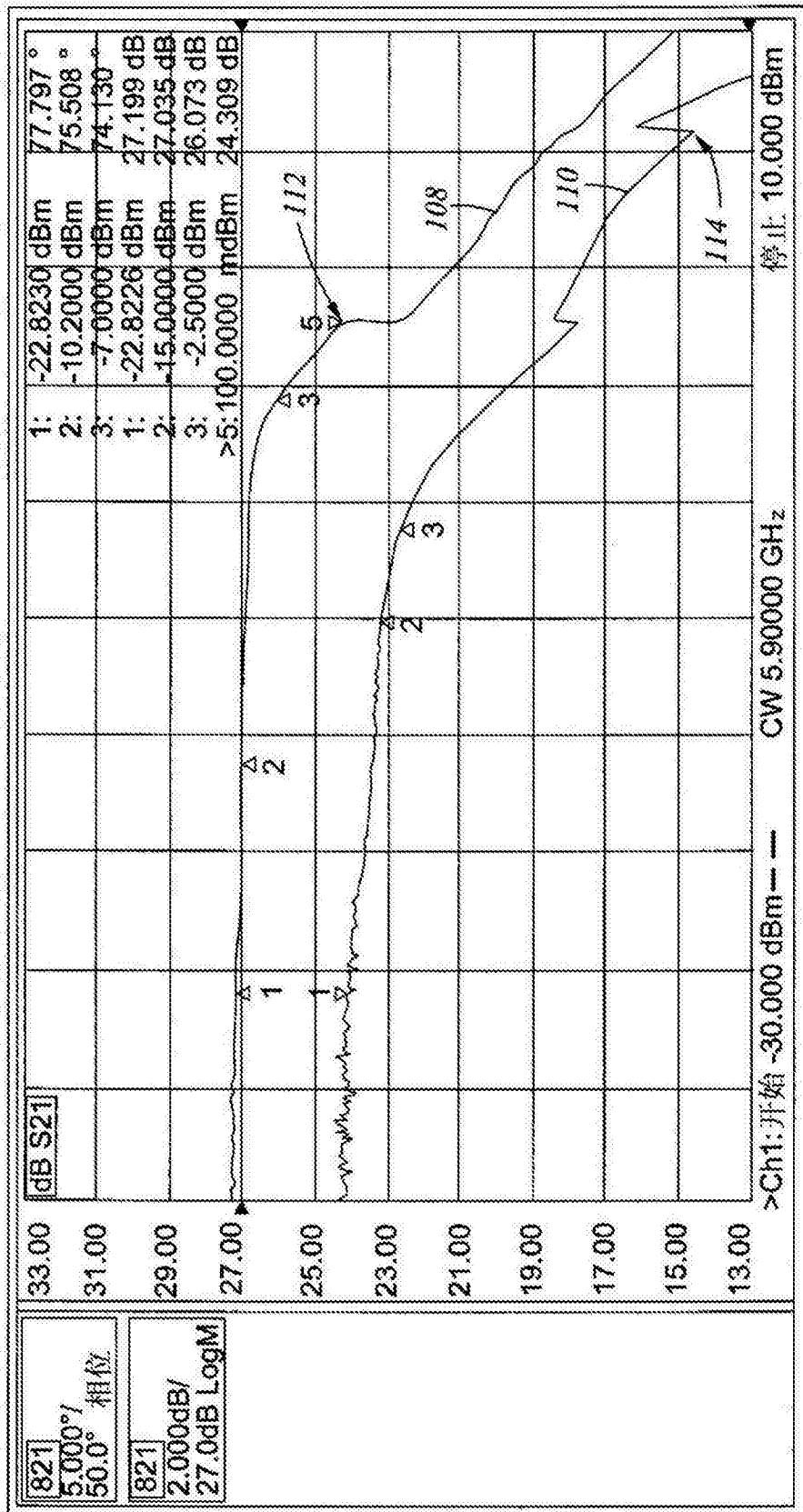


图11

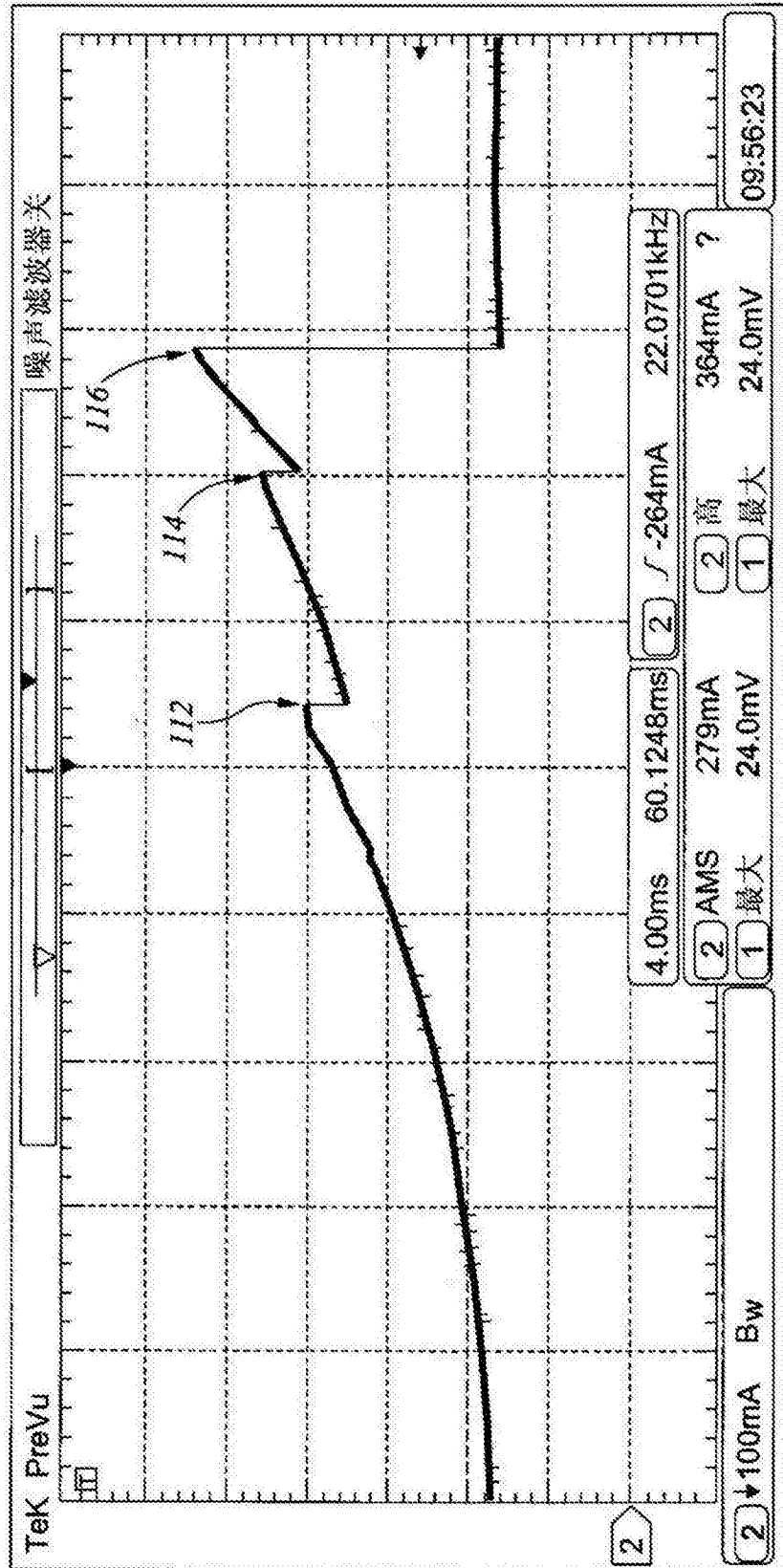


图12

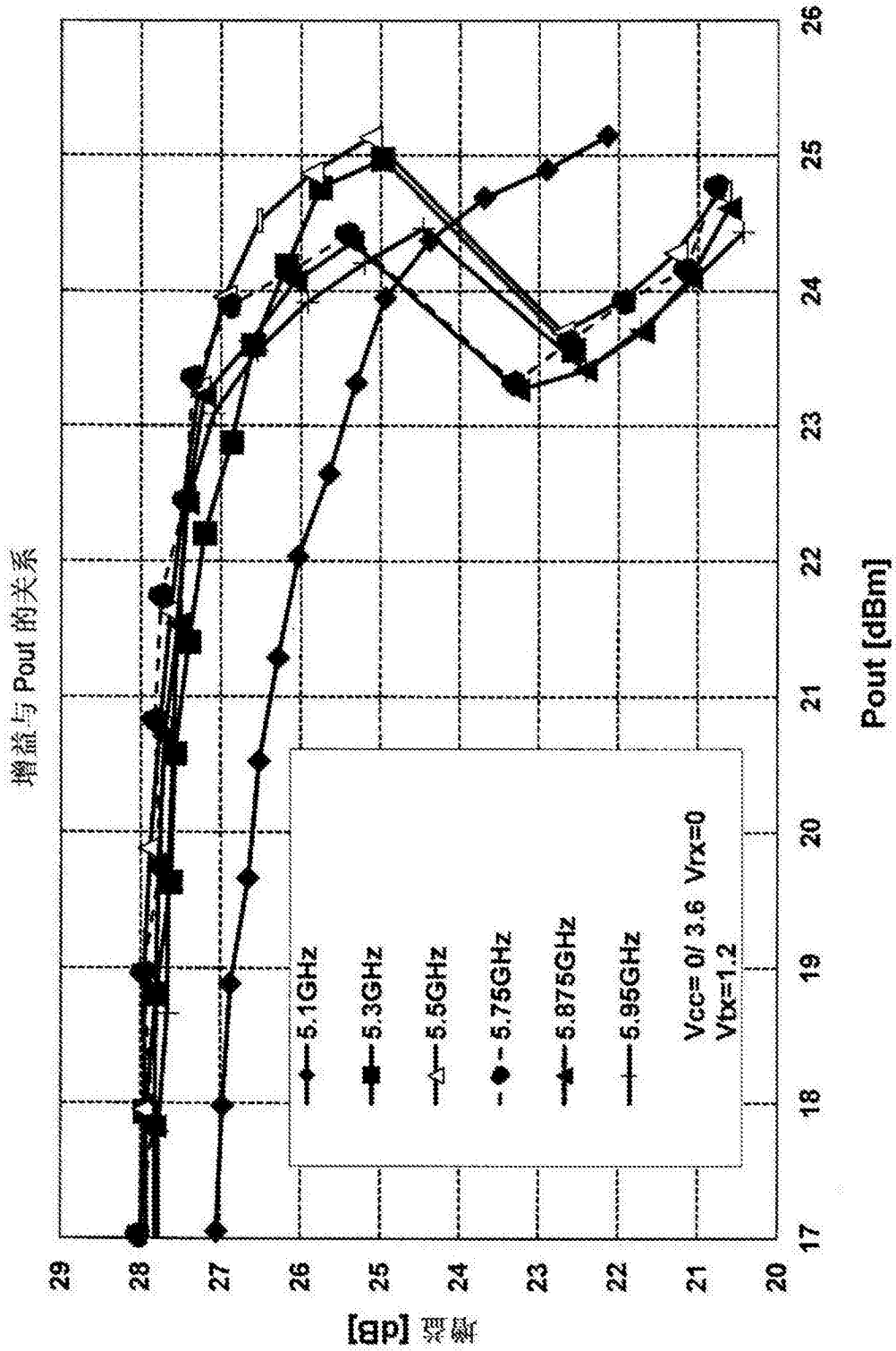


图13

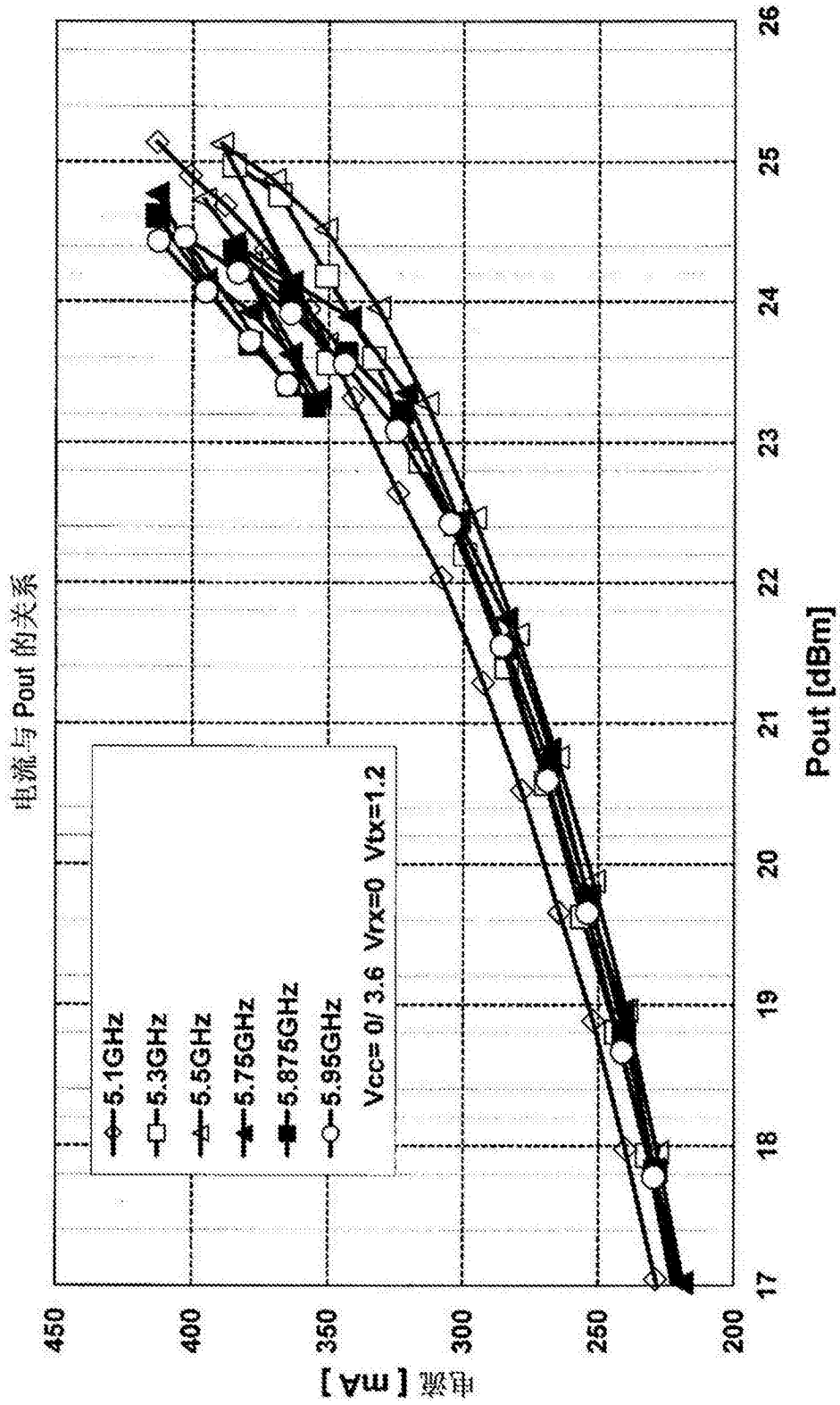


图14