

[19] 中华人民共和国国家知识产权局



# [12] 发明专利申请公开说明书

[21] 申请号 200610067669.8

[51] Int. Cl.

H01L 27/02 (2006.01)

H01L 23/60 (2006.01)

H01L 23/62 (2006.01)

H01L 23/36 (2006.01)

H01L 21/82 (2006.01)

[43] 公开日 2006年12月6日

[11] 公开号 CN 1873978A

[22] 申请日 2006.3.23

[21] 申请号 200610067669.8

[30] 优先权

[32] 2005.3.23 [33] DE [31] 102005013478.5

[71] 申请人 英飞凌科技股份有限公司

地址 德国慕尼黑

[72] 发明人 K·埃斯马克 M·施特赖布尔

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 刘红 魏军

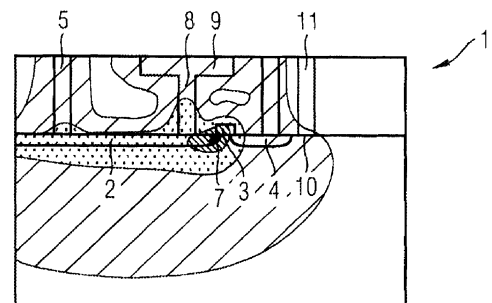
权利要求书 4 页 说明书 7 页 附图 4 页

## [54] 发明名称

用于改进半导体电路的 ESD 保护的工艺和 ESD 保护装置

## [57] 摘要

提供了用于半导体电路的改进的 ESD 保护的工艺和适当研发的 ESD 保护装置(1)。所述 ESD 保护装置(1)从而通过布置在所述 ESD 保护装置(1)中的导热结构(8, 9)转移存在于半导体电路上的过电压。特别是,所述导热结构包括布置在所述 ESD 保护装置(1)的热点(7)附近的填充有金属的多个接触孔(8), 以便转移所述热点(7)中的热量。所述热点(7)因此是放电路径上的相对于温度的临界点, 经由所述放电路径在 ESD 的情况下转移所述过电压。



1. 用于提高半导体电路的ESD保护的工艺，所述半导体电路具有ESD保护装置(1)，所述ESD保护装置(1)用于转移存在于所述半导体电路上的过电压，其特征在于，

将导热结构(8, 9)布置在ESD保护装置(1)中，所述导热结构(8, 9)相比于所述半导体电路的材料平均热导率来讲具有高热导率，以便散热。

2. 根据权利要求1的工艺，其特征在于，

在通过放电路径转移过电压的所述放电路径上放置热点(7)，所述

热点(7)是放电路径上的点，在过电压的放电期间所述点相对于ESD保护装置(1)的失效来讲具有处于临界范围内的温度，以及

所述导热结构(8, 9)布置在热点(7)的附近以便从热点(7)中散热。

3. 根据权利要求2的工艺，其特征在于，

所述导热结构包括布置在热点(7)附近的用于散热的至少一个接触孔(8)。

4. 根据权利要求3的工艺，其特征在于，

在热点(7)上布置有与至少一个接触孔(8)连接的导热结构的金

属层(9)。

5. 根据权利要求2的工艺，其特征在于，

所述导热结构具有用于散热的多个接触孔(8)，

所述接触孔(8)布置在热点(7)的附近，以及

对于位于热点(7)上的多个接触孔(8)中的至少一个接触孔布置金属层(9)，所述金属层连接到各个接触孔(8)。

6. 根据权利要求5的工艺，其特征在于，

所述导热结构特别具有一个金属层(9)，所述金属层(9)连接到多个接触孔(8)并且布置在热点(7)的上方。

7. 根据权利要求5的工艺，其特征在于，

ESD保护装置(1)包括晶体管和连接到所述晶体管的第一端子的至少一个端子接触孔，所述晶体管的栅极端子(3)和至少一个端子接

触孔(5)之间的距离比不属于ESD保护装置的晶体管的情况大,所述放电路径穿过所述至少一个端子接触孔(5),并且所述多个接触孔(8)是沿着所述至少一个端子接触孔(5)和栅极端子(3)之间的直线。

8. 根据权利要求7的工艺,其特征在于,

所述晶体管是场效应晶体管,

所述栅极端子是所述场效应晶体管的栅极(3),以及

所述至少一个端子接触孔是与场效应晶体管的漏极(2)连接的至少一个漏极接触孔(5)。

9. 根据权利要求7的工艺,其特征在于,

如果在所述放电路径上存在多个热点(7),则选择最靠近所述ESD保护装置(1)的晶体管的栅极端子(3)的用于所述导热结构(8,9)布置的热点(7)。

10. 根据权利要求5的工艺,其特征在于,

选择所述接触孔(8)之间的距离使其最小,以便与半导体电路使用的设计规则相符合。

11. 根据权利要求5的工艺,其特征在于,

所述接触孔(8)填充有金属。

12. 根据权利要求1的工艺,其特征在于,

所述导热结构(8,9)是与半导体电路的其它部件电隔离。

13. 根据权利要求2的工艺,其特征在于,

布置所述导热结构(8,9),使得相比于不存在导热结构的情况,没有降低所述放电路径的电阻。

14. 用于半导体电路的ESD保护装置,研发所述ESD保护装置使其转移存在于所述半导体电路上的过电压,其特征在于,

所述ESD保护装置(1)包括导热结构(8,9),所述导热结构相比于半导体电路的材料的热导率来讲具有高热导率,以便散热。

15. 根据权利要求14的ESD保护装置,其特征在于,

研发所述ESD保护装置(1)使得将所述导热结构(8,9)布置在热点(7)的附近,以便从所述热点(7)中散热,所述热点(7)是放电路径上的一个点,经由所述放电路径转移过电压,在所述过电压的放电期间所述热点具有相对于ESD保护装置(1)的失效的临界范围内的一个温度。

16. 根据权利要求 15 的 ESD 保护装置, 其特征在于, 所述导热结构包括用于散热的至少一个接触孔 (8), 所述至少一个接触孔布置在热点 (7) 的附近。

17. 根据权利要求 16 的 ESD 保护装置, 其特征在于, 在所述热点 (7) 之上布置有所述导热结构的金属层 (9), 所述金属层连接到所述至少一个接触孔 (8)。

18. 根据权利要求 14 的 ESD 保护装置, 其特征在于, 所述导热结构具有用于散热的多个接触孔 (8), 所述接触孔 (8) 布置在所述热点 (7) 的附近, 以及在所述热点 (7) 之上对于多个接触孔 (8) 中的至少一个接触孔布置有金属层 (9), 所述金属层连接到相关的接触孔 (8)。

19. 根据权利要求 18 的 ESD 保护装置, 其特征在于, 所述导热结构特别具有连接到所述多个接触孔 (8) 并且布置在所述热点 (7) 之上的一个金属层 (9)。

20. 根据权利要求 18 的 ESD 保护装置, 其特征在于, 所述 ESD 保护装置 (1) 包括晶体管和连接到所述晶体管的第一端子的至少一个端子接触孔 (5), 所述晶体管的栅极端子 (3) 和所述至少一个端子接触孔 (5) 之间的距离比不属于 ESD 保护装置的晶体管的情况大, 所述放电路径穿过所述端子接触孔 (5), 以及所述多个接触孔 (8) 布置在所述至少一个端子接触孔 (5) 和所述栅极端子 (3) 之间的直线上。

21. 根据权利要求 20 的 ESD 保护装置, 其特征在于, 所述晶体管是场效应晶体管, 所述栅极端子是所述场效应晶体管的栅极 (3), 以及所述至少一个端子接触孔是连接到所述场效应晶体管的漏极 (2) 的至少一个漏极接触孔 (5)。

22. 根据权利要求 20 的 ESD 保护装置, 其特征在于, 研发所述 ESD 保护装置 (1), 使得如果在所述放电路径上存在多个热点 (7), 则对于所述导热结构 (8, 9) 的布置来讲选择最靠近 ESD 保护装置 (1) 的晶体管的栅极端子 (3) 的热点 (7)。

23. 根据权利要求 18 的 ESD 保护装置, 其特征在于, 研发所述导热结构 (8, 9) 以便选择所述接触孔 (8) 之间的距离

使其最小，从而与半导体电路所用的设计规则相符合。

24. 根据权利要求 18 的 ESD 保护装置，其特征在于，所述接触孔（8）被填充有金属。

25. 根据权利要求 14 的 ESD 保护装置，其特征在于，研发所述 ESD 保护装置（1），使得所述导热结构（8，9）与所述半导体电路的其它部件电隔离。

26. 根据权利要求 15 的 ESD 保护装置，其特征在于，研发所述 ESD 保护装置（1），使得所述放电路径的电阻相比于所述 ESD 保护装置（1）不包括导热结构的情况没有降低所述放电路径的电阻。

27. 根据权利要求 14 到 26 之一的 ESD 保护装置，其特征在于，研发所述 ESD 保护装置（1）以便实施根据权利要求 1-13 中之一的工艺。

28. 具有改进的 ESD 保护的半导体电路，所述半导体电路具有将所述半导体电路上存在的过电压经由放电路径转移的 ESD 保护装置（1），其特征在于，

所述 ESD 保护装置是根据权利要求 14-26 之一的 ESD 保护装置（1）。

## 用于改进半导体电路的 ESD 保护的工艺和 ESD 保护装置

### 技术领域

本发明涉及一种工艺和保护装置，使用所述工艺和保护装置可以比目前现有技术所能达到的效果更好地保护半导体电路免受 ESD 的影响。

### 背景技术

根据现有技术，已知的是必须保护集成电路以免受静电放电 (ESD) 地影响。一方面，ESD 的保护是通过关于操作半导体电路的适当规则来实现。另一方面，关于 ESD，通过产品特定和技术特定的 ESD 保护概念频繁地向所述集成电路提供某一固有强度来实现的，所述 ESD 保护概念大部分是由“芯片上”集成产生的。

在下面的描述中，ESD 保护装置或者 ESD 保护网络可以理解成是在 ESD 情况下传导 ESD 电流的部件结构。这样，在 ESD 的情况下，传导 ESD 电流的部件是附加定位的 ESD 保护元件和/或具有适用于 ESD 的布局的有源元件。图 1 示出了根据现有技术的 ESD 保护网络 12，它们是附加定位的 ESD 保护元件 13 和具有适用于 ESD 的布局的有源元件 14 的结合。在图 1 所示的半导体电路 12 中，有源元件 14 使用适用于 ESD 的布局形成 I/O 焊盘的驱动级。如果在电源电压端 VDD、VSS 或者在半导体电路 12 的输入 I 或者输出 O 处出现过电压，即存在 ESD 负载，则 ESD 保护网络 12 有利于低欧姆放电路径 17，这样保护了半导体电路 12 免受潜在的过电压的影响。

图 2 示出了根据现有技术的 ESD 保护装置 1' 的截面图，所述保护装置包括具有漏极 2，栅极 3 和源极 4 的场效应晶体管 (更具体的是金属硅化物阻挡的 NFET)。漏极 2 因此通过一系列漏极接触孔 5 接触，通过一系列栅极接触孔 15 (在图 2 中没有示出) 与栅极 3 接触，通过一系列源极接触孔 6 与源极 4 接触。附加系列的接触孔 11 接触场效应晶体管的 p 衬底接触 10。图 2 仅仅示出了一个接触孔，这是因为图 2 是一个截面视图。根据现有技术公知的是对于将被设计的 ESD 保护装置 1' 来讲，在所述系列漏极接触孔 5 和栅极 3 之间使用了增加的距离以及使用金属硅化物阻挡的扩散。

图 3 示出了在图 2 中示出的沿着图 2 所示的面 A 截开的 ESD 保护装置 1 的截面图。可以看出, 所述漏极接触孔 5 系列是与源极接触孔 6 系列和接触孔 11 的附加系列平行布置的。在栅极 3 (通过栅极接触孔 15 接触) 和漏极接触孔 5 之间示出了电阻器网络 16。所述电阻器网络 16 必须克服在 ESD 的情况下从栅极 3 流向漏极接触孔 5 的电流, 由于栅极 3 和漏极接触孔 5 之间增加的距离, 设计 ESD 保护装置 1' 的场效应晶体管, 使得 ESD 情况下的电流在二维方向 (板状) 延伸的尽可能远, 以便在所述的电阻器网络 16 中不存在电流丝。

如果存在 ESD 的情况, 则场效应晶体管的寄生双极晶体管接通, 使得由于焦耳效应而在栅极 3 处的漏极/衬底结处出现所谓的热点 7 (参考图 2)。图 2 通过在矩形栅极 3 的右下方的小暗点示出了热点 7。另外, 图 2 示出了在 ESD 负载下、过电压出现 100ns 之后, 流过 6mA/ $\mu\text{m}$  电流的 ESD 保护装置 1' 的温度分布。其中相同的温度范围用相同的灰度级表示。

随着放电电流增加, 在热点 7 的温度升高 (达到 652K), 并且最终可以获得在场效应晶体管的半导体材料中出现熔融或者相变 (固有的) 的温度值, 其结果是对所述 ESD 保护装置 1' 造成不可修复的损害, 导致 ESD 保护装置 1' 的失效, 随之常常造成整个电路的失效。在没有造成 ESD 保护装置 1' 自损坏的情况下, 可以流经所述场效应晶体管的最大电流是由参数  $I_{t2}$  [mA/ $\mu\text{m}$ ] 来表征的, 并且所述最大电流是所述场效应晶体管 (可能是 NFET 或者是 PFET) 的固有特性。用于半导体电路的 I/O 库的 ESD 规格通常确定了 ESD 保护装置所必须的最小宽度或者用于 ESD 的适当布局的有源元件, 使得特定的放电电流可以安全地流经所述保护装置。

I/O 库例如在 ESD 强度中规定为 2kV HBM (人体模型), 该值对应于  $I_{\text{ESD}}$  的峰值电流 = 1, 3A。假设  $I_{t2}$  的固有强度是 10 mA/ $\mu\text{m}$ , 用于 ESD 放电路径中元件的最小必须宽度是  $W = I_{\text{ESD}}/I_{t2} = 130\mu\text{m}$ 。如果漏极接触孔 5 和栅极 3 之间几个毫米的所需要增加的距离被添加到所述宽度, 则在 I/O 库中单独由 ESD 安全测量就占据了相当大的面积。

#### 发明内容

因此本发明的目标在于, 提供一种工艺和相应设计的 ESD 保护装置, 其中相对于现有技术来讲具有相同的 ESD 强度, 需要的是具有小

面积要求的 ESD 保护装置，或者相对于现有技术来讲其中使用相同的面积要求，保证了 ESD 保护装置的更好的 ESD 强度。

根据本发明，该目标通过根据权利要求 1 的工艺、根据权利要求 14 的 ESD 保护装置以及根据权利要求 28 的半导体电路实现了。从属权利要求限定了本发明的优选和有利的实施例。

在本发明的文本中，提供了用于改进半导体电路的 ESD 保护的工艺，所述半导体电路包括 ESD 保护装置。因此 ESD 保护装置的任务是转移在半导体电路上出现的过电压。根据本发明，在 ESD 保护装置中布置有导热结构，所述导热结构是由相对于半导体电路的材料的平均热导率来讲具有高热导率的材料组成。

当通过导热结构散热时，相对于根据现有技术的没有导热结构的 ESD 保护装置来讲，ESD 保护装置的过热仅仅在电流密度的较高值处出现。最终，根据本发明的使用导热结构的 ESD 保护装置相对于根据现有技术的没有导热结构的 ESD 保护装置来讲，具有较高的 ESD 强度，而在装置尺寸上相同。此外，根据本发明的具有导热结构的 ESD 保护装置相对于现有技术的没有导热结构的 ESD 保护装置来讲，有可能尺寸上更小，因此具有与根据现有技术的没有导热结构的 ESD 保护装置相同的 ESD 强度。通过本发明借助于 ESD 保护装置的布局，产生了 ESD 保护装置的固有 ESD 强度的改进。

因此热点可以位于放电路径上，经由所述放电路径转移了过电压。因此，所述热点是在过电压的放电期间具有一种温度的放电路径上的一个点，所述点是相对于 ESD 保护装置来讲临界的一个区域，即如果在该点温度进一步升高，就会使得 ESD 保护装置失效。更具体的是，通过模拟 ESD 情况，在 ESD 保护装置内部确定了大量的点，所述大量的点比 ESD 保护装置的其它点具有更高的温度。在所述大量的点内，确定了这样的点或者热点，在所述点或者热点处，在 ESD 情况中确定的温度在该点到达最大可允许温度的距离最短。这样，在更靠近该热点的位置布置导热结构，所述导热结构特别包括用于散热的至少一个接触孔，用于转移热点中的热量。

由于在热点附近布置导热结构，使得在温度进一步升高会导致 ESD 保护装置失效的地方有利地散热。换句话说，就温度来讲，从特别的临界点中散除 ESD 情况下聚集的任意热量。



有利的是，至少一个接触孔可以与布置在热点上面的金属层连接。

在 ESD 的情况下，所述金属层是作为热排除路径 (heat drain)，这是由于来自热点的热经由至少一个接触孔被转移到金属层。

如果导热结构具有布置在热点附近的用于散热的多个接触孔，则根据本发明相对于金属层来讲所述接触孔具有两种变型。

在第一种变型中，对于特定数量的接触孔来讲每个接触孔都具有金属层，所述金属层连接到相关的接触孔。这些特定数量的接触孔可以由一个接触孔、这些接触孔中的多个接触孔或者导热结构的所有接触孔构成。

在第二种变型中，导热结构仅仅具有一个金属层，所述金属层连接到导热结构的所有接触孔。

当然，还可以设想其它的变型，例如金属层连接到多个接触孔或者多个金属层连接到一个或者多个接触孔。

在本发明的优选实施例中，ESD 保护装置具有场效应晶体管和至少一个漏极接触孔，所述漏极接触孔与所述场效应晶体管的漏极区域接触。所述场效应晶体管的栅极和至少一个漏极孔之间的距离大于普通的场效应晶体管的情况，所述普通的场效应晶体管在 ESD 保护装置中不能全部使用。在这样的情况下，放电路径穿过至少一个漏极接触孔，并且用于散热的所述接触孔布置在所述至少一个漏极接触孔和栅极之间的直线上。

为了防止任意电流丝，在场效应晶体管的栅极和至少一个漏极接触孔之间增加距离是必要的，即在特定区域的电流位置形成熔线 (melt thread)，这样预防了 ESD 保护装置的过早失效。该距离也是固有的并且是场效应晶体管 (NFET 或者 PFET) 技术相关的变量，由于上面提到的原因不能被选择的任意小。

由于本发明在技术上是独立的，所以 ESD 保护装置还具有其它类型的晶体管，例如双极晶体管或者是 MOS 晶体管，这样代替了场效应晶体管。在这样的情况下，所述至少一个漏极接触孔对应于至少一个端子接触孔，所述端子接触孔连接到晶体管的一个区域，在该晶体管所述晶体管的一个区域是与漏极区域可比较的。采用相似的方式，晶体管的栅极端子和至少一个端子接触孔之间的距离大于普通晶体管

或者其它类型常规晶体管的情况，所述普通晶体管或者其它常规的晶体管在 ESD 保护装置中不能全部使用。再次使用这样的晶体管，放电路径穿过所述至少一个端子接触孔，用于散热的接触孔布置在所述至少一个端子接触孔和该晶体管的栅极端之间的直线上。

如果在放电路径上存在多个热点，则有利地选择最靠近所述场效应晶体管的栅极的热点。根据按照这样的方式选择的热点，可以布置导热结构特别是接触孔。

评估已经表明使用关于温度或者热点的多个临界点，最靠近场效应晶体管栅极的大部分热点是最临界的。因此最有效的是布置导热结构，以便从该热点处散热。

有利的是，选择用于散热的两个接触孔之间的距离，根据应用于半导体电路中的设计规则使得所述距离最小化。换句话说，接触孔的较窄结构将违反使用的设计规则。

因此确保了在 ESD 保护装置的给定长度上可以布置最大数量的接触孔，以便在没有违反使用的设计规则的情况下特别是从热点中散热。

有利的是，在所述接触孔中填充金属，特别是钨，使得相对于 ESD 保护装置的其它材料来讲具有良好的热导率。

另外，导热结构是与半导体电路的其它部件电隔离，这样确保了没有电流流经导热结构，因此没有被附加地加热（除了从热点中转移的热量之外）。

在本发明的实施例中，布置导热结构使得放电路径的电阻（作为与 ESD 电流方向平行和成直角两种情况下的镇流电阻）相比于没有导热结构的 ESD 保护装置中放电路径的电阻来讲没有降低。

有利的是，这样确保了在 ESD 负载的情况下 ESD 保护装置所具有的电功能没有改变。电功能被理解成是例如对于 ESD 保护所必须的镇流电阻，所述 ESD 保护是通过增加至少一个漏极接触孔和栅极之间的距离来实现的，其中所述镇流电阻由于 ESD 保护可能没有被降低。

在本发明的情况下，为半导体电路配备了 ESD 保护装置，设计所述 ESD 保护装置使其转移半导体电路上存在的任意过电压。这样 ESD 保护装置包括用于转移热量的导热结构。根据本发明，该导热结构具有比用在半导体电路中材料的平均热导率更高的热导率。

根据本发明的 ESD 保护装置的优点对应于在根据本发明的工艺讨论中较早已经讨论的优点，因此在这里将不再重复。

本发明优选的适用于半导体电路的 ESD 保护装置。然而本发明并不限于该优选的范围，本发明还可以适用于例如转移来自半导体电路（在没有布置 ESD 保护的情况下）其它区域的热量。

参考附图使用优选的实施例在下面详细说明本发明。

#### 附图说明

图 1 示出根据现有技术的 ESD 保护网络。

图 2 示出根据现有技术的 ESD 保护装置的截面视图以及具有热点的在 ESD 情况下的温度分布。

图 3 示出根据图 2 所示的现有技术的 ESD 保护装置的截面视图（根据图 2 中的面 A 截取的）。

图 4 示出根据本发明 ESD 保护装置的一个实施例的截面视图（与图 2 中的视角相同）。

图 5 示出根据本发明 ESD 保护装置的另一实施例的截面视图（与图 2 和图 4 中的视角相同）。

图 6 示出根据本发明的具有 ESD 保护的半导体电路。

#### 具体实施方式

图 4 示出了根据本发明的 ESD 保护装置 1 的截面视图的第一实施例，所述 ESD 保护装置 1 包括与图 2 中所示的场效应晶体管类似的场效应晶体管（更具体的是 NFET），因此相同的附图标记表示相同的部件。除了在图 2 中示出的 ESD 保护装置 1'，在图 4 中示出的 ESD 保护装置 1 包括布置在热点 7 附近的一系列接触孔 8。当然填充钨的接触孔 8 在截面视图中仅仅一个接触孔 8 是可见的，这是由于图 4 是截面表示的原因。

在类似于图 3 的根据本发明 ESD 保护装置 1 的实施例的表示中，用于散热的接触孔 8 布置成平行于栅极 3 和在栅极 3 附近的漏极接触孔 5 之间的漏极接触孔 5 或者源极接触孔 6 系列的系列。

ESD 保护装置 1 的接触孔 8 然后作为热排泄路径，这是由于相比于根据现有技术的 ESD 保护装置 1' 来讲（参考图 2），在接触孔 8 周围区域中的温度以及在热点 7（根据定义就温度而言所述热点是 ESD 保护装置的临界区域）的区域中的温度降低。模拟已经表明，在  $6\text{mA}/\mu\text{m}$ （每

宽度上的电流)的ESD的情况下,使用相同的注入条件,通过接触孔8可以将热点7中的最高温度从652K降低到620K。

通过进一步的模拟和计算,已经表明在热点7处由于最高温度从652K返回到620K,因此根据本发明的ESD保护装置1可以被研发成比根据现有技术的ESD保护装置1'具有小大约10%表面积的接触孔8,但是具有相同的ESD强度。换句话说,相对于根据现有技术的ESD保护装置1'来讲,根据本发明具有相同ESD强度的ESD保护装置1的面积消耗降低了10%。

根据下面的事实,即使用现今的半导体技术为了ESD保护测量需要相当数量的可获得区域,该10%面积上的节省是很明显的,因此10%面积上的节省涉及到需要较小部分的半导体电路。

图5示出了根据本发明第二实施例的ESD保护装置1,所述实施例的ESD保护装置1与图4中实施例的区别仅在于,位于热点7上的每个接触孔8具有作为另一热排泄路径的附加的金属平面9。这样,使用相同的 $6\text{mA}/\mu\text{m}$ 注入条件,热点7中的最高温度可以被进一步降低到605K。相对于根据现有技术的ESD保护装置1'来讲,在相同ESD强度下,在图5中示出的根据本发明的ESD保护装置1的面积消耗降低了16%。

这样无论是图4中的接触孔8还是图5中具有附加金属层9的接触孔都没有电功能,即例如它们没有借助于导线连接到其它部件。

在图4和5中需要注意的是,如在图2中那样,对于ESD情况来讲示出了温度趋势,在三个图2,4和5中的温度趋势是定性表示的。

图6示出了根据本发明的半导体电路20,所述半导体电路20具有根据本发明的多个ESD保护装置1。

另外,假设更新的半导体技术,例如SOI(绝缘体上的硅)比所谓的体技术提供了更严格的热边界条件,使得使用这些新的半导体技术,相对于根据现有技术的通常ESD保护装置来讲,基于使用根据本发明的ESD保护装置1的面积节省甚至于比先前估计的面积节省更大。

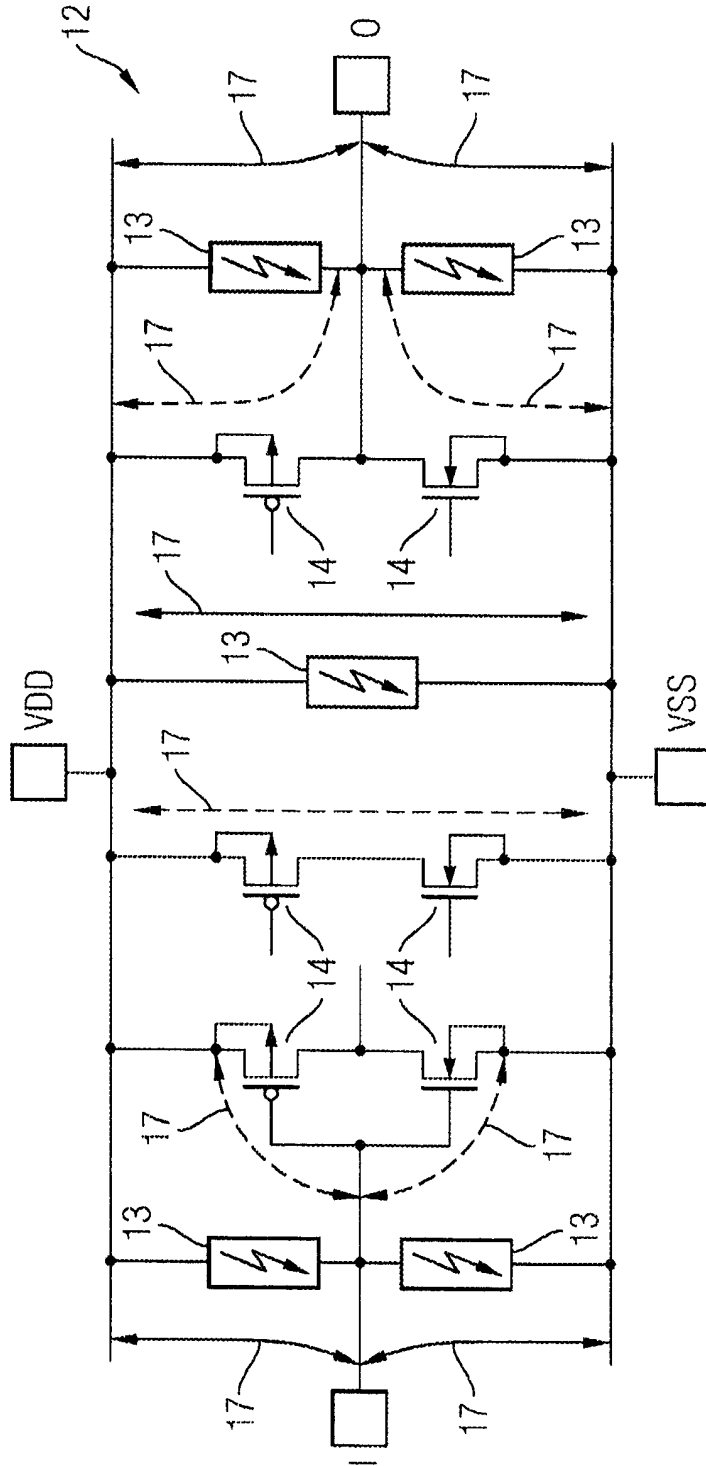


图 1

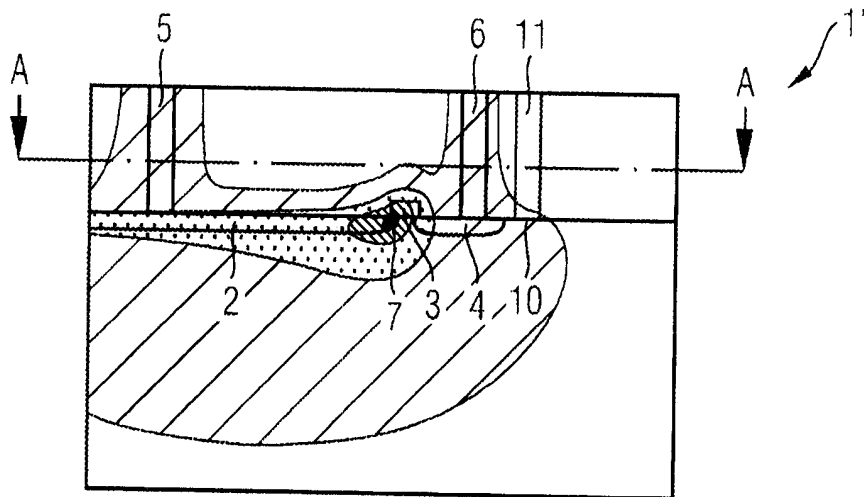


图 2

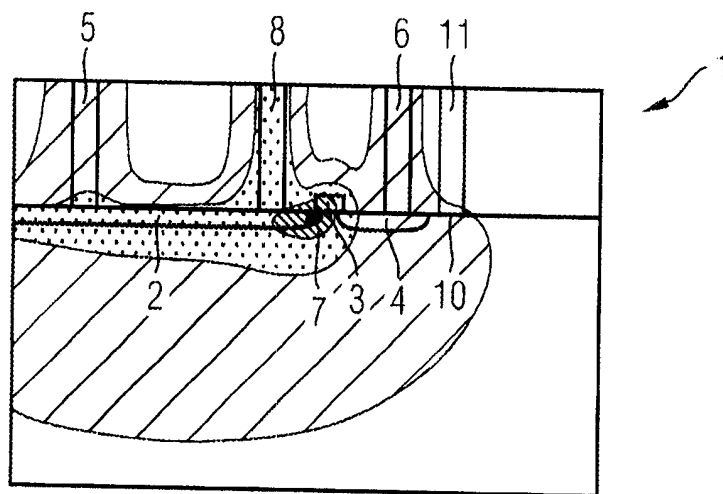


图 4

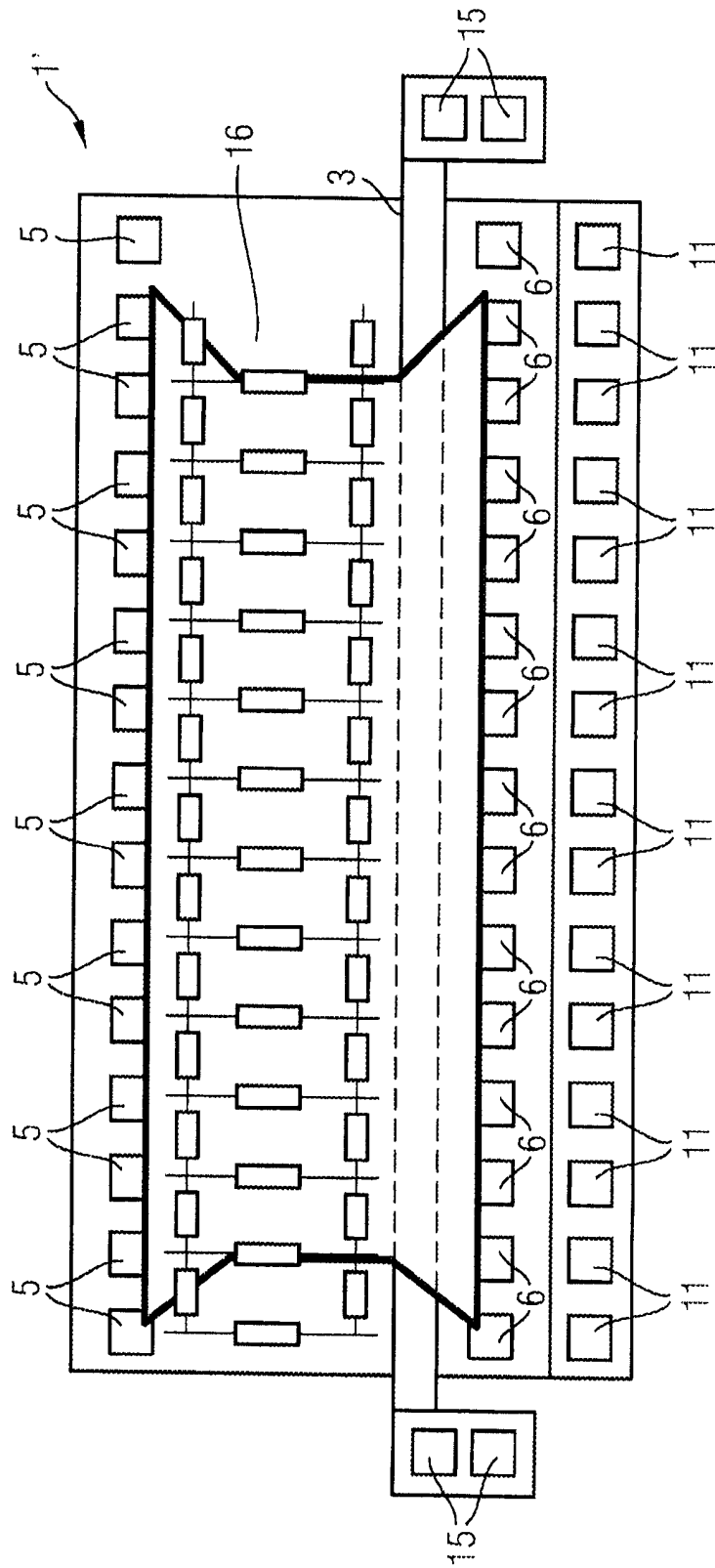


图 3

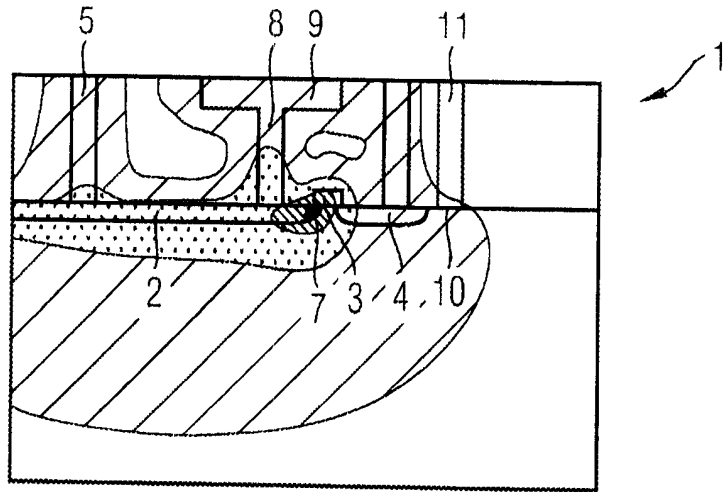


图 5

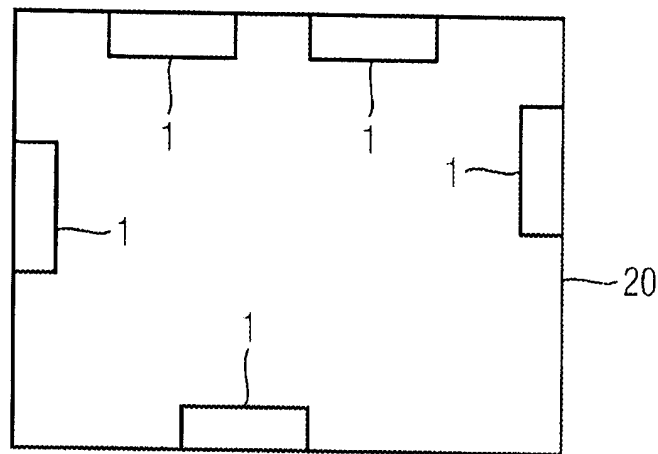


图 6