

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4214704号
(P4214704)

(45) 発行日 平成21年1月28日(2009.1.28)

(24) 登録日 平成20年11月14日(2008.11.14)

(51) Int.Cl. F I
HO 1 L 33/00 (2006.01) HO 1 L 33/00 N
HO 1 L 21/28 (2006.01) HO 1 L 21/28 3 O 1 B

請求項の数 11 (全 22 頁)

<p>(21) 出願番号 特願2002-78303 (P2002-78303) (22) 出願日 平成14年3月20日 (2002. 3. 20) (65) 公開番号 特開2003-282957 (P2003-282957A) (43) 公開日 平成15年10月3日 (2003. 10. 3) 審査請求日 平成17年3月22日 (2005. 3. 22)</p> <p>前置審査</p>	<p>(73) 特許権者 000226057 日亜化学工業株式会社 徳島県阿南市上中町岡491番地100 (72) 発明者 坂本 貴彦 徳島県阿南市上中町岡491番地100 日亜化学工業株式会社 (72) 発明者 楠瀬 健 徳島県阿南市上中町岡491番地100 日亜化学工業株式会社</p> <p>審査官 道祖土 新吾</p>
--	---

最終頁に続く

(54) 【発明の名称】 半導体素子

(57) 【特許請求の範囲】

【請求項1】

基板上に、

第1の電極が設けられた第1の半導体と、

前記第1の半導体に形成され前記第1の半導体とは異なる導電性を有する第2の電極が設けられた第2の半導体と、

前記第1の電極及び前記第2の電極のうち少なくともいずれか一方に電氣的に接続された導電体と、

前記第1及び第2の半導体に設けられた第1の絶縁保護膜と、

を備える素子構造と、

前記素子構造を覆う第2の絶縁保護膜と、

を有する半導体素子であって、

前記基板は該表面上に、前記素子構造が設けられた第1の領域と、該第1の領域の外側の第2の領域と、を有し、

前記第2の絶縁保護膜は、前記第1の電極と第2の電極とを覆って前記素子構造を封止する樹脂であり、

前記導電体は、前記第1の絶縁保護膜を介して前記素子構造の外周方向に前記第2の領域上まで延伸されて、前記第2の絶縁保護膜の外周から露出され、該第2の領域上に設けられた接続部を有する半導体素子。

【請求項2】

前記導電体は、前記第 1 及び第 2 の電極の両方に設けられている請求項 1 に記載の半導体素子。

【請求項 3】

前記第 1 及び第 2 の電極の両方に設けられた前記導電体の接続部間の距離は、前記第 1 及び第 2 の電極間の距離よりも広い請求項 2 に記載の半導体素子。

【請求項 4】

前記第 1 の絶縁保護膜及び前記第 2 の絶縁保護膜の少なくとも一方は、AlN とポリシラザンとが少なくとも含有されている請求項 1 乃至 3 のいずれか一項に記載の半導体素子。

【請求項 5】

前記半導体素子の厚みは、10 ~ 200 μm である請求項 1 乃至 4 のいずれか一項に記載の半導体素子。

10

【請求項 6】

前記半導体素子は、半導体発光素子である請求項 1 乃至 5 のいずれか一項に記載の半導体素子。

【請求項 7】

前記第 2 の絶縁保護膜は、前記半導体発光素子から発光される光に対して透過性を有する請求項 6 に記載の半導体素子。

【請求項 8】

前記第 2 の絶縁保護膜は、前記半導体発光素子からの光の一部を吸収してそれよりも長波長の光が発光可能な蛍光物質を含有する請求項 7 に記載の半導体素子。

20

【請求項 9】

請求項 6 に記載の半導体発光素子と、
該半導体発光素子からの光の一部を吸収してそれよりも長波長の光が発光可能な蛍光物質と、

該半導体発光素子を実装する実装基板と、を有する発光装置。

【請求項 10】

前記半導体発光素子は、前記実装基板にフェースダウンボンディングされるフリップチップ型半導体発光素子である請求項 9 に記載の発光装置。

【請求項 11】

前記発光装置の前記実装基板面に垂直な断面において、前記実装基板と前記第 2 の絶縁膜との間で、前記第 2 の絶縁膜の上面が露出されている請求項 10 に記載の発光装置。

30

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、フリップチップ型半導体素子、主に、フリップチップ型半導体光電変換素子、さらに詳しくはフリップチップ型半導体発光素子、及びその製造方法に関する。これらは、液晶のバックライト、照明光源、各種インジケータや交通信号灯などに利用される。また、本発明は、半導体発光素子と、それよりも長波長の光が発光可能な蛍光物質と、を有する長波長変換型発光装置に関する。

【0002】

40

【従来の技術】

近年、窒化物化合物半導体を用いた発光素子が、青色系の発光が可能な発光素子として注目されている。また、この青色系の発光素子から発光された青色光の少なくとも一部を吸収して、黄色が発光可能な蛍光体等を配置することにより、白色系が発光可能な発光ダイオード(LED)が、注目されている。

【0003】

このような発光装置に使用される発光素子は、基板上に n 型半導体層を成長させ、その n 型半導体層上に直接又は活性層(発光層)を介して p 型半導体層を成長させた層構造を有する。また、絶縁体である基板を用いて構成される他の発光素子では、導電性の半導体基板を用いて構成される他の発光素子とは異なり、正電極及び負電極が同一面側の半導体層

50

上に形成されている。すなわち、p側の正電極はp型半導体層上に形成され、n側の負電極は、所定の位置で、p型半導体層（発光層を備えたものでは発光層を含む）をエッチングにより除去してn型半導体層の上面を露出させて形成される。

【0004】

このような化合物半導体発光素子では、通常、同一面側に正負の電極が形成されているので、正負の電極間の短絡を防止するために正負の電極の取り出し部分（実装基板の電極との接続部分）を除いて、絶縁保護膜が形成され、電極面を上又は下にして実装基板に実装されて使用される。

【0005】

このような、化合物半導体発光素子及び化合物半導体発光素子を実装基板に実装した発光装置には、例えば、特開2001-44498号公報が公開及び特願2001-53511号が出願されている。図6乃至図8を用いて説明する。これらの半導体発光素子は、フリップチップ型であり、基板に半導体層を積層し、該半導体層に電極を形成する構成を有し、半導体発光素子成形後、表裏を逆にして、実装基板に実装する。このような工程を経るため、上下関係については、基板の上面に半導体層を積層し、その上面に電極を形成すると呼ぶこととし、図6乃至図8の上下を逆にして説明する。

【0006】

従来の半導体発光素子300は、基板101に対し同一面側に正負の電極104、105が形成されている。図6は、従来の半導体発光素子300の断面図を示す。図6に示す半導体発光素子300は、基板101上にn型半導体層102、その上面にp型半導体層103を積層し、n型半導体層102の上面にn型電極104が形成され、p型半導体層103の上面にp型電極105が形成されている。半導体発光素子300を実装する実装基板115には、n型電極104に接続する負の電極113と、p型電極105に接続する正の電極114とが形成されている。このn型電極104と負の電極113とを接続するために導電性接着剤111が用いられ、p型電極105と正の電極114とを接続するために導電性接着剤112が用いられている。しかし、この半導体発光素子300の表裏を逆にして、すなわち電極面を下にして実装基板115に実装する場合、同一面側に形成された正負の電極104、105間に、導電性接着剤111、112が横方向にはみ出して電極間を短絡させるという問題があった。このように製造時に正負の電極間の短絡を防止するため、導電性接着剤の量、粘度等を厳しく管理する必要があり製造費用を上昇させる原因にもなっていた。そのため、この問題点を解決すべく、特開2001-44498号公報（以下、「引例1」という。）に記載の半導体発光素子310が発明されている。

【0007】

引例1に記載されている半導体発光素子310は、基板101に対し同一面側に正負の電極104、105が形成されている。図7は、引例1に記載されている半導体発光素子310の断面図を示す。従来の半導体発光素子300と同一構成のところは、説明を省略する。引例1の半導体発光素子310は、n型電極104上の開口部分外側の絶縁保護膜108a上に該n型電極104と導通する導電体106aが形成され、p型電極105上の開口部分外側の絶縁保護膜108a上に該p型電極と導通する導電体107aが形成されている。導電体106a及び導電体107aは、導電性接着剤111及び導電性接着剤112を用いて、実装基板115に電氣的に接続されている。

【0008】

特願2001-53511号（以下、「引例2」という。）の出願明細書に記載されている半導体発光素子320もまた、基板101に対し同一面側に正負の電極104、105が形成されている。図8は、引例2の出願明細書に記載されている半導体発光素子320の断面図を示す。従来の半導体発光素子300と同一構成のところは、説明を省略する。この半導体発光素子320は、n型電極104の上面に該n型電極104と導通する導電体106bが形成され、p型電極105の上面に該p型電極105と導通する導電体107bが形成されている。該導電体106b及び導電体107bは、導電性接着剤111及び導電性接着剤112を用いて、実装基板115に電氣的に接続されている。

10

20

30

40

50

【 0 0 0 9 】

【 発明が解決しようとする課題 】

しかしながら、引例 1 に記載されている半導体発光素子 3 1 0 及び引例 2 の出願明細書に記載されている半導体発光素子 3 2 0 は、短絡を防止する点で優れているが、n 型電極 1 0 4 及び p 型電極 1 0 5 の間が、極めて狭い場合、導電性接着剤 1 1 1 及び 1 1 2 が、横方向にはみ出してきて、正負の電極の短絡を防止することが困難となる。このことは、将来的に半導体発光素子の基板面積を小さくしていく上で、新たな課題となっていた。

【 0 0 1 0 】

また、従来の半導体発光素子 3 0 0 において、実装基板 1 1 5 と基板 1 0 1 の下面（半導体層が形成されていない面）との高さ H 3 は、製造される半導体発光素子 3 0 0 の厚みが決まっていたため、導電性接着剤 1 1 1 及び導電性接着剤 1 1 1 2 の量により、高さ調節を行っていた。そのため、半導体発光素子 3 0 0 の基板 1 0 1 の高さ H 3 の高さ調節を行うことが困難であった。一方、半導体発光素子 3 0 0 の厚みを変更することにより、高さ H 3 の変更を行う場合は、基板 1 0 1 の厚みを変更させたり、正の電極 1 0 4 及び負の電極 1 0 5 の厚さを適宜変更させたりしなければならず、製造部品点数が多くなり、製造費用を上昇させることになるという問題がある。このことは、引例 1 に記載されている半導体発光素子 3 1 0 及び引例 2 の出願明細書に記載されている半導体発光素子 3 2 0 においても、同様である。

【 0 0 1 1 】

そこで、本発明は、正負の電極間の短絡を効果的に防止することができるフリップチップ型半導体素子及びその製造方法を提供することを目的とする。また、フリップチップ型半導体素子の高さ調節が、極めて簡単に行えるフリップチップ型半導体素子を提供することを目的とする。特に、発光装置に使用するフリップチップ型半導体発光素子に関する。

【 0 0 1 2 】

【 課題を解決するための手段 】

以上の目的を達成するため、本発明に係る半導体素子は、基板上に、第 1 の電極が設けられた第 1 の半導体と、前記第 1 の半導体に形成され前記第 1 の半導体とは異なる導電性を有する第 2 の電極が設けられた第 2 の半導体と、前記第 1 の電極及び前記第 2 の電極のうち少なくともいずれか一方に電気的に接続された導電体と、前記第 1 及び第 2 の半導体に設けられた第 1 の絶縁保護膜と、を備える素子構造と、前記素子構造を覆う第 2 の絶縁保護膜と、を有する半導体素子であって、前記基板は該表面に、前記素子構造が設けられた第 1 の領域と、該第 1 の領域の外側の第 2 の領域と、を有し、前記第 2 の絶縁保護膜は、前記第 1 の電極と第 2 の電極とを覆って前記素子構造を封止する樹脂であり、前記導電体は、前記第 1 の絶縁保護膜を介して前記素子構造の外周方向に前記第 2 の領域上まで延伸されて、前記第 2 の絶縁保護膜の外周から露出され、該第 2 の領域上に設けられた接続部を有する半導体素子に関する。以下、半導体素子は、フリップチップ型半導体発光素子として説明するが、これに限定されるものではない。引例 1 では、正負の電極 1 0 4 及び 1 0 5 の上部に導電体 1 0 6 a 及び 1 0 7 a を半導体発光素子 3 1 0 に設け、導電体 1 0 6 a 及び 1 0 7 a に対向するように実装基板 1 1 5 の正負の電極 1 1 3 及び 1 1 4 を設けている。つまり、前記正負の電極 1 0 4 及び 1 0 5 と、前記導電体 1 0 6 a 及び 1 0 7 a と、前記正負の電極 1 1 3 及び 1 1 4 と、を結ぶ直線上に絶縁物は設けられていない。この前記正負の電極 1 0 4 及び 1 0 5 と、前記正負の電極 1 1 3 及び 1 1 4 との間に、絶縁物が設けられているときは、前記正負の電極 1 0 4 及び 1 0 5 と、前記正負の電極 1 1 3 及び 1 1 4 の間に電流が流れないため、半導体発光素子として機能しない。引例 2 においても、同様である。一方、本発明は、上記構成を採ることにより、従来技術と異なる構成を有し、極めて有利な効果を示す。図 1 (a) は、本発明に係るフリップチップ型半導体素子の A - A 断面図である。図 1 (b) は、本発明に係るフリップチップ型半導体発光素子を上方から見た概略図を示す。図 1 は、第 1 の電極及び第 2 の電極の双方に導電体を設けているが、本発明は、第 1 の電極及び第 2 の電極のいずれか一方に導電体が設けられればよい。便宜上、主として第 1 の電極に導電体を設けているものとして説明するが、

第2の電極にのみ導電体を設ける場合も同様の作用効果を示す。本発明に係るフリップチップ型半導体素子200は、第1の電極4に電氣的に接続される導電体6を設けており、前記導電体6の一部分には、電氣的に接続する接続部6cを有しており、前記第1の電極4の上部とは異なる位置に前記接続部6cを形成している。また、前記第1の電極4の上部9は、絶縁物である絶縁保護膜8で覆われている。従って、実装基板15に設けられている第1の電極13は、第1の電極4の上部9には存在せず、第1の電極4の上部9とは異なる位置に存在することとなる。このことから、従来技術とは、構成が異なる。また、前記接続部6cが、前記第1の電極4の上部9とは異なる位置に存在するため、例えば、第1の電極4と第2の電極5との間より、第2の電極5と接続部6cとの間を広くすることにより、フリップチップ型半導体素子100と実装基板15との接続部分の導電性接着剤11及び12のはみ出しによる電極間の短絡を極めて効果的に防止することができる。このことから、従来技術とは構成及び効果が異なり、本発明は、極めて重要な意義を有する。

10

【0013】

また、第1の電極4の上部9とは異なる位置に導電体6を設けることにより、第1の電極4が設けられている位置に関わらず、実装基板15の第1の電極13と接続することができる。従来の半導体発光素子では、基板の大きさにより、基板に設けられた電極の位置が異なっていた。電極の位置が異なることにより、実装基板の接続部のパターンを変更、製造しなければならず、製造費用の上昇を招いていた。しかし、本発明では、基板の大きさや、電極の位置に関わらず、所望の位置に、導電体を設けることができる。これにより、基板1の大きさの異なるフリップチップ型半導体素子を用いる場合でも、実装基板の接続部のパターンを変更しなくても良いため、基板1の大きさの異なるフリップチップ型半導体素子を用いる場合でも、実装基板の接続部をパターン化でき、種々のフリップチップ型半導体素子を取り付けることができ、製造費用の低廉を図ることができる。

20

本発明の半導体素子は、フリップチップ型である。フリップチップ、若しくは、フリップチップボンディングとは、ワイヤレスボンディングの一種であり、半導体チップ表面の電極上にパンプと呼ばれる突起電極を形成し、チップの表裏を逆にして、セラミックなどの配線基板の電極とパンプとを位置合わせして、フェースダウンボンディングで接続する実装方法のことをいう。

【0014】

本発明は、第1の電極が設けられた第1の半導体と、前記第1の半導体に形成され前記第1の半導体とは異なる導電性を有する第2の電極が設けられた第2の半導体と、前記第1の電極及び前記第2の電極のそれぞれに電氣的に接続された導電体と、前記第1及び第2の半導体の少なくとも一部を覆うように設けられた絶縁保護膜と、を少なくとも構成中に含有するフリップチップ型半導体素子であって、前記導電体が接続されている前記電極の上部は、前記絶縁保護膜で覆われており、前記導電体の一部分には、電氣的に接続される接続部を有しており、前記接続部は、前記導電体が接続されている前記電極の半導体に対して、前記導電体が接続されている前記電極の上部とは異なる位置に前記接続部が形成されており、前記対応する接続部間の距離は、前記対応する第1及び第2の電極間の距離よりも広いフリップチップ型半導体素子に関する。上記構成を採ることにより、さらに電極間の短絡を極めて効果的に防止することができる。具体的には、第1及び第2の電極のそれぞれに導電体を設けており、第1及び第2の電極間よりも、第1及び第2の導電体間を広くすることにより、従来よりも電極間の短絡を極めて効果的に防止することができる。

30

40

【0015】

前記第1の半導体に第2の半導体を形成する側に設けられた前記接続部と前記絶縁保護膜であって、前記接続部の上面と前記絶縁保護膜の上面とは、ほぼ同一平面にあることが好ましい。これにより、フリップチップ型半導体素子を実装基板等へボンディングする際の接地安定性の向上を図ることができる。

【0016】

前記絶縁保護膜は、第1の絶縁保護膜と第2の絶縁保護膜とから構成されており、前記第

50

1の絶縁保護膜は、前記導電体と接続される部分を除く前記電極部分と、前記第1及び第2の半導体と、少なくとも一部分を覆うように設けられており、前記第2の絶縁保護膜は、前記導電体が接続されている前記電極の上部を覆うように設けられていることが好ましい。これにより導電体が接続されている電極の上部とは異なる位置に該導電体を延伸することができ、該導電体の接続部の位置を適宜変更することができるからである。例えば、導電体が接続されている電極と異なる電極との距離を広くする方向に、該導電体を延伸することが望ましいが、狭くする方向に導電体が形成されていてもよい。実装基板の電極に対向する位置に導電体を形成するために、該導電体の位置を適宜変更することを可能にしたものである。

【0017】

前記絶縁保護膜、前記第1の絶縁保護膜及び前記第2の絶縁保護膜のうち少なくともいずれか1つは、AlNとポリシラザンとが少なくとも含有されていることが好ましい。これにより、発光効率、信頼性、及び、色純度の高い発光素子を得ることができる。これらはAlNとポリシラザンとの組み合わせが最も好ましいが、他の無機材料とポリシラザンとを組み合わせてもよく、さらに、一般的に使用されている透過性モールド部材を用いて形成を行っても良い。

【0018】

前記導電体は、第1の導電体と第2の導電体とから構成されており、前記第1の導電体は、前記第1の絶縁保護膜上に形成されており、前記第2の導電体の一部の部分は、前記第1の導電体と電氣的に接続されており、前記第2の導電体の他の部分は、接続部が形成されていることが好ましい。これにより後で詳述する製造方法を採用することが可能となり、より簡単にフリップチップ型半導体素子を製造することができる。

【0019】

前記フリップチップ型半導体素子の厚みは、10～200μmであることが好ましい。より好ましくは50～150μmである。フリップチップ型半導体素子をより薄型にすることにより、フリップチップ型半導体発光素子が実装された発光装置を、より薄型にすることができるからである。

【0020】

前記フリップチップ型半導体素子は、フリップチップ型半導体発光素子であることが好ましい。フリップチップ型半導体発光素子では、発光部分に対して、電極部分が陰にならず、半導体層の全面発光が行われるため、発光出力の向上を図ることができる。

【0021】

本発明は、フリップチップ型半導体発光素子と、該フリップチップ型半導体発光素子からの光の一部を吸収してそれよりも長波長の光が発光可能な蛍光物質と、該フリップチップ型半導体発光素子を実装する実装基板と、を有する発光装置において、該フリップチップ型半導体発光素子は、請求項8に記載のフリップチップ型半導体発光素子である発光装置に関する。フリップチップ型半導体素子の厚さを調節することにより、所望の高さを有するフリップチップ型半導体発光素子が組み込まれた発光装置を提供することができる。これにより、従来、発光素子を実装基板に実装する際、ハンダ等により発光素子の高さ調節を行っていた工程を不要にすることができる。また、薄型の発光装置を提供することができる。

【0022】

本発明は、第1の半導体に、第1の半導体とは異なる導電性を有する第2の半導体を形成する第一の工程と、第一の工程後、第1の半導体に第1の電極を、第2の半導体に第2の電極をそれぞれ設ける第二の工程と、第二の工程後、前記第1及び第2の電極のうち少なくともいずれか一方に開口部分を有するように第1の絶縁保護膜を設け、さらに、前記第1及び第2の半導体のうち少なくとも一部分を覆うように前記第1の絶縁保護膜を設ける第三の工程と、第三の工程後、前記開口部分から前記第1の絶縁保護膜上に延びる前記電極と電氣的に接続される第1の導電体を設ける第四の工程と、第四の工程後、前記第1の導電体に第2の導電体を設ける工程であって、前記第2の導電体の一部分には、電氣的に

10

20

30

40

50

接続される接続部を有しており、前記接続部は、前記第1の導電体が接続されている前記電極の半導体に対して、前記第1の導電体が接続されている前記電極の上部とは異なる位置に前記接続部を形成するように、前記第2の導電体の他の一部分を前記第1の導電体に設ける第五の工程と、第五の工程後、前記第1の導電体が接続されている前記電極の上部を覆う第2の絶縁保護膜を設ける第六の工程と、を少なくとも有するフリップチップ型半導体素子の製造方法に関する。これにより、従来、電極の上部に形成されていた導電体の接続部を、電極の上部とは、異なる位置に導電体の接続部を形成することができる。これにより、一のフリップチップ型半導体素子における異なる電極間に生じていた短絡を効果的に防止することができる。

【0023】

また、引例2では、発光素子の電極の上面に導電体を形成している。引例1では、発光素子の電極の上面から外側に延びる導電体が形成されている。いずれの引例でも、導電体と実装基板の電極との最短路は、導電体の上面から実装基板の電極へ垂直上方へ延びる路である。これに対して、本発明は、フリップチップ型半導体素子の電極の上部には、第1の絶縁保護膜が形成されており、フリップチップ型半導体素子の電極の上部とは異なる位置に導電体を形成し、実装基板の電極との電氣的接続を行っている。つまり、フリップチップ型半導体素子の電極の上部とは異なる位置から実装基板の電極へと導通する導電体を形成することは、従来技術にはない構成である。この構成を採ることにより、短絡を効果的に防止する効果を有する。

さらに、従来、発光素子に形成された導電体の位置を変更すると、該導電体に対向する実装基板の電極の位置の変更を要していたため、新たに実装基板を製造しなければならなかった。これに対し、本発明の製造方法を使用することにより、フリップチップ型半導体素子に設けられた電極の位置に関わらず、フリップチップ型半導体素子を実装する実装基板の電極の配置に対向するように、フリップチップ型半導体素子の導電体の位置を適宜変更して配置することができる。つまり、フリップチップ型半導体素子の電極位置を変更するにあたって、実装基板の電極の配置変更が不要となり、新たに実装基板を製造しなくてもよいため、製造費用の低廉を図ることができる。

【0024】

本発明は、第1の半導体に、第1の半導体とは異なる導電性を有する第2の半導体を形成する第一の工程と、第一の工程後、第1の半導体に第1の電極を、第2の半導体に第2の電極をそれぞれ設ける第二の工程と、第二の工程後、前記第1及び第2の電極のそれぞれに開口部分を有するように第1の絶縁保護膜を設け、さらに、前記第1及び第2の半導体のうち少なくとも一部分を覆うように前記第1の絶縁保護膜を設ける第三の工程と、第三の工程後、前記開口部分から前記第1の絶縁保護膜上に延びる前記電極と電氣的に接続される第1の導電体を設ける第四の工程と、第四の工程後、前記第1の導電体に第2の導電体を設ける工程であって、前記第2の導電体の一部分には、電氣的に接続される接続部を有しており、前記接続部は、前記第1の導電体が接続されている前記電極の半導体に対して、前記第1の導電体が接続されている前記電極の上部とは異なる位置に前記接続部を形成するように、前記第2の導電体の他の一部分を前記第1の導電体に設ける第五の工程と、第五の工程後、前記第1及び第2の電極のそれぞれの上を覆う第2の絶縁保護膜を設ける第六の工程と、を少なくとも有するフリップチップ型半導体素子の製造方法に関する。第1の電極及び第2の電極のそれぞれに電氣的に接続された導電体間の距離を、第1の電極及び第2の電極間の距離よりも広くすることが好ましい。これにより、第1の電極及び第2の電極間に生じていた短絡を極めて効果的に防止することができる。具体的には、第1及び第2の電極のそれぞれに導電体を設けており、第1及び第2の電極間よりも、第1及び第2の導電体間を広くすることにより、従来よりも電極間の短絡を極めて効果的に防止することができる。また、フリップチップ型半導体素子に形成される導電体が2つになるため、導電体が1つのときよりも、実装基板の電極へ実装する際の、フリップチップ型半導体素子の取り付け位置の自由度を大きくすることができる。

【0025】

前記第六の工程において、前記第1及び第2の電極のそれぞれの上部を少なくとも覆うように第2の絶縁保護膜を設け、さらに、前記第2の絶縁保護膜の上面と前記接続部の上面とは、ほぼ同一平面になるように前記第2の絶縁保護膜を成形することが好ましい。これにより、フリップチップ型半導体素子を実装基板へ実装する際の接地安定性の向上を図ることができる。

【0026】

前記第六の工程において、前記第1及び第2の電極のそれぞれの上部を覆う第2の絶縁保護膜を設け、さらに、前記第2の絶縁保護膜の上面と前記接続部の上面とは、ほぼ同一平面になるように前記第2の絶縁保護膜及び前記接続部のうち少なくともいずれか一方を切削することが好ましい。第2の絶縁保護膜を、前記第1の半導体、第2の半導体、第1の電極、第2の電極及び第1の絶縁保護膜などの上部全部を覆うようにやや過剰に設け、成形段階で、第2の絶縁保護膜の上部を切削すればよいため、より容易に、成形加工を行うことができる。また、第2の絶縁保護膜の上面を切削することによりフリップチップ型半導体素子の厚さ調節を行うことができる。また、前記第2の絶縁保護膜及び前記接続部の両方を切削することにより、第2の絶縁保護膜の上面から容易に導電体部分を露出することができ、実装基板の電極との電氣的接続をさらに容易にすることができる。

10

【0027】

請求項10乃至13のいずれか一項に記載のフリップチップ型半導体素子の製造方法は、フリップチップ型半導体発光素子の製造方法であることが好ましい。これにより、市場の需要が大きいフリップチップ型半導体発光素子の製造方法を提供することができる。

20

【0028】

本発明は、フリップチップ型半導体発光素子を実装基板に実装し、該フリップチップ型半導体発光素子を該フリップチップ型半導体発光素子からの光の一部を吸収してそれよりも長波長の光が発光可能な蛍光物質で覆う、発光素子の製造方法において、該フリップチップ型半導体発光素子は、請求項14のフリップチップ型半導体発光素子の製造方法により製造されたものであることを特徴とする発光装置の製造方法に関する。これにより、市場の需要が大きい発光装置の提供を行うことができる。

以上のことから、本発明は、正負の電極間の短絡を極めて効果的に防止することができるフリップチップ型半導体素子及びその製造方法を提供することができる。該フリップチップ型半導体発光素子を実装する実装基板及びその製造方法を提供することができる。また、フリップチップ型半導体素子の厚さ調節が、極めて簡単に行えるフリップチップ型半導体素子を提供することができる。さらに、実装基板に設けられた電極位置の変更に適宜対処し得るフリップチップ型半導体素子を提供することができる。そのほか、発光素子を実装基板へ実装する際の、接地安定性の向上、発光性能の向上も併せて図ることができる。本発明は、以上の如く極めて重要な技術的意義を有する。

30

【0029】

【発明の実施の形態】

以下、本発明に係るフリップチップ型半導体素子、発光装置及びそれら製造方法を、実施の形態及び実施例を用いて説明する。ただし、本発明は、この実施の形態及び実施例に限定されない。

40

【0030】

本発明に係るフリップチップ型半導体素子は、フリップチップ型の半導体発光素子であることが好ましいが、レーザー素子、フォト素子、太陽電池などの光素子、トランジスタ等にも応用できる。一例として本発明に係るフリップチップ型半導体素子は、フリップチップ型半導体発光素子であり、該フリップチップ型半導体発光素子を実装基板に実装した発光装置であるとして、説明するが、これに限定されない。

図1(a)は、本発明に係るフリップチップ型半導体発光素子200のA-A断面図を示す。図1(b)は、本発明に係るフリップチップ型半導体発光素子200を上方から見た概略図を示す。図2は、本発明に係るフリップチップ型半導体素子200の製造方法を示す。以下、図面を用いて説明する。但し、フリップチップ型半導体発光素子200を製造

50

後、表裏を逆にして、実装基板 15 に実装するが、フリップチップ型半導体発光素子 200 の製造方法も併せて説明するため、図 1 (a) は、実装基板 15 をフリップチップ型半導体発光素子 200 の上方に示している。

基板 1、第 1 の半導体 2、活性層 (発光層) (極めて薄いため、図示しない)、第 2 の半導体 3 の順に下から形成している。第 1 の半導体 2 には、第 1 の電極 4 が設けられ、第 2 の半導体 3 には、第 2 の電極 5 が設けられている。第 1 の半導体 2、第 2 の半導体 3、第 1 の電極 4 及び第 2 の電極 5、の外周の少なくとも一部分は、第 1 の絶縁保護膜 8 a で覆われている。第 1 の絶縁保護膜 8 a は、第 1 の電極 4 の上面及び第 2 の電極 5 の上面が開口部となるように形成されている。第 1 の絶縁保護膜 8 a で覆われていない第 1 の電極 4 の上面には、導電体 6 が電氣的に接続されている。導電体 6 は、第 1 の導電体 6 a と第 2 の導電体 6 b とからなり、第 1 の導電体 6 a は、第 1 の電極 4 に接続されている。同様に、第 1 の絶縁保護膜 8 a で覆われていない第 2 の電極 5 の開口部には、導電体 7 が電氣的に接続されており、導電体 7 は、第 1 の導電体 7 a と第 2 の導電体 7 b とからなり、第 1 の導電体 7 a は、第 2 の電極 5 に接続されている。そして、第 1 の電極 4 の上部 9 及び第 2 の電極 5 の上部 10 は、第 2 の絶縁保護膜 8 b で覆われている。このような構成を有するフリップチップ型半導体発光素子 200 は、表裏を逆にして第 2 の導電体 6 b 及び第 2 の導電体 7 b と、実装基板 15 の第 1 の電極 13 及び第 2 の電極 14 との位置あわせを行い、導電性接着剤 11、12 を用いて実装する (図 1 (a) では、実装基板 15 をフリップチップ型半導体発光素子 200 の上方に示している。)。基板 1 は、実装基板 15 が実装されている裏面と逆の表面に、蛍光物質を用いて、ほぼ全面を覆っている。

【 0031 】

以下、本発明の各構成について詳述する。以下において、フリップチップ型半導体発光素子 200 は、単に半導体素子 200 という。

高効率に発光輝度の高い可視光を発光可能な半導体素子 200 として、窒化物半導体 ($\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$ 、 $0 < x < 1$ 、 $0 < y < 1$) を活性層に利用したものが好適に挙げられる。

半導体素子 200 は、第 1 の半導体 2 が設けられている裏面と反対の表面からの光を出力するため、基板 1 は、透光性のあるものが好ましい。但し、トランジスタなどの発光を主目的としない半導体素子である場合は、透光性を有しない絶縁性基板を用いることもできる。窒化物半導体を利用した発光素子 200 は、サファイア基板、スピネル (MgAl_2O_4) 基板、SiC、GaN 単結晶等の上に形成させることができるが、量産性と結晶性を満たすにはサファイア基板を用いることが好ましい。

第 1 の半導体 2 は、n 型半導体層を使用し、第 2 の半導体 3 は、p 型半導体層を使用することが好ましいが、第 1 の半導体 2 に、p 型半導体層を使用し、第 2 の半導体 3 は、n 型半導体層を使用するものでもよく、他の異なる導電型、例えば i 型などを有していれば良い。本発明の実施の形態では、第 1 の半導体 2 に、n 型の窒化物半導体層を使用し、第 2 の半導体 3 には、p 型の窒化物半導体層を使用し、絶縁性基板であるサファイア基板 1 上に、これら半導体層を積層している。第 1 の半導体 2 は、第 1 の絶縁保護膜 8 a や第 1 及び第 2 の導電体 6 a、7 a を基板 1 に形成するための部分を除くほぼ全面に形成されていることが好ましい。第 1 の絶縁保護膜 8 a や第 1 及び第 2 の導電体 6 a、7 a を基板 1 に形成することにより、これらの基板への密着安定性の向上を図ることができるからである。但し、第 1 の半導体は、基板 1 のほぼ全面に形成されているものでも良い。第 2 の半導体 3 は、第 1 の電極 4 を除く、第 1 の半導体 2 のほぼ全面に形成されることが、発光効率の点から、好ましい。第 1 の半導体 2 及び第 2 の半導体 3 のいずれも、異なる組成を有する半導体層を二種類以上積層するものでも良い。

【 0032 】

第 1 の電極 4 は、n 型である第 1 の半導体 2 上に設けられている。第 1 の電極 4 は、n 型窒化物半導体とオーミック接触が可能な電極材料であれば特に限定されない。例えば、Ti、Al、Ni、Pt、Pd、Rh、Cu、Au、W、V、 InO_2 - SnO 等の金属材料の 1 種類以上を用いることができるが、Ti、W、V をそれぞれベースとする Ti / A

10

20

30

40

50

1、W/A1/W/Au、W/A1/W/Pt/Au、V/A1等の多層構造とすることが好ましい。n型窒化物半導体2とオーミック接触が可能な電極材料を用いることにより V_f を低減させることができる。特に、絶縁保護膜8上に SiO_2 を用いた場合は、密着性の観点から、第1の電極4は、Ti、Al、Niを用いることが好ましい。第1の電極4の膜厚は、2000オングストローム～0.1mmのものが使用できるが、好ましくは5000オングストローム～1.5 μ mである。

【0033】

第2の電極5は、p型である第2の半導体2上に設けられている。第2の電極5は、p型窒化物半導体とオーミック接触可能な電極材料であれば特に限定されない。例えば、Ti、Al、Ni、Pt、Pd、Rh、Cu、Au、W、V、 InO_2-SnO 、Sn、Cr、Co、Ag等の1種類以上を用いることができる。また、第2の電極5は、実装形態に合わせて、膜厚を調整することで透光性、不透光性に調整することができる。本発明は、基板1の表面から発光出力を得るため、第2の電極5は、不透光性のものでよい。なお、透光性とするためには、膜厚は10オングストローム～500オングストローム、好ましくは10オングストローム～200オングストロームに設定される。但し、2000オングストローム～0.1mmのものも使用できる。

【0034】

導電体6は、第1の電極4に接続され、導電体7は、第2の電極5に接続されている。導電体6は、第1の導電体6aと第2の導電体6bとから構成されていることが好ましいが、一体的に成形されているものでも良い。第1の導電体6aは、第1の絶縁保護膜8a上に形成され、第1の電極4の上部より外側に延びていることが好ましい。該外側に延びた第1の導電体6aに、電氣的に接続されている第2の導電体6bが形成されている。第2の導電体6bは、実装基板15の第1の電極13と、電氣的に接続するため、半導体素子200の外周まで延びている。その第2の導電体6bに設けられた接続部6cを介して、実装基板15の第1の電極13と接続されている。導電体7も、導電体6と同様の構成を有するが、半導体素子200の大きさ、性能等により、導電体6と異なる構成を有するものでも良い。接続部6c、接続部7c及び絶縁保護膜8の上面は、ほぼ同一平面になるように切削又は成型することが好ましい。これにより、実装基板15へ実装する際の接地安定性の向上を図り、信頼性の高い発光装置を得ることができるからである。

導電体6は、第1の電極4及び絶縁保護膜8との接着力が強いこと、ハンダ又は導電性接着剤との接着力が長期間にわたり維持できること、抵抗値が低いこと、及び本半導体素子が動作中に導電体6がイオンマイグレーション現象によって絶縁保護膜8の欠陥を貫通して異なる導電型の半導体に短絡することが少ないこと、などが要求される。これらを満足させるために、導電体6は、一又は二以上の複数の金属膜で構成される。導電体7も、導電体6と同様である。

導電体6の材料は、Ti、Cr、Al、Zr、Mo、W、Hf、Ni、Au、Pt等を主成分とする金属材料を用いることができるが、Au、Ptを用いると各電極との密着性及び導電性に優れた導電体を得ることができる。ボンディング装置にて前記金属材料を第1の電極4上に圧着形成させる。第1の導電体6aは、熔融状態にし第1の絶縁保護膜8a上に圧着形成される。また圧着状態を調整することで導電体6の側面の形状を消耗の形状に調整することができる。圧着形成の他、スパッタ蒸着などの固着手段も使用できる。導電体6の側面はテーパー形状であることが好ましく、透光性モールド部材中の蛍光物質16及び発光素子から発光される光を前記側面にて良好に反射散乱させることで光の取り出し効率を向上させることができる。導電体7も、導電体6と同様である。

【0035】

導電体6、特に第2の導電体6bは、メッキ手段を用いて、第1の電極4と電氣的に接続していることが好ましい。メッキ材料としては、上記の金属材料を使用することができるが、Ni、Al、Au、Ptなどの一般的電気メッキ材料から無電解メッキ材料等を使用することができる。メッキ手段は、電気メッキ手段、無電解メッキ手段を使用することができる。特に、無電解Niメッキは、絶縁性基板1を用いた半導体素子200において、

10

20

30

40

50

電気接点が不要になること、メッキの均一性、析出速度、ハンダ濡れ性、強度、耐食性などの観点から、好ましい。第2の導電体6bの高さは、所望により適宜変更することができるが、5～200 μm であること、特に20～100 μm の範囲のものが好ましい。また、第2の導電体6bを無電解Niメッキ上に無電解Auメッキを設けた2層構成にすることもできる。例えば、無電解Niメッキを5～100 μm の高さで形成し、前記無電解Niメッキ上に無電解Auメッキを5000オングストローム以下の高さで形成すると、ボンディング性が良好となり好ましい。これにより、第2の導電体6bの側面をテーパ形状とし、無電解Niメッキ手段により、第2の導電体6bを形成し、基板1に対して第2の導電体7bとほぼ同一平面になるように高さ調節を行う。第2の導電体6aの上部である接続部6cは、実装基板15の第1の電極13と電気的に接続するため、所望の面積を有することが好ましい。従って、テーパ形状にする際に、接続部6cの面積が、第2の導電体6bと第1の導電体6aとの接続箇所の面積よりも広くなるように、傾斜を設けることが好ましい。導電体7も、導電体6と同様である。導電体7bは、第2の電極5の上部に設けられた第1の導電体7aよりも、上方に接続部7cを有するように、第2の導電体7bを形成する。

10

【0036】

絶縁保護膜8は、主に正負の電極間の短絡を防止するため、機械的、熱的ストレス、湿度などの外的要因から保護するために、第1の半導体2、第2の半導体3、第1の電極4及び第2の電極5等を覆うように設けることが好ましい。絶縁保護膜8は、封止材としての役割も有する。第1の絶縁保護膜は、導電体6及び導電体7と接続する部分を開口部として除いた部分の第1の電極4及び第2の電極5上を覆うように設ける。絶縁保護膜8は、第1の絶縁保護膜8aと第2の絶縁保護膜8bとから構成され、密着性の向上を図るため同一の材料を用いても良いが、機能面から異なる材料を用いても良い。第2の絶縁保護膜8bは、各電極の上面又は側面等にかかるように形成すると、各電極が接している下地層とはがれるのを抑制することができ好ましい。絶縁保護膜の材料としては、主波長において透過率が良好で、かつ第1の電極4及び第2の電極5との接着性が良好であれば特に限定されない。また、短波長領域の光をカットする材料を用いると好ましい。例えば、ケイ酸アルカリガラス、ソーダ石灰ガラス、鉛ガラス、バリウムガラス等のガラス組成物、 Si_2N_4 、または SiO_2 、 TiO_2 、 GeO_2 、 ZrO_2 及び Ta_2O_5 等の酸化物が好ましく形成される。また、絶縁保護膜8の膜厚は特に限定されるものではないが、主波長における透過率が90%以上に調整されることが好ましい。特に、第2の絶縁保護膜8bは、リップチップ型の構造を使用しているため、Ag、Pt、Rh、Alなどの光反射性の高い材料を用いた層構造を採ることが好ましい。絶縁保護膜8を形成するには、所定のマスクを形成後、蒸着、スパッタリング、CVD、PVD、トランスファー成型法、注形法、浸漬法、滴下法等の方法を用いて形成することができる。

20

30

【0037】

第2の絶縁保護膜8bは、封止材としての役割も有する。半導体素子200で発生した熱は、第1の半導体2、第2の半導体3及び蛍光物質16などに伝達され、熱応力が生じ、半導体素子200の信頼性の低下を招く。半導体素子200で発生した熱は、半導体素子200と実装基板15との接地面において、半導体素子200から発生した熱は、導電体6及び導電体7と第1の電極13及び第2の電極14とを熱伝達して外部に熱放出されるが、不十分である。そのため、絶縁保護膜8、特に、第2の絶縁保護膜8bは、フィラー材等の充填封止材を含有することにより、半導体素子200内で発生した熱を外部へ熱放出することができる。絶縁保護膜8、特に第2の絶縁保護膜8bは、AlNのような無機材料とポリシラザンとを少なくとも含有する材料を使用することが好ましい。窒化アルミニウム(AlN)の白色粉末は、熱伝導率が高く、光反射性も高く、光吸収により劣化されにくいいため、放熱性と発光装置の発光強度を向上させることができる。AlNのような無機材料とポリシラザンとを含有する材料は、発光出力が良好で、劣化しにくく、放熱性が良好だからである。ただし、フィラー材は、無機材料とポリシラザンとを含有する材料に限定されず、SiC、BN、AlN、 TiO_2 、 Al_2O_3 、 SiO_2 、 ZrO_2 など

40

50

を単独又は2以上含有する材料を用いることもできる。また、ポリシラザンの他、エポキシ樹脂、ポリイミドなどの高分子材料などが使用できる。

蛍光物質16は、Ceで付活されたYAG系蛍光体(Y、Lu、Sc、La、Gd及びSmから選ばれた少なくとも1つの元素と、Al、Ga、及びInからなる群から選ばれた少なくとも1つの元素とを含んでなるセリウムで付活されたガーネット系蛍光体)等を用いることができる。YAG系蛍光体は、Y、Gd、Ceの希土類元素を化学量論比で酸に溶解した溶解液を稀酸で沈降させる。これを焼成して得られる共沈酸化物と酸化アルミニウムを混合して混合原料を得る。これにフラックスとしてフッ化アンモニウムを混合して坩堝に詰め、空气中1400の温度で170分焼成して焼成品が得られる。焼成品を水中でボールミルして洗浄、分離、乾燥、最後に篩を通してYAG系蛍光体を形成させることができる。この他の具体的蛍光体として、Eu及び/又はCrで付活された窒素含有CaO-Al₂O₃-SiO₂蛍光体が挙げられるが、本発明は、これに限定されるものではない。

10

【0038】

<製造方法>

本発明に係るフリップチップ型半導体素子200の製造方法を、図2を用いて詳細に説明する。但し、本発明に係るフリップチップ型半導体素子の製造方法は、以下の製造方法に限定されない。

【0039】

まず、基板1に第1の半導体2を形成する。基板1を用いないフリップチップ型半導体素子200も本発明の製造方法で製造可能であるため省略する。

20

第1の半導体2に第2の半導体3を形成する(P1)。基板1に第1の半導体2を形成する方法、及び、第1の半導体2に第2の半導体3を形成する方法は、公知の半導体の積層方法等により積層、形成することができるが、この方法に限定されない。公知の半導体の積層方法としては、基板1上に第1の半導体(n型半導体)2を結晶成長させる方法が、一般に使用されている。結晶成長させる方法には、融液成長、気相成長、溶液成長、固相成長などがある。第1の半導体2及び第2の半導体3に、2以上の異なる半導体層を設けることができる。また、第1の半導体2と第2の半導体3との間には、活性層を設けることもできる。第1の半導体2は、その端部をエッチング等により除去し、基板1より狭い面積としているが、この場合でも、端部からの光取り出し効率が変化しないため、消費電力の低減を図ることができる。エッチング手段としては、例えば反応性イオンエッチング(RIE)、反応性イオンビームエッチング(RIBE)、イオンミリング等のドライエッチング手段を用いることが好ましい。

30

【0040】

第1の半導体2に第1の電極4を設ける。第2の半導体3に第2の電極5を設ける(P2)。半導体と電極との剥離を抑えるように、半導体と電極とを設ける。第1の電極2は、第2の半導体3の一部分をエッチングにより除去し、第1の半導体2を露出させる。この露出された第1の半導体2に、第1の電極3を設ける。半導体に電極を設ける代替手段として、基板1と第1の半導体2との間、又は、第1の半導体2と第2の半導体3との間に導電性の層を設ける場合や、素子の周りに金属を施して、基板と半導体層の導電をとる場合もある。

40

【0041】

第1の電極4、第2の電極5、第1の半導体2及び第2の半導体3に第1の絶縁保護膜8aを設ける(P3)。絶縁保護膜8を形成する方法は、熱酸化、CVD、スピン塗布方式、スパッタなどが用いられる。第1の電極4及び第2の電極5の上面の一部は、第1の絶縁保護膜8aが形成されないように、覆いを施して絶縁保護膜を形成させる。その後、覆いを取り外すと、第1の電極4及び第2の電極5上が開口部となる第1の絶縁保護膜8aが形成される。これにより、第1の電極4及び第2の電極5の一部分は、第1の絶縁保護膜8aで覆われておらず、露出されている。また、第1の電極4及び第2の電極5を第1の絶縁保護膜8aで覆った後、研磨、切削等により、第1の電極4及び第2の電極5の一

50

部分を露出させることもできる。第1の絶縁保護膜8aは、基板1の裏面の一部を覆うまで、形成されていることが好ましい。これは、第1の半導体2及び第2の半導体3が、基板1から剥離するのを防止するためである。

【0042】

第1の電極4及び第2の電極5に第1の導電体6aを設ける(P4)。P3の製造工程において製造される第1の絶縁保護膜8aで覆われていない第1の電極4及び第2の電極5の部分に、第1の導電体6a、7aを電氣的に接続するように設ける。第1の導電体6a、7aは、圧着形成方法、スパッタ蒸着等の固着手段により、電極と導電体とが容易に剥離しないように設ける。圧着形成方法により第1の電極4及び第2の電極5に第1の導電体6a、7aを接続し、その第1の導電体6a、7aの他の一部分を第1の絶縁保護膜8a上まで延伸させる。

10

【0043】

第1の導電体6a、7aに第2の導電体6b、7bを設ける(P5)。第2の導電体6b、7bの形成位置は、実装基板15の電極13、14に対向する位置に設けることが好ましい。これにより、実装基板15の電極13、14の位置変更に応じて、第2の導電体6b、7bの形成位置を変更すればよく、従来のように、電極の位置を変更する必要がなく、製造費の低廉を図ることができる。P5の製造工程において、第1の導電体6a、7aの一部分に、メッキ手段を用いて電氣的に接続される第2の導電体6b、7bを設ける。メッキ手段は、上述のように、無電解メッキ手段が好ましい。メッキ手段を用いて導電体を形成するとき、第2の導電体6b、7bの側面はテーパ形状であることが好ましいため、テーパ形状となるように側壁を設け、メッキ手段により第2の導電体6b、7bを設ける。

20

【0044】

第1の電極4及び第2の電極5のそれぞれの上面を覆うように第2の絶縁保護膜8bを設ける(P6)。また、第2の導電体6b、7bの外周を覆うように、第2の絶縁保護膜8bを設ける。第2の導電体6b、7bの接続部6c、7cの上面と第2の絶縁保護膜8bの上面とが、ほぼ同一平面になるように、第2の絶縁保護膜8bを成形することが好ましい。又は、第2の導電体6b、7bの上面及び第2の絶縁保護膜8bの上面を、研磨などの切削手段を用いて切削し、第2の導電体6b、7bの接続部6c、7cの上面及び第2の絶縁保護膜8bの上面を、ほぼ同一平面にすることが好ましい。切削手段は、スラリーを用いた研磨や固定砥粒による研磨、CMP等を用いることができる。切削後、最終的に仕上げるには、ポリッシングクロスを用いて行うCMPが表面粗さを低くすることができるため好ましい。切削手段を用いて切削したあと、該接続部6c、7cの上面は、Auメッキを施すことが好ましい。導電性接着剤にハンダを用いた場合、ハンダの濡れ性や酸化による劣化から、第2の導電体を保護するためである。

30

【0045】

以上の工程により、フリップチップ型半導体素子200を製造することができる。

【0046】

更に、上述の工程により製造されたフリップチップ型半導体発光素子200を実装基板15に実装し、該フリップチップ型半導体発光素子200をフリップチップ型半導体発光素子200からの光の一部を吸収してそれよりも長波長の光が発光可能な蛍光物質16で覆う。これにより、異なる波長の光を取り出すことが可能である。

40

【0047】

以下、本発明の特徴を明確にするため、比較例を用いて、説明する。

【0048】

【比較例1】

図6は、従来の半導体発光素子300の断面図を示す。

【0049】

半導体発光素子300は、基板101、n型半導体層102、p型半導体層103の順に積層されている。前記p型半導体層103の「上面に」p型電極105が設けられ、前記

50

n型半導体層102の「上面に」n型電極104が設けられている。この半導体発光素子300を製造後、表裏を逆にして、基板101を上側に、p型電極105及びn型電極104を下側にし、実装基板115に実装させている。前記p型電極105の真下に、実装基板115に設けられた正の電極114が配置され、導電性接着剤112を用いて実装基板115にボンディングしている。また、前記n型電極104の真下に、実装基板115に設けられた負の電極113が配置され、導電性接着剤111を用いて実装基板115にボンディングしている。半導体発光素子300を実装基板115に実装するとき、ハンダ等の前記導電性接着剤112、前記導電性接着剤111がはみ出して、電極間を短絡させるという問題があった。前記導電性接着剤112と前記導電性接着剤111との間の距離D3は、前記p型電極105及び前記n型電極104の配置に直接関連するため、半導体発光素子300を小型化していく上で、極めて重大な問題となっている。

10

【0050】

また、基板101の上面と実装基板115との高さH3は、ハンダ等の導電性接着剤111及び112により調節を行っていた。そのため、半導体発光素子310の高さH3の高さ調節や、基板101上面を同一平面とするような傾斜調節が必要となり、製造効率の点で好ましくなかった。

【0051】

【比較例2】

図7は、引例1に記載されている半導体発光素子310の断面図を示す。但し、比較例1とほぼ同一条件の箇所の説明は省略する。

20

【0052】

半導体発光素子310は、p型電極105の「上面に」導電体107aが設けられており、n型電極104の「上面に」導電体108aが設けられている。半導体発光素子310の表裏を逆にして実装基板115に実装する。前記導電体107a及び108aと、正の電極114及び負の電極113との間から外側にかけて、導電性接着剤112及び111によりボンディングされている。この場合も、比較例1と同様に、半導体発光素子310を実装基板115に実装するとき、ハンダ等の前記導電性接着剤112、前記導電性接着剤111がはみ出して、電極間を短絡させるという問題があった。前記導電性接着剤112と前記導電性接着剤111との間の距離D4は、前記p型電極105及び前記n型電極104の位置に直接関連するため、半導体発光素子310を小型化していく上で、極めて

30

重大な問題となっている。比較例1より、短絡を防止する点では、優れているが、半導体発光素子310の電極間の距離が短い場合は、依然として、短絡を防止することが困難であった。

【0053】

また、p型電極105とn型電極104の高さが異なるときは、平面である実装基板115に実装する際、基板101に傾斜が生じる。半導体発光素子320の高さH4の高さ調節や、基板101上面を同一平面とするような傾斜調節が必要となり、製造効率の点で好ましくなかった。

【0054】

【比較例3】

図8は、引例2の出願明細書に記載されている半導体発光素子320の断面図を示す。但し、比較例1及び比較例2とほぼ同一条件の箇所の説明は省略する。

40

【0055】

半導体発光素子320は、p型電極105の「上面に」導電体107bが設けられており、n型電極104の「上面に」導電体108bが設けられている。半導体発光素子320の表裏を逆にして実装基板115に実装する。前記導電体107b及び108bと、正の電極114及び負の電極113との間には、導電性接着剤112及び111によりボンディングされている。この場合も、比較例1及び2と同様に、半導体発光素子320を実装基板115に実装するとき、ハンダ等の前記導電性接着剤112、前記導電性接着剤111がはみ出して、電極間を短絡させるという問題があった。前記導電性接着剤112と前記

50

導電性接着剤 111 との間の距離 D5 は、前記 p 型電極 105 及び前記 n 型電極 104 の位置に直接関連するため、半導体発光素子 320 を小型化していく上で、極めて重大な問題となっている。比較例 1 より、短絡を防止する点では、優れているが、半導体発光素子 320 の電極間の距離が短い場合は、依然として、短絡を防止することが困難であった。

【0056】

【実施例 1】

以下、本発明の実施例を、図 1 を用いて説明する。但し、本発明は、この実施例 1 に限定されるものではない。

【0057】

図 1 (a) は、本発明に係るフリップチップ型半導体素子 200 の A - A 断面図を示す。図 1 (b) は、本発明に係るフリップチップ型半導体発光素子を上方から見た概略図を示す。

10

【0058】

絶縁性のサファイア基板 1 に、有機金属気相成長方法 (MOCVD 法) により、n 型半導体層 2 を積層する。サファイア基板 1 は、厚さ約 50 ~ 80 μm のものを使用する。サファイア基板 1 を切り出した最終製造物は、縦 0.6 ~ 0.8 mm と横 0.8 ~ 1.0 mm の矩形のチップである。以下の説明は 1 個のフリップチップ型半導体発光素子について行う。n 型半導体層 2 には、Ga N 半導体層等を用いる。サファイア基板 1 に、窒化物半導体層との格子定数の不整合を緩和させる低温堆積緩衝層 (図示しない) を積層する。

n 型半導体層 2 を積層後、活性層 (発光層) (図示しない) を設け、活性層の上面に p 型半導体層 3 を積層する。p 型半導体層 3 には、Ga N 半導体層を用いる。但し、n 型半導体層 2 又は p 型半導体層 3 は、1 の組成のみでなく 2 以上の組成から構成されていてもよく、また 2 以上の層から形成されていてもよい。n 型半導体層 2 及び p 型半導体層 3 の半導体層の膜厚は、約 5 ~ 45 μm である。好ましくは 10 ~ 20 μm である。

20

p 型半導体層 3 を積層後、エッチングを行い、n 型半導体層 2 及び p 型半導体層 3 を一辺約 0.5 ~ 0.78 mm の正方形にする。さらに、エッチングを行い、n 型半導体層 2 を p 型半導体層上に露出させる。n 型電極 4 を n 型半導体層 2 に形成するために、p 型半導体層 3 を縦約 0.3 ~ 0.75 mm、横約 0.1 ~ 0.3 mm にエッチングする。

露出された n 型半導体層 2 の上面に n 型電極 4 を形成させる。また p 型半導体層 3 の上面に p 型電極 5 を形成させる。n 型電極 4 及び p 型電極 5 は、Ni を含有する金属を用い、蒸着形成する。n 型電極 4 は、縦約 0.3 ~ 0.75 mm、横約 0.1 ~ 0.3 mm である。p 型電極 5 は、縦約 0.2 ~ 0.5 mm、横約 0.3 ~ 0.75 mm である。

30

サファイア基板 1 上の n 型半導体層 2、p 型半導体層 3、n 型電極 4、p 型電極 5 を、AlN とポリシラザンとからなる第 1 の絶縁保護膜 8a で覆う。第 1 の絶縁保護膜 8a の端部は、サファイア基板 1 上に形成されている。絶縁保護膜 8a の膜厚は、0.5 ~ 5 μm 程度が好ましい。絶縁保護膜 8a は、サファイア基板 1 に対して長手方向の矩形のそれぞれ一辺から内側に 0.01 ~ 0.2 mm のところまで、設けていることが好ましい。

n 型電極 4 及び p 型電極 5 の上面を覆う第 1 の絶縁保護膜 8a をエッチングにより除去し、両電極の上面を露出させる。該エッチングにより除去する部分波、n 型電極 4 及び p 型電極 5 の上面が好ましく、n 型電極 4 の上面を縦約 0.28 ~ 0.74 mm、横約 0.05 ~ 0.25 mm エッチングを行い、p 型電極 5 の上面を縦約 0.28 ~ 0.74 mm、横約 0.1 ~ 0.45 mm エッチングを行う。該露出された n 型電極 4 の上面に第 1 の導電体 6a をスパッタ蒸着により形成させる。第 1 の導電体 6a は、Ni を含有する金属を用いる。該第 1 の導電体 6a は、前記第 1 の絶縁保護膜 8a 上から外周方向に延びている。また、該露出された p 型電極 5 の上面に第 1 の導電体 7a をスパッタ蒸着により形成させる。第 1 の導電体 7a も、Ni を含有する金属を用いる。該第 1 の導電体 7a は、前記第 1 の絶縁保護膜 8a 上から外周方向に延びている。

40

第 1 の導電体 6a の上部にテーパ形状を形成するように、壁を形成する。テーパ形状は、第 1 の導電体 6a と第 2 の導電体 6b との接続面積が、接続部 6c の上面の面積よりも、狭いように形成する。その後、Ni を含有するメッキを無電解メッキ手段により、第

50

2の導電体6bを形成する。第1の導電体6aと第2の導電体6bとは、同種類の材料を使用することにより、密着性、導電性等の点で好ましい。第2の導電体6bは、前記壁により、テーパ形状を形成する。同様に、第1の導電体7aの上部にテーパ形状を形成するように、壁を形成する。テーパ形状は、第1の導電体7aと第2の導電体7bとの接続面積が、接続部7cの上面の面積よりも、狭いように形成する。その後、Niを含有するメッキを無電解メッキ手段により、第2の導電体7bを形成する。第2の導電体7bは、前記壁により、テーパ形状を形成する。第2の導電体6b及び7bは、第1の導電体6a及び7aより高ければよい。実施例1では、サファイア基板1の上面から第2の導電体6b及び7bの上面までの高さは、7~80 μ mになるように形成する。

第2の導電体6b及び7bを形成後、第1の導電体6a、第2の導電体6b、第1の導電体7a、第2の導電体7b及び第1の絶縁保護膜8aを覆うように、第2の絶縁保護膜8bを設ける。第2の絶縁保護膜8bは、第1の導電体7aを覆うように、形成されていればよい。第1の導電体6aの上面に膜厚0.1 μ m以上の絶縁保護膜8aを形成していることが好ましい。本実施例1では、サファイア基板1上から7~100 μ mの高さまで、第2の絶縁保護膜8bで覆う。第2の絶縁保護膜8bを設けた後、前記接続部6c及び前記接続部7cが露出し、その露出表面と前記第2の絶縁保護膜8bの上面とが、ほぼ同一平面となるように、切削する。切削によりサファイア基板1の上面から第2の絶縁保護膜8bの上面までの高さを、7~80 μ mに調節する。切削後、ウエハーを切り出し、チップ化する。

このようにして形成されたフリップチップ型半導体発光素子200は、表裏を逆にして、負の電極13と第2の導電体6b、正の電極14と第2の導電体7bとの位置合わせを行い、実装基板15に実装する。負の電極13と第2の導電体6b、正の電極14と第2の導電体7b、との電氣的接続には、導電性接着剤12及び13を用いる。表裏を逆にしたサファイア基板1の上面、つまり、半導体層が形成されていない面、に蛍光物質16を設ける。蛍光物質16は、Ceで付活されたYAG系蛍光物質を使用する。

以上により、フリップチップ型半導体発光素子200及び発光装置を製造することができる。該フリップチップ型半導体発光素子200は、n型電極(第1の電極)4の上部9、及び、p型電極(第2の電極)5の上部10には、導電体が形成されていないため、比較例1乃至3の構成と明らかに異なる。この比較例1乃至3との差は、電極の位置に関わらず、実装基板15の電極に対向する位置に、導電体を形成することができる。これにより実装基板15のパターンを種々のものに変更することができる。また、電極間D1が狭い場合でも、導電体間d2が広い場合、導電性接着剤11と12とが接することがなく、短絡を極めて効果的に防止することができる。

【0059】

【実施例2】

図3は、実施例2のフリップチップ型半導体素子の断面図を示す。実施例1とほぼ同一部分については、同符号のものを使い、説明を省略する。

【0060】

スピネル材質の基板1に、n型半導体層2、p型半導体層3を積層する。n型半導体層2及びp型半導体層3の端部をエッチングし、さらに、n型半導体層2の一部分が露出するようにp型半導体層3をエッチングする。n型半導体層2にn型電極4を形成し、p型半導体層3にp型電極5を形成する。上記製造方法は、実施例1とほぼ同様である。

【0061】

n型電極4の上面の一部からn型電極4の外側の側面及びn型半導体層2のn型電極4側の側面を少なくとも覆うように、第1の絶縁保護膜8aを形成する。第1の絶縁保護膜8aは、外側方向に延伸されており、第1の絶縁保護膜8aと半導体層との密着性を良好にするため、スピネル基板1の上面まで延伸する。絶縁保護膜8aの膜厚は、2~5 μ mとする。第1の絶縁保護膜8aは、AlNとポリシラザンとを含有する樹脂を用いる。

【0062】

n型電極4の上面に第1の導電体6aを圧着形成し、第1の導電体6aの上面に2~5 μ

10

20

30

40

50

mの厚さで、外側方向に延伸する。第1の導電体6aは、Ptを含有する金属を用いる。

【0063】

n型電極4よりも外側に設けられた第1の導電体6aの上面に、無電解メッキ手段を用いてテーパー形状の第2の導電体6bを形成する。第2の導電体6bも、Ptを含有する金属を用いる。スピネル基板1からの第2の導電体6bの上面の高さと、スピネル基板1からのp型電極5の上面の高さは、ほぼ同一の高さ80~130 μ mとなるように形成することが好ましい。

【0064】

第2の絶縁保護膜8bは、第2の導電体6bの上面及びp型電極5の上面を除いて、スピネル基板1、n型半導体層2、p型半導体層3、n型電極4及び第1の絶縁保護膜8aを覆うように形成する。第2の絶縁保護膜8bの上面は、p型電極5の上面及び第2の導電体6bの上面と、ほぼ同一平面となるように、成形する。

10

【0065】

上記製造工程により、フリップチップ型半導体発光素子210を製造した。該フリップチップ型半導体発光素子210は、実施例1と同様に、表裏を逆にして、スピネル基板1の表面(半導体層が積層されていない面)にYAG系蛍光物質16を塗布し、第1の電極13、第2の電極14と位置合わせを行い、実装基板15に実装する。これにより発光素子を製造することができる。

【0066】

【実施例3】

20

図4は、実施例3のフリップチップ型半導体素子の断面図を示す。実施例1とほぼ同一部分については、同符号のものを使い、説明を省略する。

【0067】

サファイア基板1に、n型半導体層2、p型半導体層3を積層する。n型半導体層2及びp型半導体層3の端部をエッチングし、さらに、n型半導体層2の一部分が露出するようにp型半導体層3をエッチングする。n型半導体層2にn型電極4を形成し、p型半導体層3にp型電極5を形成する。サファイア基板1上のn型半導体層2、p型半導体層3、n型電極4、p型電極5を、第1の絶縁保護膜8aで覆う。第1の絶縁保護膜8aは、スパッタ蒸着により形成され、TiO₂を少なくとも含有する。n型電極4及びp型電極5の上面を覆う第1の絶縁保護膜8aをエッチングにより除去し、両電極の上面を露出させる。上記製造方法は、実施例1とほぼ同様である。

30

【0068】

上記製造工程後、n型電極4に導電体6を圧着形成させ、p型電極5に導電体7を圧着形成させる。導電体6の一部は、n型電極4に接続されており、導電体6の他の一部は、実装基板15の電極13と接続するように、n型電極の上部9とは異なる位置に、導電体6の上面が形成されている。n型電極4の上面から、外側方向、外側方向から上方になるないす形の側壁を設ける。n型電極4の大きさが縦0.6~0.7 μ m、横0.2~0.3 μ mの時、n型電極4に接続する導電体6の部分は、n型電極4よりやや小さく縦0.55~0.65、横0.18~0.28の大きさになるようにし、無電解Niメッキを用いて接続する。同様に、導電体7は一体的であり、導電体7の一部は、p型電極5に接続されており、導電体7の他の一部は、実装基板15の電極14と接続するように、p型電極の上部10とは異なる位置に、導電体7の上面が形成されている。p型電極5の上面から、外側方向、外側方向から上方になるないす形の側壁を設ける。p型電極5の大きさが縦0.6~0.7 μ m、横0.2~0.3 μ mの時、p型電極5に接続する導電体7の部分は、p型電極5よりやや小さく縦0.55~0.65、横0.18~0.28の大きさになるようにし、無電解Niメッキを用いて接続する。

40

【0069】

前記導電体6、導電体7及び第1の絶縁保護膜8aの上面をAlNとポリシラザンとを含有する第2の絶縁保護膜8bで覆うように形成する。その後、第2の絶縁保護膜8bを研磨して導電体6及び導電体7の上面を露出させる。また、第2の絶縁保護膜8bの上面と

50

導電体 6 の上面及び導電体 7 の上面をほぼ同一平面になるように露出させる。サファイア基板 1 の上面から第 2 の絶縁保護膜 8 b の上面の高さは、約 100 ~ 150 μm である。

【0070】

上記製造工程により、フリップチップ型半導体発光素子 220 を製造した。該フリップチップ型半導体発光素子 210 も、実施例 1 及び実施例 2 と同様に、表裏を逆にして実装基板 15 に実装する。これにより発光素子を製造することができる。

【0071】

【実施例 4】

図 5 は、実施例 4 のフリップチップ型半導体素子の断面図を示す。実施例 1 とほぼ同一部分については、同符号のものを使い、説明を省略する。

10

【0072】

n 型半導体層 2 上に p 型半導体層 3 を積層する。p 型半導体層 3 の端部、及び n 型半導体層 2 の上面端部の一部分をエッチングにより除去し n 型半導体層 2 が露出するように p 型半導体層 3 をエッチングする。n 型半導体層 2 に n 型電極 4 を形成する。n 型半導体層 2、p 型半導体層 3、n 型電極 4、p 型電極 5 を、 TiO_2 とポリシラザンとを含有する第 1 の絶縁保護膜 8 a で覆う。n 型電極 4 及び p 型電極 5 の上面を覆う第 1 の絶縁保護膜 8 a をエッチングにより除去し、両電極の上面を露出させる。n 型電極 4 の外側の部分を覆う第 1 の絶縁保護膜 8 a は、ほぼ n 型電極 4 の上面と同じ高さになるように形成する。上記製造方法は、実施例 1 とほぼ同様である。

【0073】

20

上記製造工程後、n 型電極 4 に導電体 6 を圧着形成させ、p 型電極 5 に導電体 7 を圧着形成させる。導電体 6 の一部は、n 型電極 4 に接続されており、導電体 6 の他の一部は、実装基板 15 の電極 13 と接続するように、n 型電極の上部 9 とは異なる位置に、導電体 6 の上面が形成されている。導電体 6 は、第 1 の絶縁保護膜 8 a の上面に設けられ、n 型電極の発光面とほぼ平行に、外側方向に延伸する。該導電体 6 の接続面は、フリップチップ型半導体発光素子 230 の側面になるように設ける。導電体 7 の一部は、p 型電極 5 に接続されており、導電体 7 の他の一部は、実装基板 15 の電極 14 と接続する。p 型電極 5 の上面に導電体 7 を設ける。

【0074】

前記導電体 6、導電体 7 及び第 1 の絶縁保護膜 8 a の上面を第 2 の絶縁保護膜 8 b で覆うように形成する。その後、第 2 の絶縁保護膜 8 b を研磨して導電体 7 の上面を露出させる。また、第 2 の絶縁保護膜 8 b の上面と導電体 7 の上面をほぼ同一平面になるように露出させる。n 型電極 4 の発光面から第 2 の絶縁保護膜 8 b の上面の高さは、約 30 ~ 100 μm である。

30

【0075】

n 型半導体 2 のウエハーを切り出してチップ化する。チップ化した後、導電体 6 の接続面を露出するように、フリップチップ型半導体発光素子 230 の側面を研磨することが好ましい。

【0076】

上記製造工程により、フリップチップ型半導体発光素子 230 を製造した。該フリップチップ型半導体発光素子 230 も、実施例 1 乃至実施例 3 と同様に、表裏を逆にして実装基板 15 に実装する。これにより発光素子を製造することができる。

40

【0077】

【発明の効果】

以上のことから、本発明は、電極間の短絡を極めて効果的に防止することができる発光素子及びその製造方法を提供する。また、発光素子の高さ調節が、極めて簡単に行える発光素子を提供する。また、実装基板の変更に適宜対処し得る発光素子を提供する。さらに、発光素子を実装基板へ実装する際の、接地安定性の向上、発光性能の向上を図る。以上の如く、本発明は、極めて重要な技術的意義を有する。

【図面の簡単な説明】

50

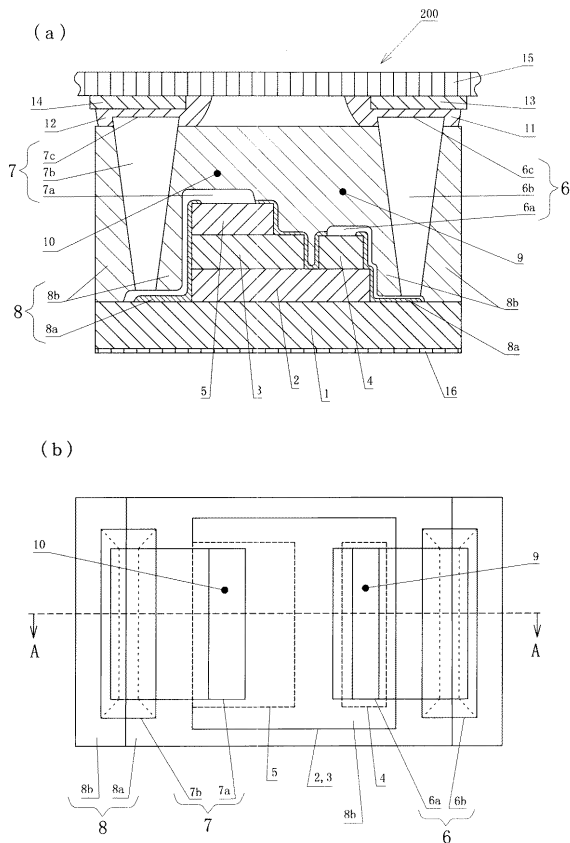
- 【図 1】 (a) は、本発明に係るフリップチップ型半導体素子の A - A 断面図を示す。
 (b) は、本発明に係るフリップチップ型半導体発光素子を上方から見た概略図を示す。
 【図 2】 本発明に係るフリップチップ型半導体素子の製造方法を示す。
 【図 3】 実施例 2 のフリップチップ型半導体素子の断面図を示す。
 【図 4】 実施例 3 のフリップチップ型半導体素子の断面図を示す。
 【図 5】 実施例 4 のフリップチップ型半導体素子の断面図を示す。
 【図 6】 従来の半導体発光素子の断面図を示す。
 【図 7】 引例 1 に記載されている半導体発光素子の断面図を示す。
 【図 8】 引例 2 の出願明細書に記載されている半導体発光素子の断面図を示す。

【符号の説明】

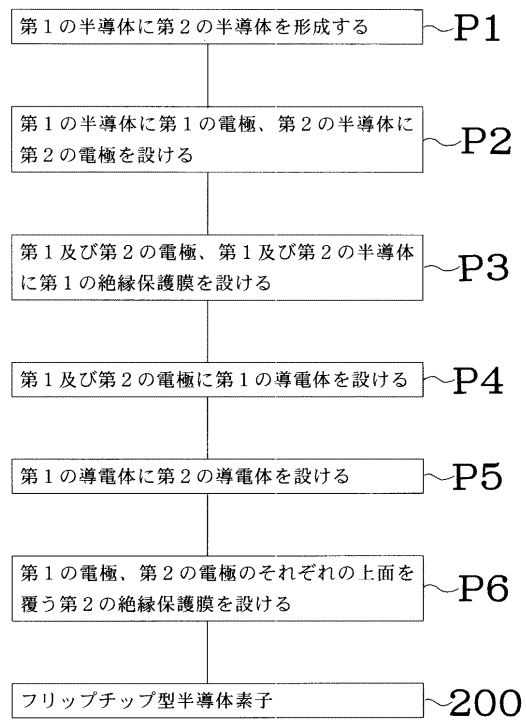
- | | | |
|---------|----------------------|----|
| 1 | 基板 | |
| 2 | 第 1 の半導体 (n 型半導体層) | |
| 3 | 第 2 の半導体 (p 型半導体層) | |
| 4 | 第 1 の電極 (n 型電極) | |
| 5 | 第 2 の電極 (p 型電極) | |
| 6 | 導電体 | |
| 6 a | 第 1 の導電体 | |
| 6 b | 第 2 の導電体 | |
| 7 | 導電体 | |
| 7 a | 第 1 の導電体 | 20 |
| 7 b | 第 2 の導電体 | |
| 8 | 絶縁保護膜 | |
| 8 a | 第 1 の絶縁保護膜 | |
| 8 b | 第 2 の絶縁保護膜 | |
| 9 | 第 1 の絶縁保護膜の上部 | |
| 10 | 第 2 の絶縁保護膜の上部 | |
| 11、12 | 導電性接着剤 | |
| 13 | 負の電極 | |
| 14 | 正の電極 | |
| 15 | 実装基板 | 30 |
| 16 | 蛍光物質 | |
| 101 | 基板 | |
| 102 | 第 1 の半導体 (n 型半導体層) | |
| 103 | 第 2 の半導体 (p 型半導体層) | |
| 104 | 第 1 の電極 (n 型電極) | |
| 105 | 第 2 の電極 (p 型電極) | |
| 106 | 導電体 | |
| 106 a | 第 1 の導電体 | |
| 106 b | 第 2 の導電体 | |
| 107 | 導電体 | 40 |
| 107 a | 第 1 の導電体 | |
| 107 b | 第 2 の導電体 | |
| 108 | 絶縁保護膜 | |
| 108 a | 第 1 の絶縁保護膜 | |
| 108 b | 第 2 の絶縁保護膜 | |
| 109 | 第 1 の絶縁保護膜の上部 | |
| 110 | 第 2 の絶縁保護膜の上部 | |
| 111、112 | 導電性接着剤 | |
| 113 | 負の電極 | |
| 114 | 正の電極 | 50 |

- 1 1 5 実装基板
- 2 0 0、2 1 0、2 2 0、2 3 0 フリップチップ型半導体発光素子（半導体素子）
- 3 0 0、3 1 0、3 2 0 半導体発光素子
- D 1、D 3 電極間の距離
- D 2、D 4、D 5 導電体間の距離
- H 1、H 2 フリップチップ型半導体素子の基板から実装基板までの高さ
- H 3、H 4 半導体発光素子の基板から実装基板までの高さ

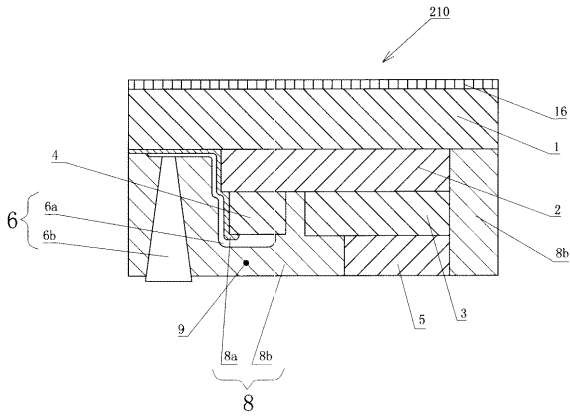
【図 1】



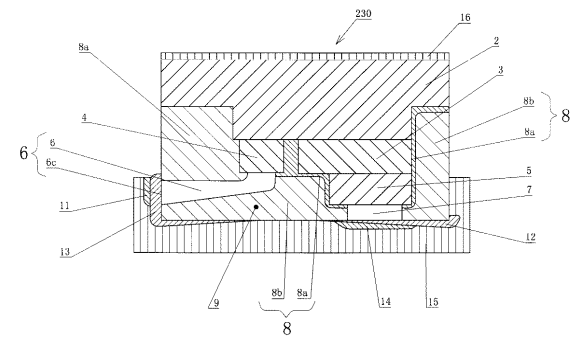
【図 2】



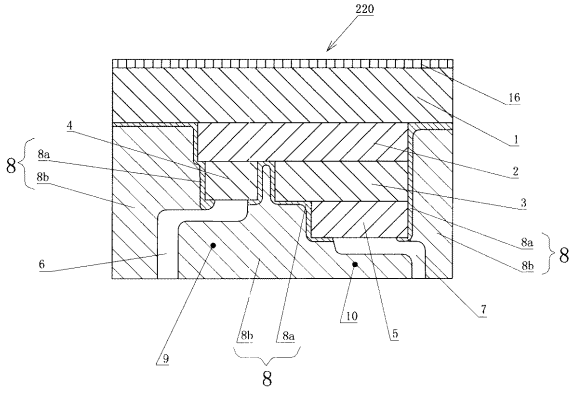
【 図 3 】



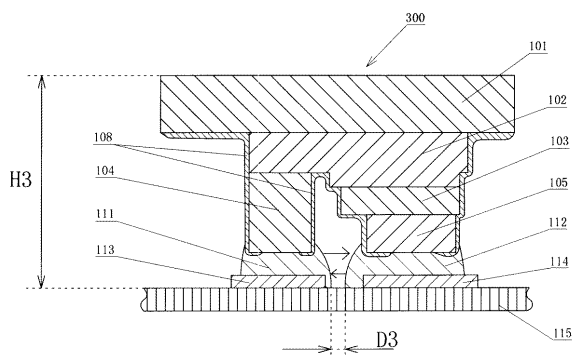
【 図 5 】



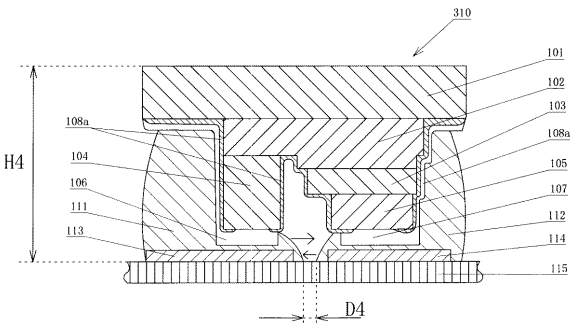
【 図 4 】



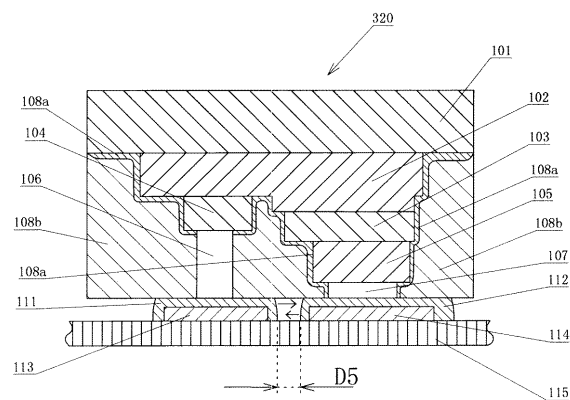
【 図 6 】



【 図 7 】



【 図 8 】



フロントページの続き

- (56)参考文献 特開平10-093186(JP,A)
特開平06-177434(JP,A)
特開2000-031531(JP,A)
特開2000-315062(JP,A)
特開2000-036616(JP,A)
特開2001-230448(JP,A)
特開2000-244012(JP,A)
特開平05-037027(JP,A)
特開平10-294493(JP,A)
特開2000-114595(JP,A)
特開2001-044498(JP,A)
特開平10-135519(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 33/00

H01L 21/28