



(12)发明专利

(10)授权公告号 CN 104348337 B

(45)授权公告日 2017.05.24

(21)申请号 201410360536.4

(51)Int.Cl.

(22)申请日 2014.07.25

H02M 1/08(2006.01)

(65)同一申请的已公布的文献号

(56)对比文件

申请公布号 CN 104348337 A

CN 201233526 Y,2009.05.06,

(43)申请公布日 2015.02.11

CN 1512650 A,2004.07.14,

(30)优先权数据

US 2004/0249478 A1,2004.12.09,

2013-155543 2013.07.26 JP

CN 201178376 Y,2009.01.07,

CN 101119075 A,2008.02.06,

(73)专利权人 三菱电机株式会社

审查员 姜婷婷

地址 日本东京

(72)发明人 宇谷匡贵 羽野光隆

(74)专利代理机构 北京天昊联合知识产权代理

有限公司 11112

代理人 何立波 张天舒

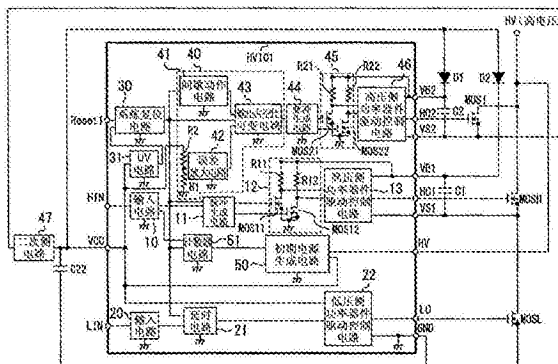
权利要求书2页 说明书8页 附图6页

(54)发明名称

半导体元件的驱动电路

(57)摘要

提供一种抑制了电力消耗的半导体元件的驱动电路。驱动电路(HVIC1)具有:输入端子,其用于接收输入信号(HIN、LIN);输出端子,其对根据输入信号(HIN、LIN)生成的驱动信号(HO1、LO)进行输出;控制电源端子,其接受控制电源电压(VCC);输出端子,其对输出信号(HO2)进行输出;以及复位端子,其接收复位信号(Reset1)。向MOS场效应晶体管(MOS1)的栅极供给输出信号(HO2)。二次侧电路(47)和MOS场效应晶体管(MOS1)构成降压斩波器电路,通过栅极驱动信号(HO2)的占空比控制使电压降低,例如生成15V左右的控制电源电压(VCC)。驱动电路(HVIC1)如果接收到复位信号(Reset1),则停止驱动信号(HO1)的输出,以降低控制电源电压(VCC)的方式变更输出信号(HO2)。



1. 一种半导体元件的驱动电路,其特征在于,  
具有:  
输入端子,其用于接收输入信号;  
第1输出端子,其对根据所述输入信号生成的驱动信号进行输出;  
控制电源端子,其与电源生成装置连接,从所述电源生成装置接受控制电源电压;  
第2输出端子,其与所述电源生成装置连接,向所述电源生成装置供给输出信号;以及  
复位信号端子,其接收复位信号,  
如果接收到所述复位信号,则停止所述驱动信号的输出,以使所述电源生成装置降低所述控制电源电压的方式变更所述输出信号,  
所述半导体元件的驱动电路还具有:  
电平移位电路;  
电源控制电路,其设置在所述电平移位电路的前段,生成脉冲信号并作为所述输出信号输出,所述输出信号的接通占空比可变,  
所述输出信号是所述电源生成装置的开关元件的驱动信号。
2. 根据权利要求1所述的半导体元件的驱动电路,其特征在于,  
所述电源控制电路包括:  
输出占空比可变电电路,其能够变更所述脉冲信号的占空比;以及  
间歇电路,其如果接收到所述复位信号,则使所述输出占空比可变电电路的输出间歇化。
3. 根据权利要求1所述的半导体元件的驱动电路,其特征在于,  
具有:异常检测电路,其以所述控制电源电压作为电源而动作,检测所述驱动电路内的异常,  
如果接收到复位信号,则将所述控制电源电压降低至所述异常检测电路的最小动作电压为止。
4. 根据权利要求3所述的半导体元件的驱动电路,其特征在于,  
所述异常检测电路包含UV电路和OT电路中的至少一个,所述UV电路检测所述控制电源电压的值是否小于或等于规定值,所述OT电路检测所述驱动电路内的温度是否大于或等于规定值。
5. 根据权利要求1所述的半导体元件的驱动电路,其特征在于,  
还具有初期电源生成电路,该初期电源生成电路与所述控制电源端子连接,在起动时对所述控制电源端子供给电压。
6. 根据权利要求5所述的半导体元件的驱动电路,其特征在于,  
还具有计数器电路,该计数器电路在向所述输入端子的输入信号接通达到规定次数时使所述初期电源生成电路停止。
7. 一种半导体元件的驱动电路,其特征在于,  
具有:  
输入端子,其用于接收输入信号;  
第1输出端子,其对根据所述输入信号生成的驱动信号进行输出;  
控制电源端子,其与电源生成装置连接,从所述电源生成装置接受控制电源电压;  
第2输出端子,其与所述电源生成装置连接,向所述电源生成装置供给输出信号;以及

复位信号端子,其接收复位信号,

如果接收到所述复位信号,则停止所述驱动信号的输出,以使所述电源生成装置降低所述控制电源电压的方式变更所述输出信号,

所述电源生成装置包括:转换器电路,其具有开关元件;以及电源控制电路,其生成用于控制所述开关元件的脉冲信号,所述脉冲信号的接通占空比可变,

所述输出信号是第2复位信号,该第2复位信号用于针对所述电源控制电路而使所述脉冲信号的占空比降低或者/以及使所述脉冲信号间歇化。

## 半导体元件的驱动电路

### 技术领域

[0001] 本发明涉及一种半导体元件的驱动电路。

### 背景技术

[0002] 当前,例如如日本特开2011-259529号公报公开所示,已知一种从转换器电源电路接受控制电源的供给的半导体元件的驱动电路。该公报所涉及的装置是逆变器电路,具体而言,该逆变器电路具有:所谓的桥臂电路,其串联连接有一组半导体开关元件;以及驱动电路,其向该桥臂电路的各半导体开关元件供给驱动信号。通过该逆变器电路能够驱动电动机等负载。

[0003] 专利文献1:日本特开2011-259529号公报

[0004] 专利文献2:日本特开2004-47937号公报

[0005] 专利文献3:日本特开2011-259531号公报

[0006] 在包含上述逆变器电路的逆变器系统中检测出某些异常的情况下,通常,驱动电路停止该驱动信号的输出,半导体开关元件的驱动停止。由此,能够将异常时的逆变器系统动作停止而确保安全。

[0007] 然而,在上述现有技术中,从转换器电源电路向驱动电路供给控制电源。该控制电源通过转换器电源电路所包含的其他半导体开关元件进行通断而生成。在现有技术中,该转换器驱动电路与驱动电路独立地动作。

[0008] 在该情况下,即使在因逆变器系统中发生异常而使驱动电路的输出停止的情况下,转换器驱动电路也会独立地继续进行控制电源的生成、供给。其结果,即使在驱动电路的输出停止的异常时,也存在与正常时同样地向驱动电路供给控制电源的浪费,从抑制电力消耗的观点出发尚有改善的余地。

### 发明内容

[0009] 本发明就是为了解决如上所述的课题而提出的,本发明的目的在于提供一种抑制了电力消耗的半导体元件的驱动电路。

[0010] 本发明所涉及的半导体元件的驱动电路的特征在于,

[0011] 具有:

[0012] 输入端子,其用于接收输入信号;

[0013] 第1输出端子,其输出根据所述输入信号生成的驱动信号;

[0014] 控制电源端子,其与电源生成装置连接,从所述电源生成装置接受控制电源电压;

[0015] 第2输出端子,其与所述电源生成装置连接,向所述电源生成装置供给输出信号;

以及

[0016] 复位信号端子,其接收复位信号,

[0017] 如果接收到所述复位信号,则停止所述驱动信号的输出,以使所述电源生成装置降低所述控制电源电压的方式变更所述输出信号。

[0018] 发明的效果

[0019] 根据本发明,能够抑制电力消耗。

#### 附图说明

[0020] 图1是表示本发明的实施方式1所涉及的半导体元件的驱动电路的结构的电路图。

[0021] 图2是表示本发明的实施方式2所涉及的半导体元件的驱动电路的结构的电路图。

[0022] 图3是表示本发明的实施方式3所涉及的半导体元件的驱动电路的结构的电路图。

[0023] 图4是表示本发明的实施方式4所涉及的半导体元件的驱动电路的结构电路图。

[0024] 图5是表示本发明的实施方式5所涉及的半导体元件的驱动电路的结构的电路图。

[0025] 图6是表示为了说明本发明的实施方式的课题所使用的半导体装置的结构电路图。

[0026] 标号的说明

[0027] HVIC1驱动电路、10输入电路、11脉冲生成电路、12高压电平移位电路、13高压侧功率器件驱动控制电路、20输入电路、21延时电路、22低压侧功率器件驱动控制电路、30系统复位电路、31 UV电路、40电源控制电路、41间歇动作电路、42误差放大电路、43输出占空比可变电路、44脉冲生成电路、45高压电平移位电路、46高压侧功率器件驱动控制电路、47二次侧电路、50初期电源生成电路、51计数器电路、140电源控制电路、141间歇动作电路、142误差放大电路、143输出占空比可变电路、146高压侧系统复位输出电路、240电源控制电路、241间歇动作电路、242误差放大电路、243输出占空比可变电路、244功率器件驱动控制电路、300 LED电源

#### 具体实施方式

[0028] 实施方式1.

[0029] 图1是表示本发明的实施方式1所涉及的半导体元件的驱动电路HVIC1的结构的电路图。在图1中同时图示有驱动电路HVIC1及其周边电路。

[0030] 驱动电路HVIC1具有:输入端子,其用于接收输入信号HIN、LIN;以及输出端子,其输出根据输入信号HIN、LIN所生成的驱动信号H01、L0。如后述所示,驱动电路HVIC1具有内部电路,该内部电路用于根据输入信号HIN、LIN生成驱动信号H01、L0。驱动电路HVIC1还具有:控制电源端子,其接受控制电源电压VCC;输出端子,其对输出信号H02进行输出;以及复位端子,其接收复位信号Reset1。

[0031] 控制电源端子与二次侧电路47连接,从该二次侧电路47接受控制电源电压VCC。具体而言,复位信号Reset1是在上位的控制微型计算机等(未图示)检测出系统异常的情况下向驱动电路HVIC1供给的信号。此外,在二次侧电路47和控制电源端子之间连接有电容器C22的一端,电容器C22的另一端与接地GND连接。

[0032] 驱动电路HVIC1驱动作为半导体开关元件的MOS场效应晶体管MOSH、MOSL。MOS场效应晶体管MOSH、MOSL进行了图腾柱连接,构成所谓的桥臂电路。MOS场效应晶体管MOSH的漏极与主电源HV连接。MOS场效应晶体管MOSH的源极与MOS场效应晶体管MOSL的漏极连接。

[0033] MOS场效应晶体管MOSL的源极与接地GND连接。MOS场效应晶体管MOSH的源极电位是基准电位VS1。分别对高电压侧的MOS场效应晶体管MOSH的栅极供给输出信号H01,对低电

压侧的MOS场效应晶体管MOSL的栅极供给输出信号LO。

[0034] 向MOS场效应晶体管MOS1的栅极供给作为栅极驱动信号的输出信号HO2,进行PWM控制。二次侧电路47和MOS场效应晶体管MOS1构成降压斩波器电路。利用由该MOS场效应晶体管MOS1以及二次侧电路47构成的降压斩波器电路,能够通过栅极驱动信号HO2的占空比控制而降低电压,例如生成15V左右的控制电源电压VCC。

[0035] 驱动电路HVIC1具有:分别与基准电位VS1、VS2连接的各端子;分别与电源VB1、VB2连接的各端子;以及与接地GND连接的端子。电源VB2从二极管D1的负极和电容器C2的一端之间的中间点供给。

[0036] 电源VB1从二极管D2的负极和电容器C1的一端之间的中间点供给。二极管D1、D2的各自的正极与控制电源电压VCC连接。电容器C2的另一端与基准电位VS2连接,电容器C1的另一端与基准电位VS1连接。这就是所谓的自举电路。

[0037] 如果对驱动电路HVIC1的内部电路进行说明,对于高电压侧,驱动电路HVIC1具有输入电路10、脉冲生成电路(Pulse Generator)11、高压电平移位电路12以及高压侧功率器件驱动控制电路13。输入电路10对输入信号HIN的波形进行整形而生成脉冲波形,并输入至脉冲生成电路11。脉冲生成电路11是所谓的单触发脉冲电路,分别输出与所输入的脉冲的上升沿同步的接通单触发脉冲、与所输入的脉冲的下降沿同步的断开单触发脉冲。

[0038] 向高压电平移位电路12输入脉冲生成电路11的接通单触发脉冲以及断开单触发脉冲。此处,高压电平移位电路12具有MOS场效应晶体管MOS11、MOS12和电阻R11、R12。电阻R11的一端与MOS场效应晶体管MOS11的漏极连接,电阻R11的另一端与电源VB1连接。

[0039] 电阻R12的一端与MOS场效应晶体管MOS12的漏极连接,电阻R12的另一端也与电源VB1连接。MOS场效应晶体管MOS11、MOS12的源极一起接地。在本实施方式中,接通单触发脉冲输入至MOS场效应晶体管MOS11的栅极,断开单触发脉冲输入至MOS场效应晶体管MOS12的栅极。

[0040] 高压电平移位电路12的输出输入至高压侧功率器件驱动控制电路13。如果具体地说明高压电平移位电路12的输出,则从电阻R11的一端和MOS场效应晶体管MOS11的漏极的连接点输出第1输出信号,从电阻R12的一端和MOS场效应晶体管MOS12的漏极的连接点输出第2输出信号。

[0041] 第1、2输出信号是分别是将接通单触发脉冲和断开单触发脉冲电平移位后的信号。高压侧功率器件驱动控制电路13将合成第1、2输出信号所得到的脉冲信号作为驱动信号HO1而生成、输出。具体而言,该合成是指生成与第1输出信号同步地上升、与第2输出信号同步地下降的脉冲波形。

[0042] 对于低电压侧,驱动电路HVIC1具有输入电路20、延时电路21以及低压侧功率器件驱动控制电路22。输入信号LIN输入至输入电路20。输入电路20对该输入信号LIN的波形进行整形而生成脉冲波形,并将该脉冲波形输入至延时电路21。

[0043] 延时电路21与高电压侧电路的高压电平移位电路12中的延迟时间量对应地使来自输入电路20的脉冲信号延迟。低压侧功率器件驱动控制电路22接收由延时电路21调整了延迟而得到的脉冲信号,而生成、输出驱动信号LO。

[0044] 驱动电路HVIC1具有系统复位电路30、UV(Under Voltage)电路31、电源控制电路40、脉冲生成电路44、高压电平移位电路45以及高压侧功率器件驱动控制电路46。向系统复

位电路30输入复位信号Reset1。UV电路31以控制电源电压VCC作为电源而进行动作,如果该控制电源电压VCC小于或等于规定值,则能够将检测信号输入至系统复位电路30。

[0045] 系统复位电路30与间歇动作电路41、输出占空比可变电路43、脉冲生成电路11、计数器电路51以及延时电路21连接。系统复位电路30在存在复位信号Reset1的输入时或存在来自UV电路31的检测信号的输入时,视作发生了系统异常的情况而向与自身连接的上述的各电路发送信号,使上述的各电路进行异常时的保护动作。

[0046] 具体而言,在异常时,通过从系统复位电路30向间歇动作电路41以及输出占空比可变电路43传递信号,从而MOS场效应晶体管MOS1的驱动受到抑制,控制电源电压VCC降低。另外,在异常时,通过从系统复位电路30向脉冲生成电路11以及延时电路21传递信号,从而停止向这些各电路的后段传递信号,停止向MOS场效应晶体管MOSH、MOSL供给驱动信号。对于计数器电路51,作为异常时的保护动作,例如采用使初期电源生成电路50停止等措施。

[0047] 电源控制电路40设置在高压电平移位电路45的前段。电源控制电路40生成用于控制MOS场效应晶体管MOS1的脉冲信号,该MOS场效应晶体管MOS1是用于生成前述的控制电源电压VCC的电路的一部分。

[0048] 具体而言,电源控制电路40具有间歇动作电路41、误差放大电路42以及输出占空比可变电路43。间歇动作电路41、误差放大电路42以及输出占空比可变电路43均以控制电源电压VCC作为电源进行动作。输出占空比可变电路43的输出经由脉冲生成电路44以及高压电平移位电路45而输入至高压侧功率器件驱动控制电路46。

[0049] 脉冲生成电路44与脉冲生成电路11相同地,也是单触发脉冲电路,分别输出与所输入的脉冲的上升沿同步的接通单触发脉冲、与所输入的脉冲的下降沿同步的断开单触发脉冲。向高压电平移位电路45输入脉冲生成电路44的接通单触发脉冲以及断开单触发脉冲。

[0050] 向高压电平移位电路45输入脉冲生成电路44的接通单触发脉冲以及断开单触发脉冲。此处,高压电平移位电路45具有MOS场效应晶体管MOS21、MOS22以及电阻R21、R22。电阻R21的一端与MOS场效应晶体管MOS21的漏极连接,电阻R21的另一端与电源VB2连接。电阻R22的一端与MOS场效应晶体管MOS22的漏极连接,电阻R22的另一端也与电源VB2连接。

[0051] MOS场效应晶体管MOS21、MOS22的源极一起接地。在本实施方式中,接通单触发脉冲输入至MOS场效应晶体管MOS21的栅极,断开单触发脉冲输入至MOS场效应晶体管MOS22的栅极。

[0052] 高压电平移位电路45的输出被输入至高压侧功率器件驱动控制电路46。如果具体地说明高压电平移位电路45的输出,则从电阻R21的一端和MOS场效应晶体管MOS21的漏极的连接点输出第3输出信号,从电阻R22的一端和MOS场效应晶体管MOS22的漏极的连接点输出第4输出信号。

[0053] 第3、4输出信号是分别将接通单触发脉冲和断开单触发脉冲电平移位后的信号。高压侧功率器件驱动控制电路46将合成第3、4输出信号所得到的脉冲信号作为驱动信号H02而生成、输出。具体而言,该合成是指生成与第3输出信号同步地上升、与第4输出信号同步地下落的脉冲波形。

[0054] 通过该驱动信号H02而对MOS场效应晶体管MOS1进行通断控制。其结果,由MOS场效应晶体管MOS1以及二次侧电路47构成的降压斩波器电路动作,而生成控制电源电压VCC。

[0055] 误差放大电路42接受控制电源电压VCC通过电阻R1、R2所分压后的电压值,并进行控制电源电压VCC的监视。从误差放大电路42将该监视结果发送至输出占空比可变电路43。由此,输出占空比可变电路43将MOS场效应晶体管MOS1的驱动信号管理为合适的占空比,以使控制电源电压VCC与期望值(例如15V)一致。

[0056] 驱动电路HVIC1如果接收到复位信号Reset1,则将驱动信号H01的输出停止,以降低控制电源电压VCC的方式变更输出信号H02。由此,能够抑制电力消耗。

[0057] 即,在实施方式1所涉及的驱动电路HVIC1中,如果输出占空比可变电路43接收到来自系统复位电路30的信号,则降低脉冲信号的占空比以进行控制电源电压VCC的降低。特别是,由于在驱动电路HVIC1内控制电路40设置在高压电平移位电路45的前段,因此能够提高其控制精度。

[0058] 间歇动作电路41如果接收到来自系统复位电路30的信号,则使输出占空比可变电路43的输出间歇化。间歇化即指以恒定周期强制地生成断开的期间。由此,能够将控制电源电压VCC降低至与在输出占空比可变电路43能够实现的最小占空比时的控制电源电压VCC相比更低的电压。

[0059] 特别是,在本实施方式中,如果接收到来自系统复位电路30的信号,则将控制电源电压VCC降低至UV电路31的最小动作电压为止。由此,能够确保电压异常检测功能且将电力消耗节约至最小限度。

[0060] 此外,驱动电路HVIC1具有初期电源生成电路50和计数器电路51。初期电源生成电路50用于在起动时在低压侧生成电源。计数器电路51产生用于在输入信号HIN接通达到规定次数时使初期电源生成电路50停止的信号。由此,能够使电源电压在从刚起动后的恒定期间稳定。

[0061] 根据以上所说明的实施方式1,驱动电路HVIC1如果在发生系统异常时接收到来自系统复位电路30的信号,则停止驱动信号H01的输出,并且以降低控制电源电压VCC的方式变更输出信号H02。具体而言,对作为栅极驱动信号的输出信号H02实施降低占空比以及间歇化。由此能够抑制电力消耗。

[0062] 此外,在本实施方式中,作为检测驱动电路HVIC1内的异常的异常检测电路,设置有UV电路31,该UV电路31在控制电源电压VCC的值小于或等于规定值的情况下产生检测信号。然而,作为异常检测电路,也可以采用对驱动电路HVIC1内的温度是否大于或等于规定值进行检测的OT电路。由此,能够检测高温异常。

[0063] 另外,也可以不设置间歇动作电路41。其原因在于,只要能够在输出占空比可变电路43中将控制电源电压VCC充分地降低,则无需脉冲信号的间歇化。

[0064] 图6是表示为了说明本发明的实施方式的课题所使用的半导体装置的结构电路图。在图6中,与图1标注有相同的标号的结构表示是与图1相同的结构。与图1的驱动电路HVIC1相同地,图6的驱动电路HVIC0也具有高压侧的驱动电路部以及低压侧的驱动电路部,对2个半导体开关元件(MOS场效应晶体管MOSH、MOSL)进行驱动。

[0065] 在图6中,二次侧电路47以及MOS场效应晶体管MOS1构成转换器电路(降压斩波器电路)。IPD400具有控制部402,该控制部402生成MOS场效应晶体管MOS1的栅极驱动信号。

[0066] 在图6的电路中,控制电源电压VCC通过MOS场效应晶体管MOS1的通断而生成。在图6中,控制部402和驱动电路HVIC0独立。在该情况下,即使在由于发生系统异常而引起驱动



电路HVIC0的输出停止的情况下,IPD 400的控制部402也会独立地保持控制电源电压VCC的生成、供给。其结果,与正常时同样地向驱动电路HVIC0供给控制电源,造成浪费。

[0067] 关于这一点,利用实施方式1所涉及的驱动电路HVIC1,在发生系统异常时,进行复位信号Reset1的接收或UV电路31的异常检测,经由系统复位电路30而使驱动电路HVIC1的输出停止。并且,驱动电路HVIC1通过调整输出信号H02,从而能够调整MOS场效应晶体管MOS1的PWM控制,降低控制电源电压VCC。由此,能够抑制电力消耗。此外,通过将后述的特别是实施方式3所涉及的驱动电路HVIC3和图6的结构进行比较,也容易理解图6的对比例的结构和本发明的实施方式的结构的区别。

[0068] 实施方式2.

[0069] 图2是表示本发明的实施方式2所涉及的半导体元件的驱动电路HVIC2的结构的电路图。除了变更了系统复位电路30的后段的电路的这一点之外,驱动电路HVIC2具有与实施方式1所涉及的驱动电路HVIC1相同的电路结构。因此,在以下的说明中,对于与实施方式1相同或相当的结构,标注相同的标号而进行说明,并且以与实施方式1的不同点为中心进行说明,对于共同事项,简化或省略说明。

[0070] 在实施方式1中,在高压电平移位电路45的前段配置有电源控制电路40。然而,在实施方式2中,在高压电平移位电路45的后段、即高压岛内配置电源控制电路140。

[0071] 与电源控制电路40相同地,电源控制电路140具有间歇动作电路141、误差放大电路142以及输出占空比可变电电路143。间歇动作电路141、误差放大电路142以及输出占空比可变电电路143接受来自电源VB2的电源供给,并且与基准电位VS2连接。

[0072] 在驱动电路HVIC2中,系统复位电路30的输出输入至脉冲生成电路44。由此,与系统复位电路30的输出信号的上升沿同步的接通单触发脉冲、和与系统复位电路30的输出信号的下降沿同步的断开单触发脉冲分别进行电平移位,并输入至间歇动作电路141。

[0073] 间歇动作电路141与来自高压电平移位电路45的接通单触发脉冲对应地开始间歇动作,与来自高压电平移位电路45的断开单触发脉冲对应地停止间歇动作。输出占空比可变电电路143也与来自高压电平移位电路45的接通单触发脉冲对应地开始降低占空比,与来自高压电平移位电路45的断开单触发脉冲对应地停止降低占空比。由此,在系统异常时能够降低控制电源电压VCC,能够抑制电力消耗。

[0074] 实施方式3.

[0075] 图3是表示本发明的实施方式3所涉及的半导体元件的驱动电路HVIC3的结构的电路图。驱动电路HVIC3将电源控制电路240作为另一个独立的电路而设置在驱动电路HVIC的外侧。在驱动电路HVIC3中,代替高压侧功率器件驱动控制电路46,而设置有高压侧系统复位输出电路146。

[0076] 另外,驱动电路HVIC3不具有初期电源生成电路50和计数器电路51。这些点与实施方式1所涉及的驱动电路HVIC1不同。在以下的说明中,对于与实施方式1相同或相当的结构,标注相同的标号而进行说明,并且以与实施方式1的不同点为中心进行说明,对于共同事项,简化或省略说明。

[0077] 驱动电路HVIC3与智能功率器件(IPD) 200连接。

[0078] IPD 200具有间歇动作电路241、误差放大电路242、输出占空比可变电电路243,它们构成电源控制电路240。并且,IPD 200具有功率器件驱动控制电路244以及MOS场效应晶体

管MOS1。IPD 200通过输出占空比可变电路243所输出的脉冲信号,能够对MOS场效应晶体管MOS1进行PWM控制。

[0079] IPD 200具有接受控制部电源VCC2的端子、以及接收复位信号Reset2的端子。接受控制部电源VCC2的端子与电容器C3的一端连接,电容器C3的另一端与MOS场效应晶体管MOS1的源极连接。

[0080] 此外,控制部电源VCC2是通过内置于IPD 200的未图示的电源电路而从MOS场效应晶体管MOS1的漏极电位生成的电源。另外,同样未图示,但接受控制部电源VCC2的端子经由二极管等电路而与接受驱动电路HVIC3的控制电源电压VCC的端子连接。由此,形成为在控制电源电压VCC变化时,与该变化对应,控制部电源VCC2也变化。因此,通过电源控制电路240监视控制部电源VCC2的变化,能够监视控制电源电压VCC。

[0081] 此外,该控制部电源VCC2在通过电阻R21、R22分压后输入至误差放大电路242。误差放大电路242通过监视控制部电源VCC2而监视控制电源电压VCC,并反馈至输出占空比可变电路243。其结果,适当地对输出占空比可变电路243所输出的脉冲信号(即,MOS场效应晶体管MOS1的栅极驱动信号)的占空比进行管理。

[0082] 在实施方式3中,输出信号HO2作为复位信号Reset2输入至IPD200。这点与在实施方式1以及2中输出信号HO2作为MOS场效应晶体管MOS1的栅极驱动信号进行提供的情况不同。

[0083] 复位信号Reset2是对IPD 200指示使控制电源电压VCC降低的信号。具体而言,该复位信号Reset2是对电源控制电路240指示使MOS场效应晶体管MOS1的栅极驱动信号的占空比降低、且使该栅极驱动信号间歇化的信号。

[0084] 即,如果将复位信号Reset2从正常状态(例如高)切换为异常状态(例如低),则该信号供给至间歇动作电路241以及输出占空比可变电路243。这样,间歇动作电路241以及输出占空比可变电路243进行与在实施方式1中从间歇动作电路41以及输出占空比可变电路43接收来自系统复位电路30的信号后所进行的动作相同的动作。其结果,能够使MOS场效应晶体管MOS1的栅极驱动信号的占空比降低,并且能够使该栅极驱动信号间歇化。由此,能够在系统异常时降低控制电源电压VCC,能够抑制电力消耗。

[0085] 实施方式4.

[0086] 图4是表示本发明的实施方式4所涉及的半导体元件的驱动电路HVIC4的结构的电路图。驱动电路HVIC4除了不具有低压侧的功率器件驱动控制电路等这一点以外,具有与实施方式3所涉及的驱动电路HVIC3相同的结构。

[0087] 另外,驱动电路HVIC4连接的半导体开关元件仅有MOS场效应晶体管MOSH,该MOS场效应晶体管MOSH与LED电源300连接,这点与上述的各实施方式不同。在以下的说明中,对于与实施方式3相同或相当的结构,标注相同的标号而进行说明,并且以与实施方式3的不同点为中心进行说明,对于共同事项,简化或省略说明。

[0088] LED电源300是对串联连接的多个发光二极管LED供给直流电流的点亮电路,具有二极管D3、电容器C3、电阻R3、以及作为电感要素的变压器TR。二极管D3的正极与接地GND连接,二极管D3的负极与变压器TR的一端连接。变压器TR的另一端与电容器C3的一端以及发光二极管LED的正极连接。电容器C3的另一端与电阻R3的一端连接,电阻R3的另一端接地。

[0089] 此外,虽然有时设置LED电流检测电路、LED电压检测电路等各种电路,但在本实施

方式中,省略这些电路。MOS场效应晶体管MOSH的源极与二极管D3的负极连接,作为开关元件起作用。这样,驱动电路HVIC4也能够应用在对LED电源300进行控制的用途上。

[0090] 实施方式5.

[0091] 图5是表示本发明的实施方式5所涉及的半导体元件的驱动电路HVIC5的结构的电路图。驱动电路HVIC5是在实施方式3所涉及的驱动电路HVIC3中追加了初期电源生成电路50和计数器电路51的结构。对于与实施方式3相同或相当的结构,标注相同的标号而进行说明,并且以与实施方式3的不同点为中心进行说明,对于共同事项,简化或省略说明。

[0092] 与实施方式1相同地,驱动电路HVIC5具有初期电源生成电路50和计数器电路51。初期电源生成电路50能够在起动时在低压侧生成电源,能够通过计数器电路51在输入信号HIN接通达到规定次数时使初期电源生成电路50停止。由此,能够在从刚起动后的恒定期间使电源电压稳定。

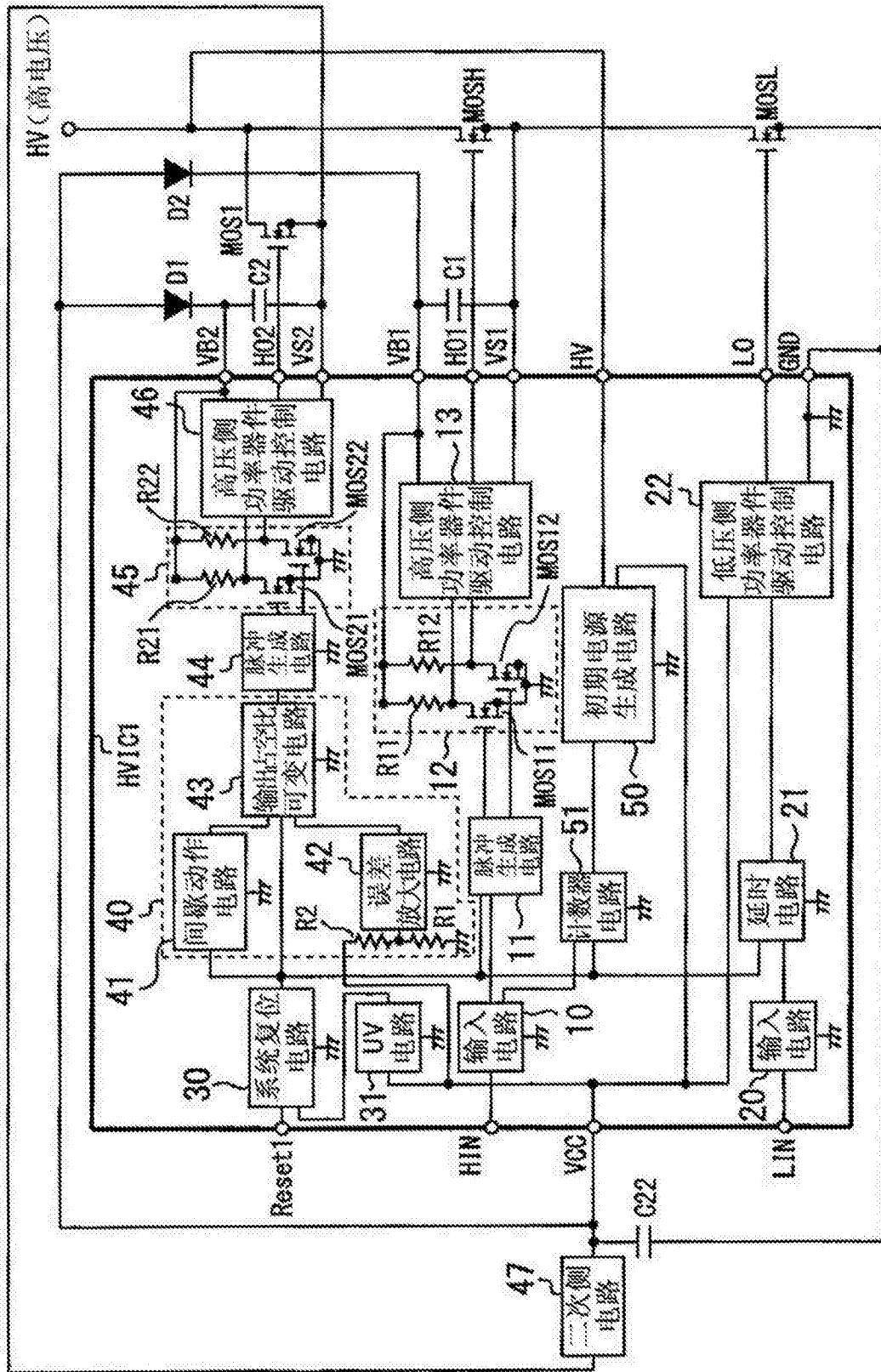


图1

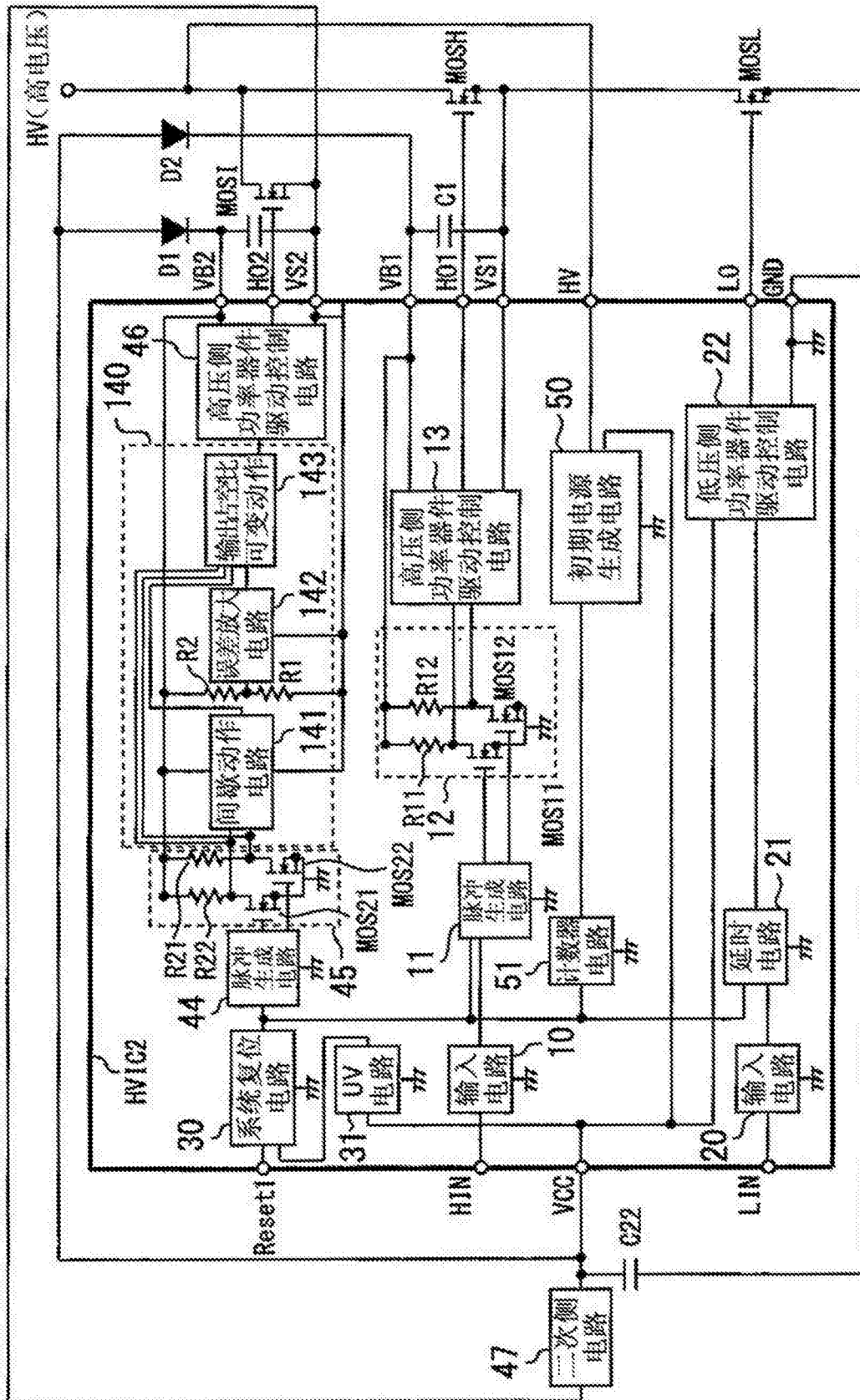


图2

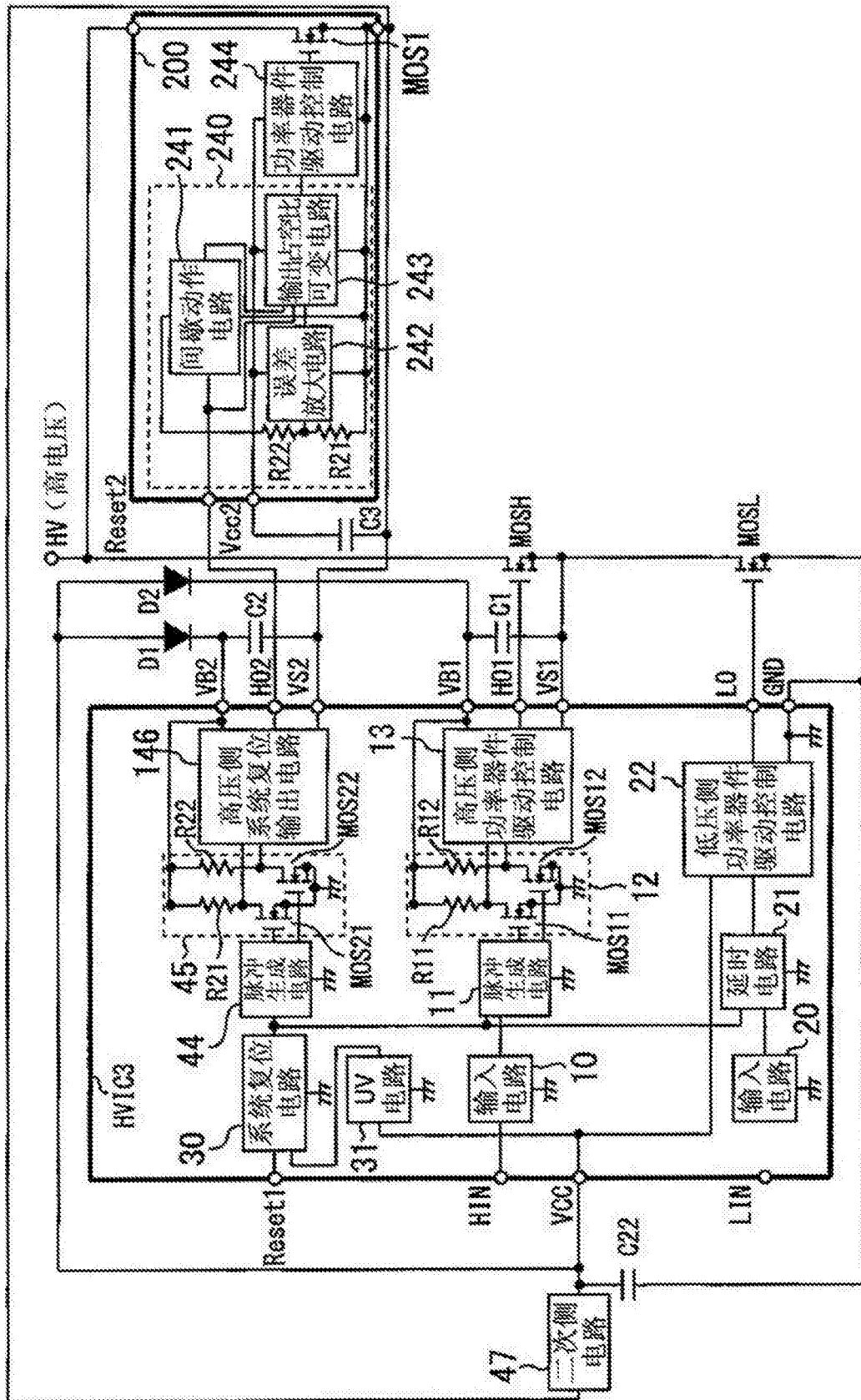


图3

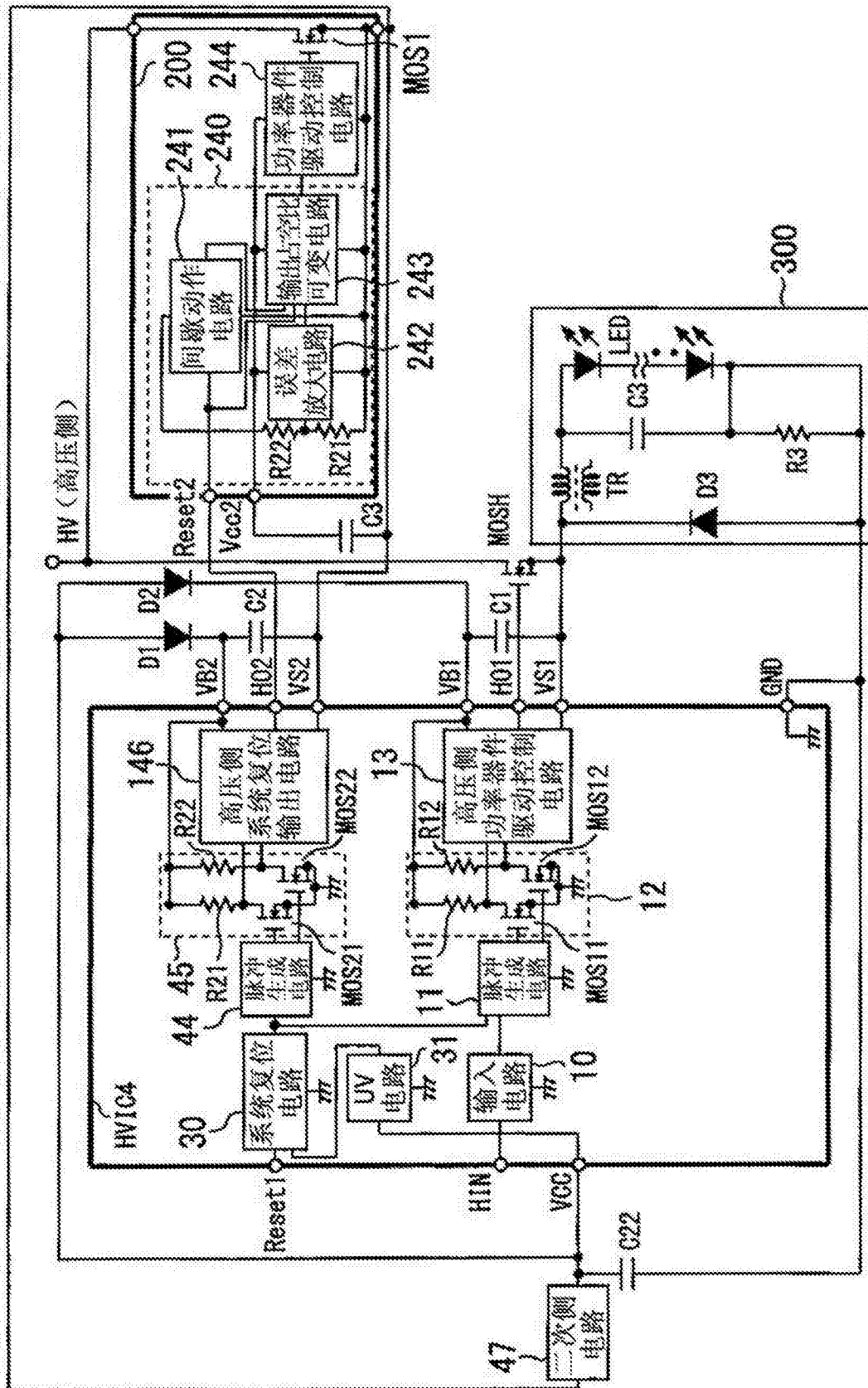


图4

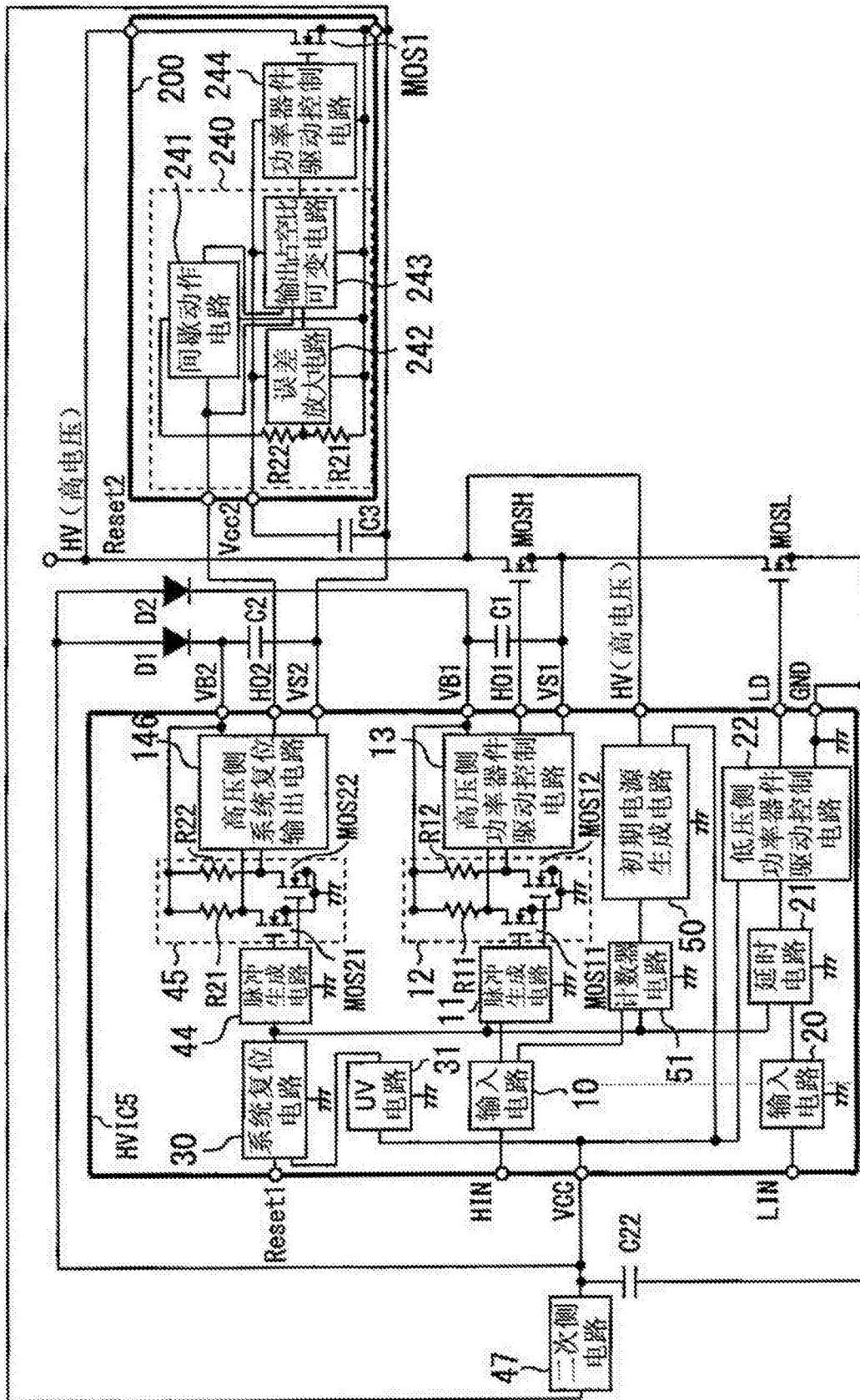


图5



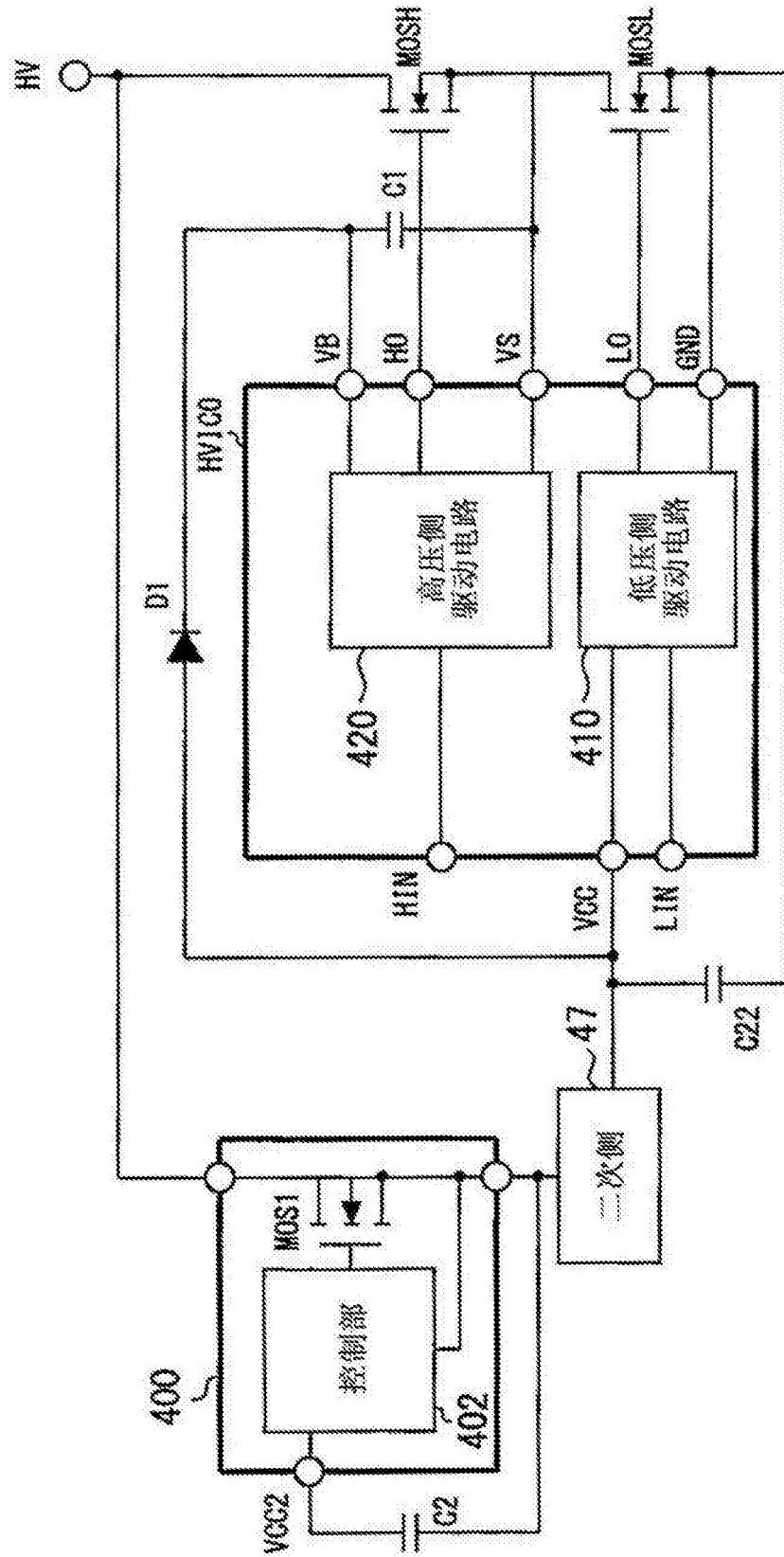


图6