

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-3493

(P2013-3493A)

(43) 公開日 平成25年1月7日(2013.1.7)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H193
G09G 3/20 (2006.01)	G09G 3/20 612U	5C006
G02F 1/133 (2006.01)	G09G 3/20 632F	5C058
H04N 5/66 (2006.01)	G09G 3/20 641P	5C080
	G09G 3/20 631D	
審査請求 未請求 請求項の数 6 O L (全 23 頁) 最終頁に続く		

(21) 出願番号 特願2011-137076 (P2011-137076)
 (22) 出願日 平成23年6月21日 (2011.6.21)

(71) 出願人 000002369
 セイコーエプソン株式会社
 東京都新宿区西新宿2丁目4番1号
 (74) 代理人 100095728
 弁理士 上柳 雅誉
 (74) 代理人 100107261
 弁理士 須澤 修
 (74) 代理人 100127661
 弁理士 宮坂 一彦
 (72) 発明者 西村 陽彦
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
 Fターム(参考) 2H193 ZA04 ZA05 ZB06 ZC16 ZC35
 ZD02 ZD23 ZF12 ZF16 ZF21
 ZF31 ZP04 ZQ11 ZR04
 最終頁に続く

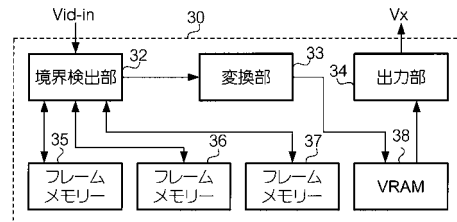
(54) 【発明の名称】 制御装置、電気光学装置および電子機器

(57) 【要約】

【課題】個別に調整された補正電圧を用いず、動画ドメインの発生を抑制すること。

【解決手段】制御装置は、第1方向および第2方向に二次元的に配置された複数の画素の階調値を含み、フレームに区分された映像を示す映像信号から、第1方向に隣接する2つの画素の階調値の差がしきい値以上であり、連続する2つのフレームで1画素分、第1方向に移動した境界を検出する検出手段と、検出手段によって検出された境界が第2方向に連続する第1境界および第2境界を含む場合、第1境界および第2境界が、連続する3つのフレームで少なくとも2画素分、第1方向に移動し、第1境界が移動するフレームと第2境界が移動するフレームとが異なるように、映像信号を変換する変換手段と、複数の画素に印加する電圧を制御するための信号を、変換手段により変換された映像信号に応じて出力する出力手段とを有する。

【選択図】図6



【特許請求の範囲】

【請求項 1】

第 1 方向および第 2 方向に 2 次元的に配置された複数の画素の階調値を含み、フレームに区分された映像を示す映像信号から、前記第 1 方向に隣接する 2 つの画素の階調値の差がしきい値以上であり、連続する 2 つのフレームで 1 画素分、前記第 1 方向に移動した境界を検出する検出手段と、

前記検出手段によって検出された境界が前記第 2 方向に連続する第 1 境界および第 2 境界を含む場合、前記第 1 境界および前記第 2 境界が、連続する 3 つのフレームで少なくとも 2 画素分、前記第 1 方向に移動し、前記第 1 境界が移動するフレームと前記第 2 境界が移動するフレームとが異なるように、前記映像信号を変換する変換手段と、

前記複数の画素に印加する電圧を制御するための信号を、前記変換手段により変換された映像信号に応じて出力する出力手段と

を有する制御装置。

【請求項 2】

前記変換手段は、前記第 1 境界が移動するフレームにおいて、移動した前記第 1 境界が通り過ぎた画素の階調値を、前記第 1 境界の両隣りの 2 つ画素の階調値の中間階調に、前記第 2 境界が移動するフレームにおいて、移動した前記第 2 境界が通り過ぎた画素の階調値を、前記第 2 境界の両隣りの 2 つ画素の階調値の中間階調に、それぞれ変換する

ことを特徴とする請求項 1 に記載の制御装置。

【請求項 3】

前記変換手段は、前記第 1 境界が移動するフレームと前記第 2 境界が移動するフレームとを 2 フレーム毎に切り替える

ことを特徴とする請求項 1 または 2 に記載の制御装置。

【請求項 4】

前記映像信号のうち、第 k フレームのデータが処理されるときに第 $(k - 1)$ フレームのデータを記憶する第 1 記憶手段と、

前記映像信号の第 $(k - 2)$ フレームにおける前記境界の特定に用いられるデータを記憶する第 2 記憶手段と

を有し、

前記変換手段は、前記第 1 境界が移動するフレームにおいては、前記第 1 境界の両隣りの 2 つの画素を含み前記第 2 境界の両隣りの 2 つの画素を含まない画素群のデータを、前記第 1 記憶手段に記憶されているデータに置き換え、

前記第 2 境界が移動するフレームにおいては、前記第 2 境界の両隣りの 2 つの画素を含み前記第 1 境界の両隣りの 2 つの画素を含まない画素群のデータを、第 k フレームのデータに置き換える

ことを特徴とする請求項 1 または 2 に記載の制御装置。

【請求項 5】

請求項 1 ないし 4 のいずれか一項に記載の制御装置と、

前記電気光学素子と

を有する電気光学装置。

【請求項 6】

請求項 5 に記載の電気光学装置を有する電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電気光学装置における表示上の不具合を低減する技術に関する。

【背景技術】

【0002】

液晶パネル等の電気光学装置は、一定の間隙に保たれた一对の基板によって電気光学素子を挟持している。電気光学素子は、理想的には、一方の基板に設けられた電極と他方の

10

20

30

40

50

基板に設けられた電極との電位差（縦方向の電界）により、光学状態（透過率または反射率）が制御される。しかし、ある条件で、隣接する2つの画素間において、一方の基板に設けられた2つの電極間の電位差（横方向の電界）により、光学状態が変化してしまう場合がある。このような横方向の電界による光学状態の変化は、例えば液晶分子の配向不良（リバースチルトドメイン）を発生させる場合がある。リバースチルトドメインは、表示上の不具合を起こす可能性がある。特に、動画において顕在化する不具合を動画ドメインという。特許文献1は、リバースチルトドメインを低減する目的で、隣接する2つの画素の電位差を低減するために、電気光学素子への印加電圧を補正することを開示している。

【先行技術文献】

【特許文献】

10

【0003】

【特許文献1】特開2011-53417号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかし、量産される液晶パネルに対して、印加電圧の補正によりリバースチルトドメインを低減しようとする、液晶パネルの特性のばらつきに応じて、補正電圧を個別に調整する必要がある場合があった。

これに対し本発明は、個別に調整された補正電圧を用いずに、動画ドメインの発生を抑制する技術を提供する。

20

【課題を解決するための手段】

【0005】

本発明は、第1方向および第2方向に2次元的に配置された複数の画素の階調値を含み、フレームに区分された映像を示す映像信号から、前記第1方向に隣接する2つの画素の階調値の差がしきい値以上であり、連続する2つのフレームで1画素分、前記第1方向に移動した境界を検出する検出手段と、前記検出手段によって検出された境界が前記第2方向に連続する第1境界および第2境界を含む場合、前記第1境界および前記第2境界が、連続する3つのフレームで少なくとも2画素分、前記第1方向に移動し、前記第1境界が移動するフレームと前記第2境界が移動するフレームとが異なるように、前記映像信号を変換する変換手段と、前記複数の画素に印加する電圧を制御するための信号を、前記変換手段により変換された映像信号に応じて出力する出力手段とを有する制御装置を提供する。

30

この制御装置によれば、第1方向における動画ドメインの発生が抑制される。

【0006】

好ましい態様において、前記変換手段は、前記第1境界が移動するフレームにおいて、移動した前記第1境界が通り過ぎた画素の階調値を、前記第1境界の両隣りの2つ画素の階調値の中間階調に、前記第2境界が移動するフレームにおいて、移動した前記第2境界が通り過ぎた画素の階調値を、前記第2境界の両隣りの2つ画素の階調値の中間階調に、それぞれ変換してもよい。

この制御装置によれば、中間階調を用いない場合と比較して、より境界が滑らかに視認される画像を表示することができる。

40

【0007】

別の好ましい態様において、前記変換手段は、前記第1境界が移動するフレームと前記第2境界が移動するフレームとを2フレーム毎に切り替えてもよい。

この制御装置によれば、第1境界が移動するフレームと第2境界が移動するフレームとが1フレーム毎に切り替えられる場合と比較して、移動する境界の偏りを低減することができる。

【0008】

さらに別の好ましい態様において、この制御装置は、前記映像信号のうち、第kフレームのデータが処理されるときに第(k-1)フレームのデータを記憶する第1記憶手段と

50

、前記映像信号の第(k-2)フレームにおける前記境界の特定に用いられるデータを記憶する第2記憶手段とを有し、前記変換手段は、前記第1境界が移動するフレームにおいては、前記第1境界の両隣りの2つの画素を含み前記第2境界の両隣りの2つの画素を含まない画素群のデータを、前記第1記憶手段に記憶されているデータに置き換え、前記第2境界が移動するフレームにおいては、前記第2境界の両隣りの2つの画素を含み前記第1境界の両隣りの2つの画素を含まない画素群のデータを、第kフレームのデータに置き換えてもよい。

この制御装置によれば、第1境界が移動するフレームと第2境界が移動するフレームとを異ならせることができる。

【0009】

また、本発明は、上記の制御装置と、前記電気光学素子とを有する電気光学装置を提供する。

この電気光学装置によれば、第1方向における動画ドメインの発生が抑制される。

【0010】

さらに、本発明は、上記の電気光学装置を有する電子機器を提供する。

この電子機器によれば、第1方向における動画ドメインの発生が抑制される。

【図面の簡単な説明】

【0011】

【図1】一実施形態に係る液晶表示装置1の構成を示すブロック図。

【図2】画素111の等価回路を示す図。

【図3】走査信号Yiおよびデータ信号Vxのタイミングチャートを例示する図。

【図4】液晶素子120におけるV-T特性を例示する図。

【図5】リバースチルトドメインに起因する表示上の不具合を例示する図。

【図6】映像処理回路30の機能構成を示す図。

【図7】映像処理回路30の動作を示すフローチャート。

【図8】リスク境界の検出例を説明する図。

【図9】図7の処理の具体例を示す図。

【図10】変形例1に係る映像処理回路30の動作を示すフローチャート。

【図11】図10の処理の具体例を示す図。

【図12】変形例2に係る映像処理回路30の動作を示すフローチャート。

【図13】リスク境界が掃いた画素を例示する図。

【図14】図12の処理の具体例を示す図。

【図15】変形例3に係る処理の例を示す図。

【図16】変形例4に係る映像処理回路30の構成を示す図。

【図17】変形例5に係るプロジェクター2100の構成を示す図。

【発明を実施するための形態】

【0012】

1. 構成

図1は、一実施形態に係る液晶表示装置1の構成を示すブロック図である。液晶表示装置1は、制御回路10と、液晶パネル100と、走査線駆動回路130と、データ線駆動回路140とを有する。液晶表示装置1は、上位装置から供給される映像信号Vid-inにより示される画像を、同期信号Syncに基づいたタイミングで、液晶パネル100に表示する装置である。

【0013】

液晶パネル100は、供給される信号に応じた画像を表示する装置である。液晶パネル100は、表示領域101を有する。表示領域101には、複数の画素111が配置されている。この例では、m行n列の画素111がマトリクス状に配置されている。液晶パネル100は、素子基板100aと、対向基板100bと、液晶層105とを有する。素子基板100aおよび対向基板100bは一定の間隔を保って貼り合わせられている。素子基板100aおよび対向基板100bの間隙には、液晶層105が挟まれている。素子基

10

20

30

40

50

板 1 0 0 a には、m 行の走査線 1 1 2 および n 本のデータ線 1 1 4 が設けられている。走査線 1 1 2 およびデータ線 1 1 4 は、対向基板 1 0 0 b と対向する面に設けられている。走査線 1 1 2 とデータ線 1 1 4 とは、電氣的に絶縁されている。走査線 1 1 2 とデータ線 1 1 4 との交差に対応して、画素 1 1 1 が設けられている。液晶パネル 1 0 0 は、m × n 個の画素 1 1 1 を有する。画素 1 1 1 の各々に対応して、素子基板 1 0 0 a には、個別の画素電極 1 1 8 および T F T 1 1 6 が設けられている。以下において、複数の走査線 1 1 2 を区別する場合には、図 1 において上から順に、第 1、第 2、第 3、...、第 (m - 1)、第 m 行の走査線 1 1 2 という。同様に、複数のデータ線 1 1 4 を区別する場合には、図 1 において左から順に、第 1、第 2、第 3、...、第 (n - 1)、第 n 列のデータ線 1 1 4 という。なお、図 1 において、素子基板 1 0 0 a の対向面は紙面裏側であるので、この対向面に設けられる走査線 1 1 2、データ線 1 1 4、T F T 1 1 6 および画素電極 1 1 8 については破線で示すべきであるが、見難くなるので、それぞれ実線で示している。

10

【 0 0 1 4 】

対向基板 1 0 0 b には、コモン電極 1 0 8 が設けられている。コモン電極 1 0 8 は、素子基板 1 0 0 a と対向する面に設けられている。コモン電極 1 0 8 は、すべての画素 1 1 1 について共通である。すなわち、コモン電極 1 0 8 は、対向基板 1 0 0 b のほぼ全面にわたって設けられている、いわゆるベタ電極である。

【 0 0 1 5 】

図 2 は、画素 1 1 1 の等価回路を示す図である。画素 1 1 1 は、T F T 1 1 6 と、液晶素子 1 2 0 と、容量素子 1 2 5 とを有する。T F T 1 1 6 は、液晶素子 1 2 0 への電圧の印加を制御するスイッチング手段の一例であり、この例では n チャネル型の電界効果トランジスタである。液晶素子 1 2 0 は、印加される電圧に応じて光学状態が変化する素子である。この例で、液晶パネル 1 0 0 は透過型の液晶パネルであり、変化する光学状態は透過率である。液晶素子 1 2 0 は、画素電極 1 1 8、液晶層 1 0 5、およびコモン電極 1 0 8 を有する。第 i 行第 j 列の画素 1 1 1 において、T F T 1 1 6 のゲートおよびソースは、それぞれ、第 i 行の走査線 1 1 2 および第 j 列のデータ線 1 1 4 に接続されている。T F T 1 1 6 のドレインは、画素電極 1 1 8 に接続されている。容量素子 1 2 5 は、画素電極 1 1 8 に書き込まれた電圧を保持する素子である。容量素子 1 2 5 の一端は画素電極 1 1 8 に接続されており、他端は容量線 1 1 5 に接続されている。

20

【 0 0 1 6 】

第 i 行の走査線 1 1 2 に H レベルの電圧を示す信号が入力されると、T F T 1 1 6 のソース・ドレイン間は導通する。T F T 1 1 6 のソース・ドレイン間が導通すると、画素電極 1 1 8 は、(T F T 1 1 6 のソース・ドレイン間のオン抵抗を無視すれば) 第 j 列のデータ線 1 1 4 と同電位になる。第 j 列のデータ線 1 1 4 には、映像信号 V i d - i n に応じて、第 i 行第 j 列の画素 1 1 1 の階調値に応じた電圧(以下、「データ電圧」といい、データ電圧を示す信号を「データ信号」という)が印加される。コモン電極 1 0 8 には、図示しない回路により、共通電位 L C c o m が与えられる。容量線 1 1 5 には、図示しない回路により、時間的に一定の電位 V c o m (この例では、V c o m = L C c o m) が与えられる。すなわち、液晶素子 1 2 0 には、データ電圧と共通電位 L C c o m との差に応じた電圧が印加される。以下、液晶層 1 0 5 が V A (Vertical Alignment) 型であり、電圧無印加時において液晶素子 1 2 0 の階調が黒状態となるノーマリーブラックモードである例を用いて説明する。なお、特に説明しない限り、図示を省略した接地電位を電圧の基準 (0 V) とする。

30

40

【 0 0 1 7 】

再び図 1 を参照する。制御回路 1 0 は、走査線駆動回路 1 3 0 およびデータ線駆動回路 1 4 0 を制御するための信号を出力する制御装置である。制御回路 1 0 は走査制御回路 2 0 および映像処理回路 3 0 を有する。走査制御回路 2 0 は、同期信号 S y n c に基づいて、制御信号 X c t r、制御信号 Y c t r、および制御信号 I c t r を生成し、生成した信号を出力する。制御信号 X c t r は、データ線駆動回路 1 4 0 を制御するための信号であり、例えば、データ信号を供給するタイミング(水平走査期間の始期)を示す。制御信号

50

Y c t r は、走査線駆動回路 130 を制御するための信号であり、例えば、走査信号を供給するタイミング（垂直走査期間の始期）を示す。制御信号 I c t r は、映像処理回路 30 を制御するための信号であり、例えば、信号処理のタイミングを示す。映像処理回路 30 は、デジタル信号である映像信号 V i d - i n を、制御信号 I c t r により示されるタイミングで処理して、アナログ信号であるデータ信号 V x として出力する。映像信号 V i d - i n は、画素 111 の階調値をそれぞれ指定するデジタルデータである。このデジタルデータにより示される階調値は、同期信号 S y n c に含まれる垂直走査信号、水平走査信号およびドットクロック信号に従った順番で、データ信号 V x により供給される。

【0018】

走査線駆動回路 130 は、制御信号 Y c t r に従って、走査信号 Y を出力する回路である。第 i 行の走査線 112 に供給される走査信号を、走査信号 Y i という。この例で、走査信号 Y i は、m 本の走査線 112 の中から一の走査線 112 を順次排他的に選択するための信号である。走査信号 Y i は、選択される走査線 112 に対しては選択電圧（H レベル）となり、それ以外の走査線 112 に対しては非選択電圧（レベル）となる信号である。なお、一の走査線 112 を順次排他的に選択される駆動に代わり、複数の走査線 112 が同時に選択される、いわゆる M L S（Multiple Line Selection）駆動が用いられてもよい。

10

【0019】

データ線駆動回路 140 は、制御信号 X c t r に従って、データ信号 V x をサンプリングしてデータ信号 X を出力する回路である。第 j 列のデータ線 114 に供給されるデータ信号を、データ信号 X j という。

20

【0020】

図 3 は、走査信号 Y i およびデータ信号 V x のタイミングチャートを例示する図である。走査信号 Y i は、順次排他的に H レベルとなる信号である。液晶パネル 100 において、1 コマの画像を表示させる期間を「フレーム」という。すなわち、走査信号 Y 1 が H レベルになってから、次にまた走査信号 Y 1 が H レベルになるまでの期間がフレームである。例えば、同期信号 S y n c に含まれる垂直走査信号の周波数が 60 Hz であれば、フレームは 16.7 ミリ秒である。また、一の走査線 112 が選択されている期間を「水平走査期間（H）」という。図 3 は、第 1 行のデータ信号 V x を例示している。この例では、フレーム毎にデータ電圧の極性が反転する。正極性のデータ電圧が印加されるフレーム（「正極性書き込み」）において、データ信号 V x は、基準電圧 V c n t に対し、各画素の階調値に応じた分、高位の電圧を示す。負極性のデータ電圧が印加されるフレーム（「負極性書き込み」）において、データ信号 V x は、基準電圧 V c n t に対し、各画素の階調値に応じた分、低位の電圧を示す。データ信号 V x の電圧は、正極性のフレームにおいては、白に相当する電圧 V w（+）から黒に相当する電圧 V b（+）までの範囲にあり、負極性のフレームにおいては、白に相当する電圧 V w（-）から黒に相当する電圧 V b（-）までの範囲にある。電圧 V w（+）および電圧 V w（-）は、電圧 V c n t を中心に互いに対称の関係にある。電圧 V b（+）および V b（-）についても電圧 V c n t を中心に互いに対称の関係にある。なお、データ信号 V x の電圧波形は、液晶素子 120 に印加される電圧（画素電極 118 とコモン電極 108 との電位差）とは異なる。また、図 3 におけるデータ信号 V x の電圧の縦スケールは、（a）における走査信号等の電圧波形と比較して拡大してある。

30

40

【0021】

図 4 は、液晶素子 120 における印加電圧と透過率との関係（V - T 特性）を例示する図である。液晶素子 120 を、映像信号 V i d - i n で指定された階調値に応じた透過率とさせるには、階調値に応じた電圧を液晶素子 120 に印加すればよい。しかし、液晶素子 120 においては、ある条件の下で、いわゆるリバースチルトドメインに起因する表示上の不具合が発生してしまう場合がある。この不具合は、液晶分子が不安定な状態にあるときに、横電界の影響を受けて乱れる結果、印加電圧に応じた配向状態になりにくくなるのが原因の 1 つとして考えられている。「横電界」とは、ある画素 111 における画素

50

電極 118 と、他の（例えば隣接する）画素 111 における画素電極 118 との間の電界をいう。

【0022】

液晶分子の「不安定な状態」とは、例えば、液晶素子 120 に印加される電圧が図 4 の電圧範囲 A にあるときをいう。電圧範囲 A は、黒レベルの電圧 V_{bk} 以上であってしきい値 V_{th1} を下回る範囲である。しきい値 V_{th1} は、相対透過率が 10% となる電圧に相当する。電圧範囲 A においては、縦電界（画素電極 118 とコモン電極 108 との間の電界）による規制力（液晶分子の配向を決める力）が配向膜による規制力よりもわずかに上回る程度であるため、液晶分子の配向状態が乱れやすい。電圧範囲 A に対応する透過率の範囲（階調の範囲）を「階調範囲 a」という。

10

【0023】

液晶分子が「横電界の影響を受ける場合」とは、隣接する画素電極 118 間の電位差があるしきい値よりも大きい場合をいう。これは、表示しようとする画像において黒画素と白画素とが隣接する場合である。「黒画素」とは、黒レベルまたは黒レベルに近い階調の画素をいう。より具体的には、印加電圧が電圧範囲 A にある液晶素子 120 を有する画素 111 である。「白画素」とは、白レベルまたは白レベルに近い階調の画素をいう。より具体的には、印加電圧が電圧範囲 B にある液晶素子 120 を有する画素 111 である。電圧範囲 B は、しきい値 V_{th2} 以上であって、白レベル電圧 V_{wt} 以下の範囲である。しきい値 V_{th2} は、例えば、相対透過率が 90% となる電圧に相当する。電圧範囲 B に対応する透過率の範囲を「階調範囲 b」という。

20

【0024】

階調値が階調範囲 a にある画素 111 は、階調値が階調範囲 b にある画素 111 に隣接したときに、横電界を受けてリバースチルトドメインが発生しやすい状況にあるといえる。なお、階調値が階調範囲 b にある画素 111 は、階調値が階調範囲 a にある画素 111 に隣接しても、縦電界の影響が支配的であり安定状態にあるので、リバースチルトドメインが発生することはない。

【0025】

図 5 は、リバースチルトドメインに起因する表示上の不具合を例示する図である。図 5 は、ある行の（一部の）画素 111 について、第 k フレームから第 $(k+3)$ フレームにおいて表示される像を示している。この例で、映像信号 $Vid - in$ で示される画像は、白画素を背景として黒画素の領域が 1 フレームに 1 画素ずつ左方向に移動する画像である。このとき、黒画素から白画素に変化すべき画素が、リバースチルトドメインの発生によって白画素にならない、という一種の尾引き現象が顕在化する（視認される程度に発生する）。以下、動画において尾引き現象が見られる領域を、「動画ドメイン」という。動画ドメインは、以下の 2 つの条件が満たされることにより発生すると考えられる。

30

(1) 白画素と黒画素との境界が存在する。すなわち、白画素と黒画素とが隣接する。

(2) 白画素と黒画素との境界が、1 画素ぶん移動する。

すなわち、黒画素においてリバースチルトドメインが発生しやすくなり、かつ、この状態の画素が、黒画素の領域の移動に伴って連続的に発生することにより、尾引き現象が顕在化すると考えられる。なお、白画素を背景として黒画素の領域がフレーム毎に 2 画素以上

40

【0026】

図 6 は、映像処理回路 30 の機能構成を示す図である。映像処理回路 30 は、境界検出部 32 と、変換部 33 と、出力部 34 とを有する。境界検出部 32（検出手段の一例）は、映像信号 $Vid - in$ から、リスク境界を検出する。既に説明したように、映像信号 $Vid - in$ は、フレームに区分された映像（静止画の集合）を示す信号である。各フレームの映像は、行方向（第 1 方向の一例）および列方向（第 2 方向の一例）に 2 次元的に配置された複数の画素 111 の階調値により示される。「リスク境界」とは、行方向において隣接する 2 つの画素 111 の境界のうち、この 2 つの画素 111 の階調値の差（印加電

50

圧の差)がしきい値以上であって、連続する2つのフレームで1画素分、行方向に移動した境界をいう。変換部33(変換手段の一例)は、境界検出部32によって検出された境界が列方向に連続する第1境界(例えば奇数行の境界)および第2境界(例えば偶数行の境界)を含む場合、第1境界および第2境界が、連続する3つのフレームで少なくとも2画素(この例では2画素)分、行方向に移動するように、映像信号Vid-inにより示される映像を変換する。すなわち、変換部33は、1フレーム毎に1画素分、移動する境界を、2フレーム毎に2画素分、移動する境界に変換している。ここで、変換部33は、第1境界が移動するフレームと第2境界が移動するフレームとが異なるように(すなわち、隣接する2つの行の境界が、1フレームおきに交互に移動するように)、映像信号を変換する。出力部34は、液晶パネル100(電気光学素子の一例)に印加する電圧を制御するためのデータ信号Vxを、変換部33により変換された映像信号に応じて出力する。出力部34は、例えば、デジタルデータを示す映像信号Vid-inを、アナログのデータ信号Vxに変換するDA変換器を含む。

【0027】

この例で、映像処理回路30は、さらに、フレームメモリー35と、フレームメモリー36と、フレームメモリー37と、VRAM(Video Random Access Memory)38とを有する。フレームメモリー35は、現フレーム(第kフレーム)の映像のデータを記憶する。フレームメモリー36は、前(第(k-1)フレーム)の映像のデータを記憶する。フレームメモリー37は、前フレームにおいて検出されたリスク境界のデータ(リスク境界の特定に用いられるデータの一例)を記憶する。VRAM38は、液晶パネル100に表示される画像(液晶パネル100に書き込まれるデータ)を記憶する。この例で、変換部33は、第1境界が移動するフレームにおいては、VRAM38はのデータのうち、第1境界の両隣りの2つの画素を含み第2境界の両隣りの2つの画素を含まない画素群(例えば奇数行)のデータをフレームメモリー36に記憶されているデータに置き換える。また、変換部33は、第2境界が移動するフレームにおいては、VRAM38はのデータのうち、第2境界の両隣りの2つの画素を含み第1境界の両隣りの2つの画素を含まない画素群(例えば偶数行)のデータをフレームメモリー35に記憶されているデータに置き換える。

【0028】

映像処理回路30は、さらに、フラグを記憶するためのレジスターを有している(図示略)。このフラグは、VRAM38のデータのうち、データの書き換えを行う画素群(例えば奇数行が偶数行か)を特定するための情報である。この例で、フラグの値は「0」および「1」の2値のいずれかの値をとる。例えば、フラグの値が「0」のとき、奇数行のデータが書き換えられる。フラグの値が「1」のとき、偶数行のデータが書き換えられる。

【0029】

2. 動作

図7は、映像処理回路30の動作を示すフローチャートである。いま、第kフレームの画像が処理の対象となっている場合を考える。図7のフローは、例えば、新たなフレーム(第kフレーム)の始期を示す信号が走査制御回路20から入力されたことを契機として開始される。

【0030】

ステップS100において、映像処理回路30は、フレームメモリーに記憶されているデータを更新する。図7のフローが開始される直前において、フレームメモリー35には第(k-1)フレームのデータが記憶されており、フレームメモリー36には第(k-2)フレームのデータが記憶されている。また、フレームメモリー37には、第(k-1)フレームにおけるリスク境界の位置が記憶されている。フレームメモリー37において、リスク境界の位置は、例えば、リスク境界の両隣りの白画素および黒画素のうち、黒画素の位置として記憶される。この状態で、境界検出部32は、フレームメモリー35に記憶されているデータを読み出し、読み出したデータをフレームメモリー36に書き込む。ま

た、境界検出部 32 は、映像信号 Vid - in により示される第 k フレームのデータを、フレームメモリ 35 に書き込む。ステップ S 100 の処理が完了したとき、フレームメモリ 35 には第 k フレームのデータが記憶されており、フレームメモリ 36 には第 (k - 1) フレームのデータが記憶されている。また、フレームメモリ 3 には、第 (k - 1) フレームにおけるリスク境界の位置が記憶されている。

【 0031 】

ステップ S 101 において、境界検出部 32 は、現フレームの画像および前フレームの画像から、リスク境界を検出する。リスク境界の検出は、例えば以下のように行われる。境界検出部 32 は、現フレームの画像から、水平方向に隣接する白画素と黒画素との境界を検出する。境界検出部 32 は、検出された境界の、白画素側において隣接する境界が、

10

【 0032 】

図 8 は、リスク境界の検出例を説明する図である。この例では、簡単のため、ある行のうち連続する 4 画素の階調のみが示されている。図 8 (a) の例では、現フレームにおいて、左から数えて第 1 ~ 第 3 画素が白画素であり、第 4 画素が黒画素である。白画素と黒画素の境界は、第 3 画素と第 4 画素との間である (図 8 : B)。これに対し、前フレームにおいて、第 1 画素および第 2 画素が白画素であり、第 3 画素および第 4 画素が黒画素である。白画素と黒画素の境界は、第 2 画素と第 3 画素との間である (図 8 : A)。すなわち、前フレームの境界は、現フレームの境界の、白画素 (第 3 画素) 側に隣接する境界である。したがって、図 8 (a) における現フレームの境界はリスク境界であると判断される。別の例で、図 8 (b) の例では、現フレームにおいて、左から数えて第 1 画素が白画素であり、第 2 ~ 第 4 画素が黒画素である。白画素と黒画素の境界は、第 1 画素と第 2 画素との間である (図 8 : D)。これに対し、前フレームにおいて、第 1 画素および第 2 画素が白画素であり、第 3 画素および第 4 画素が黒画素である。白画素と黒画素の境界は、第 2 画素と第 3 画素との間である (図 8 : C)。すなわち、前フレームの境界は、現フレームの境界の、黒画素 (第 2 画素) 側に隣接する境界である。したがって、図 8 (b) における現フレームの境界はリスク境界でない (非リスク境界である) と判断される。図 8 から明らかなように、1 画素分の移動前後の境界に挟まれた画素が黒画素から白画素に変化している場合、移動した境界はリスク境界である。1 画素分の移動前後の境界に挟まれた画素が白画素から黒画素に変化している場合、移動した境界は非リスク境界である。

20

30

【 0033 】

再び図 7 を参照する。ステップ S 102 において、変換部 33 は、検出されたリスク境界が、決められた条件を満たすか判断する。この条件は、例えば、リスク境界が存在する行がしきい値 (例えば 2) 以上連続する、という条件である。この条件が満たされている場合 (S 102 : YES)、変換部 33 は、処理をステップ S 103 に移行する。この条件が満たされていない場合 (S 102 : NO)、変換部 33 は、処理をステップ S 106 に移行する。

【 0034 】

ステップ S 103 において、変換部 33 は、現フレーム (第 k フレーム) が偶数フレームであるか判断する (現フレームの偶奇を判断する)。現フレームの偶奇は、例えば、現フレームにおいて印加されるデータ電圧の極性によって判断される。例えば、データ電圧の極性が正極性である場合、奇数フレームであると判断され、データ電圧の極性が負極性である場合、偶数フレームであると判断される。データ電圧の極性は、走査制御回路 20 から供給される制御信号 I c t r により示される。第 k フレームが偶数フレームである場合 (S 103 : YES)、変換部 33 は、処理をステップ S 104 に移行する。第 k フレームが奇数フレームである場合 (S 103 : NO)、変換部 33 は、処理をステップ S 105 に移行する。

40

【 0035 】

ステップ S 104 において、まず、変換部 33 は、フラグの値を書き換える。すなわち、フラグの値は 2 フレーム毎に書き換えられる。フラグは、2 値のうち一方から他方の値

50

に書き換えられる。例えば、フラグの値が「0」である場合、値は「1」に書き換えられる。「フラグの値が「1」である場合、値は「0」に書き換えられる。次に、変換部33は、フレームメモリ36に記憶されているデータのうち、フラグにより指定される行の画素のデータを読み出し、読み出したデータをV R A M 38に書き込む。フラグの値が「0」の場合、変換部33は、フレームメモリ36に記憶されているデータのうち、奇数行の画素のデータを読み出し、読み出したデータをV R A M 38に書き込む。この場合、V R A M 38において、偶数行の画素のデータは書き替えられない。フラグの値が「1」の場合、変換部33は、フレームメモリ36に記憶されているデータのうち、偶数行の画素のデータを読み出し、読み出したデータをV R A M 38に書き込む。この場合、V R A M 38において、奇数行の画素のデータは書き替えられない。

10

【0036】

ステップS105において、変換部33は、フレームメモリ35に記憶されているデータのうち、フラグにより指定される行の画素のデータを読み出し、読み出したデータをV R A M 38に書き込む。フラグの値が「0」の場合、変換部33は、フレームメモリ35に記憶されているデータのうち、奇数行の画素のデータを読み出し、読み出したデータをV R A M 38に書き込む。この場合、V R A M 38において、偶数行の画素のデータは書き替えられない。フラグの値が「1」の場合、変換部33は、フレームメモリ35に記憶されているデータのうち、偶数行の画素のデータを読み出し、読み出したデータをV R A M 38に書き込む。この場合、V R A M 38において、奇数行の画素のデータは書き替えられない。

20

【0037】

ステップS106において、変換部33は、フレームメモリ36に記憶されているデータを読み出し、すべての画素のデータをV R A M 38に書き込む。ステップS104～S106のいずれかの処理が終了すると、変換部33は、処理をステップS107に移行する。

【0038】

ステップS107において、境界検出部32は、現フレームにおいて検出されたりスク境界の位置を示すデータを、フレームメモリ37に書き込む。

ステップS108において、出力部34は、V R A M 38に記憶されているデータにより示される階調値に応じた電圧を示す信号を、データ信号Vxとして出力する。

30

映像処理回路30は、新たなフレームの始期を示す信号が入力されるたびに、ステップS100～S107の処理を繰り返し実行する。

【0039】

図9は、図7の処理の具体例を示す図である。ここでは、映像信号Vid-inにより示される画像のうち、6行9列の画素の部分だけが例として示されている。一番左に示されているのが、フレームメモリ35に記憶されているデータ、すなわち、現フレームの画像を示すデータである。左から2番目に示されているのが、フレームメモリ36に記憶されているデータ、すなわち、前フレームの画像を示すデータである。左から3番目に示されているのが、フレームメモリ37に記憶されているデータ、すなわち、前フレームにおけるリスク境界の位置を示すデータである。この例で、リスク境界の位置は、リスク境界に隣接する黒画素の位置として記憶されている。一番右に示されているのが、V R A M 38に記憶されているデータ、すなわち、液晶パネル100に表示される画像（表示画像）を示している。縦方向に並べられている複数の画像は、フレームの進行に伴う画像の変化を示している。例えば、フレームメモリ35の例として一番上に示されているのが、第kフレームのデータであり、一番下に示されているのが、第(k+3)フレームのデータである。映像信号Vid-inは、白の領域を背景として、黒の領域が1フレームにつき1画素ずつ右に移動する画像を示している。

40

【0040】

いま、第kフレームの画像に対する処理を考える。この例で、第kフレームについて処理の処理を開始する時点でフラグの値は「0」である。第kフレームの画像において、リ

50

スク境界が検出される（ステップS101）。これらのリスク境界は、決められた条件を満たしている（S102：YES）。この例で、kは偶数である（S103：YES）。したがって、フラグの値が「1」に書き換えられる。フラグの値が「1」であるので、前フレームの偶数行のデータが、表示画像の偶数行のデータとして書き込まれる（S104）。表示画像の横に記された記号*は、その行のデータが書き替えられたことを示している。

【0041】

次に、第(k+1)フレームの画像に対する処理を考える。第(k+1)フレームの画像において、リスク境界が検出される（ステップS101）。これらのリスク境界は、決められた条件を満たしている（S102：YES）。kが偶数であったので、(k+1)は奇数である（S103：NO）。フラグの値が「1」であるので、現フレームの偶数行のデータが、表示画像の偶数行のデータとして書き込まれる（S105）。

10

【0042】

次に、第(k+2)フレームの画像に対する処理を考える。第(k+2)フレームの画像において、リスク境界が検出される（ステップS101）。これらのリスク境界は、決められた条件を満たしている（S102：YES）。(k+2)は偶数である（S103：YES）。したがって、フラグの値が「0」に書き換えられる。フラグの値が「0」であるので、前フレームの奇数行のデータが、表示画像の奇数行のデータとして書き込まれる（S104）。

20

【0043】

次に、第(k+3)フレームの画像に対する処理を考える。第(k+3)フレームの画像において、リスク境界が検出される（ステップS101）。これらのリスク境界は、決められた条件を満たしている（S102：YES）。(k+3)は奇数である（S103：NO）。フラグの値が「0」であるので、現フレームの奇数行のデータが、表示画像の奇数行のデータとして書き込まれる（S104）。

30

【0044】

以下、第(k+4)フレームおよび第(k+5)フレームにおいても同様に処理が行われる。これらの処理によりVRAM38に書き込まれる画像（すなわち液晶パネル100に表示される画像）は、白の領域を背景として、黒の領域が、奇数行と偶数行とが交互に、2フレーム毎に2画素ずつ右に移動する画像を示している。すなわち、映像処理回路30は、1フレーム毎に1画素ずつ境界が移動する画像を、2フレーム毎に2画素ずつ境界が移動する画像（ただし、奇数行が移動するフレームと偶数行が移動するフレームとは異なる）に変換したといえる。変換後の画像は、動画ドメインの発生条件(2)を満たしていないので、動画ドメインが発生しない（または視認されにくい）。すなわち、映像処理回路30の処理により、動画ドメインの発生が抑制される。

40

【0045】

3. 他の実施形態

本発明は上述の実施形態に限定されるものではなく、種々の変形実施が可能である。以下、変形例をいくつか説明する。以下の変形例のうち、2つ以上のものが組み合わせて用いられてもよい。

50

【0046】

3-1. 変形例1

図10は、変形例1に係る映像処理回路30の動作を示すフローチャートである。映像処理回路30における画像変換処理の詳細は、実施形態で説明したものに限定されない。変形例1において、1フレーム毎に1画素ずつ境界が移動する画像は、奇数行と偶数行とは区別されず、すべての行について、2フレーム毎に2画素ずつ境界が移動する画像に変換される。変形例1において、書き換えを行う行を特定するためのフラグは用いられない。また、変形例1において、フレームメモリー36も用いられない。

【0047】

ステップS200において、境界検出部32は、フレームメモリーに記憶されているデ

50

ータを更新する。ステップS201において、検出部32は、第kフレームの画像および第(k-1)フレームの画像から、リスク境界を検出する。ステップS202において、変換部33は、検出されたリスク境界が、決められた条件を満たすか判断する。この条件が満たされている場合(S202: YES)、変換部33は、処理をステップS203に移行する。この条件が満たされていない場合(S202: NO)、変換部33は、処理をステップS204に移行する。ステップS200~S202の処理は、ステップS100~S102の処理と同様に行われる。

【0048】

ステップS203において、変換部33は、現フレーム(第kフレーム)が偶数フレームであるか(現フレームの偶奇)を判断する。第kフレームが偶数フレームである場合(S203: YES)、変換部33は、処理をステップS204に移行する。第kフレームが奇数フレームである場合(S203: NO)、変換部33は、処理をステップS205に移行する。

10

【0049】

ステップS204において、変換部33は、フレームメモリー35に記憶されているデータを読み出し、読み出したデータをVRAM38に書き込む。VRAM38において、すべての行のデータが書き替えられる。

ステップS205において、変換部33は、VRAM38の書き替えは行わない。

ステップS204またはS205の処理が終了すると、映像処理回路30は、処理をステップS206に移行する。

20

【0050】

ステップS206において、境界検出部32は、現フレームにおいて検出されたリスク境界の位置を示すデータを、フレームメモリー37に書き込む。ステップS207において、出力部34は、VRAM38に記憶されているデータにより示される階調値に応じた電圧を示す信号を、データ信号Vxとして出力する。映像処理回路30は、新たなフレームが開始されるたびに、ステップS200~S206の処理を繰り返し実行する。

【0051】

図11は、図10の処理の具体例を示す図である。ここでは、図9の例と同様、映像信号Vid-inにより示される画像のうち、6行10列の画素の部分だけが例として示されている。映像信号Vid-inが示す画像は、図9の例と同じである。なお、変形例1においてフレームメモリー36は用いられないが、参考のため、前フレームの画像が図示されている。

30

【0052】

いま、第kフレームの画像に対する処理を考える。第kフレームの画像において、リスク境界が検出される(ステップS201)。これらのリスク境界は、決められた条件を満たしている(S202: YES)。この例で、kは偶数である(S203: YES)。したがって、現フレームのすべての行のデータが、表示画像に書き込まれる(S204)。表示画像の横に記された記号*は、その行のデータが書き替えられたことを示している。

【0053】

次に、第(k+1)フレームの画像に対する処理を考える。第(k+1)フレームの画像において、リスク境界が検出される(ステップS201)。これらのリスク境界は、決められた条件を満たしている(S202: YES)。kが偶数であったので、(k+1)は奇数である(S203: NO)。したがって、表示画像のデータは書き替えられない(S205)。

40

【0054】

以下、第(k+2)フレーム以降のフレームにおいても同様に処理が行われる。これらの処理によりVRAM38に書き込まれる画像(すなわち液晶パネル100に表示される画像)は、白の領域を背景として、黒の領域が、2フレーム毎に2画素ずつ右に移動する画像を示している。すなわち、映像処理回路30は、1フレーム毎に1画素ずつ境界が移動する画像を、2フレーム毎に2画素ずつ境界が移動する画像に変換したといえる。変換

50

後の画像は、動画ドメインの発生条件(2)を満たしていないので、動画ドメインが発生しない(または視認されにくい)。すなわち、映像処理回路30の処理により、動画ドメインの発生が抑制される。

【0055】

3-2. 変形例2

図12は、変形例2に係る映像処理回路30の動作を示すフローチャートである。変形例2において、実施形態で説明した変換処理に加え、さらに、移動前の境界と移動後の境界に挟まれた画素の階調が中間階調に変換される。

【0056】

ステップS300において、境界検出部32は、フレームメモリーに記憶されているデータを更新する。ステップS301において、境界検出部32は、第kフレームの画像および第(k-1)フレームの画像から、リスク境界を検出する。ステップS302において、変換部33は、検出されたリスク境界が、決められた条件を満たすか判断する。この条件が満たされている場合(S302: YES)、変換部33は、処理をステップS303に移行する。この条件が満たされていない場合(S302: NO)、変換部33は、処理をステップS306に移行する。ステップS300~S302の処理は、ステップS100~S102の処理と同様に行われる。

【0057】

ステップS303において、変換部33は、現フレーム(第kフレーム)が偶数フレームであるか(現フレームの偶奇)を判断する。第kフレームが偶数フレームである場合(S303: YES)、変換部33は、処理をステップS304に移行する。第kフレームが奇数フレームである場合(S303: NO)、変換部33は、処理をステップS305に移行する。

【0058】

ステップS304において、変換部33は、まず、フラグの値を書き換える。次に、変換部33は、フレームメモリー36に記憶されているデータのうち、フラグにより指定される行の画素のデータを読み出し、読み出したデータをVRAM38に書き込む。フラグの値が「0」の場合、変換部33は、フレームメモリー36に記憶されているデータのうち、奇数行の画素のデータを読み出し、読み出したデータをVRAM38に書き込む。この場合、VRAM38において、偶数行の画素のデータは書き替えられない。フラグの値が「1」の場合、変換部33は、フレームメモリー36に記憶されているデータのうち、偶数行の画素のデータを読み出し、読み出したデータをVRAM38に書き込む。この場合、VRAM38において、奇数行の画素のデータは書き替えられない。

【0059】

ステップS305において、変換部33は、フレームメモリー35に記憶されているデータのうち、フラグにより指定される行の画素のデータを読み出し、読み出したデータをVRAM38に書き込む。フラグの値が「0」の場合、変換部33は、フレームメモリー35に記憶されているデータのうち、奇数行の画素のデータを読み出し、読み出したデータをVRAM38に書き込む。この場合、VRAM38において、偶数行の画素のデータは書き替えられない。フラグの値が「1」の場合、変換部33は、フレームメモリー35に記憶されているデータのうち、偶数行の画素のデータを読み出し、読み出したデータをVRAM38に書き込む。この場合、VRAM38において、奇数行の画素のデータは書き替えられない。ステップS304またはS305の処理が終了すると、変換部33は、処理をステップS307に移行する。

【0060】

ステップS307において、変換部33は、書き換えられた行において、リスク境界が掃いた画素の階調値を中間階調に書き換える。中間階調とは、白画素の階調値と黒画素の階調値との間の階調をいう。中間階調の階調値は、あらかじめ決められている。あるいは、白画素の階調値と黒画素の階調値との平均値等、白画素および黒画素の階調値に応じて決められる階調値が、中間階調として用いられてもよい。

10

20

30

40

50

【 0 0 6 1 】

図 1 3 は、リスク境界が掃いた画素を例示する図である。ここでは説明のため、表示画像のある行において連続する 5 画素が図示されている。前フレームにおいて、左から数えて第 1 画素および第 2 画素が白画素であり、第 3 ~ 第 5 画素が黒画素である。白画素と黒画素との境界は、第 2 画素と第 3 画素との間 (図 1 3 : E) である。現フレームにおいて、第 1 ~ 第 4 画素が白画素であり、第 5 画素が黒画素である。白画素と黒画素との境界は、第 4 画素と第 5 画素との間 (図 1 3 : F) である。「リスク境界が掃いた画素」とは、表示画像における前フレームの境界と現フレームの境界とで挟まれた画素をいう。図 1 3 の例では、境界 E と境界 F とで挟まれた 2 つの画素が、「リスク境界が掃いた画素」である。

10

【 0 0 6 2 】

再び図 1 2 を参照する。ステップ S 3 0 6 において、変換部 3 3 は、フレームメモリ 3 6 に記憶されているデータを読み出し、すべての画素のデータを V R A M 3 8 に書き込む。ステップ S 3 0 6 の処理が終了すると、変換部 3 3 は、処理をステップ S 3 0 8 に移行する。

【 0 0 6 3 】

ステップ S 3 0 7 において、境界検出部 3 2 は、現フレームにおいて検出されたリスク境界の位置を示すデータを、フレームメモリ 3 7 に書き込む。ステップ S 3 0 9 において、出力部 3 4 は、V R A M 3 8 に記憶されているデータにより示される階調値に応じた電圧を示す信号を、データ信号 V x として出力する。映像処理回路 3 0 は、新たなフレームが開始されるたびに、ステップ S 3 0 0 ~ S 3 0 9 の処理を繰り返し実行する。

20

【 0 0 6 4 】

図 1 4 は、図 1 2 の処理の具体例を示す図である。ここでは、図 9 の例と同様、映像信号 V i d - i n により示される画像のうち、6 行 9 列の画素の部分だけが例として示されている。映像信号 V i d - i n が示す画像は、図 9 の例と同じである。

【 0 0 6 5 】

いま、第 k フレームの画像に対する処理を考える。この例で、第 k フレームについて処理の処理を開始する時点でフラグの値は「 0 」である。第 k フレームの画像において、リスク境界が検出される (ステップ S 3 0 1) 。これらのリスク境界は、決められた条件を満たしている (S 3 0 2 : Y E S) 。この例で、k は偶数である (S 3 0 3 : Y E S) 。したがって、フラグの値が「 1 」に書き換えられる。フラグの値が「 1 」であるので、前フレームの偶数行のデータが、表示画像の偶数行のデータとして書き込まれる (S 3 0 4) 。書き換えが行われた行において、リスク境界が掃いた画素が中間階調に書き換えられる (S 3 0 6) 。表示画像の横に記された記号 * は、その行のデータが書き替えられたことを示している。

30

【 0 0 6 6 】

次に、第 (k + 1) フレームの画像に対する処理を考える。第 (k + 1) フレームの画像において、リスク境界が検出される (ステップ S 3 0 1) 。これらのリスク境界は、決められた条件を満たしている (S 3 0 2 : Y E S) 。k が偶数であったので、(k + 1) は奇数である (S 3 0 3 : N O) 。フラグの値が「 1 」であるので、現フレームの偶数行のデータが、表示画像の偶数行のデータとして書き込まれる (S 3 0 5) 。書き換えが行われた行において、リスク境界が掃いた画素が中間階調に書き換えられる (S 3 0 6) 。

40

【 0 0 6 7 】

次に、第 (k + 2) フレームの画像に対する処理を考える。第 (k + 2) フレームの画像において、リスク境界が検出される (ステップ S 3 0 1) 。これらのリスク境界は、決められた条件を満たしている (S 3 0 2 : Y E S) 。(k + 2) は偶数である (S 3 0 3 : Y E S) 。したがって、フラグの値が「 0 」に書き換えられる。フラグの値が「 0 」であるので、前フレームの奇数行のデータが、表示画像の奇数行のデータとして書き込まれる (S 3 0 4) 。書き換えが行われた行において、リスク境界が掃いた画素が中間階調に書き換えられる (S 3 0 6) 。

50

【 0 0 6 8 】

次に、第 ($k + 3$) フレームの画像に対する処理を考える。第 ($k + 3$) フレームの画像において、リスク境界が検出される (ステップ S 3 0 1)。これらのリスク境界は、決められた条件を満たしている (S 3 0 2 : Y E S)。 ($k + 3$) は奇数である (S 3 0 3 : N O)。フラグの値が「 0 」であるので、現フレームの奇数行のデータが、表示画像の奇数行のデータとして書き込まれる (S 3 0 4)。書き換えが行われた行において、リスク境界が掃いた画素が中間階調に書き換えられる (S 3 0 6)。

【 0 0 6 9 】

以下、第 ($k + 4$) フレーム以降のフレームにおいても同様に処理が行われる。これらの処理により V R A M 3 8 に書き込まれる画像 (すなわち液晶パネル 1 0 0 に表示される画像) は、白の領域を背景として、黒の領域が、奇数行と偶数行とが交互に、2 フレーム毎に 2 画素ずつ右に移動する画像を示している。すなわち、映像処理回路 3 0 は、1 フレーム毎に 1 画素ずつ境界が移動する画像を、2 フレーム毎に 2 画素ずつ境界が移動する画像 (ただし、奇数行が移動するフレームと偶数行が移動するフレームとは異なる) に変換したといえる。変換後の画像は、動画ドメインの発生条件 (2) を満たしていないので、動画ドメインが発生しない (または視認されにくい)。すなわち、映像処理回路 3 0 の処理により、動画ドメインの発生が抑制される。また、移動前後の境界で挟まれた画素には中間階調が表示されるので、黒い領域の境界部分が滑らかな形状であるように視認されやすくなる。

【 0 0 7 0 】

3 - 3 . 変形例 3

表示画像において奇数行が書き換えられるフレームと偶数行が書き換えられるフレームの順番は、実施形態で説明したものに限定されない。実施形態においては、奇数行が書き換えられるフレームと偶数行が書き換えられるフレームとが 2 フレーム毎に切り替わる例が説明された (図 9 等)。しかし、奇数行が書き換えられるフレームと偶数行が書き換えられるフレームとを切り替えるタイミングは、2 フレーム毎に限定されない。

【 0 0 7 1 】

図 1 5 は、変形例 3 に係る処理の例を示す図である。この例では、奇数行が書き換えられるフレームと偶数行が書き換えられるフレームとが 1 フレーム毎に切り替わっている。変形例 3 に係る処理は、例えば図 7 のフローにおいて、ステップ S 1 0 4 を、「表示画像の偶数行のデータを前フレームのデータで書き換え」る処理で置き換え、ステップ S 1 0 5 を、「表示画像の奇数行のデータを現フレームのデータで書き換え」る処理で置き換えることにより実現される。この場合、書き換えを行う行を指定するためのフラグは不要であり、実施形態と比較して処理を簡略化することができる。一方で、奇数行が書き換えられるフレームと偶数行が書き換えられるフレームとが 2 フレーム毎に切り替わる例は、1 フレーム毎に切り替わる場合と比較して、移動する境界の偏りを低減することができる (図 1 5 では、常に奇数行の境界が偶数行の境界に先行して右に移動しているが、図 9 の例では、奇数行が先行するパターンと偶数行が先行するパターンが交互に繰り返される)。

【 0 0 7 2 】

3 - 4 . 変形例 4

図 1 6 は、変形例 4 に係る映像処理回路 3 0 の構成を示す図である。映像処理回路 3 0 の構成は、実施形態で説明したものに限定されない。この例で、映像処理回路 3 0 は、遅延回路 3 1 と、境界検出部 3 2 と、変換部 3 3 と、出力部 3 4 と、フレームメモリー 3 7 とを有する。遅延回路 3 1 は、映像信号 V i d - i n を蓄積して、所定時間 (例えば 1 フレーム) 経過後に読み出して映像信号 V i d - d として出力する回路である。遅延回路 3 1 は、F I F O (First In First Out) メモリーまたは多段のラッチ回路等を有する。遅延回路 3 1 における蓄積および読み出しは、走査制御回路 2 0 からの制御信号 I c t r により制御される。境界検出部 3 2 は、現フレームにおけるリスク境界を検出する。フレームメモリー 3 7 は、前フレームにおけるリスク境界を特定するための情報を記憶する記憶手段である。境界検出部 3 2 は、映像信号 V i d - i n (現フレームの画像を示している

10

20

30

40

50

) および映像信号 V i d - d (前フレームの画像を示している) に基づいて、フレームメモリ 37 を参照して、リスク境界を検出する。リスク境界の検出は、例えば以下のように行われる。境界検出部 32 は、映像信号 V i d - i n のうち対象となる行の画素について、隣接する画素同士の階調値の差がしきい値以上である 2 つの画素を特定する。ここで特定された 2 つの画素間の境界が、リスク境界の第 1 候補である。また、境界検出部 32 は、映像信号 V i d - i n が示す階調値と映像信号 V i d - d が示す階調値との差を計算する。この差から、境界検出部 32 は、黒画素から白画素に変化した画素を特定する。リスク境界の第 1 候補のうち、黒画素から白画素に変化した画素に隣接する境界が、リスク境界の第 2 候補である。リスク境界の第 2 候補のうち、白画素側において隣接する境界が前フレームにおけるリスク境界であったことがフレームメモリ 37 により示される境界が、リスク境界である。

10

【 0073 】

変換部 33 は、境界検出部 32 における検出結果に基づいて、映像信号 V i d - o u t を生成する。この例で、変換部 33 は、境界検出部 32 において検出されたリスク境界が所定の条件を満たした場合、リスク境界を、2 フレームで 2 画素分、移動する境界に変換する。この変換は、例えば、実施形態で説明した処理と同様に、フレーム番号の偶奇に応じて、映像信号 V i d - i n および映像信号 V i d - d のうちいずれかを選択して、映像信号 V i d - o u t として出力することにより行われる。

【 0074 】

なお、境界検出部 32 においてリスク境界を検出する具体的方法は、実施形態および変形例 4 で説明したものに限定されない。リスク境界を検出できるのであれば、どのようなアルゴリズムまたは信号処理が、リスク境界の検出に用いられてもよい。リスク境界を検出するための映像処理回路 30 の構成 (特に、フレームメモリの数およびフレームメモリに記憶されるデータ) も、実施形態および変形例 4 で説明したものに限定されない。例えば、フレームメモリ 37 に記憶されるデータは、前フレームにおけるリスク境界の位置の特定に用いられるものであれば、どのような形式のデータであってもよい。例えば、フレームメモリ 37 に記憶されるデータは、前々フレームの画像のデータであってもよい。この場合、前フレームの画像との比較によって、前フレームのリスク境界を特定することができる。また、映像処理回路 30 の機能構成要素間の機能の分担は、実施形態および変形例 4 で説明したものに限定されない。映像処理回路 30 は、全体として実施形態

20

30

【 0075 】

3 - 5 . 変形例 5

図 17 は、変形例 5 に係るプロジェクター 2100 の構成を示す図である。プロジェクター 2100 は、液晶パネル 100 をライトバルブとして用いた電子機器の一例である。この図に示されるように、プロジェクター 2100 の内部には、ハロゲンランプ等の白色光源を有するランプユニット 2102 が設けられている。ランプユニット 2102 から射出された投射光は、内部に配置された 3 枚のミラー 2106 および 2 枚のダイクロイックミラー 2108 によって R (赤) 色、G (緑) 色、B (青) 色の 3 原色に分離される。分離された投射光は、各原色に対応するライトバルブ 100 R、100 G および 100 B にそれぞれ導かれる。なお、B 色の光は、他の R 色や G 色と比較すると光路が長いので、その損失を防ぐために、入射レンズ 2122、リレーレンズ 2123 および出射レンズ 2124 を有するリレーレンズ系 2121 を介して導かれる。

40

【 0076 】

プロジェクター 2100 において、液晶パネル 100 を含む液晶表示装置が、R 色、G 色、B 色のそれぞれに対応して 3 組設けられている。ライトバルブ 100 R、100 G および 100 B の構成は、上述した液晶パネル 100 と同様である。R 色、G 色、B 色のそれぞれの原色成分の階調レベルを指定するに映像信号がそれぞれ外部上位回路から供給されて、ライトバルブ 100 R、100 G および 100 がそれぞれ駆動される。ライトバルブ 100 R、100 G、100 B によってそれぞれ変調された光は、ダイクロイックプリズ

50

ム 2 1 1 2 に 3 方向から入射する。そして、ダイクロイックプリズム 2 1 1 2 において、R 色および B 色の光は 90 度に屈折し、G 色の光は直進する。したがって、各原色の画像が合成された後、スクリーン 2 1 2 0 には、投射レンズ群 2 1 1 4 によってカラー画像が投射される。

【 0 0 7 7 】

なお、ライトバルブ 1 0 0 R、1 0 0 G および 1 0 0 B には、ダイクロイックミラー 2 1 0 8 によって、R 色、G 色、B 色のそれぞれに対応する光が入射するので、カラーフィルタを設ける必要はない。また、ライトバルブ 1 0 0 R、1 0 0 B の透過像は、ダイクロイックプリズム 2 1 1 2 により反射した後に投射されるのに対し、ライトバルブ 1 0 0 G の透過像はそのまま投射される。したがって、ライトバルブ 1 0 0 R、1 0 0 B による水平走査方向は、ライトバルブ 1 0 0 G による水平走査方向と逆向きにして、左右を反転させた像を表示する構成となっている。また、図 1 7 では、液晶表示装置 1 を透過型のプロジェクターに用いた例を示したが、液晶表示装置 1 は反射型のプロジェクターに用いられてもよい。この場合、液晶パネル 1 0 0 は反射型の液晶パネルである。

10

【 0 0 7 8 】

液晶表示装置 1 が用いられる電子機器としては、プロジェクター 2 1 0 0 の他にも、テレビジョンや、ビューファインダー型・モニタ直視型のビデオテープレコーダー、カーナビゲーション装置、ページャー、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS 端末、デジタルスチルカメラ、携帯電話機、タッチパネルを備えた機器等などが挙げられる。

20

【 0 0 7 9 】

3 - 6 . 他の変形例

映像処理回路 3 0 により処理フローの具体例は、実施形態で説明したものに限定されない。例えば、実施形態においては、検出されたリスク境界が所定の条件を満たすか否かによって、データ書き換えの処理を分岐させた。しかし、リスク境界による条件分岐は行われなくてもよい。例えば、図 7 のフローにおいて、ステップ S 1 0 2 および S 1 0 6 は省略されてもよい。

【 0 0 8 0 】

液晶パネル 1 0 0 の構成は実施形態で説明したものに限定されない。2 次元的に配置された画素を有するものであれば、どのような構成であってもよい。例えば、電気光学素子は液晶素子 1 2 0 に限定されない。有機 E L (Electro Luminescence) 素子等、液晶素子以外の電気光学素子が用いられてもよい。また、画素 1 1 1 の等価回路は、図 2 で説明したものに限定されない。外部からの信号によって階調を制御できるものであれば、どのような構成の画素回路が用いられてもよい。例えば、スイッチング手段は n チャネル型の T F T に限定されない。p チャネル型の T F T が用いられてもよいし、トランスミッションゲート回路が用いられてもよい。

30

【 0 0 8 1 】

実施形態では、液晶パネル 1 0 0 がノーマリーブラックモードで動作する例を説明したが、液晶パネル 1 0 0 はノーマリーホワイトモードで動作するものであってもよい。ノーマリーホワイトモードの場合、実施形態における白画素と黒画素とをそれぞれ逆に読み替えばよい。例えば、ノーマリーホワイトモードにおいて動画ドメインが発生しやすいのは、白画素から黒画素に変化する画素である。

40

【 符号の説明 】

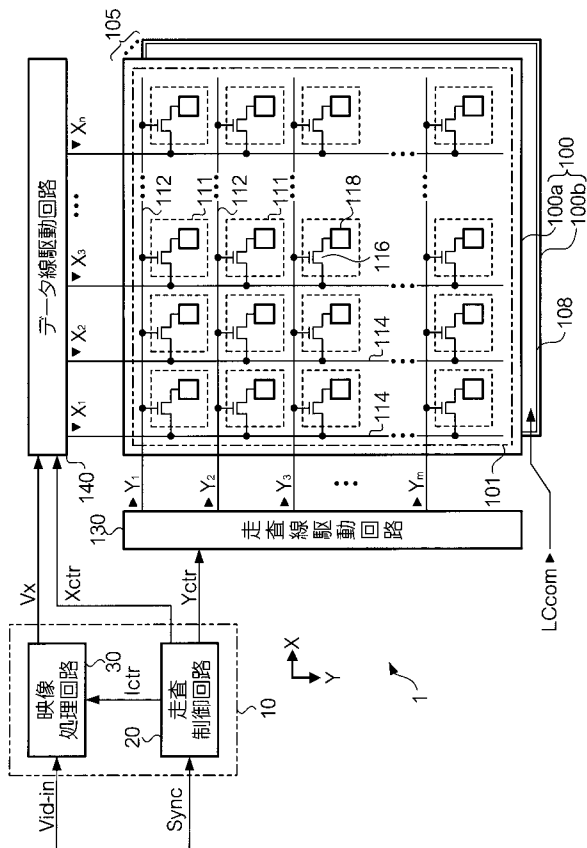
【 0 0 8 2 】

1 ... 液晶表示装置、1 0 ... 制御回路、2 0 ... 走査制御回路、3 0 ... 映像処理回路、3 1 ... 遅延回路、3 2 ... 境界検出部、3 3 ... 変換部、3 4 ... 出力部、3 5 ... フレームメモリー、3 6 ... フレームメモリー、3 7 ... フレームメモリー、3 8 ... V R A M、1 0 0 ... 液晶パネル、1 0 1 ... 表示領域、1 0 5 ... 液晶層、1 0 8 ... コモン電極、1 1 1 ... 画素、1 1 2 ... 走査線、1 1 4 ... データ線、1 1 5 ... 容量線、1 1 6 ... T F T、1 1 8 ... 画素電極、1 2 0 ... 液晶素子、1 2 5 ... 容量素子、1 3 0 ... 走査線駆動回路、1 4 0 ... データ線駆動回路

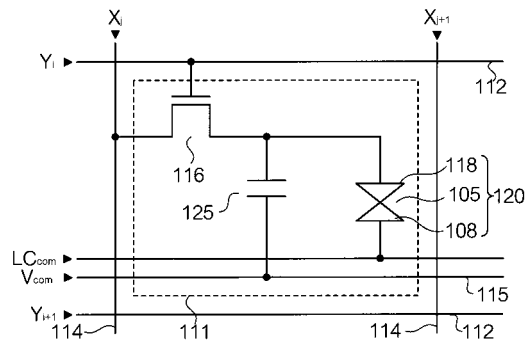
50

、 2 1 0 0 ... プロジェクター、 2 1 0 2 ... ランプユニット、 2 1 0 6 ... ミラー、 2 1 0 8 ... ダイクロイックミラー、 2 1 1 2 ... ダイクロイックプリズム、 2 1 1 4 ... 投射レンズ群、 2 1 2 0 ... スクリーン、 2 1 2 1 ... リレーレンズ系、 2 1 2 2 ... 入射レンズ、 2 1 2 3 ... リレーレンズ、 2 1 2 4 ... 出射レンズ

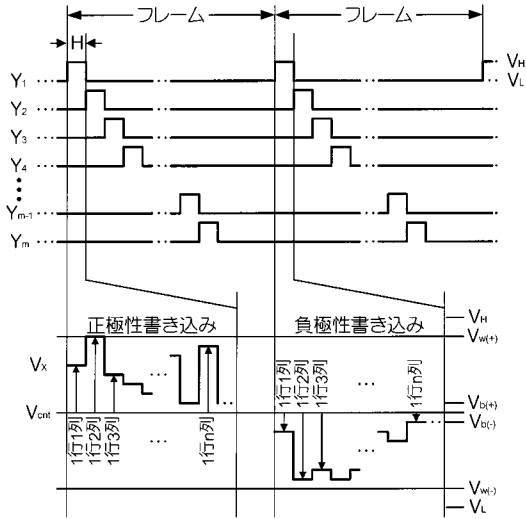
【 図 1 】



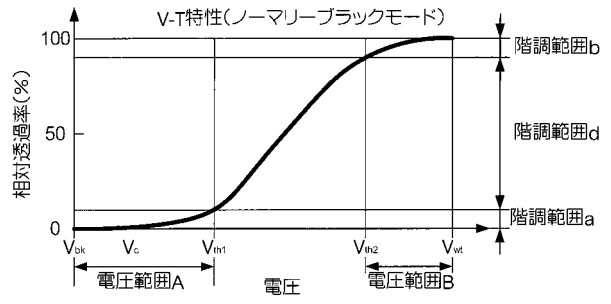
【 図 2 】



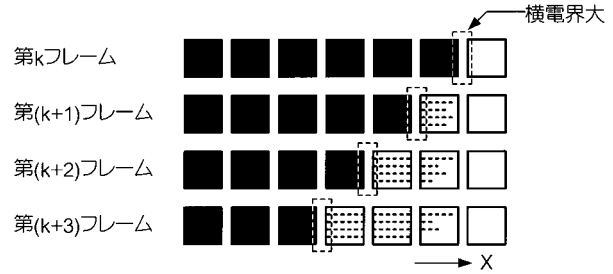
【図3】



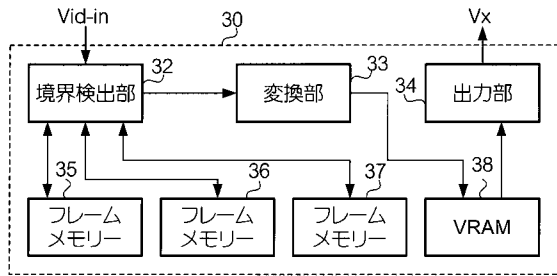
【図4】



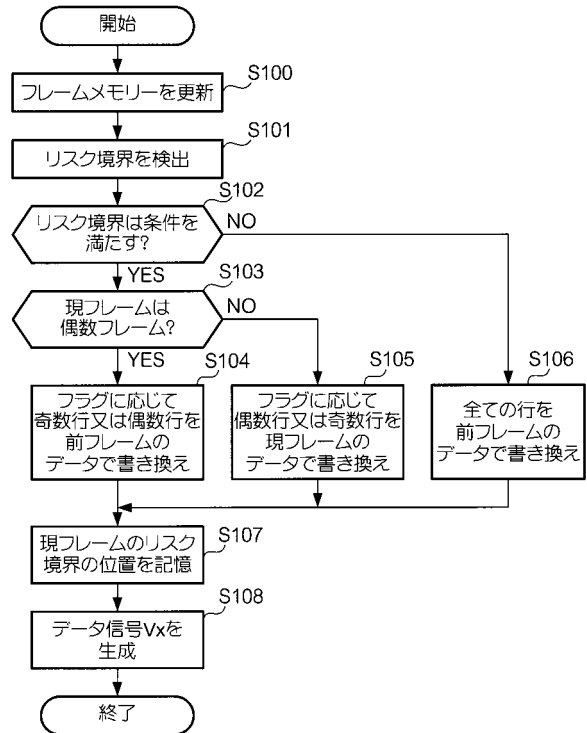
【図5】



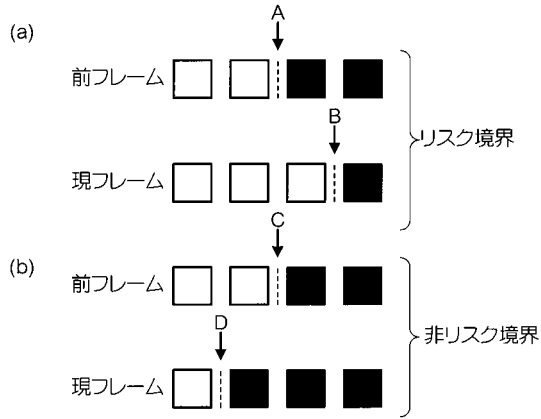
【図6】



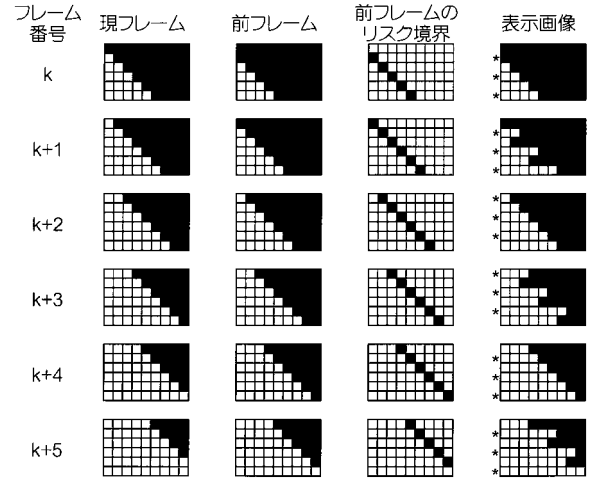
【図7】



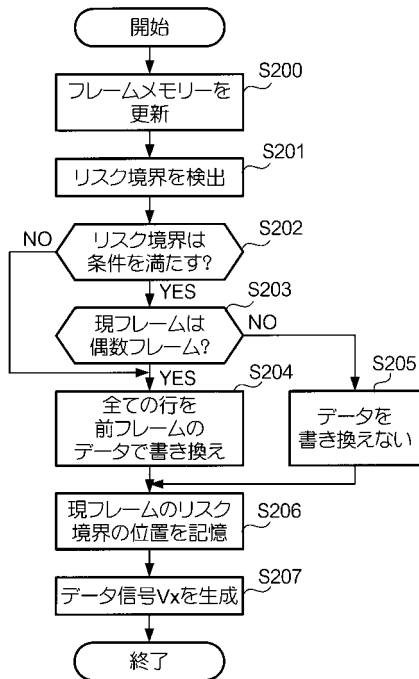
【 図 8 】



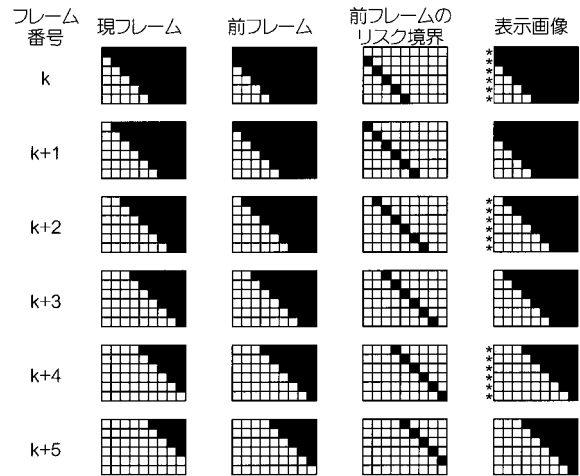
【 図 9 】



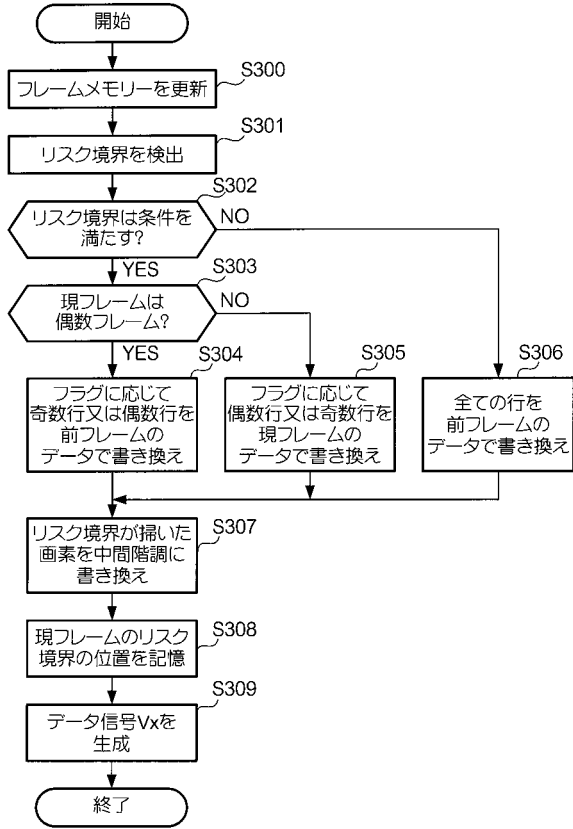
【 図 10 】



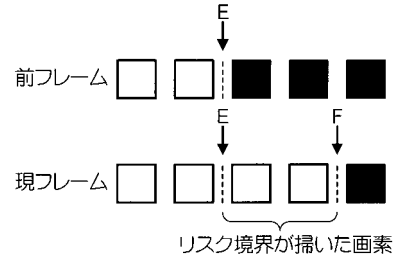
【 図 11 】



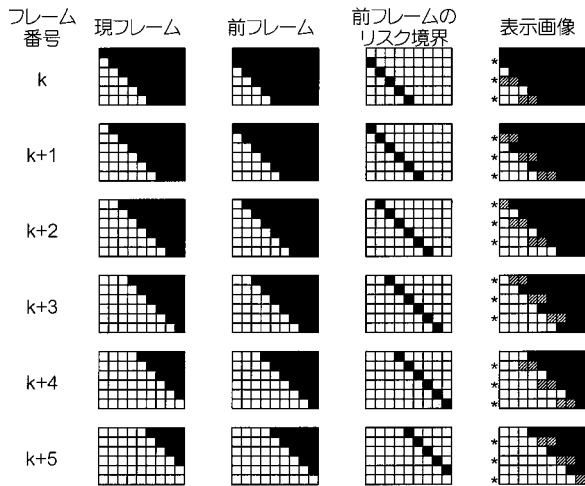
【 図 1 2 】



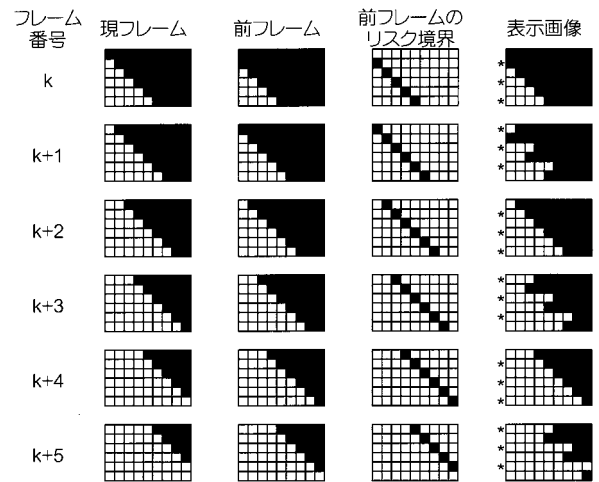
【 図 1 3 】



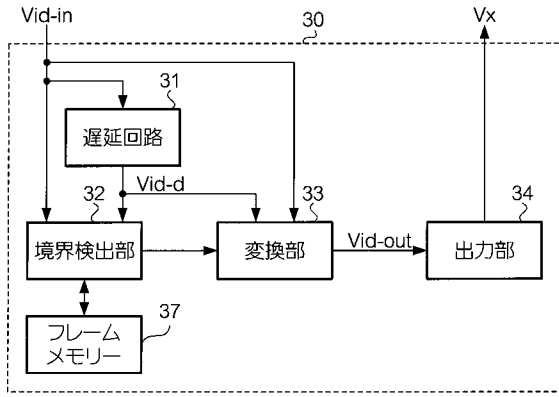
【 図 1 4 】



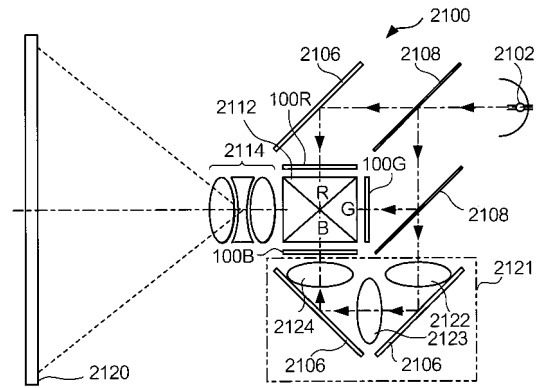
【 図 1 5 】



【図 16】



【図 17】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 4 1 R
G 0 2 F	1/133	5 5 0
H 0 4 N	5/66	1 0 2 B
G 0 9 G	3/20	6 1 1 D

F ターム(参考) 5C006 AC28 AF06 AF13 AF44 AF45 AF46 AF57 BB16 BF02 BF07
EC11 FA25 FA29
5C058 AA06 BA35
5C080 AA10 BB05 DD05 EE19 EE29 FF11 GG09 GG15 GG17 JJ01
JJ02 JJ03 JJ04 JJ05 JJ06 JJ07