

## 發明專利說明書



(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：95143251

※申請日期：95.11.22

※IPC 分類：H01L 23/31

一、發明名稱：(中文/英文)

間隔體具有通孔之封裝結構

Package Assembly Whose Spacer Has Through Hole

二、申請人：(共1人)

姓名或名稱：(中文/英文)

日月光半導體製造股份有限公司

ADVANCED SEMICONDUCTOR ENGINEERING, INC.

代表人：(中文/英文) 張虔生 Chang, Chien-Sheng

住居所或營業所地址：(中文/英文)

高雄市楠梓加工區經三路 26 號

26 Chin 3rd Rd., Nantze Export Processing Zone Kaoshiung, Taiwan

國籍：(中文/英文) 中華民國 Taiwan(R.O.C.)

三、發明人：(共2人)

姓名：(中文/英文)

1. 周哲雅 CHOU, CHE-YA

2. 邱基綜 CHIU, CHI-TSUNG

國籍：(中文/英文)

1. 中華民國 (R.O.C.)

2. 中華民國 (R.O.C.)

#### 四、聲明事項：

主張專利法第二十二條第二項  第一款或  第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

## 九、發明說明：

### 【發明所屬之技術領域】

本發明是有關於一種封裝結構，且特別是有關於一種具有通孔的間隔體之封裝結構。

### 【先前技術】

堆疊式晶片級(package-in-package, PIP)封裝技術是一種在基礎裝配封裝(Basic Assembly Package, BAP)上部堆疊經過完全測試的內部堆疊模組(Inside Stacked Module, ISM)，以形成單晶片級封裝的3D封裝，以達到充分利用多維空間，整合使用異質性技術及不同電壓操作環境的各種功能不同的晶粒。

一般來說，在基礎裝配封裝(BAP)與內部堆疊模組(ISM)之間會設置間隔體(spacer)以提供設置平台以及產生打線空間。為求圖示清楚，在第1圖中省略部分元件。請參照第1圖，晶片16堆疊在晶片14上，並打線接合至晶片14以及基板12，而晶片14表面剩下的畸零空間則設置間隔體18。由於一般晶片的形狀通常為大大小小不同尺寸的矩型，因此最常使用的間隔體18則為與晶片形狀互補的L型或U型。此外，間隔體18通常為密實的絕緣材質，提供平台以堆疊其他的模組或者是封裝好的半導體元件(未顯示)。最後再以膠體(未顯示)包覆成型。

然而，當液態膠由四面匯流至晶片16與間隔體18之間，極易包覆空氣於間隔體18的內轉角，而在固態膠體

中形成空洞 20。這樣的缺陷將導致封裝結構的信賴度不佳，極有可能在往後溫度改變的製造或使用過程時發生問題。

### 【發明內容】

有鑑於此，本發明的目的就是在提供一種封裝結構，其間隔體具有通孔，可以於封膠時將空氣完全排出。

根據本發明的目的，提出一種封裝結構包括基板、第一晶片、間隔體以及封裝件。第一晶片設置於基板上，並具有主動表面與基板電性連接。間隔體設置於第一晶片上，間隔體具有第一側、第二側及通孔，第一側相對於第二側，通孔係貫穿於第一側及第二側。封裝件設置於間隔體上，並與基板電性連接。

為讓本發明之上述目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

### 【實施方式】

請參照第 2 圖，其繪示依照本發明一較佳實施例的封裝結構的側視圖。本實施例之封裝結構 100 例如是堆疊式晶片級封裝結構 (Package in Package, PIP)，包括基板 120、第一晶片 140、第二晶片 160、間隔體 180 以及封裝件 150。第一晶片 140 設置於基板 120 上，並具有主動表面 142 與基板 120 電性連接。第一晶片例如是藉由表面黏

著技術 (Surface Mounting Technology, SMT) 設置於基板 120 上。

第二晶片 160，設置於第一晶片 140 上。第二晶片 160 之主動表面 162 與基板 120 及第一晶片 140 之主動表面 142 電性連接。第二晶片 160 例如是係藉由焊線接合方式 (Wire Bounding) 設置於第一晶片 140 上。

間隔體 (Spacer) 180 設置於第一晶片 140 上。封裝件 150 設置於間隔體 180 上，並與基板 120 電性連接。其中，間隔體 180 之高度係大於第二晶片 160 之高度，使得封裝件 150 係與第二晶片 160 相隔一間距。

請參照第 3 圖，其繪示依照第 2 圖部分之封裝結構的俯視圖。間隔體 180 具有第一側 182、第二側 184 及通孔 186，第一側 182 相對於第二側 184，通孔 186 係貫穿於第一側 182 及第二側 184。請參照第 4 圖，其繪示依照第 3 圖之間隔體的側視圖。詳細地說，間隔體 180 包括第一部 180a 以及第二部 180b，第一部 180a 係與第二部 180b 呈預設角度設置。通孔 186 較佳的是位於第一部 180a 以及第二部 180b 之交界處。舉例來說，若間隔體 180 之形狀係 L 型結構，則間隔體 180 之通孔 186 係設置於 L 型結構之轉折處。另舉一例，當間隔體 180 之形狀係「冂」字型結構，其中間隔體 180 之通孔 186 較佳的是設置於「冂」字型結構之轉折處。

此外，間隔體 180 係可以由透氣材質所組成，或是間隔體 180 係由多孔性材質所組成。

請參照第 5 圖，其繪示依照本發明之另一較佳實施例之部分封裝結構的俯視圖。另外，封裝結構 100 更包括另一間隔體 180'，另一間隔體 180' 設置於第一晶片 140 上，並與間隔體 180 相隔一段距離。空氣可以藉由通孔 186、多孔材質或是間隙等構造自由流通於間隔體 180 相對的二側。如此一來，於封膠時空氣不會被困在間隔體 180 的轉角處而形成膠體內的空洞(void)。

請參照第 2 圖，封裝件 150 可以是係焊線接合(Wire Bounding)式封裝結構，覆晶接合(Flip Chip Bounding)式封裝結構或是其他形式的封裝結構。封裝結構 100 更包括導線 152 以及膠體 190。導線 152 用以電性連接封裝件 150 及基板 120。膠體 190 用以包覆基板 120、第一晶片 140、第二晶片 160、間隔體 180、封裝件 150 及導線 152。膠體 190 例如是環氧樹脂(epoxy)。封裝結構 100 更包括錫球 110 設置於基板 120 下方。

當封膠時，空氣可以透過通孔 186、多孔材質或是間隙等構造順利地排出封裝結構 100 之外，且液態的膠體 190 也可以透過相同的構造自由流通於間隔體 180 相對的二側，且膠體 190 最後係填充於通孔 186 中。如此一來，空氣不會被困在間隔體 180 的轉角處，空氣也不會存在於通孔 186、多孔材質或是間隙等構造而形成膠體 190 內的空洞。藉由上述的間隔體的設計可以避免封裝結構產生缺陷，進而提高封裝結構的信賴度。

本發明上述實施例所揭露之封裝結構，其間隔體具有

通孔、多孔材質或是間隙等構造。當封膠時，空氣可以透過通孔、多孔材質或是間隙等構造順利地排出封裝結構之外，如此一來，空氣不會被困在間隔體的轉角處，而形成膠體內的空洞。藉由上述的間隔體的設計可以避免封裝結構產生缺陷，進而提高封裝結構的信賴度。

綜上所述，雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

**【圖式簡單說明】**

第 1 圖繪示部分之傳統堆疊式晶片級(PIP)封裝結構的俯視圖。

第 2 圖繪示依照本發明一較佳實施例的封裝結構的側視圖。

第 3 圖繪示依照第 2 圖部分之封裝結構的俯視圖。

第 4 圖繪示依照第 3 圖之間隔體的側視圖。

第 5 圖繪示依照本發明之另一較佳實施例之部分封裝結構的俯視圖。

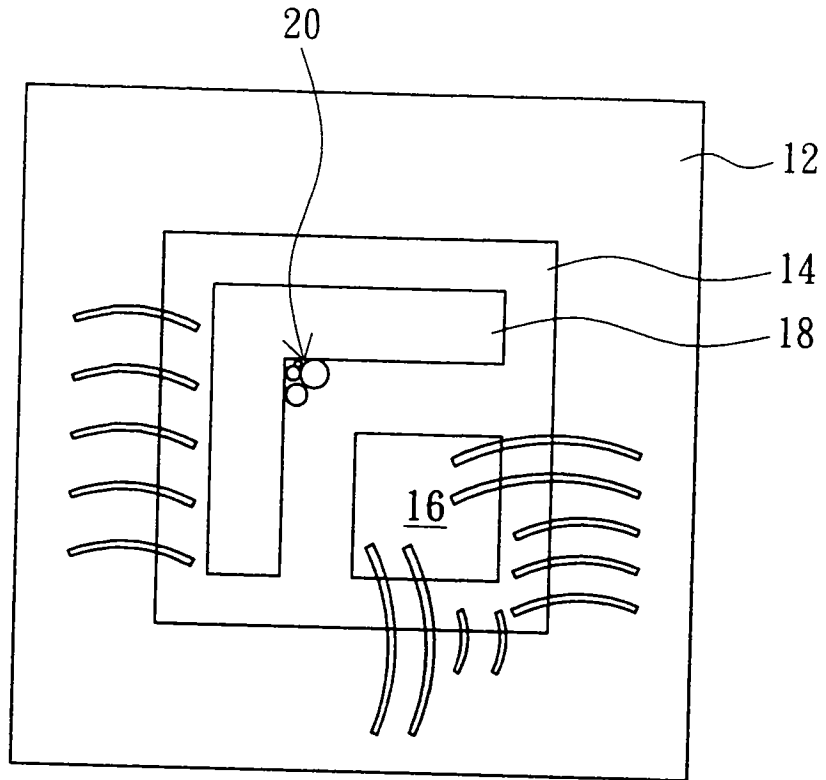


### 五、中文發明摘要：(案件名稱：間隔體具有通孔之封裝結構)

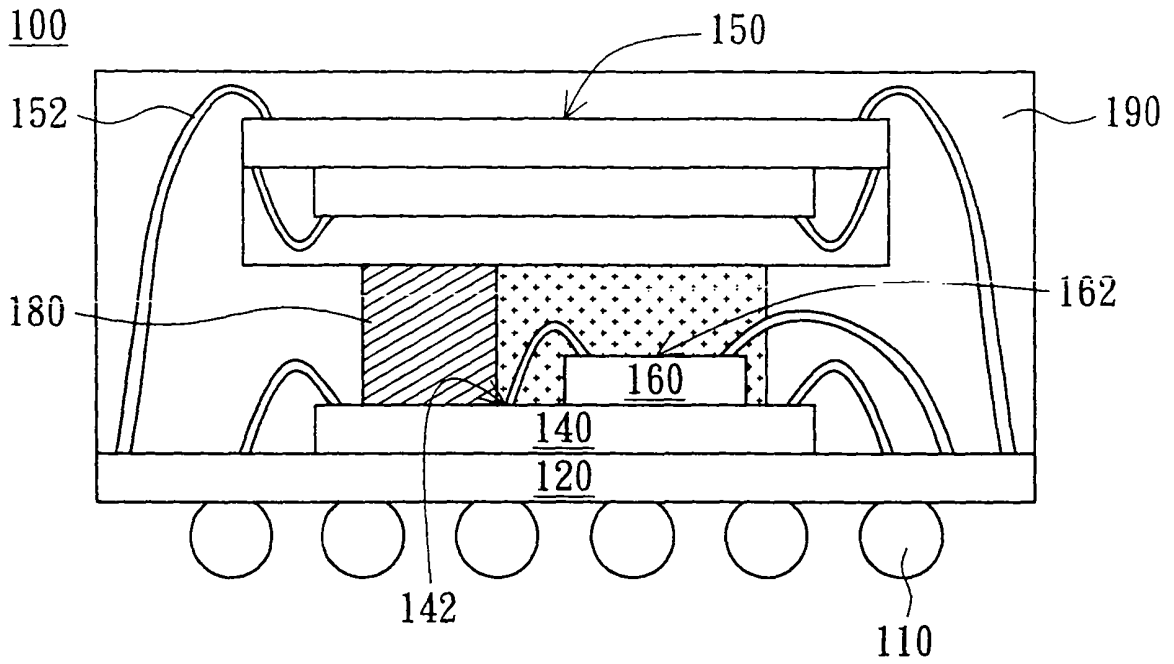
一種封裝結構包括基板、第一晶片、間隔體以及封裝件。第一晶片設置於基板上，並具有主動表面與基板電性連接。間隔體設置於第一晶片上，間隔體具有第一側、第二側及通孔，第一側相對於第二側，通孔係貫穿於第一側及第二側。封裝件設置於間隔體上，並與基板電性連接。

### 六、英文發明摘要：(案件名稱：Package Assembly Whose Spacer Has Through Hole )

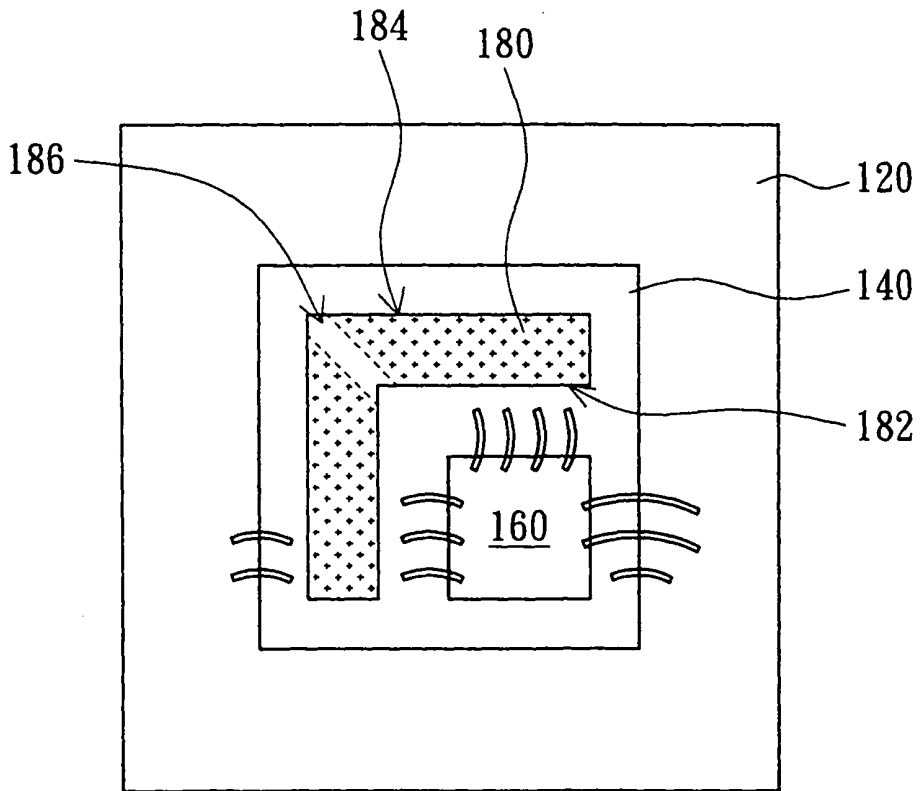
A package structure whose spacer has a through hole is provided. The package assembly includes a substrate, a first chip, a spacer, and a package. The first chip is disposed on the substrate, to which an active surface of the first chip is electrically connected. The spacer, having a first side, a second side, and a through hole, is disposed on the first chip. The first side of the spacer is opposite to the second side thereof. The through hole penetrates through spacer and connects the first side and the second side. The package is disposed on the spacer and electrically connected to the substrate.



第 1 圖(習知技藝)

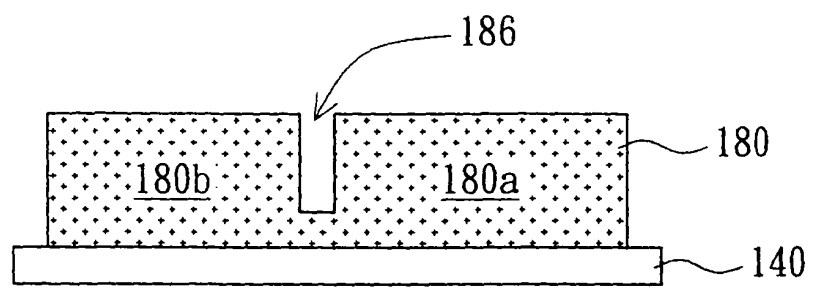


第 2 圖

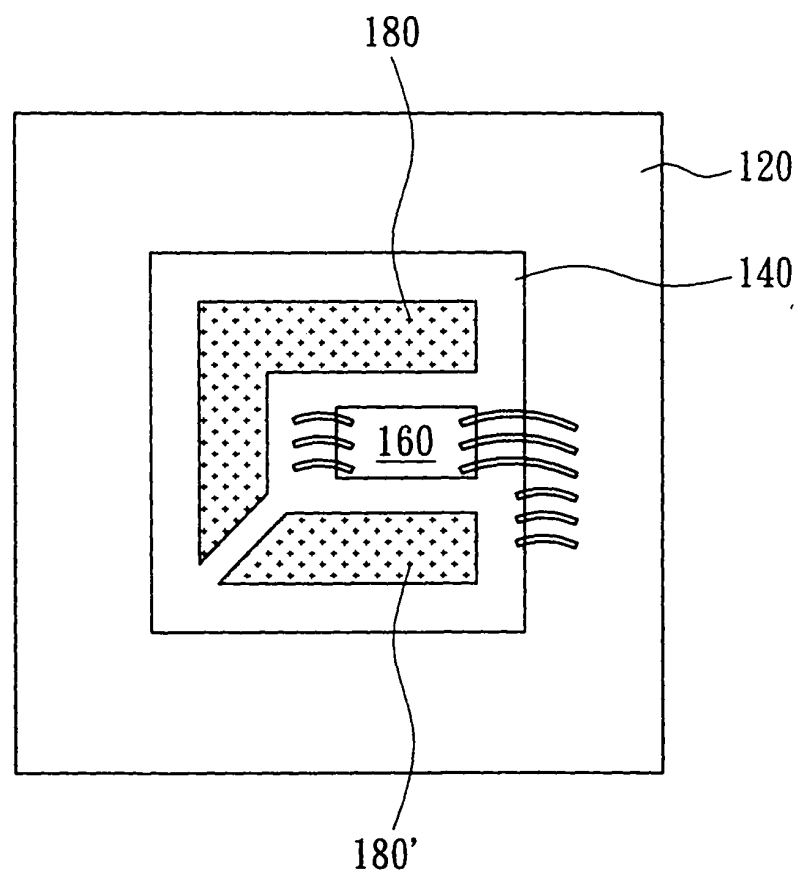


第 3 圖

FIG. 200A



第 4 圖



第 5 圖

**七、指定代表圖：**

(一)本案指定代表圖為：第 3 圖

(二)本代表圖之元件符號簡單說明：

120：基板

140：第一晶片

160：第二晶片

180：間隔體

182：第一側

184：第二側

186：通孔

**八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：**

無

## 【主要元件符號說明】

- 12：基板
- 14、16：晶片
- 18：間隔體
- 20：空洞
- 100：封裝結構
- 110：錫球
- 120：基板
- 140：第一晶片
- 142：主動表面
- 150：封裝件
- 152：導線
- 160：第二晶片
- 162：主動表面
- 180：間隔體
- 180a：第一部
- 180b：第二部
- 180'：另一間隔體
- 182：第一側
- 184：第二側
- 186：通孔
- 190：膠體

## 十、申請專利範圍：

1. 一種封裝結構，包括：

一基板；

一第一晶片，設置於該基板上，並具有一主動表面與該基板電性連接；

一間隔體 (Spacer)，設置於該第一晶片上，該間隔體具有一第一側、一第二側及一通孔，該第一側相對於該第二側，該通孔係貫穿於該第一側及該第二側；

一封裝件，設置於該間隔體上，並與該基板電性連接；以及

一膠體，包覆該基板、該第一晶片、該間隔體以及該封裝件；

其中，該間隔體包括一第一部以及一第二部，該第一部係與該第二部呈一預設角度設置，其中該通孔係位於該第一部以及該第二部之一交界處，且該通孔填充該膠體；

其中，該間隔體為一多孔性材質所組成使得當該膠體包覆該間隔體時氣體透過該多孔性材質由該間隔體之該第一側與該第二側之間排出。

2. 如申請專利範圍第 1 項所述之封裝結構，更包括一錫球設置於該基板下方。

3. 如申請專利範圍第 1 項所述之封裝結構，其中該間隔體之形狀係一 L 型結構。

4. 如申請專利範圍第 5 項所述之封裝結構，其中該間隔體之該通孔係設置於該 L 型結構之一轉折處。

5. 如申請專利範圍第 1 項所述之封裝結構，其中該間隔體之形狀係一「冂」字型結構。

6. 如申請專利範圍第 7 項所述之封裝結構，其中該間隔體之該通孔係設置於該「冂」字型結構之轉折處。

7. 如申請專利範圍第 1 項所述之封裝結構，其中該封裝結構更包括另一間隔體，該另一間隔體設置於第一晶片上，並與該間隔體相隔一段距離。

8. 如申請專利範圍第 1 項所述之封裝結構，其中該第一晶片係藉由表面黏著技術 (Surface Mounting Technology, SMT) 設置於該基板上。

9. 如申請專利範圍第 1 項所述之封裝結構，更包括一第二晶片，設置於該第一晶片上，並具有一主動表面與該基板及該第一晶片之該主動表面電性連接；

其中，該間隔體之高度係大於該第二晶片之高度，使得該封裝件係與該第二晶片相隔一間距。

10. 如申請專利範圍第 11 項所述之封裝結構，其中該第二晶片係藉由焊線接合方式 (Wire Bonding) 設置於該第一晶片上。

11. 如申請專利範圍第 1 項所述之封裝結構，其中該封裝件係一焊線接合 (Wire Bonding) 式封裝結構。

12. 如申請專利範圍第 1 項所述之封裝結構，其中該封裝件係一覆晶接合 (Flip Chip Bonding) 式封裝結構。

13. 如申請專利範圍第 1 項所述之封裝結構，更包括：  
一導線，用以電性連接該封裝件及該基板；以及  
一膠體，用以包覆該基板、該第一晶片、該第二晶片、該間隔體、該封裝件及該導線。

14. 如申請專利範圍第 15 項所述之封裝結構，其中該膠體係一環氧樹脂 (epoxy)。



15. 如申請專利範圍第 1 項所述之封裝結構，係為一堆疊式晶片級封裝結構 (Package in Package, PIP)。

16. 一種封裝結構，包括：

一基板；

一第一晶片，設置於該基板上，並具有一主動表面與該基板電性連接；

一間隔體，設置於該第一晶片上，該間隔體具有一第一側、一第二側及一通孔，該第一側相對於該第二側，該通孔係貫穿於該第一側及該第二側；

一封裝件，設置於該間隔體上，並與該基板電性連接；以及

一膠體，包覆該基板、該第一晶片、該間隔體以及該封裝件；

其中，該間隔體包括一第一部以及一第二部，該第一部係與該第二部呈一預設角度設置，其中該通孔係位於該第一部以及該第二部之一交界處，且該通孔填充該膠體；

其中，該間隔體為一透氣材質所組成使得當該膠體包覆該間隔體時氣體透過該透氣材質由該間隔體之該第一側與該第二側之間排出。