



(12) 发明专利

(10) 授权公告号 CN 103715657 B

(45) 授权公告日 2016. 08. 03

(21) 申请号 201210377866. 5

CN 202261942 U, 2012. 05. 30,

(22) 申请日 2012. 10. 08

审查员 张莹

(73) 专利权人 立锜科技股份有限公司

地址 中国台湾新竹县竹北市台元街 20 号 5
楼

(72) 发明人 王文祺 孙绍茗

(74) 专利代理机构 北京国昊天诚知识产权代理
有限公司 11315

代理人 许志勇

(51) Int. Cl.

H02H 7/10(2006. 01)

(56) 对比文件

CN 101420177 A, 2009. 04. 29,

CN 101465342 A, 2009. 06. 24,

DE 10005864 A1, 2001. 01. 04,

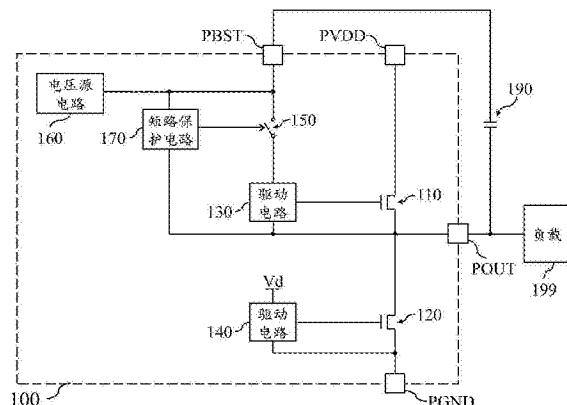
权利要求书3页 说明书6页 附图3页

(54) 发明名称

具有短路保护功能的电源转换器

(57) 摘要

本专利公开具有短路保护功能的电源转换器。本发明一个实施例的电源转换器，包含两个N型晶体管所组成的功率级、两个驱动电路、开关及短路保护电路。两个驱动电路分别用以设置两个N型晶体管的导通状态。短路保护电路会依据驱动电路两端的电压而运作，当驱动电路两端的电压差值过大时，短路保护电路会将开关设置为不导通或者将N型晶体管设置为不导通，以避免驱动电路因为耦接至过高的电压而毁损。上述的实施例能够确保驱动电路不会因为耦接至过高的电压而毁损，因此驱动电路能够使用较精简的半导体制造，而能够节省电源转换器所消耗的能量及硬件成本。



1. 一种电源转换器，用以设置于一芯片封装中；该芯片封装包含用以耦接至一第一电位的一第一封装引脚、用以耦接至一第二电位的一第二封装引脚、一第三封装引脚及用以耦接至一负载的一第四封装引脚；该电源转换器包含：

一第一N型晶体管，其包含一漏极耦接于该第一封装引脚以及一源极耦接于该第四封装引脚；

一第二N型晶体管，其包含一漏极耦接于该第四封装引脚以及一源极耦接于该第二封装引脚；

一第一驱动电路，其包含一输出端耦接于该第一N型晶体管的一控制端，以设置该第一N型晶体管的导通状态；

一第二驱动电路，其包含一输出端耦接于该第二N型晶体管的一控制端，以设置该第二N型晶体管的导通状态；

一开关，耦接于该第三封装引脚及该第一驱动电路之间；以及

一短路保护电路，耦接于该开关、该第三封装引脚及该第四封装引脚；

其中一电压源电路会对耦接于该第三封装引脚及该第四封装引脚之间的一电容进行充电；并且当该第三封装引脚及该第四封装引脚之间的一电压差值大于一第一预设值时，该短路保护电路会将该开关设置为不导通，并将该第二N型晶体管设置为不导通。

2. 如权利要求1的电源转换器，其中当该电压差值大于该第一预设值时，该短路保护电路会将该第一N型晶体管设置为不导通。

3. 如权利要求1或2的电源转换器，其中该第一驱动电路所能承受的电压小于该第一N型晶体管所能承受的电压。

4. 如权利要求1或2的电源转换器，其中该第一驱动电路所能承受的电压小于该开关所能承受的电压。

5. 一种电源转换器，用以设置于一芯片封装中；该芯片封装包含用以耦接至一第一电位的一第一封装引脚、用以耦接至一第二电位的一第二封装引脚、一第三封装引脚及用以耦接至一负载的一第四封装引脚；该电源转换器包含：

一第一N型晶体管，其包含一漏极耦接于该第一封装引脚以及一源极耦接于该第四封装引脚；

一第二N型晶体管，其包含一漏极耦接于该第四封装引脚以及一源极耦接于该第二封装引脚；

一第一驱动电路，其包含一输出端耦接于该第一N型晶体管的一控制端，以设置该第一N型晶体管的导通状态；

一第二驱动电路，其包含一输出端耦接于该第二N型晶体管的一控制端，以设置该第二N型晶体管的导通状态；以及

一短路保护电路，耦接于该第三封装引脚及该第四封装引脚；

其中一电压源电路会对耦接于该第三封装引脚及该第四封装引脚之间的一电容进行充电；并且当该第三封装引脚及该第四封装引脚之间的一电压差值大于一第一预设值时，该短路保护电路会将该第二N型晶体管设置为不导通。

6. 如权利要求5的电源转换器，其中当该电压差值大于该第一预设值时，该短路保护电路会将该第一N型晶体管设置为不导通。

7. 如权利要求6的电源转换器，另包含：

一第一逻辑电路，耦接于该第一驱动电路及该第一N型晶体管的该控制端之间；

其中当该电压差值大于该第一预设值时，该短路保护电路会设置该第一逻辑电路，以将该第一N型晶体管设置为不导通。

8. 如权利要求5、6或7的电源转换器，另包含：

一第二逻辑电路，耦接于该第二驱动电路及该第二N型晶体管的该控制端之间；

其中当该电压差值大于该第一预设值时，该短路保护电路会设置该第二逻辑电路，以将该第二N型晶体管设置为不导通。

9. 如权利要求5、6或7的电源转换器，另包含：

一晶体管，耦接于该第三封装引脚及该第一驱动电路之间。

10. 如权利要求9的电源转换器，其中当该电压差值大于该第一预设值时，该短路保护电路会将该晶体管设置为不导通。

11. 如权利要求9的电源转换器，其中该第一驱动电路所能承受的电压小于该晶体管所能承受的电压。

12. 如权利要求5、6或7的电源转换器，其中该第一驱动电路所能承受的电压小于该第一N型晶体管所能承受的电压。

13. 一种电源转换器，用以设置于一芯片封装中；该芯片封装包含用以耦接至一第一电位的第一封装引脚、用以耦接至一第二电位的第二封装引脚、一第三封装引脚及用以耦接至一负载的第四封装引脚；该电源转换器包含：

一第一N型晶体管，其包含一漏极耦接于该第一封装引脚以及一源极耦接于该第四封装引脚；

一第二N型晶体管，其包含一漏极耦接于该第四封装引脚以及一源极耦接于该第二封装引脚；

一第一驱动电路，其包含一输出端耦接于该第一N型晶体管的一控制端，以设置该第一N型晶体管的导通状态；

一第二驱动电路，其包含一输出端耦接于该第二N型晶体管的一控制端，以设置该第二N型晶体管的导通状态；

一开关，耦接于该第三封装引脚及该第一驱动电路之间；以及

一短路保护电路，耦接于该开关、该第一封装引脚及该第三封装引脚；

其中一电压源电路会对耦接于该第三封装引脚及该第四封装引脚之间的一电容进行充电；并且当该第一封装引脚及该第三封装引脚之间的一电压差值小于一第二预设值时，该短路保护电路会将该开关设置为不导通，并将该第二N型晶体管设置为不导通。

14. 一种电源转换器，用以设置于一芯片封装中；该芯片封装包含用以耦接至一第一电位的第一封装引脚、用以耦接至一第二电位的第二封装引脚、一第三封装引脚及用以耦接至一负载的第四封装引脚；该电源转换器包含：

一第一N型晶体管，其包含一漏极耦接于该第一封装引脚以及一源极耦接于该第四封装引脚；

一第二N型晶体管，其包含一漏极耦接于该第四封装引脚以及一源极耦接于该第二封装引脚；

一第一驱动电路,其包含一输出端耦接于该第一N型晶体管的一控制端,以设置该第一N型晶体管的导通状态;

一第二驱动电路,其包含一输出端耦接于该第二N型晶体管的一控制端,以设置该第二N型晶体管的导通状态;以及

一短路保护电路,耦接于该第一封装引脚及该第三封装引脚;

其中一电压源电路会对耦接于该第三封装引脚及该第四封装引脚之间的一电容进行充电;并且当该第一封装引脚及该第三封装引脚之间的一电压差值小于一第二预设值时,该短路保护电路会将该第二N型晶体管设置为不导通。

15.一种电源转换器,用以设置于一芯片封装中;该芯片封装包含用以耦接至一第一电位的一第一封装引脚、用以耦接至一第二电位的一第二封装引脚、一第三封装引脚及用以耦接至一负载的一第四封装引脚;该电源转换器包含:

一第一N型晶体管,其包含一漏极耦接于该第一封装引脚以及一源极耦接于该第四封装引脚;

一第二N型晶体管,其包含一漏极耦接于该第四封装引脚以及一源极耦接于该第二封装引脚;

一第一驱动电路,其包含一输出端耦接于该第一N型晶体管的一控制端,以设置该第一N型晶体管的导通状态;

一第二驱动电路,其包含一输出端耦接于该第二N型晶体管的一控制端,以设置该第二N型晶体管的导通状态;

一开关,耦接于该第三封装引脚及该第一驱动电路之间;以及

一短路保护电路,耦接于该第二N型晶体管的该控制端及该源极;

其中一电压源电路会对耦接于该第三封装引脚及该第四封装引脚之间的一电容进行充电;并且当该第二N型晶体管的该控制端及该源极之间的一电压差值大于一第三预设值时,该短路保护电路会将该开关设置为不导通。

16.如权利要求15的电源转换器,其中当该电压差值小于一第四预设值时,该短路保护电路会将该开关设置为导通。

17.如权利要求16的电源转换器,其中当该第三预设值与该第四预设值相同。

18.如权利要求15、16或17的电源转换器,其中该第一驱动电路所能承受的电压小于该第一N型晶体管所能承受的电压。

19.如权利要求15、16或17的电源转换器,其中该第一驱动电路所能承受的电压小于该开关所能承受的电压。

具有短路保护功能的电源转换器

技术领域

[0001] 本发明有关一种电源转换器,尤指一种具有短路保护功能的电源转换器。

背景技术

[0002] 随着半导体技术的进步,许多电源转换器的芯片也能够应用于操作电压较高的应用中。在某些电源转换器芯片中,各个电路区块的操作电压不同,因此,可以依据各个电路区块的操作电压而分别决定是否采取耐高电压的元件,以达到节约能源、降低成本以及环保的考虑。

[0003] 在某些操作电压较高的电源转换器中,会采用N型金属氧化物半导体晶体管(N type MOS transistor)同时做为功率级(power stage)的高端(high side)晶体管及低端(low side)晶体管。虽然功率级的N型金属氧化物半导体晶体管需要采用耐高压的元件,然而N型金属氧化物半导体晶体管的控制电路通常仅需要操作于数个伏特的电压范围,而不需要采用耐高压的元件以节省能源及硬件成本。

[0004] 然而,这些电源转换器在进行芯片封装、装设于电路板或是耦接其他电路元件时,若这些不耐高电压的电路区块不慎短路至其他的封装引脚或是操作于高压的电路区块,而使这些不耐高电压的电路区块耦接至较高的电压时,不但会造成这些电路区块的毁损,甚至可能还造成其他电路元件的毁损。

发明内容

[0005] 有鉴于此,如何减轻或消除上述相关领域中不耐高电压的电路区块因不慎耦接至高电压时所造成的损害,实为业界有待解决的问题。

[0006] 本说明书提供一种电源转换器的实施例,用以设置于一芯片封装中;该芯片封装包含用以耦接至一第一电位的第一封装引脚、用以耦接至一第二电位的第二封装引脚、一第三封装引脚及用以耦接至一负载的第四封装引脚;该电源转换器包含:一第一N型晶体管,其包含一漏极耦接于该第一封装引脚以及一源极耦接于该第四封装引脚;一第二N型晶体管,其包含一漏极耦接于该第四封装引脚以及一源极耦接于该第二封装引脚;一第一驱动电路,其包含一输出端耦接于该第一N型晶体管的一控制端,以设置该第一N型晶体管的导通状态;一第二驱动电路,其包含一输出端耦接于该第二N型晶体管的一控制端,以设置该第二N型晶体管的导通状态;一开关,耦接于该第三封装引脚及该第一驱动电路之间;以及一短路保护电路,耦接于该开关、该第三封装引脚及该第四封装引脚;其中一电压源电路会对耦接于该第三封装引脚及该第四封装引脚之间的一电容进行充电;并且当该第三封装引脚及该第四封装引脚之间的一电压差值大于一第一预设值时,该短路保护电路会将该开关设置为不导通。

[0007] 本说明书另提供一种电源转换器的实施例,用以设置于一芯片封装中;该芯片封装包含用以耦接至一第一电位的第一封装引脚、用以耦接至一第二电位的第二封装引脚、一第三封装引脚及用以耦接至一负载的第四封装引脚;该电源转换器包含:一第一N

型晶体管，其包含一漏极耦接于该第一封装引脚以及一源极耦接于该第四封装引脚；一第二N型晶体管，其包含一漏极耦接于该第四封装引脚以及一源极耦接于该第二封装引脚；一第一驱动电路，其包含一输出端耦接于该第一N型晶体管的一控制端，以设置该第一N型晶体管的导通状态；一第二驱动电路，其包含一输出端耦接于该第二N型晶体管的一控制端，以设置该第二N型晶体管的导通状态；以及一短路保护电路，耦接于该开关、该第三封装引脚及该第四封装引脚；其中一电压源电路会对耦接于该第三封装引脚及该第四封装引脚之间的一电容进行充电；并且当该第三封装引脚及该第四封装引脚之间的一电压差值大于一第一预设值时，该短路保护电路会将该第二N型晶体管设置为不导通。

[0008] 本说明书另提供一种电源转换器的实施例，用以设置于一芯片封装中；该芯片封装包含用以耦接至一第一电位的第一封装引脚、用以耦接至一第二电位的第二封装引脚、一第三封装引脚及用以耦接至一负载的第四封装引脚；该电源转换器包含：一第一N型晶体管，其包含一漏极耦接于该第一封装引脚以及一源极耦接于该第四封装引脚；一第二N型晶体管，其包含一漏极耦接于该第四封装引脚以及一源极耦接于该第二封装引脚；一第一驱动电路，其包含一输出端耦接于该第一N型晶体管的一控制端，以设置该第一N型晶体管的导通状态；一第二驱动电路，其包含一输出端耦接于该第二N型晶体管的一控制端，以设置该第二N型晶体管的导通状态；一开关，耦接于该第三封装引脚及该第一驱动电路之间；以及一短路保护电路，耦接于该开关、该第一封装引脚及该第三封装引脚；其中一电压源电路会对耦接于该第三封装引脚及该第四封装引脚之间的一电容进行充电；并且当该第一封装引脚及该第三封装引脚之间的一电压差值小于一第二预设值时，该短路保护电路会将该开关设置为不导通。

[0009] 本说明书另提供一种电源转换器的实施例，用以设置于一芯片封装中；该芯片封装包含用以耦接至一第一电位的第一封装引脚、用以耦接至一第二电位的第二封装引脚、一第三封装引脚及用以耦接至一负载的第四封装引脚；该电源转换器包含：一第一N型晶体管，其包含一漏极耦接于该第一封装引脚以及一源极耦接于该第四封装引脚；一第二N型晶体管，其包含一漏极耦接于该第四封装引脚以及一源极耦接于该第二封装引脚；一第一驱动电路，其包含一输出端耦接于该第一N型晶体管的一控制端，以设置该第一N型晶体管的导通状态；一第二驱动电路，其包含一输出端耦接于该第二N型晶体管的一控制端，以设置该第二N型晶体管的导通状态；以及一短路保护电路，耦接于该开关、该第一封装引脚及该第三封装引脚；其中一电压源电路会对耦接于该第三封装引脚及该第四封装引脚之间的一电容进行充电；并且当该第一封装引脚及该第三封装引脚之间的一电压差值小于一第二预设值时，该短路保护电路会将该第二N型晶体管设置为不导通。

[0010] 本说明书另提供一种电源转换器的实施例，用以设置于一芯片封装中；该芯片封装包含用以耦接至一第一电位的第一封装引脚、用以耦接至一第二电位的第二封装引脚、一第三封装引脚及用以耦接至一负载的第四封装引脚；该电源转换器包含：一第一N型晶体管，其包含一漏极耦接于该第一封装引脚以及一源极耦接于该第四封装引脚；一第二N型晶体管，其包含一漏极耦接于该第四封装引脚以及一源极耦接于该第二封装引脚；一第一驱动电路，其包含一输出端耦接于该第一N型晶体管的一控制端，以设置该第一N型晶体管的导通状态；一第二驱动电路，其包含一输出端耦接于该第二N型晶体管的一控制端，以设置该第二N型晶体管的导通状态；一开关，耦接于该第三封装引脚及该第一驱动电路之

间；以及一短路保护电路，耦接于该第二N型晶体管的该控制端及该源极；其中一电压源电路会对耦接于该第三封装引脚及该第四封装引脚之间的一电容进行充电；并且当该第二N型晶体管的该控制端及该源极之间的一电压差值大于一第三预设值时，该短路保护电路会将该开关设置为不导通。

[0011] 上述实施例的优点之一是当电源转换器中不耐高压的电路区块不慎耦接至高电压时，能够保护这些不耐高压的电路区块，而避免元件的毁损。上述实施例的另一优点是不但能够节约能源及硬件成本，并且能够兼顾电源转换器的安全性。本发明的其他优点将藉由以下的说明和附图进行更详细的解说。

附图说明

[0012] 图1为本发明一实施例的电源转换器简化后的功能方块图。

[0013] 图2为本发明另一实施例的电源转换器简化后的功能方块图。

[0014] 图3为本发明另一实施例的电源转换器简化后的功能方块图。

具体实施方式

[0015] 以下将配合相关附图来说明本发明的实施例。在附图中，相同的标号表示相同或类似的元件或流程步骤。

[0016] 图1为本发明一实施例的电源转换器100简化后的功能方块图。电源转换器100包含第一N型晶体管110、第二N型晶体管120、第一驱动电路130、第二驱动电路140、开关150、电压源电路160以及短路保护电路170。

[0017] 在本实施例中，电源转换器100采用集成电路封装(integrated circuit package)的方式实施，电源转换器100的集成电路封装包含第一封装引脚PVDD、第二封装引脚PGND、第三封装引脚PBST及第四封装引脚POUT。此外，电容190耦接于封装引脚PVDD和PBST之间，而电源转换器100会藉由封装引脚POUT向负载199供电。

[0018] 为简明起见，图1中的元件与连接关系已经过简化或省略。例如，在某些应用中，电源转换器100和负载199间设置的电感和电容等元件，并未绘示于图1中，而电源转换器100的其他电路区块或者封装引脚(pin)也未绘示于图1中，以便于说明。

[0019] 电源转换器100会通过封装引脚PVDD耦接于第一电位，通过封装引脚PGND耦接于第二电位。例如，在一实施例中，电源转换器100可以通过封装引脚PGND而耦接于接地端的电位，而通过封装引脚PVDD所耦接的电位相对于接地端的电位而言为24伏特。

[0020] 晶体管110和120为电源转换器的功率级，晶体管110的漏极(drain)耦接于封装引脚PVDD，晶体管110的源极(source)耦接于晶体管120的漏极及封装引脚POUT，晶体管120的源极耦接于封装引脚PGND。

[0021] 驱动电路130的第一端通过开关150而耦接于电压源电路160及封装引脚PBST，驱动电路130的第二端耦接于晶体管110的源极及封装引脚POUT，而驱动电路130的输出端耦接于晶体管110的栅极(gate)，以控制晶体管110的导通状态。例如，驱动电路130包含电压缓冲器(voltage buffer)，而能够依据脉宽调变信号产生器所产生的脉宽调变信号(pulse width modulation signal)而驱动晶体管110。

[0022] 驱动电路140的第一端耦接于第三电位Vd(例如，相对于封装引脚PGND的电位而

言,为5伏特),驱动电路140的第二端耦接于封装引脚PGND,而驱动电路140的输出端耦接于晶体管120的栅极,以控制晶体管120的导通状态。

[0023] 在图1的实施例中,由于晶体管110和120会运作于较高的电压状态(例如,24伏特),因此晶体管110和120需要采用能够承受较高电压的元件。驱动电路130和140仅需运作于较低的电压(例如,5伏特)就能用于设置晶体管110和120的导通状态,而不需采用承受较高电压的元件,而能够节省硬件面积及节省能源。

[0024] 电压源电路160可以通过封装引脚PBST而对电容190进行充放电,使电容190两端的电压差值Vc成为预设的电压值(例如,5伏特)。当开关150导通时,驱动电路130即能够依据电容190两端的电压差值Vc而进行运作,以控制晶体管110的导通状态。

[0025] 短路保护电路170耦接于封装引脚PBST和POUT之间,当短路保护电路170侦测到封装引脚PBST和POUT间的电压差值大于第一预设值时,代表封装引脚PBST间可能不慎短路至封装引脚PVDD或其他较高的电位,而使封装引脚PBST耦接至过高的电压。因此,短路保护电路170会将开关150设置为不导通,使驱动电路130不会因为耦接至过高的电压而毁损。例如,开关150可以采用晶体管的方式实施。在其他实施例中,开关150也可以采用耐高压的晶体管或是其他耐高压的开关装置等方式实施,以避免当开关150耦接至过高的电压而毁损。

[0026] 短路保护电路170可以包含电压形式的比较电路、电流形式的比较电路及/或电流镜电路等方式实施,当封装引脚PBST和POUT间的电压差值大于第一预设值时,会对应地产生控制信号而将开关150设置为不导通。例如,在一实施例中,开关150采用MOS晶体管的方式实施,而短路保护电路170采用电流镜电路的方式实施,当封装引脚PBST和POUT间的电压差值大于第一预设值,短路保护电路170会迅速地导通电流而使开关150的控制端(MOS晶体管的闸极)成为低电位的状态,以使开关150呈现不导通的状态,而能保护驱动电路130不会因为耦接至过高的电压而毁损。

[0027] 在另一实施例中,短路保护电路170也可以设置为耦接于封装引脚PVDD和PBST之间(未绘示于图1),当短路保护电路170侦测到封装引脚PVDD和PBST间的电压差值小于第二预设值时,代表封装引脚PVDD和PBST间可能不慎短路等情形,而使封装引脚PBST耦接至过高的电压。因此,短路保护电路170会将开关150设置为不导通,使驱动电路130不会因为耦接至过高的电压而毁损。此外,可以依据各个电路元件的电气特性或其他设计考虑,而将第一预设值和第二预设值设置为相同或不相同。

[0028] 图2为本发明另一实施例的电源转换器200简化后的功能方块图。与电源转换器100相似,电源转换器200包含第一N型晶体管110、第二N型晶体管120、第一驱动电路130、第二驱动电路140、电压源电路160以及短路保护电路170,这些元件的功能、运作方式以及变化形已于前述段落进行说明,因此不再赘述。此外,电源转换器200还包含耐高压晶体管250、设置于驱动电路130和晶体管110之间的第一逻辑电路280、以及设置于驱动电路140和晶体管120之间的第二逻辑电路281。

[0029] 逻辑电路280和281分别可以包含一个或多个电路元件,例如,使用晶体管或与门(AND gate)电路等电路架构。当正常运作时(即封装引脚PBST所耦接的电位位于预设的电压范围内),逻辑电路280会导通而使驱动电路130耦接至晶体管110的闸极,而逻辑电路281会导通而使驱动电路140耦接至晶体管120的闸极。因此,晶体管110和120能分别依据驱动电路130和140的设置而呈现导通或不导通。当封装引脚PBST耦接至不正常的电位时(例

如,封装引脚PBST和POUT间的电压差值大于第一预设值,或者封装引脚PVDD和PBST之间的电压差值小于第二预设值等情形),短路保护电路170会设置逻辑电路280及/或逻辑电路281,以使晶体管110及/或晶体管120呈现不导通状态,而能够使驱动电路130不会承受到过高的电压而毁损。

[0030] 例如,在一实施例中,逻辑电路280和281分别使用与门电路实施,逻辑电路280会将驱动电路130的输出与短路保护电路170的输出经过「且」(AND)的运算后输出至晶体管110的闸极,而逻辑电路281会将驱动电路140的输出与短路保护电路170的输出经过「且」的运算后输出至晶体管120的闸极。当正常运作时,封装引脚PBST和POUT间的电压差值会小于第一预设值(或者当封装引脚PVDD和PBST之间的电压差值大于第二预设值等情形),短路保护电路170会分别输出高电位的输出信号至逻辑电路280和281,驱动电路130和140的输出信号与高电位的信号进行「且」的运算后会分别用以设置晶体管110和120的导通状态。当封装引脚PBST耦接至不正常的电位时,封装引脚PBST和POUT间的电压差值会大于第一预设值(或者当封装引脚PVDD和PBST之间的电压差值小于第二预设值等情形),代表封装引脚PBST可能不慎耦接至封装引脚PVDD或其他较高的电位,短路保护电路170会分别输出低电位的输出信号至逻辑电路280和281,因此,无论驱动电路130和140的输出信号为何,晶体管110和120的控制端都会接收到低电位的信号而呈现不导通状态,使驱动电路130不会承受到过高的电压而毁损。

[0031] 此外,图2的实施例中,仅绘示一个耐高压晶体管250,在其他实施例中,也可以使用多个耐高压晶体管的方式实施,或者使用一个或多个耐高压的晶体管搭配其他的电路元件的方式实施。因此,当封装引脚PBST不慎耦接至封装引脚PVDD或其他较高的电位时,耐高压晶体管250可以承受较高的电压而使驱动电路130不会因此而毁损。

[0032] 图3为本发明另一实施例的电源转换器300简化后的功能方块图。与电源转换器100相似,电源转换器300包含第一N型晶体管110、第二N型晶体管120、第一驱动电路130、第二驱动电路140、电压源电路160以及短路保护电路170,这些元件的功能、运作方式以及变化形已于前述段落进行说明,因此不再赘述。

[0033] 在本实施例中,短路保护电路170被设置为耦接于晶体管120的闸极和源极(例如,在本实施例中,短路保护电路170也可耦接于驱动电路140的输出端及晶体管120封装引脚PGND),并用以设置开关150的导通状态。当晶体管120的闸极和源极之间的电压差值大于第三预设值时,代表晶体管120会呈现导通状态,此时若封装引脚PBST耦接至不正常的电压时,驱动电路130会因为承受过大的电压而毁损。因此,当短路保护电路170侦测到晶体管120的闸极和源极之间的电压差值大于第三预设值时,短路保护电路170会设置开关150呈现不导通状态,使驱动电路130不会因为承受过大的电压而毁损。而当短路保护电路170侦测到晶体管120的闸极和源极之间的电压差值小于第四预设值时,代表代表晶体管120会呈现不导通状态,此时驱动电路130不会因为承受过大的电压而毁损。因此,短路保护电路170会设置开关150呈现导通状态,使晶体管110和驱动电路130可以正常的运作。此外,可以依据晶体管120或其他电路元件的电气特性,而将第三预设值和第四预设值设置为相同或不相同。

[0034] 在以上的实施例中,电源转换器100和200的电路区块可整合为单一芯片(die),或者也可以分别制造于不同的芯片并封装于同一芯片封装(package)。例如,在一实施例中,

驱动电路130和140、电压源电路160及短路保护电路170可以制造于一芯片中，而晶体管110和120及开关150等需要采用耐高压制程的元件则制造于另一芯片，再将这两个芯片封装于同一芯片封装中。或者，在另一实施例中，电压源电路160等元件也可以制造于另一芯片。

[0035] 在上述的实施例中，逻辑电路280和281也可以分别整合于驱动电路130和140，而短路保护电路170可以设置经整合的驱动电路130和140而正常地驱动晶体管110和120，或者设置经整合的驱动电路130和140而强制使晶体管110及/或120呈现不导通状态，以避免驱动电路130因为耦接至过高的电压而毁损。

[0036] 在上述的实施例中，电源转换器200包含逻辑电路280和281以及耐高压晶体管250，以避免驱动电路130因为耦接至过高的电压而毁损。在另一实施例中，电源转换器200可以省略逻辑电路280及耐高压晶体管250。当封装引脚PBST和POUT间的电压差值大于第一预设值时(或者当封装引脚PVDD和PBST之间的电压差值小于第二预设值时)，短路保护电路170会设置逻辑电路281，而使晶体管120呈现不导通状态。当晶体管120不导通时，即可避免驱动电路130因为耦接至过高的电压而毁损。

[0037] 在另一实施例中，电源转换器200也可以省略逻辑电路280，而采用逻辑电路281及耐高压晶体管250，以避免驱动电路130因为耦接至过高的电压而毁损。

[0038] 在另一实施例中，电源转换器200也可以省略耐高压晶体管250，并采用逻辑电路280和281搭配开关150，以避免驱动电路130因为耦接至过高的电压而毁损。

[0039] 在另一实施例中，当封装引脚PVDD和PBST间的电压差值小于第二预设值时，电源转换器200的短路保护电路170也可以设置耐高压晶体管250呈现不导通状态，而不设置逻辑电路280和281。

[0040] 在图3的另一实施例中，当短路保护电路170侦测到晶体管120的闸极和源极之间的电压差值小于第四预设值时，短路保护电路170也可以经过一段时间后才导通开关150，以更能避免驱动电路130不会耦接至不正常的电压。

[0041] 在上述的实施例中，当电源转换器中不耐高压的电路区块不慎耦接至高电压时，短路保护电路能够藉由关闭功率级的晶体管，或是关闭耦接于驱动电路的开关，而能避免这些不耐高压的驱动电路因不慎耦接至过高的电压而毁损。

[0042] 上述实施例不但能够节约电源转换器所消耗的能源及硬件成本，并且能够兼顾电源转换器的安全性。

[0043] 在说明书及申请专利范围中使用了某些词汇来指称特定的元件。然而，所属技术领域的技术人员应可理解，同样的元件可能会用不同的名词来称呼。说明书及申请专利范围并不以名称的差异做为区分元件的方式，而是以元件在功能上的差异来做为区分的基准。在说明书及申请专利范围所提及的「包含」为开放式的用语，故应解释成「包含但不限于」。另外，「耦接」在此包含任何直接及间接的连接手段。因此，若文中描述第一元件耦接于第二元件，则代表第一元件可通过电性连接或无线传输、光学传输等信号连接方式而直接地连接于第二元件，或者通过其他元件或连接手段间接地电性或信号连接至该第二元件。

[0044] 在此所使用的「及/或」的描述方式，包含所列举的其中之一或多个项目的任意组合。另外，除非说明书中特别指明，否则任何单数格的用语都同时包含复数格的涵义。

[0045] 以上仅为本发明的较佳实施例，凡依本发明权利要求所做的均等变化与修饰，皆应属本发明的涵盖范围。

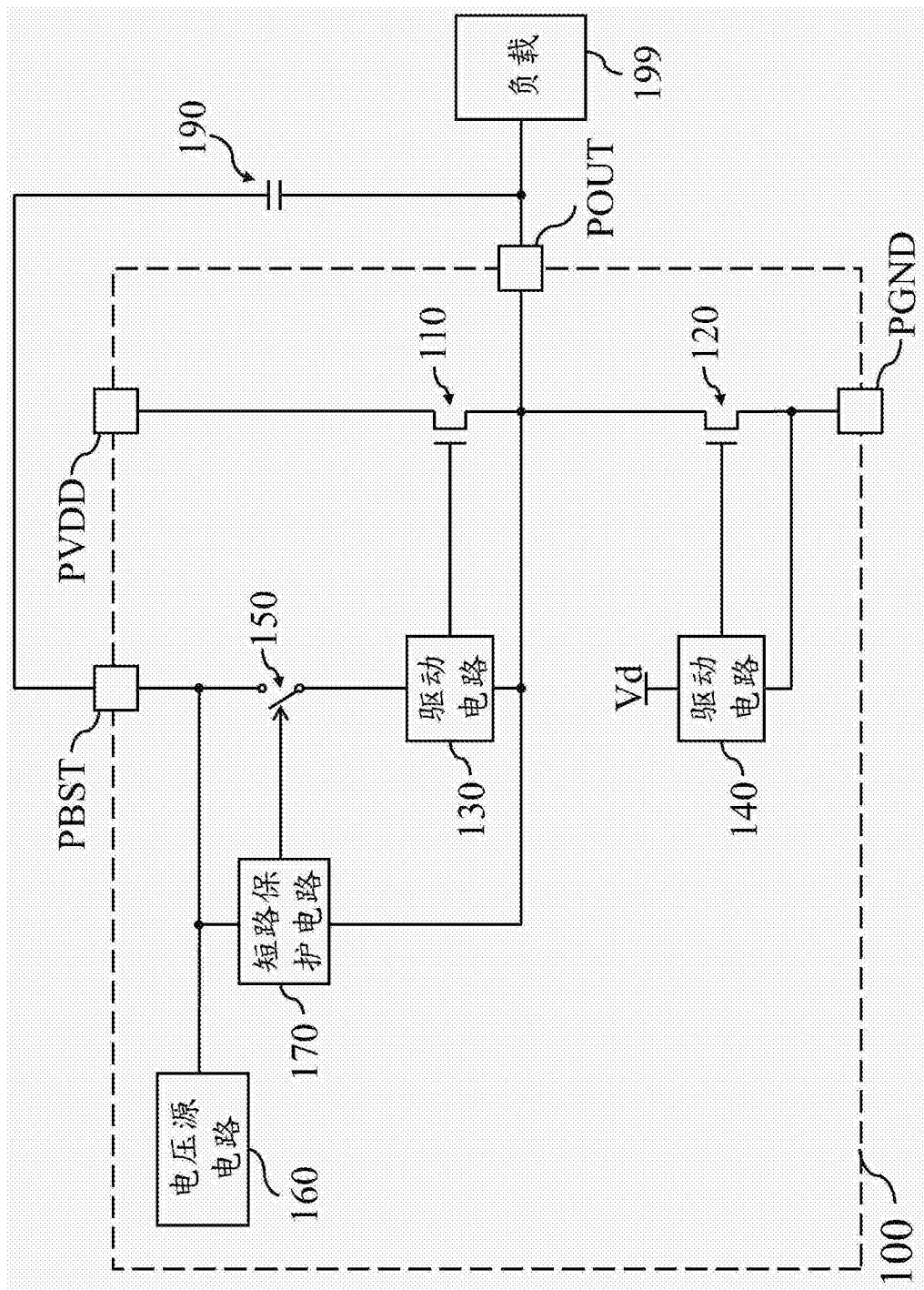


图1

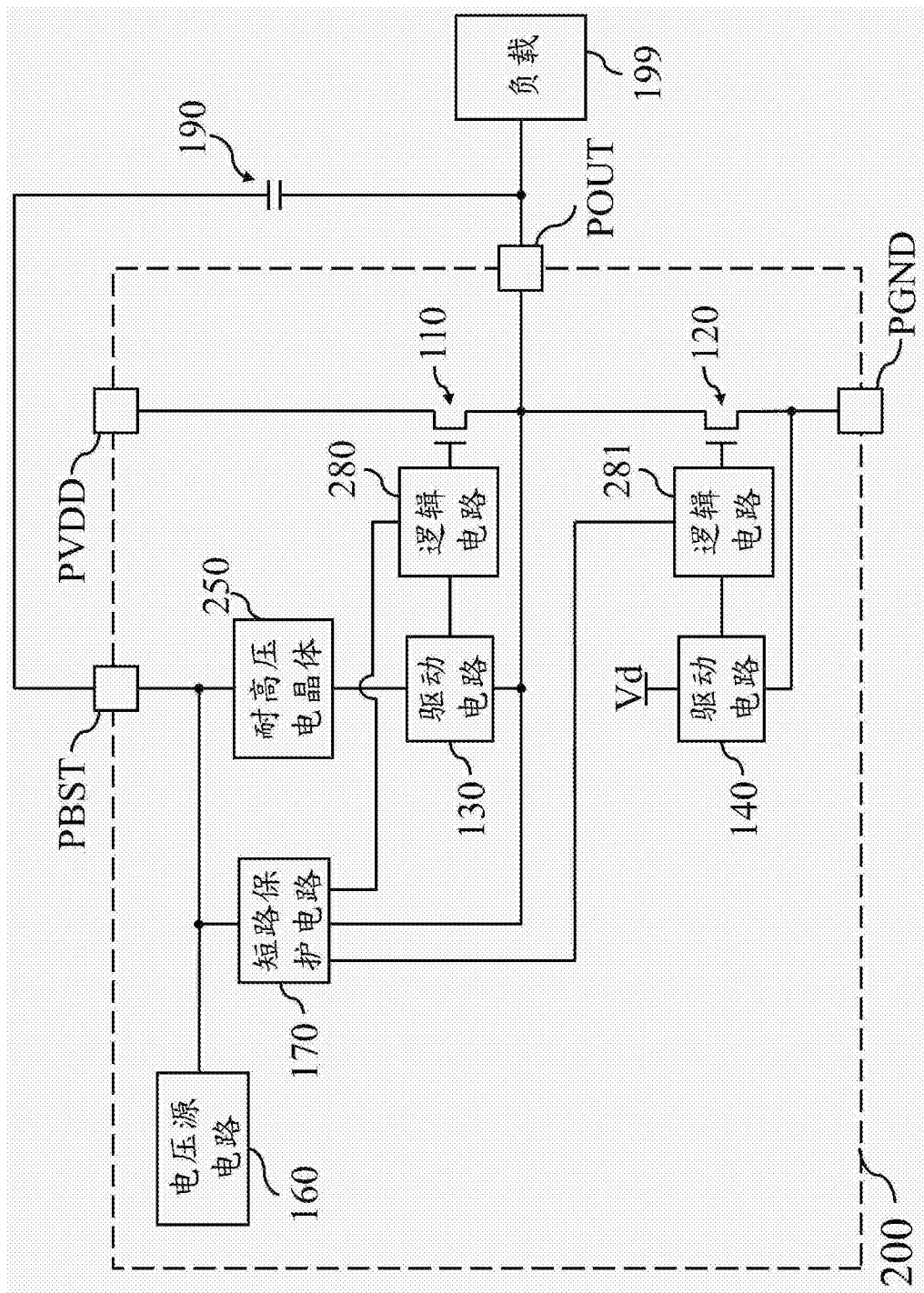


图2

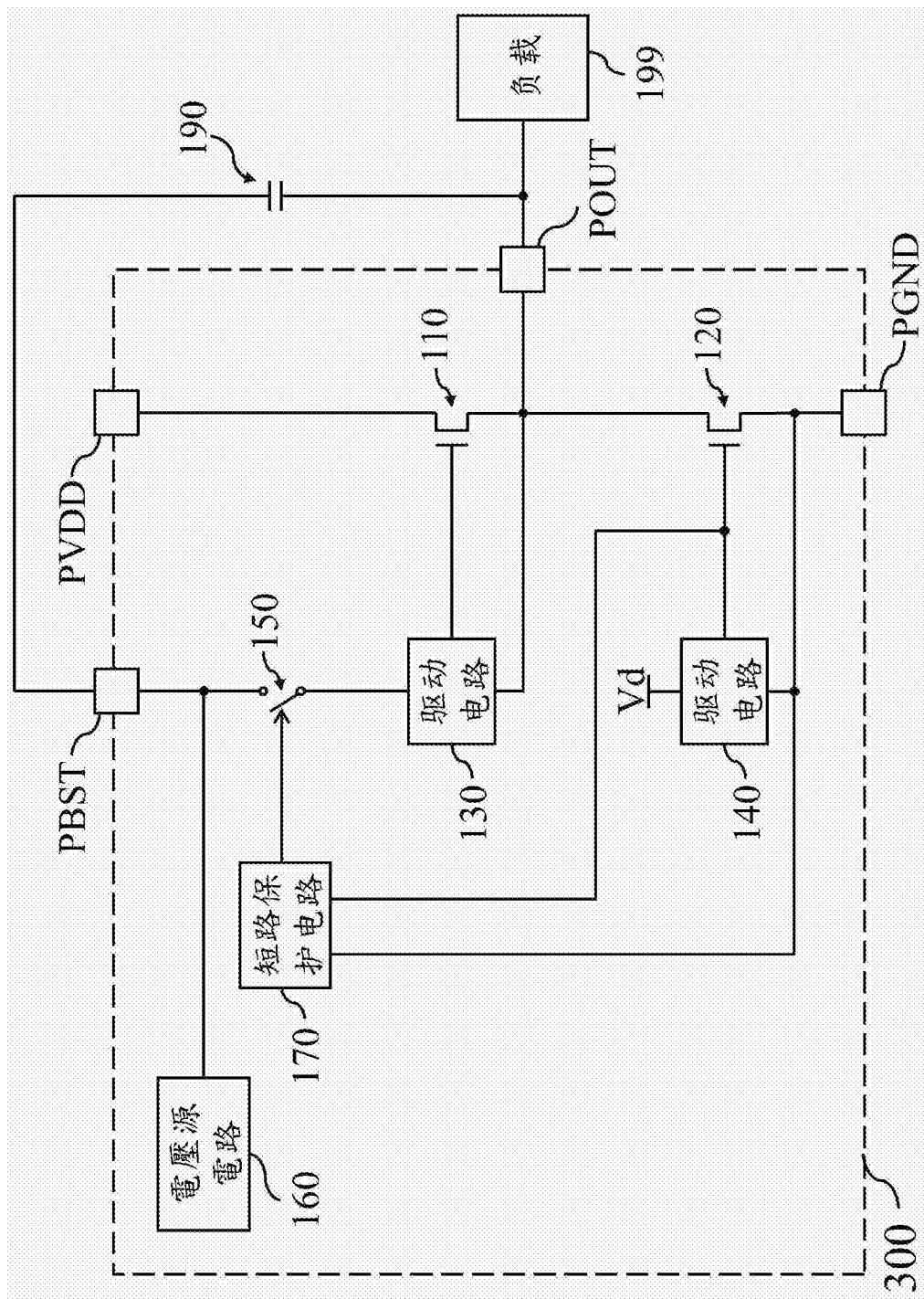


图3