

**(19) 대한민국특허청(KR)**  
**(12) 공개특허공보(A)**

(51) Int. Cl.<sup>6</sup>  
H01J 1/30

(11) 공개번호 특2001-0046861  
(43) 공개일자 2001년06월 15일

(21) 출원번호	10-1999-0050815
(22) 출원일자	1999년11월 16일
(71) 출원인	엘지전자 주식회사      구자홍 서울 영등포구 여의도동 20번지
(72) 발명자	강남석 경기도성남시분당구구미동무지개마을주공아파트404동505호
(74) 대리인	박장원

**심사청구 : 있음**

**(54) 전계방출소자의 이미터 구조 및 그 제조방법**

**요약**

본 발명은 전계방출소자의 이미터 구조 및 그 제조방법에 관한 것으로, 종래 MIM 이미터의 경우에 상부전극에 적층되는 Au/Pt/Ir층의 두께가 너무 얇기 때문에 제작에 어려움이 있으며, 아울러 Au층은 전기전도도가 좋고, 표면오염에 대한 내성이 강한 반면에 일함수가 5.2eV로 높고, 부착성이 좋지 않기 때문에 전계방출소자의 전자 방출효율 및 신뢰성이 저하되는 문제점이 있었다. 따라서, 본 발명은 상부전극과 하부전극 사이에 터널링 절연막을 형성하는 전계방출소자의 이미터 제조방법에 있어서, 상기 상부전극으로 Ti 타겟을 사용하여 아르곤과 질소 분위기에서 고주파 반응성 스퍼터링 방법을 이용한 TiN막을 적용함으로써, TiN막의 일함수가 낮아 전자 방출효율을 높이고, 구동전압을 다소 낮출 수 있어 소비전력을 저감시킬 수 있으며, 화학적인 안정성으로 표면오염에 민감하지 않고, 전기전도도가 우수한 편이며, 하부 터널링 절연막과의 상호 반응도 적어 별도의 배리어층이 요구되지 않기 때문에 공정이 단순해져 제조비용 및 수율에 있어서 유리한 효과가 있다.

**대표도**

**도4**

**명세서**

**도면의 간단한 설명**

도1a 내지 도1g는 종래 전계방출소자의 Spindt 형 이미터 제조방법을 보인 수순단면도.  
도2a 내지 도2f는 일반적인 전계방출소자의 MIM 이미터 제조방법을 보인 수순단면도.  
도3은 도2f의 에너지밴드 다이어그램을 보인 예시도.  
도4는 본 발명의 적용에 따른 에너지밴드 다이어그램을 보인 예시도.  
도5a 및 도5b는 본 발명과 종래기술의 특성차이를 비교도시한 그래프도.

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술분야 및 그 분야의 종래기술**

본 발명은 전계방출소자의 이미터 구조 및 그 제조방법에 관한 것으로, 특히 MIM 이미터(metal-insulator-metal emitter)의 상부전극을 간단하게 제조하면서도 특성을 향상시키기에 적당하도록 한 전계방출소자의 이미터 구조 및 그 제조방법에 관한 것이다.

일반적으로, 전계방출소자가 표시장치(display) 분야에 적용되면서 얇으면서 기존 음극선관(cathode-ray tube, 이하 CRT) 표시장치와 같은 우수한 특성의 화질을 제공할 수 있기 때문에 CRT 표시장치의 박막화가 본격적으로 이루어지고 있다. 이와같은 종래 전계방출소자의 이미터는 Spindt 형이 주류를 이루고 있으며, 그 제조방법을 도1a 내지 도1g의 수순단면도를 참조하여 상세히 설명하면 다음과 같다.

먼저, 도1a 내지 도1c에 도시한 바와같이 기판(1) 상부에 순차적으로 베이스전극(2), 절연층(3) 및 게이트전극(4)을 형성한다.

그리고, 도1d에 도시한 바와같이 상기 게이트전극(4)을 마스크를 통해 식각하고, 계속해서 노출되는 절연층(3)을 습식식각하여 미세홀(5)을 패터닝한다. 이때, 절연층(3)의 습식식각으로 인해 미세홀(5) 상부의

게이트전극(4)이 절연층(3)에 비해 돌출되며, 미세홀(5)은 지름이  $1\mu\text{m}$  이하가 되도록 패터닝하여야 한다.

그리고, 도1e에 도시한 바와같이 상기 미세홀(5)이 패터닝된 구조물 상에 경사 전자빔(e-beam) 증착을 실시함으로써, 상기 미세홀(5) 상부에 돌출된 게이트전극(4)보다 더 돌출되는 희생층(6)을 형성한다. 이때, 상기 전자빔 증착은 기판(1)과  $15^\circ$  정도의 경사를 갖도록 실시하여야 한다.

그리고, 도1f에 도시한 바와같이 상기 희생층(6)이 형성된 구조물 상에 전자빔 증착을 통해 Mo 금속층(7)을 형성하여 상기 미세홀(5) 내부의 베이스전극(2) 상부에 Mo 금속층(7)으로 이루어진 팁(tip)을 형성한다.

그리고, 도1g에 도시한 바와같이 상기 희생층(6) 상부의 Mo 금속층(7)을 선택적으로 제거한 다음 노출된 희생층(6)을 제거한다.

상기한 바와같이 제조되는 종래 전계방출소자의 Spintd 형 이미터는 팁 상부가 첨예하면서도 미세홀(5)의 중앙에 위치하도록 하기 위하여  $1\mu\text{m}$  이하의 지름을 갖는 미세홀(5)이 요구되는데, 대면적이 될경우에 전체적인 높이증가로 인한 문제 및 미세홀(5)을 패터닝하기 위한 노광등의 공정이 어려우며, 희생층(6)과 Mo 금속층(7)의 팁을 형성하기 어려워 사실상 대면적 적용이 불가능한 문제점이 있었다.

따라서, 상기한 바와같은 문제들을 극복하기 위하여 최근에 DLC(diamond like carbon)를 이용한 이미터, 표면 전도(surface conduction) 이미터 또는 MIM 이미터 등이 연구 개발되고 있다. 이와같은 이미터 중에 MIM 이미터는 제조가 간단하고, 고진공 및 포커싱(focusing)이 요구되지 않으며, 구동전압이 10V 이하이고, 표면오염에 강한 여러가지 장점을 갖고 있어 차세대 전계발광소자의 이미터로 주목받고 있다.

상기한 바와같은 MIM 이미터는 2개의 전극 사이에 얇은 절연체가 존재하는 구조로 게이트전극에 전압을 걸어주면 얇은 절연체를 터널링(tunneling)하는 전자중에 게이트전극의 일함수보다 높은 에너지를 갖는 전자(1% 이하)가 애노드(anode)쪽으로 방출되는 원리로, 그 제조방법을 첨부된 도2a 내지 도2f의 수순단면도를 참조하여 상세히 설명하면 다음과 같다.

먼저, 도2a에 도시한 바와같이 유리기판(11) 상부에 알루미늄을 증착하고, 일부를 선택적으로 습식식각하여 베이스전극(12)을 패터닝한다.

그리고, 도2b에 도시한 바와같이 상기 베이스전극(12)의 중앙영역 상부에 감광막(PR11) 패턴을 형성하고, 양극산화를 실시하여 감광막(PR11) 패턴이 형성되지 않은 베이스전극(12)의 양 측면상에 보호절연막(13)을 형성한다.

그리고, 도2c에 도시한 바와같이 상기 감광막(PR11) 패턴을 제거하고, 다시 양극산화를 실시하여 감광막(PR11) 패턴이 제거된 베이스전극(12) 상부에 터널링 절연막(14)을 형성한다.

그리고, 도2d에 도시한 바와같이 상기 터널링 절연막(14)의 상부 및 보호절연막(13)과 이격되는 유리기판(11) 상부의 가장자리에 다시 감광막(PR12) 패턴을 형성하고, 상부전면에 버스전극(15)을 형성한다.

그리고, 도2e에 도시한 바와같이 상기 감광막(PR12) 패턴을 리프트 오프(lift-off) 방법을 통해 제거하여 버스전극(15)을 패터닝한 다음 버스전극(15)이 패터닝된 유리기판(11) 상부의 가장자리에 다시 감광막(PR13) 패턴을 형성하고, 상부전면에 상부전극(16)을 형성한다. 이때, 상부전극(16)은 Au/Pt/Ir층을 적층하여 형성하며, 상부의 Au층은  $30\text{\AA}$  두께의 실제적인 전극층으로 전기전도도가 우수함과 아울러 표면오염에 대한 내성이 강하고, 중간 Pt층은  $20\text{\AA}$  두께의 배리어(barrier)층으로 Au층과 Ir층의 접촉특성을 향상시키며, 하부의 Ir층은  $10\text{\AA}$  두께의 확산방지층으로 Au층과 상기 터널링 절연막(14)의 상호확산을 방지한다.

그리고, 도2f에 도시한 바와같이 상기 감광막(PR13) 패턴을 리프트 오프 방법을 통해 제거하여 상부전극(16)을 패터닝한 다음 세정 및 애싱등을 실시한다.

한편, 도3은 상기 도2f의 에너지밴드 다이어그램을 보인 예시도로서, Au층을 실제적인 상부전극(16)으로 적용하였을때의 일함수가 5.2eV임을 알 수 있다.

### **발명이 이루고자 하는 기술적 과제**

그러나, 상기한 바와같은 종래 전계방출소자의 MIM 이미터는 상부전극에 적층되는 Au/Pt/Ir층의 두께가 너무 얇기 때문에 제작에 어려움이 있으며, 아울러 Au층은 전기전도도가 좋고, 표면오염에 대한 내성이 강한 반면에 일함수가 5.2eV로 높고, 부착성이 좋지 않기 때문에 전계방출소자의 전자 방출효율 및 신뢰성이 저하되는 문제점이 있었다.

본 발명은 상기한 바와같은 종래의 문제점을 해결하기 위하여 창안한 것으로, 본 발명의 목적은 전계방출소자에서 MIM 이미터의 상부전극을 간단하게 제조하면서도 특성을 향상시킬 수 있는 전계방출소자의 이미터 구조 및 그 제조방법을 제공하는데 있다.

### **발명의 구성 및 작용**

상기한 바와같은 본 발명의 목적을 달성하기 위한 전계방출소자의 이미터 구조는 상부전극과 하부전극 사이에 터널링 절연막이 형성된 전계방출소자의 이미터 구조에 있어서, 상기 상부전극이 TiN 막인 것을 특징으로 한다.

그리고, 상기한 바와같은 본 발명의 목적을 달성하기 위한 전계방출소자의 이미터 제조방법은 상부전극과 하부전극 사이에 터널링 절연막을 형성하는 전계방출소자의 이미터 제조방법에 있어서, 상기 상부전극 형성방법은 Ti 타겟을 사용하여 아르곤과 질소 분위기에서 고주파 반응성 스퍼터링(RF reactive sputtering) 방법을 이용하여 TiN막을 형성하는 공정으로 이루어지는 것을 특징으로 한다.

상기한 바와같은 본 발명에 의한 전계방출소자의 이미터 구조 및 그 제조방법의 일 실시예는 상기 종래

도2a 내지 도2f의 수순단면도와 동일하게 진행되며, 다만 도2e에서 상부전극(16)으로 종래의 Au/Pt/Ir층을 적층하여 형성하지 않고, Ti 타겟을 사용하여 아르곤과 질소 분위기에서 고주파 반응성 스퍼터링 방법을 이용하여 TiN막을 형성한다.

이때, 상기 Ti 대신에 Zr, Ta 또는 Hf 등의 금속을 질화시켜 상부전극(16)에 적용할 수 있다.

상기 본 발명의 상부전극(16)으로 적용되는 TiN막은 도4의 에너지밴드 다이어그램을 보인 예시도에서 알 수 있는 바와같이 일함수가 2.9eV로 Au층에 비해 낮기 때문에 전자 방출효율을 높이고, 구동전압을 다소 낮출 수 있으며, 화학적인 안정성으로 표면오염에 민감하지 않고, 전기전도도가 우수한 편이며, 하부 터널링 절연막(14)과의 상호 반응도 적어 별도의 배리어층이 요구되지 않기 때문에 공정이 단순해진다.

따라서, 도5a 및 도5b의 종래 기술과 본 발명의 특성차이를 비교도시한 그래프도에서 알 수 있는 바와같이 변화가 거의없는 안정된 방출전류가 종래에 비해 2배정도 증가되어 방출된다. 이때, 본 발명의 TiN막은 Ti 타겟을 사용하여 아르곤과 질소 분위기에서 고주파 반응성 스퍼터링 방법으로 100Å의 두께로 0.5 × 0.5mm<sup>2</sup>의 픽셀(pixel)을 제작하였으며, 베이스전극으로는 Al층을 2000Å의 두께로 형성하였고, 터널링 절연막은 Al<sub>2</sub>O<sub>3</sub>막을 100Å의 두께로 형성하였다.

한편, 상기한 바와같은 본 발명의 상부전극(16)에 적용되는 TiN막의 다른 형성방법으로는 도2d까지의 공정이 진행된 유리기판(11) 상에 N<sub>2</sub> 플라즈마를 형성한 다음 Ti를 증착(evaporation)하여 형성할 수 있으며, 또다른 방법으로는 Ti층을 형성한 다음 질화시켜 형성할 수 있다.

### 발명의 효과

상기한 바와같은 본 발명에 의한 전계방출소자의 이미터 구조 및 그 제조방법은 TiN막의 일함수가 낮아 전자 방출효율을 높이고, 구동전압을 다소 낮출 수 있어 소비전력을 저감시킬 수 있으며, 화학적인 안정성으로 표면오염에 민감하지 않고, 전기전도도가 우수한 편이며, 하부 터널링 절연막과의 상호 반응도 적어 별도의 배리어층이 요구되지 않기 때문에 공정이 단순해져 제조비용 및 수율에 있어서 유리한 효과가 있다.

### (57) 청구의 범위

#### 청구항 1

상부전극과 하부전극 사이에 터널링 절연막이 형성된 전계방출소자의 이미터 구조에 있어서, 상기 상부전극이 TiN 막인 것을 특징으로 하는 전계방출소자의 이미터 구조.

#### 청구항 2

제 1 항에 있어서, 상기 TiN 막 대신에 TaN, ZrN 또는 HfN 막 중에 선택된 하나로 대체한 것을 특징으로 하는 전계방출소자의 이미터 구조.

#### 청구항 3

상부전극과 하부전극 사이에 터널링 절연막을 형성하는 전계방출소자의 이미터 제조방법에 있어서, 상기 상부전극 형성방법은 Ti 타겟을 사용하여 아르곤과 질소 분위기에서 고주파 반응성 스퍼터링 방법을 이용하여 TiN막을 형성하는 공정으로 이루어지는 것을 특징으로 하는 전계방출소자의 이미터 제조방법.

#### 청구항 4

제 3 항에 있어서, 상기 TiN막은 고주파 반응성 스퍼터링 방법 대신에 기판 상에 N<sub>2</sub> 플라즈마를 형성한 다음 Ti를 증착(evaporation)하여 형성하는 것을 특징으로 하는 전계방출소자의 이미터 제조방법.

#### 청구항 5

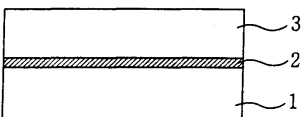
제 3 항에 있어서, 상기 TiN막은 고주파 반응성 스퍼터링 방법 대신에 기판 상에 Ti층을 형성한 다음 질화시켜 형성하는 것을 특징으로 하는 전계방출소자의 이미터 제조방법.

### 도면

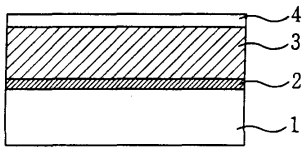
도면 1a



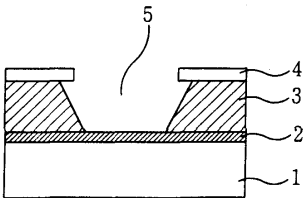
도면 1b



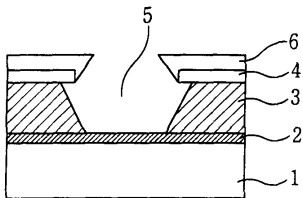
도면 1c



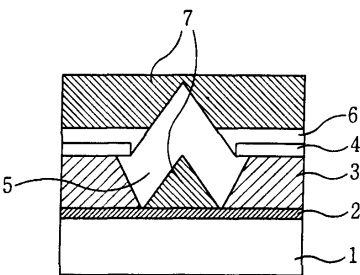
도면 1d



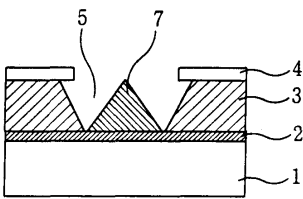
도면 1e



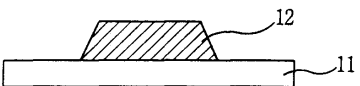
도면 1f



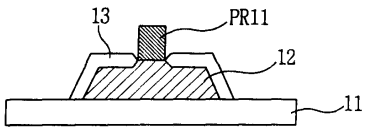
도면 1g



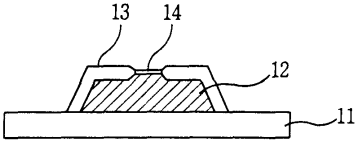
도면 2a



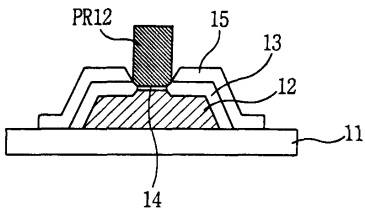
도면2b



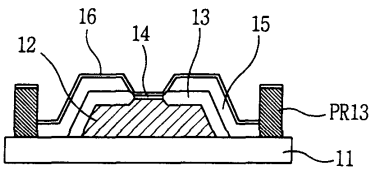
도면2c



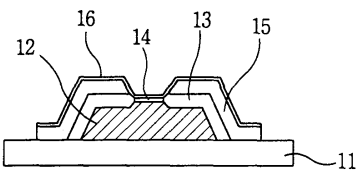
도면2d



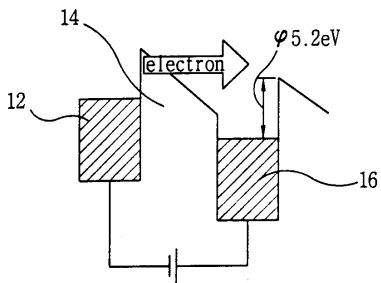
도면2e



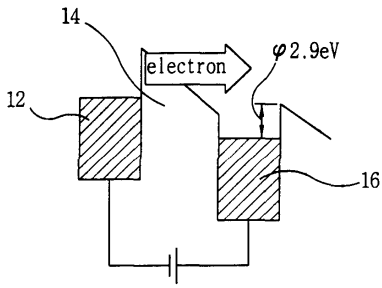
도면2f



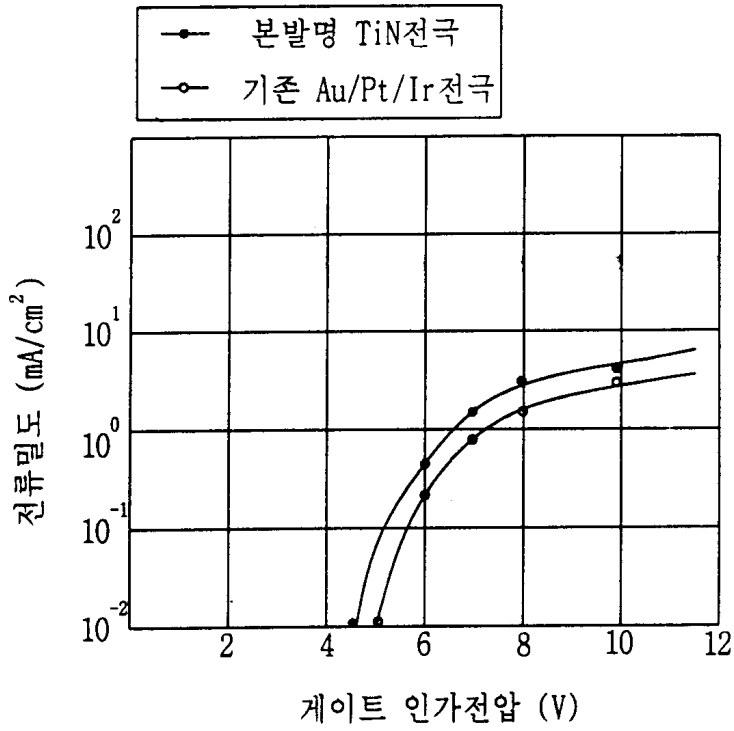
도면3



도면4



도면5a



도면5b

