



(12)发明专利申请

(10)申请公布号 CN 108710401 A

(43)申请公布日 2018.10.26

(21)申请号 201810978437.0

(22)申请日 2018.08.27

(71)申请人 北方电子研究院安徽有限公司

地址 233040 安徽省蚌埠市财院路10号

(72)发明人 白涛 李秋利 简云飞 张猛娇

(74)专利代理机构 南京纵横知识产权代理有限公司 32224

代理人 耿英 董建林

(51)Int.Cl.

G05F 1/575(2006.01)

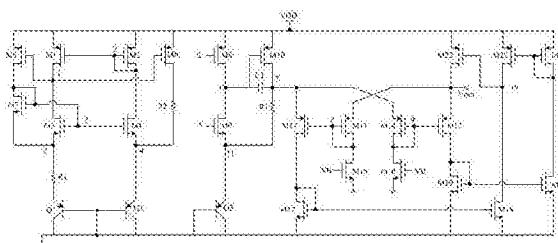
权利要求书2页 说明书4页 附图1页

(54)发明名称

一种高精度大驱动电流的带隙基准电压源

(57)摘要

本发明公开了高精度大驱动电流的带隙基准电压源，包括正温度系数电流产生电路、零温度系数电压缓冲电路和带隙电压基准源输出级；正温度系数电流产生电路产生与绝对温度成正比的电流；零温度系数电压缓冲电路对正温度系数电流产生电路的电流驱动能力进行促进并输出电压；带隙电压基准源输出级检测作为带隙电压基准源输出级的输出电压相对零温度系数电压缓冲电路的输出电压的变化电压差，并把电压差放大，通过被放大的电压差反向抑制带隙电压基准源输出级的输出电压的变化。本发明的带隙基准电压源无需运放来实现高精度的钳位电压，同时能够克服传统电流镜的沟道调制效应；电路结构简单，且具有较大的驱动能力和快速的负载瞬态响应。



1. 一种高精度大驱动电流的带隙基准电压源，其特征是，包括：正温度系数电流产生电路、零温度系数电压缓冲电路和带隙电压基准源输出级；

正温度系数电流产生电路产生与绝对温度成正比的电流 I_{PTAT} ；

零温度系数电压缓冲电路对正温度系数电流产生电路的电流驱动能力进行促进并输出电压 V_7 ；

带隙电压基准源输出级包括共栅差分放大结构、连接在MOS管M23栅极的推挽结构；共栅差分放大结构检测MOS管M23漏极输出电压即作为带隙电压基准源输出级的输出电压 V_{out} 相对零温度系数电压缓冲电路的输出电压 V_7 的变化电压差 ΔV ，并把电压差 ΔV 放大，被放大的电压差 ΔV 传递到MOS管M23的栅端，反向抑制MOS管M23的漏端电压即带隙电压基准源输出级的输出电压 V_{out} 的变化。

2. 根据权利要求1所述的一种高精度大驱动电流的带隙基准电压源，其特征是，正温度系数电流产生电路包括MOS管M1、M2、M3、M4、M5、M6、M7和PNP管Q1、Q2及电阻R1和R2。

3. 根据权利要求2所述的一种高精度大驱动电流的带隙基准电压源，其特征是，MOS管M1的栅极、MOS管M2的栅极及漏极与MOS管M4的漏极共接；MOS管M1的漏极、MOS管M3的漏极、MOS管M5的栅极与MOS管M6的栅极共接；MOS管M3的栅极、MOS管M4的栅极、MOS管M7的栅极及漏极与MOS管M5的漏极共接；MOS管M6的漏极经电阻R2与MOS管M4的源极、PNP管Q2的发射极共接于电流镜节点4；MOS管M3的源极、MOS管M7的源极、共接为电流镜节点3后经电阻R1与PNP管Q1的发射极共接；PNP管Q1、Q2的集电极、基极共接至地；MOS管M1的源极、M2的源极、M5的源极、M6的源极共接至电源VDD。

4. 根据权利要求1所述的一种高精度大驱动电流的带隙基准电压源，其特征是，零温度系数高稳定电压缓冲电路包括MOS管M8、M9、M10、电阻R3、电容C1及PNP管Q3。

5. 根据权利要求4所述的一种高精度大驱动电流的带隙基准电压源，其特征是，MOS管M8的栅极与正温度系数电流产生电路中的MOS管M2的栅极连接；MOS管M9的栅极与正温度系数电流产生电路中的MOS管M5的漏极连接；MOS管M8的漏极、MOS管M9的漏极、MOS管M10的栅极共连，并经电容C1连接至MOS管M10的漏极，MOS管M10的漏极同时经电阻R3连接至MOS管M9的源极、PNP管Q3的发射极；PNP管Q3的基极和集电极共接至地；MOS管M8的源极、M9的源极共接至电源VDD；MOS管M10的漏极电压即为零温度系数高稳定电压缓冲电路输出电压 V_7 。

6. 根据权利要求1所述的一种高精度大驱动电流的带隙基准电压源，其特征是，带隙电压基准源包括MOS管M11、M12、M13、M14、M15、M16、M17、M18、M19、M20、M21、M22和M23；其中，MOS管M11、M12、M13、M14、M15和M16构成共栅差分放大结构；MOS管M18和M22构成推挽结构。

7. 根据权利要求6所述的一种高精度大驱动电流的带隙基准电压源，其特征是，MOS管M12的源极、MOS管M14的源极共接至零温度系数高稳定电压缓冲电路中MOS管M10的漏极，MOS管M12的栅极、MOS管M11的栅极与漏极、MOS管M15的漏极共接；MOS管M14的栅极与漏极、MOS管M13的栅极、MOS管M16的漏极共接；MOS管M15的栅极、M16的栅极均与外部偏置电压VB连接；MOS管M15的源极、M16的源极均接地；MOS管M12的漏极、MOS管M17的漏极与栅极、MOS管M18的栅极共接；MOS管M13的漏极、MOS管M19的漏极与栅极、MOS管M20的栅极共接；MOS管M17的源极、M18的源极、M19的源极、M20的源极共接于地；MOS管M11的源极、MOS管M13的源极、MOS管M23的漏极共接作为带隙电压基准源的输出电压 V_{out} ；MOS管M23的栅极、MOS管M22的漏极、MOS管M18的漏极共接；MOS管M22的栅极、MOS管M21的栅极与漏极、MOS管M20的漏极共接；

MOS管M21的源极、M22的源极、M23的源极共连至电源VDD。

一种高精度大驱动电流的带隙基准电压源

技术领域

[0001] 本发明属于集成电路设计领域，尤其涉及大驱动电流带隙基准电压源电路。

背景技术

[0002] 高精度的电路诸如模数、数模转换器，锁相环、电源管理系统等都需要低温漂的带隙基准源作为参考电压使用。传统带隙基准电压源采用运放来钳位BE结电压，但是，运放的使用不但会增加额外的功耗电流而且会消耗电压裕度，导致带隙基准无法在更低的电源下工作。

[0003] 通常的带隙基准电压源的驱动能力很小，通常不足0.1mA，这就导致带隙基准电压源不能连接较低阻抗的负载；常用的解决办法是在带隙电压的输出加一个电压跟随器，但电压跟随器的失调会影响输出电压的精度且增加电路的复杂程度；同时，考虑带隙电压的负载会发生突变，这还需要较快的反馈回路抑制这种变化。

发明内容

[0004] 本发明提出了一种基于标准CMOS工艺实现的高精度且具有大电流驱动能力的带隙基准电压源。它通过电流环路负反馈替代运放对VBE进行钳位，同时采用推挽放大器来提高摆幅。

[0005] 为解决上述技术问题，本发明提供一种高精度大驱动电流的带隙基准电压源。

[0006] 一种高精度大驱动电流的带隙基准电压源，其特征是，包括：正温度系数电流产生电路、零温度系数电压缓冲电路和带隙电压基准源输出级；

[0007] 正温度系数电流产生电路产生与绝对温度成正比的电流 I_{PTAT} ；

[0008] 零温度系数电压缓冲电路对正温度系数电流产生电路的电流驱动能力进行促进并输出电压 V_7 ；

[0009] 带隙电压基准源输出级包括共栅差分放大结构、连接在MOS管M23栅极的推挽结构；共栅差分放大结构检测MOS管M23漏极输出电压即作为带隙电压基准源输出级的输出电压 V_{out} 相对零温度系数电压缓冲电路的输出电压 V_7 的变化电压差 ΔV ，并把电压差 ΔV 放大，被放大的电压差 ΔV 传递到MOS管M23的栅端，反向抑制MOS管M23的漏端电压即带隙电压基准源输出级的输出电压 V_{out} 的变化。

[0010] 正温度系数电流产生电路包括MOS管M1、M2、M3、M4、M5、M6、M7和PNP管Q1、Q2及电阻R1和R2。

[0011] MOS管M1的栅极、MOS管M2的栅极及漏极与MOS管M4的漏极共接；MOS管M1的漏极、MOS管M3的漏极、MOS管M5的栅极与MOS管M6的栅极共接；MOS管M3的栅极、MOS管M4的栅极、MOS管M7的栅极及漏极与MOS管M5的漏极共接；MOS管M6的漏极经电阻R2与MOS管M4的源极、PNP管Q2的发射极共接于电流镜节点4；MOS管M3的源极、MOS管M7的源极、共接为电流镜节点3后经电阻R1与PNP管Q1的发射极共接；PNP管Q1、Q2的集电极、基极共接至地；MOS管M1的源极、M2的源极、M5的源极、M6的源极共接至电源VDD。

[0012] 零温度系数高稳定电压缓冲电路包括MOS管M8、M9、M10、电阻R3、电容C1及PNP管Q3。

[0013] MOS管M8的栅极与正温度系数电流产生电路中的MOS管M2的栅极连接;MOS管M9的栅极与正温度系数电流产生电路中的MOS管M5的漏极连接;MOS管M8的漏极、MOS管M9的漏极、MOS管M10的栅极共连,并经电容C1连接至MOS管M10的漏极,MOS管M10的漏极同时经电阻R3连接至MOS管M9的源极、PNP管Q3的发射极;PNP管Q3的基极和集电极共接至地。MOS管M8的源极、M9的源极共接至电源VDD。MOS管M10的漏极电压即为零温度系数高稳定电压缓冲电路输出电压V₇。

[0014] 带隙电压基准源包括MOS管M11、M12、M13、M14、M15、M16、M17、M18、M19、M20、M21、M22和M23;其中,MOS管M11、M12、M13、M14、M15和M16构成共栅差分放大结构;MOS管M18和M22构成推挽结构。

[0015] MOS管M12的源极、MOS管M14的源极共接至零温度系数高稳定电压缓冲电路中MOS管M10的漏极,MOS管M12的栅极、MOS管M11的栅极与漏极、MOS管M15的漏极共接;MOS管M14的栅极与漏极、MOS管M13的栅极、MOS管M16的漏极共接;MOS管M15的栅极、M16的栅极均与外部偏置电压VB连接;MOS管M15的源极、M16的源极均接地;MOS管M12的漏极、MOS管M17的漏极与栅极、MOS管M18的漏极共接;MOS管M13的漏极、MOS管M19的漏极与栅极、MOS管M20的漏极共接;MOS管M17的源极、M18的源极、M19的源极、M20的源极共接于地;MOS管M11的源极、MOS管M13的源极、MOS管M23的漏极共接作为带隙电压基准源的输出电压V_{out};MOS管M23的栅极、MOS管M22的漏极、MOS管M18的漏极共接;MOS管M22的栅极、MOS管M21的栅极与漏极、MOS管M20的漏极共接;MOS管M21的源极、M22的源极、M23的源极共连至电源VDD。

[0016] 本发明所达到的有益效果:

[0017] 本发明的带隙基准电压源无需运放来实现高精度的钳位电压,同时能够克服传统电流镜的沟道调制效应;本发明电路结构简单,且具有较大的驱动能力和快速的负载瞬态响应。

附图说明

[0018] 图1本发明的带隙基准电压源电路。

具体实施方式

[0019] 下面结合附图对本发明作进一步描述。以下实施例仅用于更加清楚地说明本发明的技术方案,而不能以此来限制本发明的保护范围。

[0020] 本发明电路组成:

[0021] (1)MOS管M1、M2、M3、M4、M5、M6、M7和PNP管Q1、Q2及电阻R1和R2构成高精度正温度系数电流产生电路,即产生与绝对温度成正比的电流I_{PTAT}。

[0022] MOS管M1的栅极、MOS管M2的栅极及漏极与MOS管M4的漏极共接;MOS管M1的漏极、MOS管M3的漏极、MOS管M5的栅极与MOS管M6的栅极共接;MOS管M3的栅极、MOS管M4的栅极、MOS管M7的栅极及漏极与MOS管M5的漏极共接;MOS管M6的漏极经电阻R2与MOS管M4的源极、PNP管Q2的发射极共接于电流镜节点4;MOS管M3的源极、MOS管M7的源极、共接为电流镜节点3后经电阻R1与PNP管Q1的发射极共接;PNP管Q1、Q2的集电极、基极共接至地;MOS管M1的源

极、M2的源极、M5的源极、M6的源极共接至电源VDD。

[0023] 设MOS管M1和M2、M3和M4、M5和M6、M7和M8宽W长L比分别相同,即:

$$[0024] \quad \left(\frac{W}{L}\right)_1 = \left(\frac{W}{L}\right)_2, \quad \left(\frac{W}{L}\right)_3 = \left(\frac{W}{L}\right)_4, \quad \left(\frac{W}{L}\right)_5 = \left(\frac{W}{L}\right)_6.$$

[0025] M5、M6、M7和R2构成负反馈钳位,使由M1、M2、M3和M4构成的电流镜节点3和节点4的电压精确相等,即V₃=V₄;设Q1发射极电流为I_{PTAT}:

$$[0026] \quad I_{PTAT} = \frac{V_{EB2} - V_{EB1}}{R_1} = \frac{V_T \ln(NM)}{R_1} \quad (1)$$

[0027] 其中,V_{EB2}为PNP管Q2的射极与基极电压差,V_{EB1}为PNP管Q1的射极与基极电压差, $V_T = \frac{k_B T}{q}$ 为热电压,q为电子电荷,k_B为波尔兹曼常数,T为绝对温度,N为PNP管Q1和Q2的发射极面积比,M为PNP管Q2和Q1集电极电流值比,R₁为电阻R1的阻值。

[0028] 当 $\left(\frac{W}{L}\right)_5 = \left(\frac{W}{L}\right)_6 = a\left(\frac{W}{L}\right)_1$,则MOS管M5和M6的电流为 $I_5 = I_6 = \frac{a}{1+a} I_{PTAT}$ 。

[0029] 其中,a为MOS管M5宽长比与M1宽长比的比值。

[0030] (2) MOS管M8、M9、M10和电阻R3电容C1及PNP管Q3构成了零温度系数高稳定电压缓冲电路,输出电压为V₇,该电压具有一定的电流驱动能力。

[0031] MOS管M8的栅极与正温度系数电流产生电路中的MOS管M2的栅极连接;MOS管M9的栅极与正温度系数电流产生电路中的MOS管M5的漏极连接;MOS管M8的漏极、MOS管M9的漏极、MOS管M10的栅极共连,并经电容C1连接至MOS管M10的漏极,MOS管M10的漏极同时经电阻R3连接至MOS管M9的源极、PNP管Q3的发射极;PNP管Q3的基极和集电极共接至地。MOS管M8的源极、M9的源极共接至电源VDD。MOS管M10的漏极电压即为零温度系数高稳定电压缓冲电路输出电压V₇。

[0032] 设M8的栅端偏置电压为V₂,选择Q3和Q2的发射极面积相等。M1和M8,M9和M4宽W长L比分别相同。

$$[0033] \quad \left(\frac{W}{L}\right)_8 = \left(\frac{W}{L}\right)_1, \quad \left(\frac{W}{L}\right)_9 = \left(\frac{W}{L}\right)_4$$

[0034] 则M8的电流为正温度系数电流 $\frac{1}{1+a} I_{PTAT}$ 。

[0035] PNP管Q3、MOS管M9和M8构成共栅放大。M10和R3构成共源放大,其输出为共栅放大的输入,因此,MOS管M8、M9、M10和电阻R3电容C1及PNP管Q3构成了一个单位增益的负反馈环路,它保证V₁₁=V₃=V₄。电容C1保证了此环路的频率稳定性。其中,V₁₁为图1中节点11的电压。

$$[0036] \quad V_7 = V_{EB3} + \frac{a}{1+a} I_{PTAT} \times R_3 = V_{EB3} + \frac{a}{1+a} \frac{V_T \ln(NM)}{R_1} \times R_3 \quad (2)$$

[0037] 因为BE结具有负温度系数,V_T具有正温度系数,R₃为电阻R3的阻值,所以通过选择适当的电阻R3和R1或a或M、N,可以实现输出电压为V₇的零温度系数。其中,V_{EB3}为PNP管Q3的射极与基极电压差。

[0038] (3) MOS管M11、M12、M13、M14、M15、M16、M17、M18、M19、M20、M21、M22和M23构成了带

隙电压基准源的输出级,输出电压为 V_{out} 。它进一步提升了带隙电压基准源的电流驱动能力,同时实现了快速的负载瞬态响应。

[0039] MOS管M12的源极、MOS管M14的源极共接至零温度系数高稳定电压缓冲电路中MOS管M10的漏极,MOS管M12的栅极、MOS管M11的栅极与漏极、MOS管M15的漏极共接;MOS管M14的栅极与漏极、MOS管M13的栅极、MOS管M16的漏极共接;MOS管M15的栅极、M16的栅极均与外部偏置电压VB连接;MOS管M15的源极、M16的源极均接地;MOS管M12的漏极、MOS管M17的漏极与栅极、MOS管M18的栅极共接;MOS管M13的漏极、MOS管M19的漏极与栅极、MOS管M20的栅极共接;MOS管M17的源极、M18的源极、M19的源极、M20的源极共接于地;MOS管M11的源极、MOS管M13的源极、MOS管M23的漏极共接作为带隙电压基准源的输出电压 V_{out} ;MOS管M23的栅极、MOS管M22的漏极、MOS管M18的漏极共接;MOS管M22的栅极、MOS管M21的栅极与漏极、MOS管M20的漏极共接;MOS管M21的源极、M22的源极、M23的源极共连至电源VDD。

[0040] 其中,VB是外部偏置电压。M11、M12、M15与M13、M14、M16组成了共栅差分放大结构,它们检测带隙电压基准源的输出级的输出电压 V_{out} 相对零温度系数高稳定电压缓冲电路的输出电压 V_7 的微弱变化电压差 ΔV ,并把电压差 ΔV 放大,被放大的电压差 ΔV 传递到MOS管M23的栅端,进而反向抑制MOS管M23的漏端电压即输出电压 V_{out} 的变化。因此,对于负载的瞬态变化,此环路可以做出快速响应并抑制此变化。

[0041] 由于MOS管M22和M18为推挽结构,因此MOS管M23的栅压最大可以接近电源VDD,对于轻载的状态,MOS管M23处于亚阈值态,MOS管M23几乎不消耗电流;MOS管M23的栅压最小可以接近0,MOS管M23处于线性态,因此可以驱动较大的负载电流带隙电压基准源的输出级为单位增益负反馈,因此:

$$[0042] V_{out} = V_7 = V_{EB3} + \frac{a}{1+a} \frac{V_T \ln(NM)}{R_1} \times R_3 \quad (3)$$

[0043] 高稳定的零温度系数电压缓冲电路的作用:

[0044] 因为外部偏压VB并非理想的电压源,所以,如果外界干扰(电源变化或温度变化或噪声)造成VB发生瞬间变化。此变化会通过M14和M16传递到节点7,即对 V_7 的精度造成影响。对于传统的单位增益电压跟随器,当负载发生瞬间变化时,它需要很长的时间才能恢复到初始状态;本发明中的电压缓冲电路:如果VB升高造成 V_7 电压降低,此变化通过PNP管Q3、MOS管M9和M8传递到MOS管M10的栅端,进而反向抑制MOS管M10的漏端电压即输出电压 V_7 的变化,因此,对于VB的瞬间变化, V_7 可以保持恒定,进而保证输出电压 V_{out} 的恒定,提高了输出电压的精度。

[0045] 以上所述仅是本发明的优选实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本发明技术原理的前提下,还可以做出若干改进和变形,这些改进和变形也应视为本发明的保护范围。

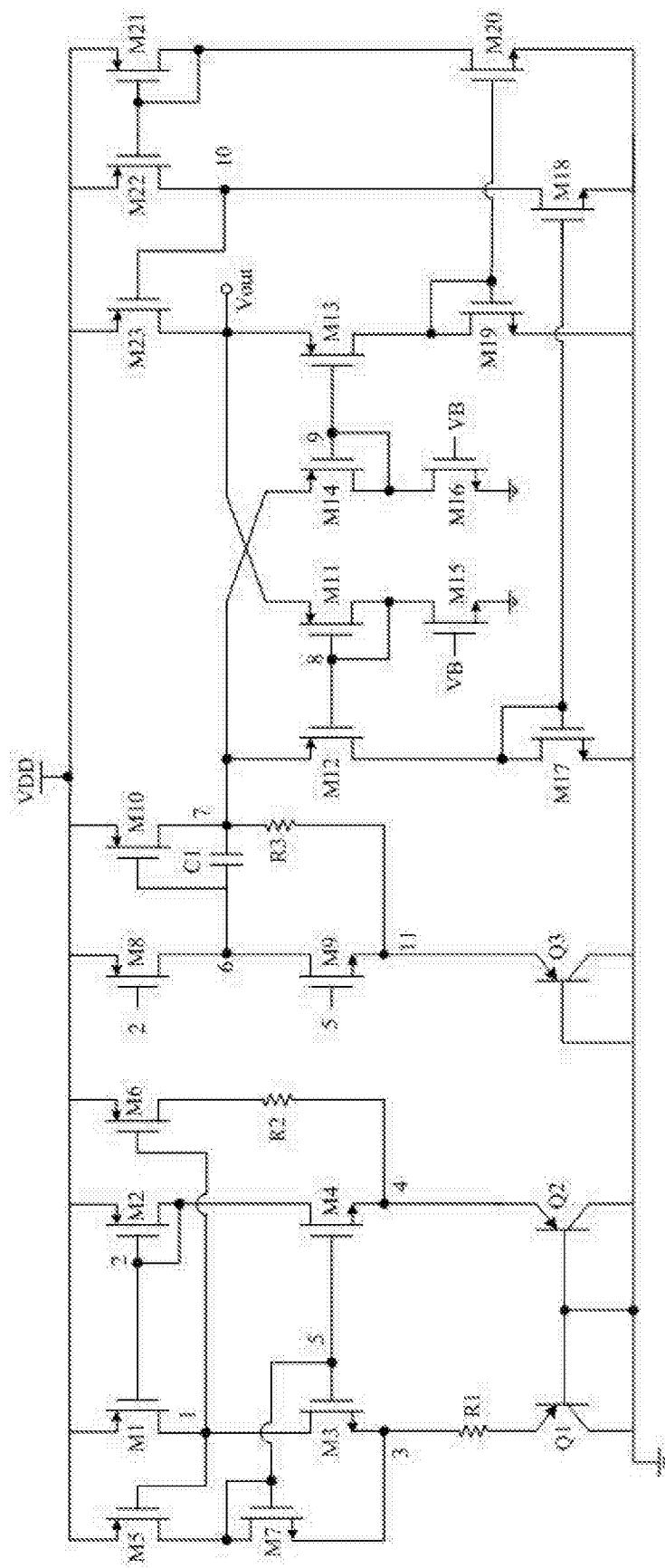


图1