



(12)

Patentschrift

(21) Aktenzeichen: **10 2004 021 054.3**
(22) Anmeldetag: **29.04.2004**
(43) Offenlegungstag: **24.11.2005**
(45) Veröffentlichungstag
der Patenterteilung: **18.09.2014**

(51) Int Cl.: **H01L 23/488** (2000.01)
H01L 29/78 (2006.01)
H01L 29/739 (2006.01)
H01L 23/13 (2006.01)
H01L 21/50 (2006.01)

Innerhalb von neun Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

(73) Patentinhaber:
Infineon Technologies AG, 81669 München, DE

(74) Vertreter:
Westphal, Mussgnug & Partner, 80331 München, DE

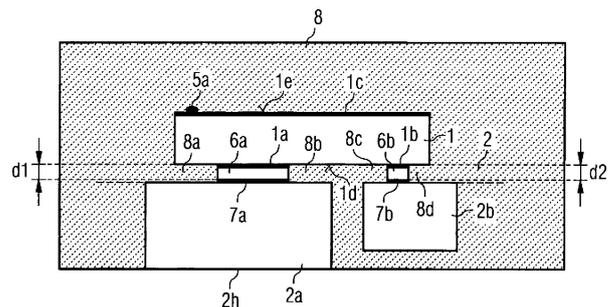
(72) Erfinder:
Otremba, Ralf, 87600 Kaufbeuren, DE

(56) Ermittelter Stand der Technik:

DE	196 17 055	C1
DE	100 03 671	A1
US	2002 / 0 060 356	A1
WO	02/ 060 527	A2
WO	2004/ 032 198	A2

(54) Bezeichnung: **Halbleiterbauelement und Verfahren zu seiner Herstellung**

(57) Hauptanspruch: Halbleiterbauelement mit einem Gehäuse (8) wenigstens einem ersten Halbleiterchip (1) und einem Chipträger (2), wobei der Halbleiterchip (1) eine erste Seite aufweist, die dem Chipträger (2) zugewandt ist und an der ein erster Anschlusskontakt (1a) und ein zweiter Anschlusskontakt (1b) angeordnet sind, der Chipträger (2) einen ersten Chipträgerteil (2a) und zumindest einen zu diesem beabstandeten und von diesem getrennten zweiten Chipträgerteil (2b) aufweist, eine erste Kontaktschicht (6a) zwischen dem ersten Anschlusskontakt (1a) und dem ersten Chipträgerteil (2a) angeordnet ist und diese elektrisch leitend miteinander verbindet, eine zweite Kontaktschicht (6b) zwischen dem zweiten Anschlusskontakt (1b) und dem zweiten Chipträgerteil (2b) angeordnet ist und diese elektrisch leitend miteinander verbindet, die Dicken (d_1 , d_2) der ersten (6a) und zweiten (6b) Kontaktschicht in einer vertikalen Richtung so gewählt sind, dass zwischen dem Halbleiterchip (1) und dem Chipträger (2) ein vorgegebener minimal einzuhaltender Abstand nicht unterschritten ist, und wobei höchstens einer der Chipträgerteile (4c) aus dem Gehäuse (8) herausgeführt ist.



Beschreibung

[0001] Die Erfindung betrifft ein Halbleiterbauelement mit einem Halbleiterchip und einem Chipträger, wobei der Halbleiterchip auf seiner dem Chipträger zugewandten Vorderseite einen ersten und einen zweiten Anschlusskontakt aufweist und mit dem Chipträger verbunden ist. Diese Art der Anordnung wird auch als "Flipchip-Anordnung" bezeichnet. Auf seiner der Vorderseite gegenüber liegenden Rückseite weist ein derartiger Halbleiterchip, der bevorzugt als Leistungshalbleiterchip ausgebildet ist, üblicherweise einen dritten Anschlusskontakt auf.

[0002] Bei dem ersten bzw. dritten Anschlusskontakt handelt es sich beispielsweise um einen ersten und einen zweiten Lastanschluss eines in den Halbleiterchip integrierten Bauelements, beispielsweise um den Source-Anschluss bzw. den Drain-Anschluss eines n-Kanal MOSFETs oder IGBTs. Der zweite Anschlusskontakt bildet einen Steueranschluss des Bauelements, d. h. ein Gate-Anschlussbein eines in den Chip integrierten MOSFETs.

[0003] Die Flipchip-Anordnung wird beispielsweise gewählt, um anstelle des an der Rückseite angeordneten, bei vielen Anwendungen auf hohem elektrischen Potential liegenden dritten Anschlusskontaktes den an der Vorderseite angeordneten ersten Anschlusskontakt, der üblicherweise auf einem niedrigeren elektrischen Potential liegt, mit dem Chipträger elektrisch und mechanisch zu verbinden. Durch diese Maßnahme werden Schaltungsverluste sowie elektromagnetische Störstrahlungen reduziert, die andernfalls, nämlich beim Anschließen des Chipträgers an das hohe Potential des dritten Anschlusskontaktes, aus der verhältnismäßig hohen Kapazität sowie den großen Abmessungen des Chipträgers resultieren.

[0004] Bei derartigen Anordnungen liegt der auf der Rückseite des Halbleiterchips angeordnete dritte Anschlusskontakt auf einem hohen elektrischen Potential gegenüber dem Chipträger. Dieses hohe elektrische Potential erstreckt sich infolge einer beim Sägen des Halbleiterchips auftretenden Oberflächenveränderung an dessen in vertikaler Richtung verlaufenden Seiten bis an die dem Chipträger zugewandten Kanten des Halbleiterchips.

[0005] Um eine ausreichende Spannungsfestigkeit des Halbleiterbauelements zu erreichen ist es erforderlich, einen ausreichend großen Abstand zwischen der Vorderseite des Halbleiterchips und dem Chipträger vorzusehen. Andererseits ist es vorteilhaft, diesen Abstand nicht zu groß zu wählen, da sich hierdurch insbesondere die Wärmeableitung vom Halbleiterchip über zur Kontaktierung verwendete Lotkugeln zum Chipträger unnötig verschlechtert.

[0006] Üblicherweise wird eine Flipchip-Anordnung mittels an den Anschlusskontakten angeordneten Lotkugeln die auch als "Solder Balls" bezeichnet werden, aus einem niedrigschmelzenden Metall bzw. einer niedrigschmelzenden Legierung realisiert. Bei der Montage wird der Halbleiterchip mit den Lotkugeln auf den aufgeheizten Chipträger gesetzt, wobei die Lotkugeln schmelzen und so den Halbleiterchip mit dem Chipträger elektrisch und mechanisch verbinden. Diese Anordnung weist jedoch den Nachteil auf, dass es schwierig ist, mit derartigen Lotkugeln einen definierten Abstand einzustellen.

[0007] Bei derartigen Halbleiterchips mit Flipchip-Anordnung müssen insbesondere der erste und der zweite Anschlusskontakt jeweils mit einem elektrisch leitenden Anschluss kontaktiert werden. Da diese beiden Anschlusskontakte auf derselben Seite des Halbleiterchips angeordnet sind, dürfen die entsprechenden elektrischen Anschlüsse nicht elektrisch leitend miteinander verbunden sein, was die Verwendung eines vollmetallischen Chipträgers erschwert. Alternativ zu einem vollmetallischen Chipträger werden auch Chipträger mit einem elektrisch isolierenden Träger verwendet, die mit einer strukturierten Metallisierung versehen sind und die außerdem noch eine gute Wärmeleitfähigkeit aufweisen. Derartige Chipträger, beispielsweise mit Kupfer beschichtete Keramikträger, sogenannte DCB-Substrate (DCB = Direct Copper Bonding), weisen den Nachteil auf, dass sie teuer in der Herstellung sind.

[0008] Aus der WO 2004/032 198 A2 ist eine Anordnung mit einem zweiteiligen Chipträger bekannt, auf dem ein Halbleiterchip in Flipchipanordnung befestigt ist. Auf seiner dem Chipträger zugewandten Seite ist der Halbleiterchip mittels Metallzapfen sowie unter Verwendung von Lotbumps mit dem Chipträger verbunden.

[0009] Die DE 196 17 055 C1 beschreibt ein Halbleiterleistungsmodul mit einem Keramiksubstrat, auf dem mehrere Halbleiterchips angeordnet sind. Die Isolationsfestigkeit des Halbleiterleistungsmoduls wird mit Hilfe als Prepregs ausgebildeter, strukturierter Isolationszwischenlagen erreicht, die auf der dem Keramiksubstrat abgewandten Seite der Halbleiterchips auflaminiert werden.

[0010] Aus der WO 02/060 527 A2 ist ein implantierbares elektronisches Gerät bekannt, welches eine innere Kammer aufweist, die zur Aufnahme interner Komponenten, insbesondere eines Steuerschaltkreises, dient. Gemäß einer weiteren Ausgestaltung kann ein Hochspannungschip eines implantierbaren elektronischen Geräts mittels Oberflächenmontage-technik auf einem Substrat montiert werden.

[0011] Aus der US 2002/0 060 356 A1 ist eine Leistungshalbleiterbaugruppe mit einer metallischen

Grundplatte bekannt, auf die ein mit Halbleiterbauelementen bestücktes, metallisiertes Keramiksubstrat aufgelötet ist. Zwischen dem Substrat und der Grundplatte sind Bumps aus Aluminiumdraht vorgesehen, die dazu dienen, den Abstand zwischen dem Substrat und der Grundplatte einzustellen.

[0012] In der DE 100 03 671 A1 ist eine Halbleiter-Packung mit einem Transistorchip beschrieben, der auf einer Seite zwei Aluminiumelektroden aufweist. Für jede dieser Aluminiumelektroden ist ein externer Verbindungsanschluss vorgesehen, der mit Hilfe von Gold-Bumps mit der betreffenden Aluminiumelektrode verbunden ist.

[0013] Es ist die Aufgabe der vorliegenden Erfindung, ein Halbleiterbauelement mit einem Halbleiterchip bereitzustellen, das elektrisch mit einem preiswerten Chipträger kontaktiert ist, und bei dem ein einzuhaltender Mindestabstand zwischen dem Halbleiterchip und dem Chipträger auf einfache Weise eingestellt ist, sowie ein Verfahren zur Herstellung eines solchen Halbleiterbauelements.

[0014] Diese Aufgabe wird durch ein Halbleiterbauelement gemäß den Merkmalen des Anspruchs 1 bzw. durch ein Verfahren zur Herstellung eines Halbleiterbauelements gemäß Anspruch 14 gelöst. Vorteilhafte Ausgestaltungen der Erfindung sind Gegenstand der Unteransprüche.

[0015] Das Halbleiterbauelement umfasst einen Halbleiterchip und einen Chipträger, wobei der Halbleiterchip eine erste Seite aufweist, die dem Chipträger zugewandt ist und an der ein erster Anschlusskontakt und ein zweiter Anschlusskontakt angeordnet sind. Der Chipträger umfasst des weiteren einen ersten Chipträgerteil und einen von diesem beabstandeten und getrennten zweiten Chipträgerteil. Eine erste Kontaktschicht ist zwischen dem ersten Anschlusskontakt und dem ersten Chipträgerteil angeordnet und verbindet diese elektrisch leitend miteinander. Entsprechend ist eine zweite Kontaktschicht zwischen dem zweiten Anschlusskontakt und dem zweiten Chipträgerteil angeordnet und verbindet diese ebenfalls elektrisch leitend miteinander.

[0016] Die Dicken der ersten und zweiten Kontaktschicht in einer vertikalen Richtung des Halbleiterchips sind so gewählt, dass zwischen der Vorderseite des Halbleiterchips und dem Chipträger ein vorgegebener minimaler Abstand nicht unterschritten ist. Dieser minimale Abstand ist dabei unter Berücksichtigung einer gewünschten Spannungsfestigkeit des Bauelementes gewählt und insbesondere so gewählt, dass eine vorgegebene Mindestspannungsfestigkeit erreicht wird.

[0017] Die erste bzw. zweite Kontaktschicht dienen als Abstandhalter zwischen dem Chipträger und dem

Halbleiterchip. Da mit zunehmender Dicke der ersten bzw. zweiten Kontaktschicht der Wärmewiderstand zwischen Halbleiterchip und Chipträger steigt und da die Kosten sowie der Zeitbedarf für die Herstellung derartiger Kontaktschichten mit deren Schichtdicke ansteigen, ist die Dicke idealerweise so gewählt, dass die erforderliche Isolationsfestigkeit, ggf. unter Berücksichtigung einer bestimmten Sicherheitszuschläge, gerade erreicht ist.

[0018] Bei der Herstellung eines erfindungsgemäßen Halbleiterbauelements wird die erste bzw. zweite Kontaktschicht vorzugsweise auf den ersten bzw. zweiten Anschlusskontakt des Halbleiterchips aufgebracht.

[0019] Anschließend wird der Halbleiterchip mittels Lötverbindungen, die zwischen dem Chipträger und der ersten bzw. zweiten Kontaktschicht angeordnet sind, miteinander verbunden. Dabei ist es vorteilhaft, wenn der Schmelzpunkt der ersten und zweiten Kontaktschicht höher ist als der Schmelzpunkt des dabei verwendeten, externen Anschluss-Lotes von vorzugsweise 180°C–230°C. Dadurch ist es möglich, das Halbleiterbauteil mit dem Chipträger, beispielsweise einem PCB-Träger (PCB = Printed Circuit Board), zu verlöten, ohne gleichzeitig die erste und zweite Kontaktschicht aufzuschmelzen. Der Schmelzpunkt der ersten bzw. zweiten Kontaktschicht liegt vorzugsweise über 260°C und damit über dem Schmelzpunkt typischer Lotkugeln von üblicherweise zwischen 180°C und 230°C.

[0020] Ebenso ist es möglich, die Kontaktschichten auf geeignete Stellen des Chipträgers aufzubringen und sie dann mit den betreffenden Anschlusskontakten des Halbleiterchips zu verlöten.

[0021] Der Chipträger umfasst einen ersten und einen zweiten Chipträgerteil, die voneinander beabstandet sind. Der erste und zweite Chipträgerteil sind bei der Herstellung des Halbleiterbauelementes, insbesondere bei der Herstellung der oben genannten Lötverbindung zwischen den Kontaktschichten und dem Chipträger, fest miteinander verbunden und werden in einem späteren Verfahrensschritt voneinander getrennt. Dieses Verfahren erleichtert die Justierung zwischen dem Halbleiterchip und dem ersten bzw. zweiten Chipträgerteil. Des Weiteren ermöglicht sie die Verwendung eines vollmetallischen Chipträgers, da der erste und der zweite Chipträgerteil nach der Trennung nicht mehr elektrisch leitend miteinander verbunden sind.

[0022] Zur Erhöhung der Isolationsfestigkeit ist es vorgesehen, zwischen den Halbleiterchip und den Chipträger ein Isolationsmaterial einzubringen. Das Isolationsmaterial wird bevorzugt in den zwischen den Halbleiterchip und dem Chipträger ausgebildeten Zwischenraum eingegossen oder eingespritzt.

Besonders bevorzugt wird als Isolationsmaterial eine Vergussmasse verwendet, mit der zumindest der Halbleiterchip des Halbleiterbauelementes während eines nachfolgenden Verfahrensschrittes vergossen bzw. umspritzt wird.

[0023] Die typischerweise verwendeten Isolationsmaterialien bzw. Vergussmassen weisen eine Isolationsfestigkeit von vorzugsweise über 50 V/ μm auf.

[0024] Die Herstellung der ersten und/oder zweiten Kontaktschicht kann beispielsweise mittels physikalischer (PVD = Physical Vapour Deposition) oder chemischer (CVD = Chemical Vapour Deposition) Abscheidung aus der Gasphase, mittels galvanischer bzw. stromloser Abscheidung oder durch Sputtern erfolgen. Die Abscheidung erfolgt vorzugsweise auf einer mit Öffnungen versehenen Maskenschicht. Bevorzugte Materialien für die erste und zweite Kontaktschicht sind Kupfer, Aluminium und weitere Metalle wie z. B. Gold, Silber, Zinn, Titan, oder Nickel oder Legierungen mit zumindest einem dieser Metalle.

[0025] Das erfindungsgemäße Halbleiterbauelement wird nachfolgend anhand der beigefügten Figuren näher erläutert. In den Figuren bezeichnen, sofern nicht anders angegeben, gleiche Bezugszeichen gleiche Teile mit gleicher Bedeutung. Es zeigen:

[0026] Fig. 1 einen Querschnitt durch ein erfindungsgemäßes Halbleiterbauelement, bei dem ein für die Isolationsfestigkeit zwischen einem Halbleiterchip und einem Chipträger minimal einzuhalten-der Abstand unter Verwendung von Kontaktschichten eingestellt ist,

[0027] Fig. 2 das Halbleiterbauelement gemäß Fig. 1 in Draufsicht, und

[0028] Fig. 3 ein Halbleiterbauelement entsprechend Fig. 2, bei dem der Steueranschluss des ersten Halbleiterchips mit einem Anschlussbein elektrisch verbunden ist, in Draufsicht.

[0029] Fig. 1 zeigt in Seitenansicht im Querschnitt ein Halbleiterbauelement mit einem Halbleiterchip **1**, der einen ersten und zweiten Anschlusskontakt **1a**, **1b** aufweist, die an einer ersten Seite **1d** des Halbleiterchips **1** angeordnet sind. Auf einer der ersten Seite **1d** gegenüberliegenden zweiten Seite **1e** ist ein dritter Anschlusskontakt **1c** angeordnet. In dem ersten Halbleiterchip **1** ist ein Leistungstransistor, beispielsweise ein MOSFET, ein IGBT, ein Thyristor oder ein Bipolartransistor realisiert, wobei der erste und dritte Anschlusskontakt **1a**, **1c** Lastanschlüsse dieses Leistungstransistors und der zweite Anschlusskontakt **1b** einen Steueranschluss dieses Leistungstransistors bilden. Bei einem als MOSFET oder IGBT ausgebildeten vertikalen Leistungstransistor stellt der erste Anschlusskontakt **1a** beispielsweise den Sour-

ce-Anschluss, der zweite Anschlusskontakt **1b** den Gate-Anschluss und der dritte Anschlusskontakt **1c** den Drain-Anschluss dar.

[0030] Der erste Anschlusskontakt **1a** und der zweite Anschlusskontakt **1b** des Halbleiterchips **1** sind mit einer ersten Kontaktschicht **6a** bzw. einer zweiten Kontaktschicht **6b** versehen. Diese Kontaktschichten **6a**, **6b** sind wegen der guten elektrischen und thermischen Leitfähigkeit beispielsweise aus Kupfer, Aluminium oder einer Legierung dieser Metalle gebildet. Die Herstellung dieser Kontaktschichten **6a**, **6b** erfolgt bevorzugt mittels eines Abscheideverfahrens, bei dem Teilchen aus einer flüssigen Phase oder einer Gasphase physikalisch oder chemisch abgeschieden werden. Die Abscheidung erfolgt vorzugsweise auf eine erste Maskenschicht, die auf die erste Seite **1d** des Halbleiterchips **1** aufgebracht ist.

[0031] Der Halbleiterchip **1** bildet zusammen mit der ersten Kontaktschicht **6a** und der zweiten Kontaktschicht **6b** eine Einheit. Diese Einheit ist mittels Lotverbindungen **7a**, **7b** mit einem Chipträger verbunden, der einen ersten Chipträgerteil **2a** sowie einen in einer lateralen Richtung des Halbleiterchips **1** dazu beabstandeten zweiten Chipträgerteil **2b** umfasst. Die Lotverbindungen **7a**, **7b** können beispielsweise dadurch erzeugt werden, dass die Kontaktschichten **6a**, **6b** zunächst mit einer Lotschicht versehen werden. Anschließend kann die Einheit aus Halbleiterchip **1**, den Kontaktschichten **6a**, **6b** sowie den Lotschichten **7a**, **7b** mit dem aufgeheizten Chipträger **2a**, **2b** kontaktiert werden, so dass die Lote zunächst schmelzen und anschließend nach dem Aushärten die Lotverbindungen **7a**, **7b** bilden. Damit sind der Halbleiterchip **1** und der Chipträger **2a**, **2b** miteinander verbunden und in vertikaler Richtung, das heißt in einer Richtung senkrecht zur ersten Seite **1d** des Halbleiterchips **1**, voneinander beabstandet.

[0032] Um die Isolationsfestigkeit zwischen dem Halbleiterchip **1** und dem Chipträger **2a**, **2b** weiter zu erhöhen, ist es vorteilhaft, in den Zwischenraum zwischen dem Halbleiterchip **1** und dem Chipträger **2a**, **2b** ein Isolationsmaterial **8a–8d** einzubringen, bevorzugt einzuspritzen oder einzugießen. Dieses Isolationsmaterial **8a–8d** ist vorzugsweise Bestandteil einer Vergussmasse **8**, die den Halbleiterchip **1** vollständig umschließt, und die ein Gehäuse des Halbleiterbauelements bildet.

[0033] Der zur Isolationsfestigkeit erforderliche Mindestabstand zwischen dem Halbleiterchip **1** und dem Chipträger **2a**, **2b** ist insbesondere durch das Material des Isolationsmaterials **8a** bis **8d** bestimmt. Wird als Isolationsmaterial **8a** bis **8d** eine Vergussmasse **8** verwendet, so lässt sich damit eine Isolationsfestigkeit von typischerweise größer 50 V/ μm erreichen. Bei einer erforderlichen Isolationsfestigkeit von 2000 V ergibt sich damit eine vertikale Dicke d_1 bzw. d_2

der ersten bzw. zweiten Kontaktschicht **6a** bzw. **6b** von größer 40 µm. Durch die Dicken d1 bzw. d2 ergibt sich ein Minimalabstand zwischen dem Halbleiterchip **1** und dem Chipträger **2a**, **2b**. Die vertikalen Dicken der Lotverbindungen **7a**, **7b** können so dünn ausgeführt werden, dass sie gegenüber den vertikalen Dicken d1, d2 der ersten bzw. zweiten Kontaktschicht **6a** bzw. **6b** vernachlässigbar sind.

[0034] In Fig. 2 ist eine Draufsicht auf das Halbleiterbauelement gemäß Fig. 1 dargestellt. Die Vergussmasse ist in der Darstellung gemäß Fig. 2 weggelassen, lediglich die äußeren Abmessungen des durch die Vergussmasse **8** gebildeten Gehäuses sind gestrichelt dargestellt. Die Ansicht zeigt den Halbleiterchip **1** mit Blick auf die zweite Seite **1e** des Halbleiterchips **1** und damit auf den an der zweiten Seite **1e** angeordneten dritten Anschlusskontakt **1c**.

[0035] Die an der der zweiten Seite **1e** gegenüberliegenden ersten Seite **1d** angeordneten Anschlusskontakte **1a**, **1b** sind jeweils gestrichelt angedeutet. Wie aus Fig. 2 ersichtlich ist, ragen die beiden Chipträger **2a**, **2b** in lateraler Richtung des ersten Halbleiterchips **1** in dem Beispiel über diesen hinaus.

[0036] Vor der Herstellung der in Fig. 1 dargestellten Lotverbindungen **7a**, **7b** zwischen der ersten bzw. zweiten Kontaktschicht **6a** bzw. **6b** sind der erste Chipträger **2a** und der zweite Chipträger **2b** mittels eines in Fig. 2 gestrichelt dargestellten Verbindungssteges **2c** miteinander verbunden. Eine derartiger Verbindungssteg **2c** erleichtert die Positionierung des Halbleiterchips **1** in Bezug auf den ersten bzw. zweiten Chipträger **2a** bzw. **2b**. Der Verbindungssteg **2c** wird erfindungsgemäß nach dem Herstellen der Lotverbindungen **7a**, **7b**, bevorzugt nach dem Vergießen zumindest des Halbleiterchips **1**, entfernt, wodurch der zwei voneinander beabstandete getrennte Chipträger **2a**, **2b** umfassende Chipträger **2** entsteht. In entsprechender Weise kann der Chipträger **2** auch mehr als zwei Chipträger **2a**, **2b** umfassen, die vor dem Vereinzeln durch eine entsprechend höhere Anzahl von Verbindungsstegen miteinander verbunden sind. Das Vereinzeln erfolgt dabei erfindungsgemäß so, dass kein oder höchstens ein Chipträger **2** aus dem Gehäuse herausgeführt ist.

[0037] Die Ansteuerung des in dem ersten Halbleiterchip integrierten Bauelements erfolgt optional mittels eines Steuerschaltkreises, der in einem zweiten Halbleiterchip **3** integriert ist, der in dem Beispiel auf dem ersten Chipträger **2a** angeordnet ist. Die dem ersten Chipträger **2a** zugewandte Seite dieses zweiten Halbleiterchips **3** kann dabei elektrisch leitend mit dem zweiten Chipträger **2a** verbunden sein, oder kann elektrisch gegenüber diesem zweiten Chipträger **2a** isoliert sein. Um diesen zweiten Halbleiterchip **3** isoliert auf dem zweiten Chipträger

teil **2a** aufzubringen, ist dieser Halbleiterchip **3** beispielsweise mittels eines elektrisch isolierenden Klebers auf das Chipträger **2a** aufgeklebt.

[0038] Des weiteren umfasst das erfindungsgemäße Halbleiterbauelement zu seiner äußeren Kontaktierung und Montage Anschlussbeine **4a–4g**. Ein aus dem durch die Vergussmasse gebildeten Gehäuse herausragendes erstes Anschlussbein **4a** kontaktiert den an der zweiten Seite **1e** des ersten Halbleiterchips **1** angeordneten dritten Anschlusskontakt **1c**. Hierzu ist der dritte Anschlusskontakt **1c** mittels eines Bonddrahtes **5a** mit dem ersten Anschlussbein **4a** verbunden. Ein zweites Anschlussbein **4c** ist bevorzugt einstückig mit dem ersten Chipträger **2a** verbunden, um den an der ersten Seite **1d** angeordneten ersten Anschlusskontakt **1a** des ersten Halbleiterchips **1** zu kontaktieren. Das zweite Chipträger **2b** und mögliche weitere Chipträger weisen in dem Ausführungsbeispiel keine unmittelbar nach außen reichende elektrisch leitende Verbindung auf. Wie bereits erläutert, entspricht der zweite Anschlusskontakt **1b** beispielsweise einem Steueranschluss eines in dem ersten Halbleiterchip **1** integrierten Leistungsbaulements, wobei in dem Ausführungsbeispiel eine Ansteuerung dieses Bauelements über den auf den ersten Chipträger **2a** aufgebrachtene Steuerschaltkreis **3** erfolgt. Der Steuerschaltkreis **3** ist hierfür mittels eines Bonddrahtes **5h** an dem zweiten Chipträger **2b** angeschlossen. Der Steuerschaltkreis **3** weist weitere Anschlüsse auf, die mittels Bonddrähten **5d**, **5e**, **5f**, **5g** an aus dem Gehäuse herausragende Anschlussbeine **4d**, **4e**, **4f**, **4g** angeschlossen sind. Außerdem ist ein weiterer Anschluss des Steuerschaltkreises **3** an dem mit dem ersten Chipträger **2a** verbundenen Anschluss **4c** über einen Bonddraht **5d** angeschlossen, um diesen Anschluss des Steuerschaltkreises **3** auf das Potential des ersten Anschlusskontaktes **1a** des Bauelements zu legen.

[0039] Bei Integration eines Leistungs-MOSFETs oder Leistungs-IGBTs in dem ersten Halbleiterchip **1** bildet das erste Anschlussbein **4a** beispielsweise den von Außen zugänglichen Drain-Anschluss des Bauelements, das zweite Anschlussbein **4c** den von Außen zugänglichen Source-Anschluss des Bauelements, während der Gate-Anschluss nicht unmittelbar von Außen zugänglich ist, sondern über den Steuerschaltkreis **3** angesteuert ist, der von Außen zugängliche Ein- und Ausgänge **4d–4g** aufweist.

[0040] Die äußere Abgrenzung der Vergussmasse **8** ist gestrichelt dargestellt. Die Vergussmasse **8** umschließt zumindest den Halbleiterchip **1**, darüber hinaus bevorzugt die Kontaktschicht **6a**, **6b** und zumindest abschnittsweise den ersten und zweiten Chipträger **2a**, **2b**. Der erste Chipträger **2a** weist besonders bevorzugt eine dem Halbleiterchip **1** abgewandte, erste Seite **2h** auf, die zumindest nicht vollständig von der Vergussmasse **8** umschlossen ist.

Dadurch kann die erste Seite **1h** des ersten Chipträgerteils **2a** zur elektrischen und/oder thermischen Kontaktierung des Halbleiterbauelementes verwendet werden.

[0041] Nach dem Entfernen des Verbindungssteges **2c** weisen der erste und zweite Chipträgerteil **2a** bzw. **2b** Fortsätze **2d** bzw. **2e** auf, deren Enden **2f** bzw. **2g** nicht von der Vergussmasse **8** bedeckt sind. Die Enden **2f** bzw. **2g** sind jedoch nicht zur äußeren Kontaktierung des Halbleiterbauelements vorgesehen und nach dem Vereinzeln elektrisch voneinander getrennt.

[0042] Anders als in **Fig. 2** gezeigt, kann der zweite Chipträgerteil **2b** von Außen kontaktierbar sein. Dies ist beispielhaft in **Fig. 3** dargestellt. Der zweite Chipträger **2b** ist mittels eines Bonddrahtes **5i** elektrisch leitend mit einem Anschlussbein **4g** verbunden, das aus dem Gehäuse **8** heraus ragt und somit von Außen kontaktierbar ist.

[0043] In dem dargestellten Ausführungsbeispiel ist der zweite Chipträgerteil **2b** mit dem Steueranschluss **1b** des ersten Halbleiterchips **1** elektrisch verbunden. Auf diese Weise ist es möglich, den ersten Halbleiterchip **1** mittels eines von Außen an das Anschlussbein **4g** angelegten Steuersignals anzusteuern. Der Bonddraht **5h**, der den Steuerschaltkreis **3** elektrisch leitend mit dem zweiten Chipträgerteil **2b** verbindet, ist dann optional und kann beispielsweise dazu genutzt werden, die am zweiten Chipträgerteil **2b** bzw. die am zweiten Anschlusskontakt **1b** anliegende Spannung zu detektieren, oder beispielsweise den ersten Halbleiterchip **1** anzusteuern, insbesondere an- oder abzuschalten.

[0044] Das Anschlussbein **4g** kann insbesondere an dem zweiten Chipträgerteil **2b** einstückig angeformt sein. Auf den Bonddraht **5i** kann dann verzichtet werden.

Bezugszeichenliste

1	erster Halbleiterchip
1a	erster Anschlusskontakt
1b	zweiter Anschlusskontakt
1c	dritter Anschlusskontakt
1d	erste Seite des ersten Halbleiterchips
1e	zweite Seite des ersten Halbleiterchips
2	Chipträger
2a	erster Chipträgerteil
2b	zweiter Chipträgerteil
2c	Verbindungssteg
2d	Ansatz des ersten Chipträgerteils
2e	Ansatz des zweiten Chipträgerteils
2f	Ende des Ansatzes des ersten Chipträgerteils

2g	Ende des Ansatzes des zweiten Chipträgerteils
2h	erste Seite des ersten Chipträgerteils
3	Steuerschaltkreis
4a–4g	Anschlussbein
5a, 5c–5i	Bonddraht
6a	erste Kontaktschicht
6b	zweite Kontaktschicht
7a, 7b	Lotverbindung
8	Vergussmasse, Gehäuse
8a–8d	Isolationsschicht
d1	Dicke der ersten Kontaktschicht
d2	Dicke der zweiten Kontaktschicht

Patentansprüche

1. Halbleiterbauelement mit einem Gehäuse (**8**) wenigstens einem ersten Halbleiterchip (**1**) und einem Chipträger (**2**), wobei der Halbleiterchip (**1**) eine erste Seite aufweist, die dem Chipträger (**2**) zugewandt ist und an der ein erster Anschlusskontakt (**1a**) und ein zweiter Anschlusskontakt (**1b**) angeordnet sind, der Chipträger (**2**) einen ersten Chipträgerteil (**2a**) und zumindest einen zu diesem beabstandeten und von diesem getrennten zweiten Chipträgerteil (**2b**) aufweist, eine erste Kontaktschicht (**6a**) zwischen dem ersten Anschlusskontakt (**1a**) und dem ersten Chipträgerteil (**2a**) angeordnet ist und diese elektrisch leitend miteinander verbindet, eine zweite Kontaktschicht (**6b**) zwischen dem zweiten Anschlusskontakt (**1b**) und dem zweiten Chipträgerteil (**2b**) angeordnet ist und diese elektrisch leitend miteinander verbindet, die Dicken (**d1**, **d2**) der ersten (**6a**) und zweiten (**6b**) Kontaktschicht in einer vertikalen Richtung so gewählt sind, dass zwischen dem Halbleiterchip (**1**) und dem Chipträger (**2**) ein vorgegebener minimal einzuhaltender Abstand nicht unterschritten ist, und wobei höchstens einer der Chipträgerteile (**4c**) aus dem Gehäuse (**8**) herausgeführt ist.

2. Halbleiterbauelement nach Anspruch 1, bei dem zwischen dem wenigstens einen ersten Halbleiterchip (**1**) und dem Chipträger (**2**) zumindest abschnittsweise ein Isolationsmaterial (**8a–8d**) angeordnet ist.

3. Halbleiterbauelement nach Anspruch 2, bei dem das Isolationsmaterial (**8a–8d**) eine Vergussmasse (**8**) ist, die den wenigstens einen ersten Halbleiterchip (**1**) umschließt.

4. Halbleiterbauelement nach einem der vorhergehenden Ansprüche, bei dem ein Verhältnis zwischen einer maximalen Sperrspannung des Halbleiterbauelementes und der Dicke (**d1**, **d2**) der ersten (**6a**) und/oder zweiten (**6b**) Kontaktschicht in vertikaler Richtung über 50 V/ μm beträgt.

5. Halbleiterbauelement nach einem der vorhergehenden Ansprüche, bei dem die erste (**6a**) und/oder die zweite (**6b**) Kontaktschicht einen Schmelzpunkt von über 260°C aufweisen.

6. Halbleiterbauelement nach einem der vorhergehenden Ansprüche, bei dem die erste (**6a**) und/oder zweite Kontaktschicht (**6b**) mittels physikalischer oder chemischer Abscheidung aus der Gasphase, Sputtern oder mittels galvanischer und/oder stromloser Abscheidung hergestellt sind.

7. Halbleiterbauelement nach einem der vorhergehenden Ansprüche, bei dem die erste (**6a**) und/oder zweite Kontaktschicht (**6b**) aus Kupfer, Aluminium, Gold, Silber, Zinn, Titan, Nickel oder einer Legierung zumindest eines dieser Metalle gebildet ist.

8. Halbleiterbauelement nach einem der vorhergehenden Ansprüche, bei dem zwischen der ersten Kontaktschicht (**6a**) und dem ersten Chipträger (teil) (**2a**) und/oder zwischen der zweiten Kontaktschicht (**6b**) und dem zweiten Chipträger (teil) (**2b**) eine Lötverbindung (**7a**, **7b**) ausgebildet ist.

9. Halbleiterbauelement nach einem der vorhergehenden Ansprüche, bei dem ein Leistungsbau- element in dem wenigstens einen ersten Halbleiter- chip (**1**) integriert ist und das eine Ansteuerschaltung für das Leistungsbau- element aufweist, die in einem zweiten Halbleiterchip (**3**) integriert ist.

10. Halbleiterbauelement nach Anspruch 9, bei dem der zweite Halbleiterchip (**3**) auf einen der Chip- träger (teile) (**2a**, **2b**) aufgebracht ist.

11. Halbleiterbauelement nach Anspruch 9 oder 10, bei dem das Leistungsbau- element ein MOSFET, ein IGBT, ein Thyristor oder ein Bipolartransistor ist.

12. Halbleiterbauelement nach einem der Ansprü- che 9 bis 11, bei dem ein Lastanschluss des Leis- tungsbau- elements an den ersten Chipträger (teil) (**2a**) und ein Steueranschluss an den zweiten Chipträger- teil (**2b**) angeschlossen ist.

13. Halbleiterbauelement nach Anspruch 12, bei dem der zweite Chipträger (teil) (**2b**) an einen An- schluss des zweiten Halbleiterchips (**3**) angeschlossen ist.

14. Verfahren zur Herstellung eines Halbleiterbau- elements mit folgenden Schritten:

- Bereitstellen eines Halbleiterchips (**1**), der eine erste Seite aufweist, an der ein erster Anschlusskontakt (**1a**) und ein zweiter Anschlusskontakt (**1b**) angeordnet sind,
- Bereitstellen eines ersten Chipträger (teils) (**2a**) und eines zweiten Chipträger (teils) (**2b**), welche voneinan-

der beabstandet und mittels eines Verbindungsstegs (**2c**) miteinander verbunden sind,

- Verbinden des ersten Anschlusskontaktes (**1a**) mit dem ersten Chipträger (teil) (**2a**),
- Verbinden des zweiten Anschlusskontaktes (**1b**) mit dem zweiten Chipträger (teil) (**2b**),
- Herstellen eines Gehäuses (**8**),
- Abtrennen des Verbindungssteges (**2c**) vom ers- ten Chipträger (teil) (**2a**) und vom zweiten Chipträger (teil) (**2b**), so dass erster und zweiter Chipträger (teil) voneinander getrennt werden und höchstens einer der Chipträger (teile) (**2a**; **4c**) aus dem Gehäuse herausge- führt ist.

Es folgen 2 Seiten Zeichnungen

Anhängende Zeichnungen

FIG 1

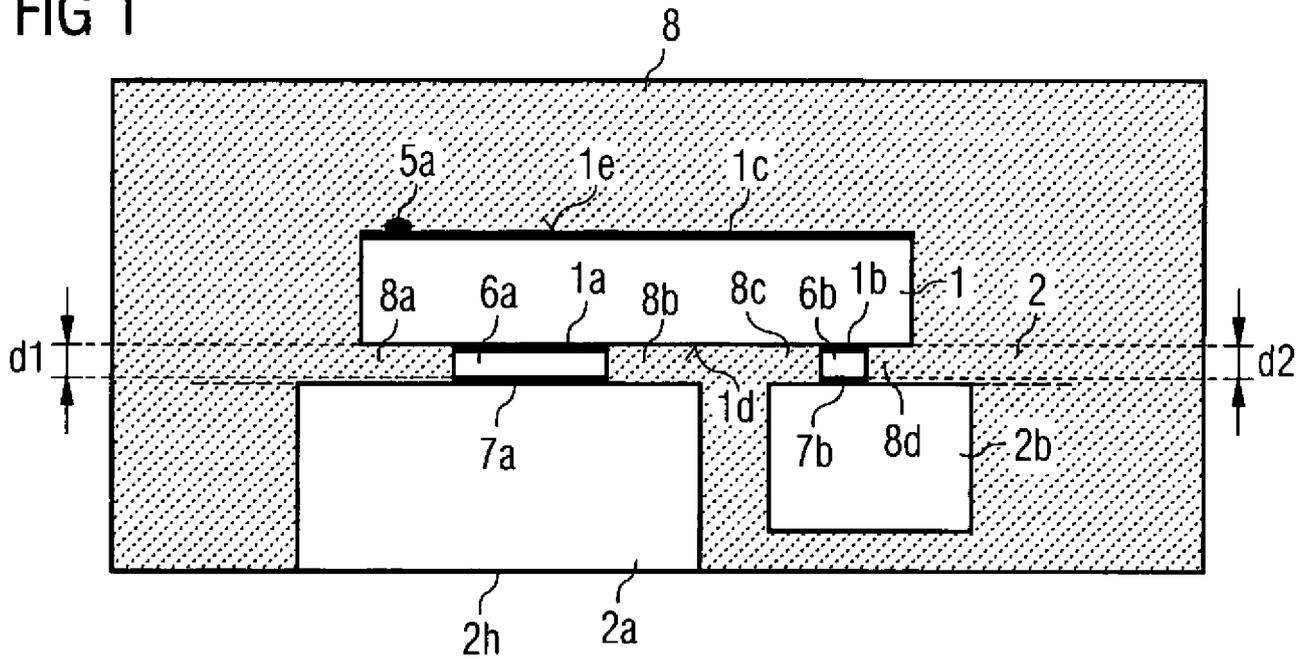


FIG 2

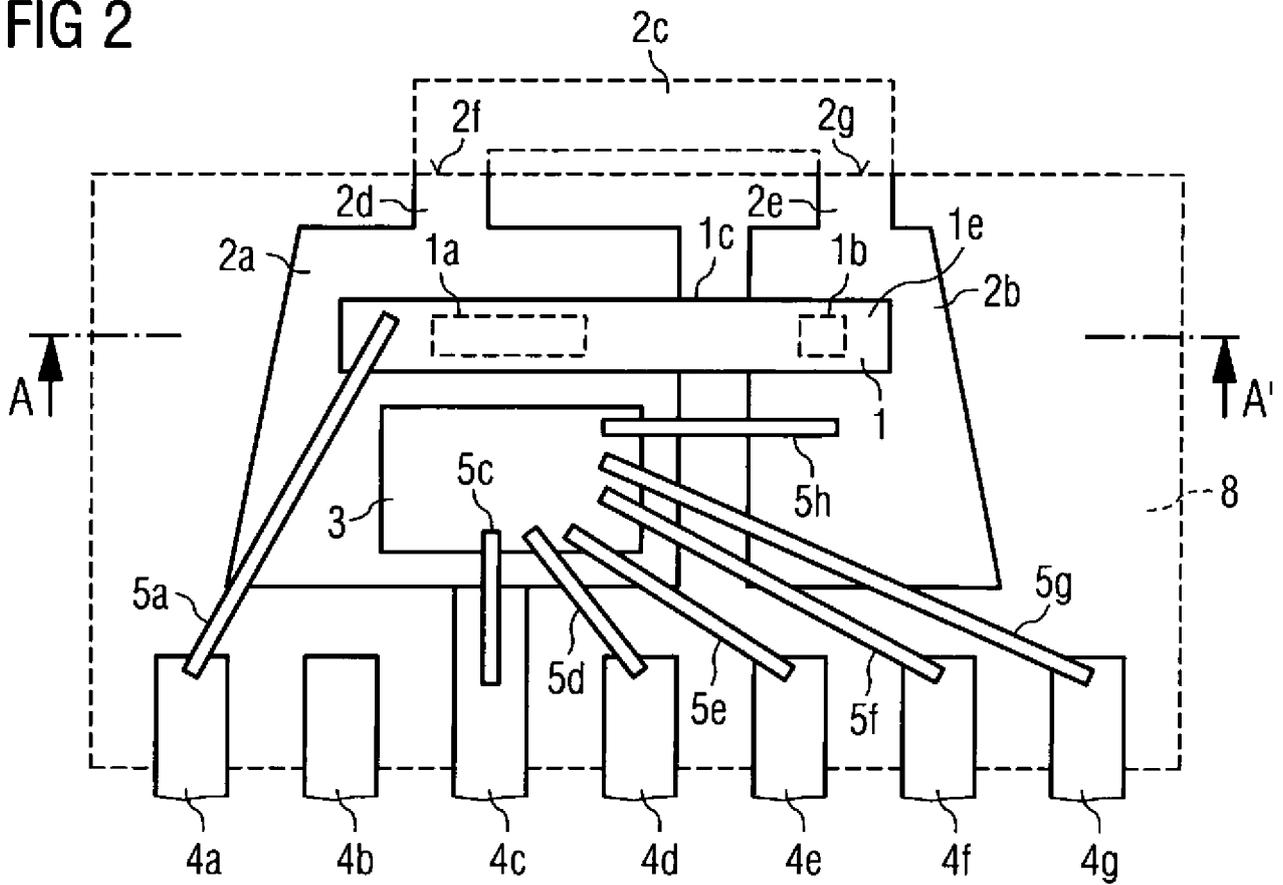


FIG 3

