

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3787321号

(P3787321)

(45) 発行日 平成18年6月21日(2006.6.21)

(24) 登録日 平成18年3月31日(2006.3.31)

(51) Int. Cl.

H01L 33/00 (2006.01)

F I

H01L 33/00

B

請求項の数 2 (全 9 頁)

(21) 出願番号 特願2002-299010 (P2002-299010)
 (22) 出願日 平成14年10月11日(2002.10.11)
 (65) 公開番号 特開2004-134650 (P2004-134650A)
 (43) 公開日 平成16年4月30日(2004.4.30)
 審査請求日 平成15年6月25日(2003.6.25)

(73) 特許権者 000116024
 ローム株式会社
 京都府京都市右京区西院溝崎町2 1 番地
 (74) 代理人 100098464
 弁理士 河村 洵
 (72) 発明者 尺田 幸男
 京都市右京区西院溝崎町2 1 番地 ローム
 株式会社内
 (72) 発明者 松本 幸生
 京都市右京区西院溝崎町2 1 番地 ローム
 株式会社内
 (72) 発明者 小黒 伸顕
 京都市右京区西院溝崎町2 1 番地 ローム
 株式会社内

最終頁に続く

(54) 【発明の名称】 半導体発光素子

(57) 【特許請求の範囲】

【請求項 1】

半導体基板と、該半導体基板上に設けられ、化合物半導体からなる活性層を、該活性層よりバンドギャップの大きい化合物半導体からなり、異なる導電形の第1クラッド層および第2クラッド層により挟持する発光層形成部と、前記活性層に関して前記基板と反対側に設けられる前記第2クラッド層上に少なくとも設けられるウィンドウ層とを有する半導体発光素子であって、

前記第2クラッド層は、前記半導体基板側に設けられる前記第1クラッド層よりも屈折率が大きい化合物半導体からなり、かつ、前記ウィンドウ層は、前記第2クラッド層よりも屈折率が大きい化合物半導体からなる半導体発光素子。

【請求項 2】

前記第1クラッド層の前記基板側に、前記第1クラッド層の屈折率より小さい屈折率の材料からなる基板側ウィンドウ層が設けられてなる請求項1記載の半導体発光素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、AlGaAs系またはInGaAlP系などの化合物半導体材料が用いられ、LEDパネルなどに用いられる半導体発光素子に関する。さらに詳しくは、外部への光の取り出し効率を向上させた半導体発光素子に関する。

【0002】

10

20

【従来の技術】

従来の InGaAlP 系化合物半導体を用いた半導体発光素子は、図 2 (a) に示されるように、たとえば n 形の GaAs からなる半導体基板 1 上に、InGaAlP 系の半導体材料からなる第 1 クラッド層 2、クラッド層よりバンドギャップが小さくなる組成のノンドープの InGaAlP 系の半導体材料からなる活性層 3、第 1 クラッド層と同じ組成からなる第 2 クラッド層 4 がそれぞれエピタキシャル成長され、ダブルヘテロ接合構造の発光層形成部 9 が形成されている。そして、その表面側にクラッド層とほぼ同じ屈折率の AlGaAs 系の半導体材料からなるウィンドウ層 5 が設けられ、さらにその表面の一部に p 形 GaAs からなるコンタクト層 6 を介して p 側電極 7、半導体基板 1 の裏面側に n 側電極 8 がそれぞれ Au-Ge/Ni 合金などにより設けられ、ウェハからチップ化されている。

10

【0003】

【非特許文献 1】

ガードナー (N.F.Gardner)、他 6 名、「透明基板を有する AlGaInP 薄膜活性層による 1.4 倍の効率改善」(1.4x efficiency improvement in transparent-substrate AlGaInP light-emitting diodes with thin active region)、アプライドフィジクスレターズ (Applied Physics Letters)、1999 年 4 月 12 日、第 74 巻、第 15 号、p. 2230 - 2232 (図 1)

【0004】

【発明が解決しようとする課題】

従来の構造では、ダブルヘテロ構造を採用することで活性層にキャリアを閉じ込めているが、同時に基板に対して垂直方向に屈折率差が生じることになり、屈折率の高い活性層に光は閉じ込められることになる。活性層にキャリアと光を閉じ込め、端面より光を放出する半導体レーザーであれば問題とされることはないが、図 2 (a) で示されるように光を上面側に取り出す LED チップでは、活性層に光の閉じ込めが強すぎると、有効に上面より取り出すことができない。

20

【0005】

一方、このような問題を解決するため、図 3 (a) で示されるような、活性層からの光の浸み出しを増加させ、上面に進む光を増やすため、活性層を薄膜化し、光の浸み出しを増加させ上面取り出し効率 (以下、外部量子効率という) を増加させる構造の LED チップが考えられている。しかし、光の浸み出しを増加させると活性層から基板側へ放出される光も同時に増加することになる。たとえば、活性層のバンドギャップよりも小さい GaAs 基板などを用いている場合には、活性層から取り出した光が GaAs 基板で吸収されることになり、外部量子効率があまり向上しない。また、吸収を生じない GaP 基板を用いる場合であっても、貼り合せ工程などが必要となり製造が非常に複雑で、かつ、コスト高になるという問題がある (たとえば非特許文献 1 参照)。さらに、活性層を薄膜化すると、活性層での電流密度が増加し、活性層での温度上昇を招き、信頼性にも悪影響を与えることとなる。

30

【0006】

本発明は、このような問題を解決するためになされたもので、発光層で発光する光が半導体基板で吸収される割合を減らすと共に上面側へ光を引っ張ることで、外部量子効率を高くすることができる半導体発光素子を提供することを目的とする。

40

【0007】

【課題を解決するための手段】

本発明による半導体発光素子は、半導体基板と、該半導体基板上に設けられ、化合物半導体からなる活性層を、該活性層よりバンドギャップの大きい化合物半導体からなり、異なる導電形の第 1 クラッド層および第 2 クラッド層により挟持する発光層形成部と、前記活性層に関して前記基板と反対側に設けられる前記第 2 クラッド層上に少なくとも設けられるウィンドウ層とを有する半導体発光素子であって、前記第 2 クラッド層は、前記半導体基板側に設けられる前記第 1 クラッド層よりも屈折率が大きい化合物半導体からなり、

50

かつ、前記ウィンドウ層は、前記第2クラッド層よりも屈折率が大きい化合物半導体からなる。

前記第1クラッド層の前記基板側に、前記第1クラッド層の屈折率より小さい屈折率の材料からなる基板側ウィンドウ層が設けられていることが好ましい。

【0008】

この構造にすることにより、活性層から出た光は、屈折率の大きい第2クラッド層側へ引っ張られることになり、活性層を薄膜化することなく、外部量子効率を高くすることができる。すなわち、第2クラッド層の屈折率は、第1クラッド層の屈折率よりも大きいため、基板側に本来広がる光が屈折率の高い第2クラッド層側へ引っ張られることになり、半導体基板側へ浸み出す光は従来構造よりも減少することになり、半導体基板側での光吸収を抑制でき、外部量子効率を高くすることができる。また、第1クラッド層として、第2クラッド層よりも小さい屈折率の層を用いれば、半導体基板側へ浸み出す光をさらに抑制でき、結果として第1クラッド層の膜厚を薄膜化することもでき、成長時間の短縮などを図ることもできる。

10

【0009】

さらに、ウィンドウ層を第2クラッド層よりも屈折率の大きい層とすることで、第2クラッド層に引っ張られる光がさらにウィンドウ層側へ引っ張られることになり、外部量子効率をさらに高くすることができる。すなわち、活性層に隣接する第2クラッド層の屈折率を活性層よりも小さくし、活性層からある程度離れた位置に設けられたウィンドウ層の屈折率を第2クラッド層よりも大きくすることで、活性層と第2クラッド層の理論上の屈折率差よりも、実際に光が感じる屈折率差（以下、実効屈折率差という）の方が小さくなり、第2クラッド層の屈折率だけを大きくした場合よりも、さらに光引っ張り効果が大きくなる。また、この光引っ張り効果により、光を引っ張るために第2クラッド層の屈折率をそれほど大きくする（すなわち、バンドギャップを小さくする）必要がなくなり、活性層と第2クラッド層間のバンドギャップ差が小さくなることもなく、キャリア閉じ込めを損なうこともない。

20

【0010】

【発明の実施の形態】

つぎに、図面を参照しながら本発明の半導体発光素子について説明をする。

【0011】

本発明の半導体発光素子は、図1(a)にその一実施形態のLEDチップの断面構造が示されるように、たとえば半導体基板1上に化合物半導体からなる活性層3を、活性層3よりバンドギャップが大きい化合物半導体からなり、異なる導電形の第1クラッド層2および第2クラッド層4により挟持する発光層形成部9が設けられ、さらに発光層形成部9の第2クラッド層4上にウィンドウ層5が設けられている。本発明では、第2クラッド層4が第1クラッド層2よりも屈折率の大きい半導体層からなり、かつ、ウィンドウ層5が、第2クラッド層4よりも屈折率の大きい半導体層からなっていることに特徴がある。

30

【0012】

半導体基板1は、AlGaAsやInGaAlPからなる半導体積層部を成長するにはGaAsが一般に用いられる。この場合、光を吸収するので本発明の効果が大きいGaPなどでも効果がある。また、半導体基板1は、p形、n形のいずれでもよく、半導体基板1上に成長される第1クラッド層2、第2クラッド層4との関係で決まる。さらに、半導体基板1上に後述する半導体基板1と同じ材料のバッファ層が設けられる場合もある。

40

【0013】

発光層形成部9は、図1(a)に示される例では、活性層3をそれよりバンドギャップが大きく屈折率の小さい材料からなる第1クラッド層2および第2クラッド層4により挟持するダブルヘテロ構造に形成されており、第1クラッド層2が半導体基板1側に設けられている。半導体材料としては、たとえば、赤色光を得るためにはInGaAlP系材料、赤外光を得るためにはAlGaAs系材料、が主として用いられる。この発光層形成部9の成長は、目的とする素子の発光波長などにより必要な組成（Alの組成比を変えたり、

50

ドーパントをドーピングしたりする)にしたり、必要な厚さに成長される。

【0014】

ここにInGaAlP系材料とは、 $In_{0.49}(Ga_{1-x}Al_x)_{0.51}P$ の形で表され、 x の値が0と1との間で種々の値のときの材料を意味する。なお、Inと (Al_xGa_{1-x}) の混晶比率の0.49および0.51はInGaAlP系材料が積層されるGaAsなどの半導体基板と格子整合される比率であることを意味し、AlGaAs系材料とは、 $Al_yGa_{1-y}As$ の形で表され、 y の値が0と1との間で種々の値のときの材料を意味する。

【0015】

第2クラッド層4は、第1クラッド層2よりも屈折率の大きい化合物半導体からなっている。第1クラッド層2に対する第2クラッド層4の屈折率を大きくする割合としては、大きい程よいが、第2クラッド層の屈折率を余り大きくすると、後述するバンドギャップとの関係で内部発光効率が低下するため、6%増程度以下、好ましくは5%増程度にするのがよい。クラッド層の屈折率を変化させるには、一般的には、InGaAlP系材料やAlGaAs系材料では、GaとAlの混晶比を変えることにより達成される。すなわち、Al混晶比を大きくすれば、バンドギャップが増加すると共に屈折率は小さくなり、Al混晶比を小さくすれば、バンドギャップが減少すると共に屈折率が大きくなる。したがって、第2クラッド層4は第1クラッド層2に比べてAl混晶比の小さい化合物半導体層で形成されることになる。一方、Al混晶比を余り小さくするとバンドギャップが小さくなり、キャリア閉じ込めが弱くなって内部発光効率が低下するため、Al混晶比の下限には限界がある。

【0016】

具体例としては、たとえば、InGaAlP系化合物半導体からなる場合には、 $In_{0.49}(Ga_{1-x}Al_x)_{0.51}P$ ($0.6 < x < 0.95$ 、たとえば $x = 0.9$)からなり、Seがドーブされてキャリア濃度が $1 \times 10^{17} \sim 1 \times 10^{19} \text{ cm}^{-3}$ 程度、厚さが $0.1 \sim 2 \mu\text{m}$ 程度の第1クラッド層2(n形クラッド層)と、 $In_{0.49}(Ga_{0.8}Al_{0.2})_{0.51}P$ からなり、ノンドープで $0.1 \sim 2 \mu\text{m}$ 程度の厚さの活性層3と、Znがドーブされてキャリア濃度が $1 \times 10^{16} \sim 1 \times 10^{19} \text{ cm}^{-3}$ 程度、厚さが $0.1 \sim 2 \mu\text{m}$ 程度で、第1クラッド層2よりも屈折率の大きい $In_{0.49}(Ga_{1-y}Al_y)_{0.51}P$ ($0.4 < y < 0.75$ 、たとえば $y = 0.45$)からなる第2クラッド層4(p形クラッド層)との積層構造により形成される。一方、AlGaAs系化合物半導体からなる場合には、 $Al_zGa_{1-z}As$ ($0.6 < z < 0.9$ 、たとえば $z = 0.85$)からなり、Seがドーブされてキャリア濃度が $1 \times 10^{17} \sim 1 \times 10^{19} \text{ cm}^{-3}$ 程度、厚さが $0.1 \sim 2 \mu\text{m}$ 程度のn形第1クラッド層2と、 $Al_{0.2}Ga_{0.8}As$ からなり、ノンドープで $0.1 \sim 2 \mu\text{m}$ 程度の厚さの活性層3と、Znがドーブされてキャリア濃度が $1 \times 10^{16} \sim 1 \times 10^{19} \text{ cm}^{-3}$ 程度、厚さが $0.1 \sim 2 \mu\text{m}$ 程度で、第1クラッド層2(n形クラッド層)よりも屈折率の大きい $Al_uGa_{1-u}As$ ($0.4 < u < 0.7$ 、たとえば $u = 0.45$)からなる第2クラッド層4(p形クラッド層)との積層構造により形成される。

【0017】

ウィンドウ層5は、第2クラッド層4よりも屈折率が大きい化合物半導体層からなり、第2クラッド層4に注入される電流を広げるための層であり、第2クラッド層4上のいずれかの位置に形成されていればよく、第2クラッド層4に接するようように配置されてもよいし、p形電極7と接しオーミックコンタクト層としての働きを兼ねていてもよい。本実施例では、発光層形成部9の第2クラッド層4上に、第2クラッド層4と同じ導電形で、第2クラッド層4よりも屈折率の大きい化合物半導体層で形成されている。ウィンドウ層5の屈折率を変化させるには、上述のクラッド層の屈折率を変化させる場合と同じく、InGaAlP系材料やAlGaAs系材料では、GaとAlの混晶比を変えることにより達成される。

【0018】

具体例としてウィンドウ層5は、図1に示される例では、Znがドーブされてキャリア濃度が $1 \times 10^{18} \sim 1 \times 10^{20} \text{ cm}^{-3}$ 程度、厚さが $0.1 \sim 10 \mu\text{m}$ 程度p形 Al_vGa_{1-v}

10

20

30

40

50

As (0.6 ν 0.85、たとえば $\nu = 0.7$) からなるが、その他、InGaAlP系化合物半導体であってもよい。すなわち、第2クラッド層4よりも屈折率が大きければよく、また、上述のように電極と接しオーミックコンタクト層としての働きを兼ねる層であってもよいが、活性層3のバンドギャップよりも大きくしておくことが、光を吸収しない点から望ましい。

【0019】

さらにその上でp側電極7の下側のみ、たとえばp形GaAsからなるコンタクト層6が積層される。上述のようにウィンドウ層5がコンタクト層を兼ねる場合には、コンタクト層6は必要ない。

【0020】

なお、図1の例では示されていないが、第1クラッド層2と半導体基板1との間に、屈折率の異なる半導体層を $\lambda / (4n)$ (λ は発光波長、 n は半導体層の屈折率) の厚さで交互に5層~40層程度積層する反射層(DBR)が挿入されていたり、バッファ層が挿入されていてもよい。反射層(DBR)は、活性層や基板よりもバンドギャップが大きい層、たとえばAlGaAsのAlの組成を変更した膜を交互に積層することにより得られる。バッファ層は、半導体基板1と同じ材料であったり、半導体基板1と半導体基板1上の層の格子不整合を緩和することができる層、たとえば、積層部がInGaAlP系材料で半導体基板1がGaAsの場合には、GaAsやInGaPやInGaAlP、積層部がAlGaAs系材料で半導体基板1がGaAsの場合には、GaAsやAlGaAsなどが考えられる。

【0021】

コンタクト層6上に、Au-Be/Ni/Ti/Auなどからなるp側電極7、半導体基板1の裏面側に、Au-Ge/Ni/Auなどからなるn側電極8がそれぞれ設けられた状態でチップ化されている。

【0022】

つぎに、本発明のそれぞれの層の屈折率およびバンドギャップの関係を図1、図2および図3を参照しながら説明する。なお、各図の(b)は、活性層を中心とした屈折率分布A、ならびに光密度分布Bを模式的に表した図であり、図1の(c)は、活性層を中心としたバンドギャップを模式的に表した図である。

【0023】

従来構造は、図2(b)および図3(b)に示されるように、第1クラッド層2と第2クラッド層4とウィンドウ層5は、屈折率がほぼ同じ値であり、活性層3を中心に上下(図では左右)対称に光密度分布Bを示している。なお、図3(b)に示される活性層を薄膜化した従来構造では、活性層3からの光浸み出しが増えるため、半導体基板側および上面側へ光密度分布Bは広がっている。

【0024】

一方、本発明は、図1(b)に示されるように、第2クラッド層4は第1クラッド層2よりも屈折率が大きく、ウィンドウ層5は第2クラッド層4よりも屈折率が大きい関係となっており、活性層3を中心に上下(図1(b)では左右)非対称で、第2クラッド層4側へ光が引っ張られた光密度分布Bを示している。また、バンドギャップの関係については、図1(c)に示されるように、第2クラッド層4は屈折率が大きいため、活性層3と第2クラッド層4との間のバンドギャップ差(E_g)が従来構造のもの(図示せず)に比べて小さくなっている。したがって、光引っ張り効果を大きくするために第2クラッド層4の屈折率を大きくし過ぎると、その弊害として活性層3と第2クラッド層4間のバンドギャップ差(E_g)がなくなり、キャリア閉じ込め効果が弱くなってしまいうという問題が発生する。

【0025】

しかしながら、活性層3からある程度離れた位置にあるウィンドウ層5の屈折率を第2クラッド層4よりも大きくすることで、第2クラッド層4の屈折率を余り大きくしないでキャリア閉じ込め効果を維持しながら、光引っ張り効果をさらに大きくすることができる。

10

20

30

40

50

すなわち、ウィンドウ層5に屈折率の大きい層を用いることによって、活性層3と第2クラッド層4の理論上の屈折率差(n_2)よりも実際に光が感じる屈折率差(n_1 、以下実効屈折率差という)は小さくなり、第2クラッド層4の屈折率だけを大きくした場合よりも、光引っ張り効果がさらに大きくなる。このことは同時に、第2クラッド層4の屈折率をキャリア閉じ込め効果が弱くなるほどにまでは大きくする(バンドギャップを小さくする)ことなく、光を十分に引っ張ることができることを意味し、その結果、キャリア閉じ込め効果と光引っ張り効果の両方を十分に発揮することができる第2クラッド層4とすることが可能となる。

【0026】

なお、第1クラッド層2の半導体基板1側にもウィンドウ層5と同様の組成でn形ウィンドウ層を形成することもできる。この場合には、n形ウィンドウ層は第1クラッド層2よりも屈折率の小さい層からなることが望ましい。すなわち、n形ウィンドウ層の方が屈折率が大きいと上述と同様に第1クラッド層2と活性層3との間の実効屈折率差が小さくなり、基板1側へ光が引っ張られることになり、基板で吸収される光が増えることになるのに対して、n形ウィンドウ層に第1クラッド層2の屈折率より小さい層を用いれば、第1クラッド層2とn形ウィンドウ層の界面での反射を起こすことが可能となり、基板側に向かう光を反射させ、外部量子効率を高めることが可能となる点からも望ましい。

【0027】

このようなLEDチップを製造するには、たとえば、n形のGaAs基板1をMOCVD(有機金属化学気相成長)装置内に入れ、反応ガスのトリエチルガリウム(以下、TEGという)、トリメチルアルミニウム(以下、TMAという)、トリメチルインジウム(以下、TMInという)、ホスフィン(以下、PH₃という)およびn形ドーパントガスとしてのH₂Seをキャリアガスの水素(H₂)と共に導入し、500~700程度でエピタキシャル成長し、キャリア濃度が $1 \times 10^{16} \sim 1 \times 10^{19} \text{ cm}^{-3}$ 程度のIn_{0.49}(Ga_{0.1}Al_{0.9})_{0.51}Pからなるn形クラッド層2を0.5μm程度エピタキシャル成長する。ついで、反応ガスのTMAを減らしてTEGを増やし、たとえばノンドープのIn_{0.49}(Ga_{0.8}Al_{0.2})_{0.51}Pからなる活性層3を0.5μm程度、さらにn形クラッド層12と同様の反応ガスで、ドーパントガスをジメチル亜鉛(DMZn)にして、p形でキャリア濃度が $1 \times 10^{17} \sim 1 \times 10^{19} \text{ cm}^{-3}$ 程度のたとえばIn_{0.49}(Ga_{0.55}Al_{0.45})_{0.51}Pからなるp形クラッド層4を1μm程度、そして、PH₃およびTMInの供給を停止しアルシン(以下、AsH₃という)を導入し、p形でキャリア濃度が $1 \times 10^{17} \sim 1 \times 10^{20} \text{ cm}^{-3}$ 程度のたとえばAl_{0.7}Ga_{0.3}Asからなるp形ウィンドウ層5、さらにTMAの供給を停止しp形でキャリア濃度が $1 \times 10^{17} \sim 1 \times 10^{20} \text{ cm}^{-3}$ 程度のたとえばGaAsからなるp形コンタクト層6それぞれ成長する。そして、基板1上に電極用の金属Au-Ti合金、Au-Zn/Ni合金またはAu-Be/Ni合金などを成膜し、電極用金属膜を図1(a)に示されるようにパターニングをしてp側電極7を形成し、p側電極7をマスクとして、p形コンタクト層6のp側電極7で覆われていない部分をエッチングにより除去し、p形コンタクト層6をパターニングする。

【0028】

つぎに、素子ごとに分割を行うため、ホトリソグラフィ技術を用いて、レジストで素子分離領域以外を覆い、分離領域を塩酸と水を2:1の割合で混合した液により室温で約3分(レート0.6μm/min)エッチングすることにより半導体基板1に到達するまで行う。その後、素子を覆っていたレジストを剥離した後、半導体基板1の裏面の全面にAu-Ge/Ni合金などを成膜してn側電極8を形成し、ダイシングしてチップ化する。また、チップ化は、ホトリソグラフィ技術を用いずにダイシングのみによって行うこともできる。

【0029】

【発明の効果】

本発明によれば、発光層で発光する光が半導体基板で吸収される割合を減らすと共に上面側へ光を引っ張ることで、外部量子効率を高くすることができる。すなわち、従来ならば

10

20

30

40

50

活性層を薄膜化することで対応していたため、活性層から基板側へ放出される光が増加することになり、基板で吸収されて、光の取り出し効率があまり向上しなかったり、基板で吸収されない場合でも製造工程の複雑化を招いたり、さらには、活性層での電流密度が増加し、活性層での温度上昇を招いて、信頼性にも悪影響を与えることになっていた。しかし、本発明では、第2クラッド層の屈折率を第1クラッド層の屈折率よりも大きくしているのので上面側に光が引っ張られる。さらに、ウィンドウ層の屈折率を第2クラッド層よりも大きくしているのので、活性層と第2クラッド層の間の理論屈折率差よりも実効屈折率差が小さくなり、第2クラッド層の屈折率だけを大きくした場合よりも、さらに光引っ張り効果が大きくなり、外部量子効率を高めることが可能となる。

【図面の簡単な説明】

10

【図1】本発明の半導体発光素子の一実施形態の断面構造を示す説明図、屈折率分布と光密度分布を示す説明図、およびバンドギャップを示す説明図である。

【図2】従来のLEDチップの断面構造および屈折率分布と光密度分布を示す説明図である。

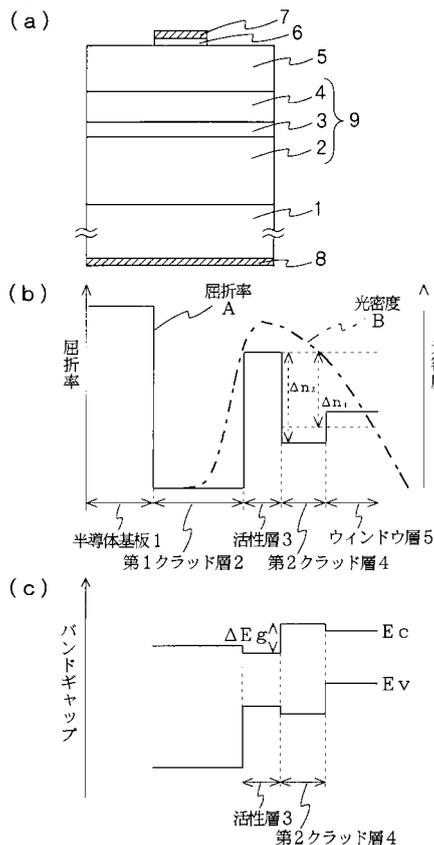
【図3】従来のLEDチップの断面構造および屈折率分布と光密度分布を示す説明図である。

【符号の説明】

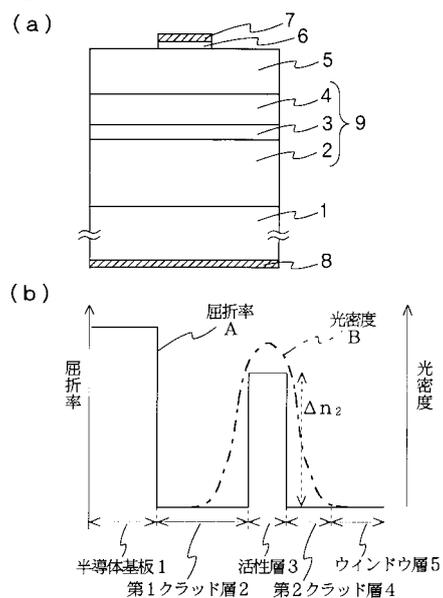
- 1 半導体基板
- 2 第1クラッド層
- 3 活性層
- 4 第2クラッド層
- 5 ウィンドウ層
- 9 発光層形成部

20

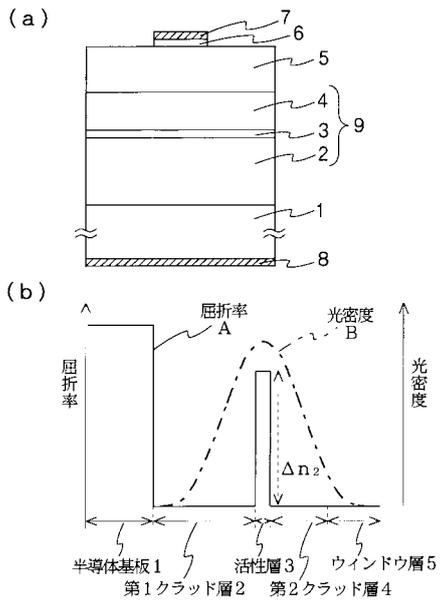
【図1】



【図2】



【図3】



フロントページの続き

審査官 道祖土 新吾

- (56)参考文献 特開昭55-041741(JP,A)
特開平03-145172(JP,A)
特開昭57-043487(JP,A)
特開昭55-091890(JP,A)
特開平08-195529(JP,A)
特開平05-243669(JP,A)
特開昭63-072173(JP,A)
特開2000-200924(JP,A)
特開2000-277800(JP,A)
特開昭56-088389(JP,A)
特開2002-026383(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 33/00