



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년05월09일
 (11) 등록번호 10-1393629
 (24) 등록일자 2014년05월02일

(51) 국제특허분류(Int. Cl.)
 G09G 3/20 (2006.01) G09G 3/36 (2006.01)
 G09G 3/30 (2006.01)
 (21) 출원번호 10-2007-0005191
 (22) 출원일자 2007년01월17일
 심사청구일자 2012년01월10일
 (65) 공개번호 10-2008-0067812
 (43) 공개일자 2008년07월22일
 (56) 선행기술조사문헌
 US20060279506 A1*
 US20030174134 A1*
 US20030067454 A1*
 US20050237304 A1*
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
 삼성디스플레이 주식회사
 경기도 용인시 기흥구 삼성2로 95 (농서동)
 (72) 발명자
 마원석
 경기도 성남시 분당구 서현로 177, 105동 1004호
 (이매동, 이매촌)
 (74) 대리인
 팬코리아특허법인

전체 청구항 수 : 총 12 항

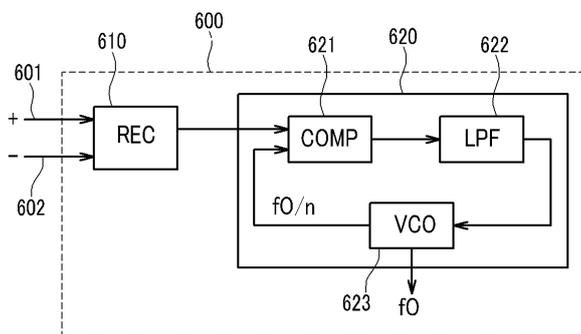
심사관 : 최창락

(54) 발명의 명칭 표시 장치 및 그 구동 방법

(57) 요약

본 발명은 표시 장치 및 이를 구동하는 액정 표시 장치용 구동 방법에 관한 것이다. 본 발명의 한 실시예에 따른 표시 장치는, 영상을 표시하는 복수의 화소를 포함하는 표시판, 게이트선에 게이트 신호를 인가하는 게이트 구동부, 데이터선에 데이터 전압을 인가하는 데이터 구동부, 그리고 입력 제어 신호와 입력 영상 신호를 포함하는 디지털 입력 신호를 둘 이하의 입력 단자를 통하여 직렬로 수신하고, 입력 영상 신호를 처리하여 데이터 구동부에 공급하며, 게이트 구동부와 데이터 구동부를 제어하는 신호 제어부를 포함하며, 신호 제어부는 입력 신호를 수신하는 수신부 및 입력 제어 신호에 기초하여 클럭 신호를 생성하는 클럭 생성부를 포함하며, 클럭 신호에 동기하여 입력 영상 신호를 처리한다. 이와 같이 하면, 액정 표시 장치의 구조를 단순화하면서도 신호 손실과 노이즈를 줄일 수 있다.

대표도 - 도4



특허청구의 범위

청구항 1

영상을 표시하는 복수의 화소를 포함하는 표시판,

게이트선에 게이트 신호를 인가하는 게이트 구동부,

데이터선에 데이터 전압을 인가하는 데이터 구동부, 그리고

입력 제어 신호와 입력 영상 신호를 포함하는 디지털 입력 신호를 둘 이하의 입력 단자를 통하여 직렬로 수신하고, 상기 입력 영상 신호를 처리하여 상기 데이터 구동부에 공급하며, 상기 게이트 구동부와 상기 데이터 구동부를 제어하는 신호 제어부를 포함하며,

상기 신호 제어부는 상기 입력 신호를 수신하는 수신부 및 상기 입력 제어 신호에 기초하여 클록 신호를 생성하는 클록 생성부를 포함하며, 상기 클록 신호에 동기하여 상기 입력 영상 신호를 처리하며,

상기 입력 영상 신호는 복수의 묶음으로 나누어 입력되며, 상기 입력 영상 신호 묶음 사이에 휴지 신호가 위치하고, 상기 휴지 신호의 중간에 상기 입력 제어 신호가 끼어 있는

표시 장치.

청구항 2

제1항에서,

상기 입력 단자의 수효는 두 개이며, 상기 입력 신호는 차동 구동 방식으로 입력되는 표시 장치.

청구항 3

삭제

청구항 4

제1항에서,

상기 입력 제어 신호는 프레임을 구별하는 제1 동기 신호와 하나의 프레임 내에 위치한 상기 입력 영상 신호 묶음을 구별하는 제2 동기 신호를 포함하는 표시 장치.

청구항 5

제4항에서,

상기 제1 동기 신호와 상기 제2 동기 신호는 서로 다른 수효의 펄스를 포함하며,

상기 제1 동기 신호의 펄스 파형과 상기 제2 동기 신호의 펄스 파형은 동일한

표시 장치.

청구항 6

제5항에서,

상기 수신부는 상기 제1 동기 신호와 상기 제2 동기 신호를 가리지 않고 추출하여 기준 신호로서 상기 클록 생성기에 제공하는 표시 장치.

청구항 7

제6항에서,

상기 기준 신호는 상기 클록 신호와 동기하는 표시 장치.

청구항 8

제7항에서,

상기 클록 생성기는 위상 고정 루프(PLL)를 포함하는 표시 장치.

청구항 9

제8항에서,

상기 클록 생성기는,

상기 기준 신호를 수신하여 상기 클록 신호의 분주 신호와 비교하는 비교기,

상기 비교기의 출력 신호를 받아 여과하는 저역 필터, 그리고

상기 저역 필터의 출력 신호를 받아 상기 클록 신호 및 상기 분주 신호를 생성하는 전압 제어 발진기를 포함하는 표시 장치.

청구항 10

입력 제어 신호와 입력 영상 신호를 포함하는 디지털 입력 신호를 둘 이하의 입력 단자를 통하여 직렬로 수신하고,

신호 제어부가 상기 입력 신호를 수신하는 수신부 및 상기 입력 제어 신호에 기초하여 클록 신호를 생성하는 클록 생성부를 포함하며, 상기 클록 신호에 동기하여 상기 입력 영상 신호를 처리하는 것을 특징으로 하고,

상기 입력 영상 신호는 복수의 묶음으로 나누어 입력되며, 상기 입력 영상 신호 묶음 사이에 휴지 신호가 위치하고, 상기 휴지 신호의 중간에 상기 입력 제어 신호가 끼어 있는

액정 표시 장치의 구동 방법.

청구항 11

제10항에서,

상기 입력 신호는 차동 구동 방식으로 입력되며, 상기 입력 제어 신호는 프레임을 구별하는 제1 동기 신호와 하나의 프레임 내에 위치한 상기 입력 영상 신호 묶음을 구별하는 제2 동기 신호를 더 포함하는 액정 표시 장치의 구동 방법.

청구항 12

제11항에서,

상기 수신부는 상기 제1 동기 신호와 상기 제2 동기 신호를 가리지 않고 추출하여 기준 신호로서 상기 클록 생성기에 상기 제1 동기 신호와 상기 제2 동기 신호는 서로 다른 수효의 펄스를 이며,

상기 제1 동기 신호의 펄스 파형과 상기 제2 동기 신호의 펄스 파형은 동일한 것을 특징으로 하는 액정 표시 장치의 구동 방법.

청구항 13

제12항에서,

상기 클록 생성기는,

상기 기준 신호를 수신하여 상기 클록 신호의 분주 신호와 비교하여 출력하고,

상기 출력 신호를 받아 여과하며,

상기 여과된 출력 신호를 받아 상기 클록 신호 및 상기 분주 신호를 생성하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0007] 본 발명은 표시 장치 및 액정 표시 장치의 구동 방법에 관한 것이다.
- [0008] 표시 장치는 컴퓨터의 탁상용 모니터나 노트북 컴퓨터의 시각 인터페이스로서 널리 사용된다. 최근, 무겁고 큰 음극선관(cathode ray tube, CRT)을 대신하여 플라즈마 표시 장치(plasma display panel, PDP), 유기 발광 표시 장치(organic light emitting device), 액정 표시 장치(liquid crystal display, LCD)와 같은 평판 표시 장치가 활발히 개발 중이다.
- [0009] 이러한 평판 표시 장치는 전기광학 활성층을 포함하는 복수의 화소들로 이루어지는데, 예를 들어 유기 발광 표시 장치는 전기광학 활성층으로서 유기 발광 물질을 포함하고, 액정 표시 장치는 액정층을 포함한다.
- [0010] 이러한 평판 표시 장치는 각 화소가 표시할 휘도를 나타내는 입력 영상 신호와 이를 제어하기 위한 입력 제어 신호를 외부로부터 받아서 이를 적절하게 가공하는 구동 장치를 포함한다. 이들 입력 신호는 아날로그 방식 또는 디지털 방식으로 구동 장치에 입력되며, 그 방식에 따라서 구동 장치의 구조가 달라진다.

발명이 이루고자 하는 기술적 과제

- [0011] 아날로그 방식의 경우 모든 입력 신호가 하나의 입력단을 통하여 입력되며, 자연에 가깝게 색을 재현할 수 있다. 그러나 모든 입력 신호가 합성된 채로 입력되기 때문에 이를 분해하기 위한 복잡한 회로 및 대용량 메모리가 필요하고 신호 대 잡음 비가 상대적으로 높다.
- [0012] 디지털 방식의 경우 입력 신호는 구동 장치의 내부 구조가 상대적으로 간단한 대신, 칩으로 구현되는 경우 입력 신호의 비트수에 따라서 입력 핀의 수가 많아져 진다.
- [0013] 따라서, 본 발명이 이루고자 하는 기술적 과제는 표시 장치의 구조를 더욱 간단하게 하는 것이다.

발명의 구성 및 작용

- [0014] 본 발명의 한 실시예에 따른 표시 장치는, 영상을 표시하는 복수의 화소를 포함하는 표시판, 상기 게이트선에 게이트 신호를 인가하는 게이트 구동부, 상기 데이터선에 데이터 전압을 인가하는 데이터 구동부, 그리고 입력 제어 신호와 입력 영상 신호를 포함하는 디지털 입력 신호를 둘 이하의 입력 단자를 통하여 직렬로 수신하고, 상기 입력 영상 신호를 처리하여 상기 데이터 구동부에 공급하며, 상기 게이트 구동부와 상기 데이터 구동부를 제어하는 신호 제어부를 포함하며, 상기 신호 제어부는 상기 입력 신호를 수신하는 수신부 및 상기 입력 제어 신호에 기초하여 클록 신호를 생성하는 클록 생성부를 포함하며, 상기 클록 신호에 동기하여 상기 입력 영상 신호를 처리한다.
- [0015] 상기 입력단의 수효는 두 개이며, 상기 입력 신호는 차동 구동 방식으로 입력될 수 있다.
- [0016] 상기 입력 영상 신호는 복수의 묶음으로 나누어 입력되며 상기 입력 영상 신호 묶음 사이에 상기 입력 제어 신호가 입력될 수 있다.
- [0017] 상기 입력 제어 신호는 프레임을 구별하는 제1 동기 신호와 하나의 프레임 내에 위치한 상기 입력 영상 신호 묶음을 구별하는 제2 동기 신호를 포함할 수 있다.
- [0018] 상기 제1 동기 신호와 상기 제2 동기 신호는 서로 다른 수효의 펄스를 포함하며, 상기 제1 동기 신호의 펄스 파형과 상기 제2 동기 신호의 펄스 파형은 동일할 수 있다.
- [0019] 상기 수신부는 상기 제1 동기 신호와 상기 제2 동기 신호를 가리지 않고 추출하여 기준 신호로서 상기 클록 생성기에 제공할 수 있다.
- [0020] 상기 기준 신호는 상기 클록 신호와 동기할 수 있다.
- [0021] 상기 클록 생성기는 위상 고정 루프(PLL)를 포함할 수 있다.
- [0022] 상기 클록 생성기는, 상기 기준 신호를 수신하여 상기 클록 신호의 분주 신호와 비교하는 비교기, 상기 비교기의 출력 신호를 받아 여과하는 저역 필터, 그리고 상기 저역 필터의 출력 신호를 받아 상기 클록 신호 및 상기 분주 신호를 생성하는 전압 제어 발진기를 포함할 수 있다.

- [0023] 상기 표시 장치는 액정 표시 장치일 수 있다.
- [0024] 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다.
- [0025] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- [0026] 먼저, 도 1 내지 도 3을 참고하여 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 상세하게 설명한다.
- [0027] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치에서 한 화소의 등가 회로도이며, 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치 구동용 집적 회로 칩의 블록도이다.
- [0028] 도 1을 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300), 게이트 구동부(gate driver)(400), 데이터 구동부(data driver)(500), 계조 전압 생성부(gray voltage generator)(800) 및 신호 제어부(signal controller)(600)를 포함한다.
- [0029] 도 1을 참고하면, 액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 신호선(signal line)(G_1-G_n , D_1-D_m)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)(PX)를 포함한다. 반면, 도 2에 도시한 구조로 볼 때 액정 표시판 조립체(300)는 서로 마주하는 하부 및 상부 표시판(100, 200)과 그 사이에 들어 있는 액정층(3)을 포함한다.
- [0030] 신호선(G_1-G_n , D_1-D_m)은 하부 표시판(100)에 구비되어 있으며, 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선(G_1-G_n)과 데이터 전압을 전달하는 복수의 데이터선(D_1-D_m)을 포함한다. 게이트선(G_1-G_n)은 대략 행 방향으로 뻗으며 서로가 거의 평행하고, 데이터선(D_1-D_m)은 대략 열 방향으로 뻗으며 서로가 거의 평행하다.
- [0031] 각 화소(PX), 예를 들면 i 번째($i=1, 2, \dots, n$) 게이트선(G_i)과 j 번째($j=1, 2, \dots, m$) 데이터선(D_j)에 연결된 화소(PX)는 신호선(G_i , D_j)에 연결된 스위칭 소자(Q)와 이에 연결된 액정 축전기(liquid crystal capacitor)(Clc) 및 유지 축전기(storage capacitor)(Cst)를 포함한다. 유지 축전기(Cst)는 필요에 따라 생략할 수 있다.
- [0032] 스위칭 소자(Q)는 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(G_i)과 연결되어 있고, 입력 단자는 데이터선(D_j)과 연결되어 있으며, 출력 단자는 액정 축전기(Clc) 및 유지 축전기(Cst)와 연결되어 있다.
- [0033] 액정 축전기(Clc)는 하부 표시판(100)의 화소 전극(191)과 상부 표시판(200)의 공통 전극(270)을 두 단자로 하며 두 전극(191, 270) 사이의 액정층(3)은 유전체로서 기능한다. 화소 전극(191)은 스위칭 소자(Q)와 연결되며, 공통 전극(270)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압(Vcom)을 인가받는다. 도 2에 서와는 달리 공통 전극(270)이 하부 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(191, 270) 중 적어도 하나가 선형 또는 막대형으로 만들어질 수 있다.
- [0034] 액정 축전기(Clc)의 보조적인 역할을 하는 유지 축전기(Cst)는 하부 표시판(100)에 구비된 별개의 신호선(도시하지 않음)과 화소 전극(191)이 절연체를 사이에 두고 중첩되어 이루어지며 이 별개의 신호선에는 공통 전압(Vcom) 따위의 정해진 전압이 인가된다. 그러나 유지 축전기(Cst)는 화소 전극(191)이 절연체를 매개로 바로 위의 전단 게이트선(G_{i-1})과 중첩되어 이루어질 수 있다.
- [0035] 한편, 색 표시를 구현하기 위해서는 각 화소(PX)가 기본색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 각 화소(PX)가 시간에 따라 번갈아 기본색을 표시하게(시간 분할) 하여 이들 기본색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색을 들 수 있다. 도 2는 공간 분할의 한 예로서 각 화소(PX)가 화소 전극(191)에 대응하는 상부 표시판(200)의 영역에 기본색 중 하나를 나타내는 색 필터(230)를 구비함을 보여주고 있다. 도 2와는 달리 색 필터(230)는 하부 표시판(100)의 화소 전극(191) 위 또는 아래에 둘 수도 있다.
- [0036] 액정 표시판 조립체(300)에는 적어도 하나의 편광자(도시하지 않음)가 구비되어 있다.

- [0037] 다시 도 1을 참고하면, 계조 전압 생성부(800)는 화소(PX)의 투과율과 관련된 전체 계조 전압 또는 한정된 수효의 계조 전압(앞으로 "기준 계조 전압"이라 한다)을 생성한다. (기준) 계조 전압은 공통 전압(Vcom)에 대하여 양의 값을 가지는 것과 음의 값을 가지는 것을 포함할 수 있다.
- [0038] 게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트선(G₁-G_n)과 연결되어 스위칭 소자(Q)를 턴 온시킬 수 있는 게이트 온 전압(Von)과 턴 오프시킬 수 있는 게이트 오프 전압(Voff)의 조합으로 이루어진 게이트 신호를 게이트선(G₁-G_n)에 인가한다.
- [0039] 데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선(D₁-D_m)과 연결되어 있으며, 계조 전압 생성부(800)로부터의 계조 전압을 선택하고 이를 데이터 전압으로서 데이터선(D₁-D_m)에 인가한다. 그러나 계조 전압 생성부(800)가 계조 전압을 모두 제공하는 것이 아니라 한정된 수효의 기준 계조 전압만을 제공하는 경우에, 데이터 구동부(500)는 기준 계조 전압을 분압하여 원하는 데이터 전압을 생성한다.
- [0040] 신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등을 제어한다. 신호 제어부(600)에 대해서는 나중에 상세하게 설명한다.
- [0041] 이러한 구동 장치(400, 500, 600, 800) 중 둘 이상은 하나의 칩으로 집적될 수 있으며, 도 3은 그 예를 보여 주고 있다.
- [0042] 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치 구동용 집적 회로 칩(350)을 나타낸 것으로서, 신호 제어부(600), 게이트 구동부(400) 및 데이터 구동부(500)를 포함한다. 집적 회로 칩(350)은 또한 칩(350)에 전력을 공급하는 전력부(360)와 메모리(370)를 더 포함한다. 이 칩(350) 내에는 계조 전압 생성부(800)가 내장될 수도 있다.
- [0043] 이와는 달리, 이러한 구동 장치(400, 500, 600, 800) 각각이 적어도 하나의 집적 회로 칩의 형태로 액정 표시판 조립체(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되어 TCP(tape carrier package)의 형태로 액정 표시판 조립체(300)에 부착되거나, 별도의 인쇄 회로 기판(printed circuit board)(도시하지 않음) 위에 장착될 수도 있다. 또한, 이들 구동 장치(400, 500, 600, 800)가 신호선(G₁-G_n, D₁-D_m) 및 박막 트랜지스터 스위칭 소자(Q) 따위와 함께 액정 표시판 조립체(300)에 집적될 수도 있다.
- [0044] 그러면 본 발명의 한 실시예에 따른 신호 제어부의 구조 및 이를 포함하는 액정 표시 장치의 동작에 대하여 도 4 내지 도 7을 참고하여 상세하게 설명한다.
- [0045] 도 4는 본 발명의 한 실시예에 따른 신호 제어부의 블록도이고, 도 5은 본 발명의 한 실시예에 따른 신호 제어부의 입력 신호 파형도이며, 도 6 및 도 7은 이러한 입력 신호의 예를 도시한 파형도이다.
- [0046] 도 4에 도시한 바와 같이, 본 발명의 한 실시예에 따른 신호 제어부(600)는 입력 신호를 수신하는 수신부(receiver, REC)(610)와 클럭 신호(f₀)를 생성하는 클럭 생성기(620)를 포함하며, 한 쌍의 직렬 입력단(601, 602)을 가지고 있다. 클럭 생성기(620)는 예를 들어 위상 고정 루프(phase-locked loop, PLL)로서 비교기(comparator, COMP)(621), 저역 필터(low pass filter, LPF)(622) 및 전압 제어 발진기(voltage-controlled oscillator, VCO)(623)를 포함한다. 비교기(621)는 수신부(610)와 연결되어 있고, 저역 필터(622)는 비교기(621)와 연결되어 있으며, 전압 제어 발진기(623)는 저역 필터(622) 및 비교기(621)와 연결되어 있다.
- [0047] 신호 제어부(600)는 입력단(601, 602)을 통하여 외부의 그래픽 제어기(도시하지 않음)로부터 각종의 디지털 입력 신호를 받는다. 신호 제어부(600)가 수신하는 입력 신호로는 입력 영상 신호(R, G, B)와 그 표시를 제어하는 입력 제어 신호(ICON)가 있다.
- [0048] 입력 영상 신호(R, G, B)는 각 화소(PX)의 휘도(luminance) 정보를 담고 있으며 휘도는 정해진 수효, 예를 들면 1024(=2¹⁰), 256(=2⁸) 또는 64(=2⁶) 개의 계조(gray)를 가지고 있다.
- [0049] 입력 제어 신호(ICON)의 예로는 수직 동기 신호(Vsync)와 수평 동기 신호(Hsync) 등의 동기 신호를 들 수 있다. 수직 동기 신호(Vsync)는 입력 영상 신호(R, G, B)를 프레임별로, 즉 영상 별로 구분해 준다. 수평 동기 신호(Hsync)는 한 프레임의 입력 영상 신호(R, G, B)를 몇 개의 묶음으로 구분해준다. 예를 들면 각 행의 화소(PX)에 대한 입력 영상 신호(R, G, B)는 수평 동기 신호(Hsync)로 나뉜다.
- [0050] 입력 영상 신호(R, G, B)와 입력 제어 신호(ICON)는 저전압 차동 전송 방식으로 입력단(601, 602)에 직렬로 입

력된다.

- [0051] 여기에서 차동 전송 방식(differential signaling)이란, 두 입력단(601, 602)에 입력되는 입력 신호의 그 크기가 서로 다르다는 뜻이다. 예를 들어, 한 입력단(601)에 입력되는 신호가 어떤 기준값, 예를 들면 0에 대하여 양(+)의 값을 가지면, 다른 입력단(602)에 입력되는 음(-)의 값을 가진다.
- [0052] 이와 같이 차동 전송 방식을 채택하는 경우, 신호 제어부(600)의 수신부(610)에서 양쪽 입력단(601, 602)의 신호를 합성하여 입력 정보를 판단한다.
- [0053] 이와 같이 하면 각각의 입력단(601, 602)에 입력되는 신호의 전압 범위를 작게 하더라도 정보가 손실되지 않는다. 또한 두 입력단(601, 602)을 통하여 입력되는 신호의 전압값의 합은 항상 0이 되므로, 전자기 간섭(electromagnetic interference)이 준다. 그러므로 세 개 이상의 입력단을 통하여 입력 신호를 전송할 때에 비하여, 두 개의 입력단(601, 602)만을 통하여 직렬로 입력 신호를 전송할 때 주파수가 높아지더라도 노이즈나 손실 없이 입력 신호를 전송할 수 있다.
- [0054] 한편, 디지털 입력 신호를 사용하면서도 입력단의 수효를 하나로 만들 수 있는데 이 경우에는 차동 구동 방식을 사용할 수는 없지만, 신호 제어부(600)의 구조가 단순해진다는 점에서는 여전히 이점이 있다.
- [0055] 도 5를 참고하면, 일련의 화소, 예를 들어 한 행의 화소에 대한 입력 영상 신호(R, G, B)가 한 묶음을 이루어 연속하여 신호 제어부(600)에 전송된다. 이때, 입력 영상 신호(R, G, B) 묶음 사이에는 휴지 신호(BL)가 있으며, 휴지 신호(BL)의 중간에 입력 제어 신호(ICON)가 끼어 있다.
- [0056] 도 6에 도시한 입력 신호(IN)를 참고하면, 입력 제어 신호(ICON) 중에는 클록 생성기(620)에서 생성하는 클록 신호의 기준이 되는 기준 신호(RW)가 포함된다.
- [0057] 이러한 기준 신호(RW)는 수신부(610)에 의하여 분리되어 클록 생성기(620)의 비교기(621)로 입력되며, 비교기(621)의 출력 신호는 저역 필터(622)를 거쳐 전압 제어 발진기(623)에 이른다. 전압 제어 발진기(623)는 이를 기준으로 클록 신호(f0)를 생성하고, 클록 신호(f0/n)를 분주하여 얻은 분주 신호(f0/n)를 비교기(621)에 입력한다. 비교기(621)는 분주 신호(f0/n)와 기준 신호(RW)를 비교하고 그 결과를 저역 필터(622)로 내보낸다. 이와 같은 과정을 거침으로써, 클록 생성기(620)가 생성하는 클록 신호(f0)는 도 6에 도시한 바와 같이 기준 신호(RW)와 안정적으로 동기할 수 있다.
- [0058] 이러한 기준 신호(RW)는 동기 신호(Vsync, Hsync)와 별도로 만들어질 수도 있지만, 동기 신호(Vsync, Hsync)를 기준 신호(RW)로서 사용할 수도 있다. 이때, 수직 동기 신호(Vsync)와 수평 동기 신호(Hsync)가 동일한 길이의 펄스 파형을 가지도록 하되, 펄스의 수효를 달리 하여 둘을 구별할 수 있다. 도 7에 도시한 예에서는 수평 동기 신호(Hsync)는 하나의 펄스만을 가지고, 수직 동기 신호(Vsync)는 두 개의 펄스를 가진다.
- [0059] 이와 같이 하면 수신부(610)는 수평 동기 신호(Hsync)와 수직 동기 신호(Vsync)를 구분하지 않고 기준 신호(RW)로서 클록 생성기(620)에 입력할 수 있다. 즉, 기준 신호(RW)로서 수평 동기 신호(Hsync)가 들어가는 수직 동기 신호(Vsync)가 들어가는 관계 없이 동일한 펄스 파형이 기준 신호(RW)로서 클록 생성기(620)에 입력되므로 클록 신호(f0) 또한 일정하게 유지된다.
- [0060] 이러한 클록 신호(f0)에 동기하여, 도 1에 도시한 것처럼, 신호 제어부(600)는 입력 영상 신호(R, G, B)를 액정 표시판 조립체(300)의 동작 조건에 맞게 적절히 처리하고, 게이트 구동부(400)를 제어하기 위한 게이트 제어 신호(CONT1) 및 데이터 구동부(500)를 제어하기 위한 데이터 제어 신호(CONT2)를 생성한다.
- [0061] 게이트 제어 신호(CONT1)는 주사 시작을 지시하는 주사 시작 신호(STV)와 게이트 온 전압(Von)의 출력 주기를 제어하는 적어도 하나의 클록 신호를 포함한다. 게이트 제어 신호(CONT1)는 또한 게이트 온 전압(Von)의 지속 시간을 한정하는 출력 인에이블 신호(OE)를 더 포함할 수 있다.
- [0062] 데이터 제어 신호(CONT2)는 한 행의 화소(PX)에 대한 디지털 영상 신호(DAT)의 전송 시작을 알리는 수평 동기 시작 신호(STH)와 데이터선(D₁-D_m)에 아날로그 데이터 전압을 인가하라는 로드 신호(LOAD) 및 데이터 클록 신호(HCLK)를 포함한다. 데이터 제어 신호(CONT2)는 또한 공통 전압(Vcom)에 대한 데이터 전압의 극성(이하 "공통 전압에 대한 데이터 전압의 극성"을 줄여 "데이터 전압의 극성"이라 함)을 반전시키는 반전 신호(RVS)를 더 포함할 수 있다.
- [0063] 신호 제어부(600)는 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(DAT)를 데이터 구동부(500)로 내보낸다.

- [0064] 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라, 데이터 구동부(500)는 한 행의 화소(PX)에 대한 디지털 영상 신호(DAT)를 수신하고, 각 디지털 영상 신호(DAT)에 대응하는 게조 전압을 선택함으로써 디지털 영상 신호(DAT)를 아날로그 데이터 전압으로 변환한 다음, 이를 해당 데이터선(D₁-D_m)에 인가한다.
- [0065] 게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(Von)을 게이트선(G₁-G_n)에 인가하여 이 게이트선(G₁-G_n)에 연결된 스위칭 소자(Q)를 턴온시킨다. 그러면, 데이터선(D₁-D_m)에 인가된 데이터 전압이 턴온된 스위칭 소자(Q)를 통하여 해당 화소(PX)에 인가된다.
- [0066] 화소(PX)에 인가된 데이터 전압과 공통 전압(Vcom)의 차이는 액정 축전기(C1c)의 충전 전압, 즉 화소 전압으로서 나타난다. 액정 분자들은 화소 전압의 크기에 따라 그 배열을 달리하며 이에 따라 액정층(3)을 통과하는 빛의 편광이 변화한다. 이러한 편광의 변화는 편광자에 의하여 빛의 투과율 변화로 나타나며, 이를 통해 화소(PX)는 영상 신호(DAT)의 게조가 나타내는 휘도를 표시한다.
- [0067] 1 수평 주기["1H"라고도 쓰며, 수평 동기 신호(Hsync) 및 데이터 인에이블 신호(DE)의 한 주기와 동일함]를 단위로 하여 이러한 과정을 되풀이함으로써, 모든 게이트선(G₁-G_n)에 대하여 차례로 게이트 온 전압(Von)을 인가하고 모든 화소(PX)에 데이터 전압을 인가하여 한 프레임(frame)의 영상을 표시한다.
- [0068] 한 프레임이 끝나면 다음 프레임이 시작되고 각 화소(PX)에 인가되는 데이터 전압의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(RVS)의 상태가 제어된다("프레임 반전"). 이 때, 한 프레임 내에서도 반전 신호(RVS)의 특성에 따라 한 데이터선을 통하여 흐르는 데이터 전압의 극성이 주기적으로 바뀌거나(보기: 행 반전, 점 반전), 한 화소행에 인가되는 데이터 전압의 극성도 서로 다를 수 있다(보기: 열 반전, 점 반전).

발명의 효과

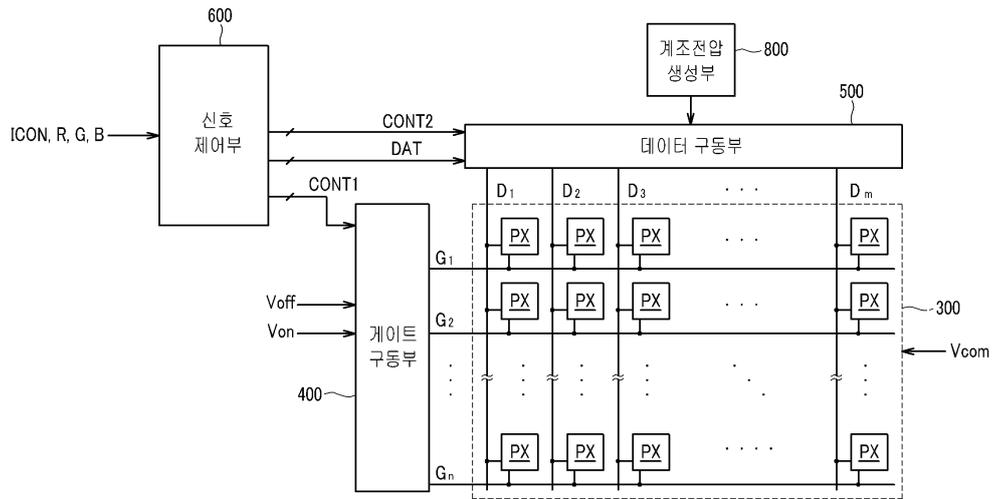
- [0069] 이와 같이 두 개 이하의 입력단을 통하여 저전압의 디지털 입력 신호를 수신함으로써 액정 표시 장치의 구조를 단순화하면서도 신호 손실과 노이즈를 줄일 수 있다.
- [0070] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면의 간단한 설명

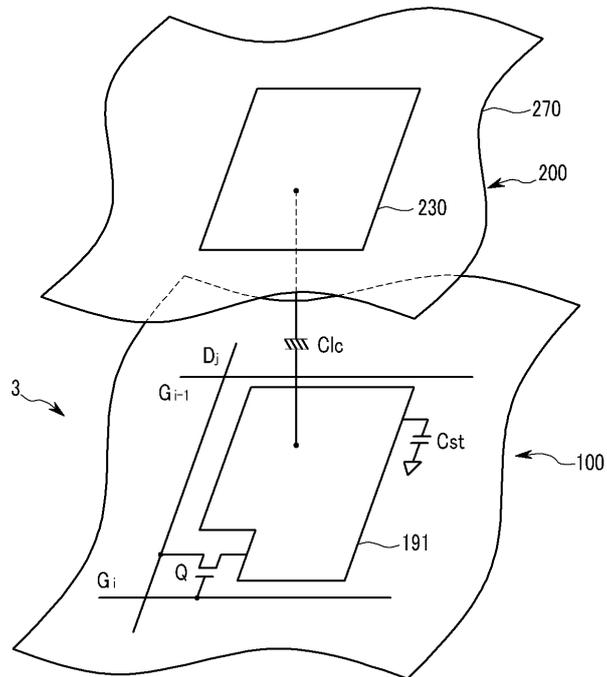
- [0001] 도 1은 본 발명의 한 실시예에 따른 표시 장치의 블록도이다.
- [0002] 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치에서 한 화소의 등가 회로도이다.
- [0003] 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치 구동용 집적 회로의 블록도이다.
- [0004] 도 4는 본 발명의 한 실시예에 따른 신호 제어부의 블록도이다.
- [0005] 도 5은 본 발명의 한 실시예에 따른 신호 제어부의 입력 신호 파형도이다.
- [0006] 도 6 및 도 7은 도 5에 도시한 입력 신호의 예를 도시한 파형도이다.

도면

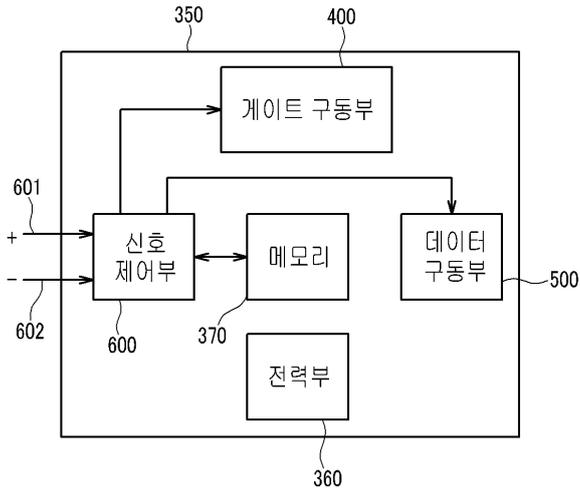
도면1



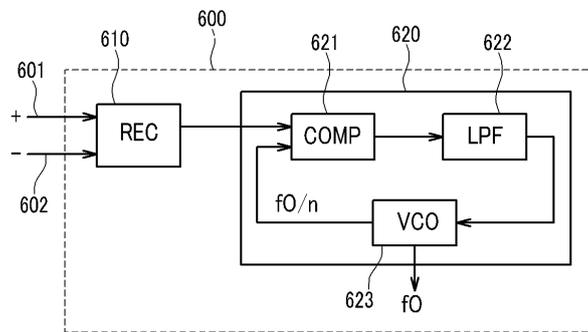
도면2



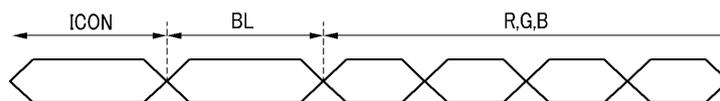
도면3



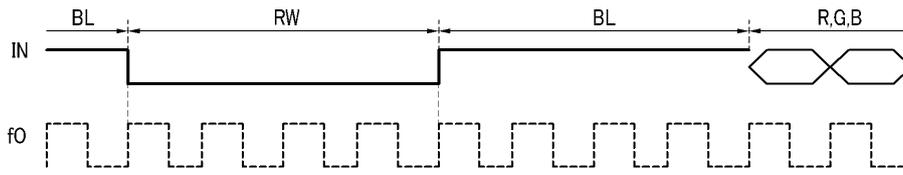
도면4



도면5



도면6



도면7

