

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-202336

(P2006-202336A)

(43) 公開日 平成18年8月3日(2006.8.3)

(51) Int. Cl.	F I	テーマコード (参考)
G06K 19/07 (2006.01)	G06K 19/00 J	5B035
G06F 3/08 (2006.01)	G06K 19/00 H	5B065
	G06F 3/08 C	

審査請求 有 請求項の数 1 O L (全 23 頁)

(21) 出願番号	特願2006-107119 (P2006-107119)	(71) 出願人	503121103 株式会社ルネサステクノロジ
(22) 出願日	平成18年4月10日 (2006.4.10)		東京都千代田区丸の内二丁目4番1号
(62) 分割の表示	特願2000-77791 (P2000-77791) の分割	(74) 代理人	100089071 弁理士 玉村 静世
原出願日	平成12年3月15日 (2000.3.15)	(72) 発明者	西沢 裕孝 東京都小平市上水本町五丁目20番1号 株式会社日立製作所半導体グループ内
		(72) 発明者	白石 敦 東京都小平市上水本町5丁目22番1号 株式会社日立超エル・エス・アイ・システムズ内
		(72) 発明者	湯川 洋介 東京都小平市上水本町五丁目20番1号 株式会社日立製作所半導体グループ内

最終頁に続く

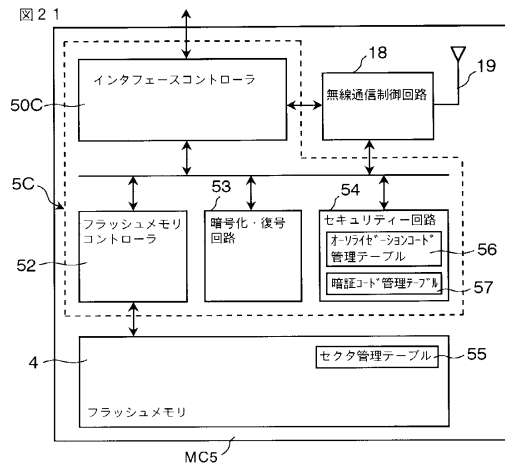
(54) 【発明の名称】 不揮発性メモリ装置

(57) 【要約】

【課題】 ICカード等の不揮発性メモリ装置に対してインタフェースの多様化に対応させる。

【解決手段】 不揮発性メモリ装置はコントローラ(5C)と、フラッシュメモリ等の不揮発性メモリ(4)と、無線通信回路(18)とを有する。前記コントローラは不揮発性メモリへのアクセス制御と、前記無線通信回路を介した通信制御とを各々可能とすると共に、認証機能を有する。前記無線通信回路は、無線通信用のアンテナ(19)を接続可能とされる。

【選択図】 図21



【特許請求の範囲】

【請求項 1】

コントローラと、不揮発性メモリと、無線通信回路とを有し、
前記コントローラは不揮発性メモリへのアクセス制御と、前記無線通信回路を介した通信制御とを各々可能とすると共に、認証機能を有し、
前記無線通信回路は、無線通信用のアンテナを接続可能とされる不揮発性メモリ装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ICカードの機能拡張、更にはICカードを用いる携帯情報端末装置の利便性を向上させる技術に関し、例えば、マルチメディアカード(Multi Media Card)若しくはその互換メモリカード等に適用して有効な技術に関する。

【背景技術】

【0002】

携帯電話、デジタルネットワーク機器間での情報の移動等を目的として、マルチメディアカードのような小型軽量化及びインタフェースの簡素化を実現したメモリカードが提供されている。マルチメディアカードは、例えばCQ出版社発行のインタフェース(1999年12月号)に記載されるように、外部インタフェース端子として7個のコネクタ端子を有し、シリアルインタフェースが採用されて、PCカードやハードディスクが採用するATAインタフェースに比べてホストシステムの負荷を軽減でき、より簡易なシステムでも利用できるようになっている。また、同文献には、シリアルインタフェースを採用し、9個のコネクタ端子を有し、マルチメディアカードの上位互換メモリカードとしてSDカードが提案されている、との記載もある。

【0003】

【非特許文献1】CQ出版社発行のインタフェース(1999年12月号)

【発明の開示】

【発明が解決しようとする課題】

【0004】

本発明者はマルチメディアカード等のストレージ系ICカードについて検討した。これによれば、ストレージ系のICカードはPCMCIA(Personal Computer Memory Card International Association)準拠のPCカードをはじめ前記マルチメディアカードも、ストレージカードとしての機能を有するに留まっており、現状では未だ目立った機能拡張はなされていない。特に、携帯電話機やPDA(Personal Digital Assistants)としての携帯情報端末装置等への適用を想定したとき、そのユーザは各種年齢及び階層に亘るから、ストレージ系のICカードといえども更にユーザフレンドリな機能拡張の必要性が本発明者によって見出された。

【0005】

本発明の目的は、搭載メモリに対するアクセス状況や空き容量の状態を容易に認識可能なICカードを提供することにある。

【0006】

本発明の別の目的は、メモリに格納されて転々流通可能にされ改竄の虞もあるとき、メモリに格納すべき情報の著作権保護、プライバシー保護の観点をより、使い勝手の良好なICカードを提供することにある。

【0007】

本発明の更に別の目的は、インタフェースの多様化にも対応することができるICカードを提供することにある。

【0008】

本発明のその他の目的は、ストレージ系のICカードの使い勝手を携帯端末装置側で向上させることにある。

【0009】

10

20

30

40

50

本発明の前記並びにその他の目的と新規な特徴は本明細書の記述及び添付図面から明らかになるであろう。

【課題を解決するための手段】

【0010】

本願において開示される発明のうち代表的なものの概要を簡単に説明すれば下記の通りである。

【0011】

〔1〕本発明の最初の観点はICカードそれ自体に表示機能を持たせることである。第1の発明はアクセス動作中の状態を表示可能にする。すなわち、半導体集積回路が実装され複数個のコネクタ端子が形成されたカード基板を有し、前記コネクタ端子をケーシングから露出するICカードは、前記半導体集積回路として、前記コネクタ端子に接続されたコントローラと前記コントローラを介してリード・ライト可能にされるメモリとを含み、前記ケーシングから露出させて発光素子が設けられ、前記コントローラは前記発光素子を駆動制御して前記メモリアクセス動作中の状態を表示可能にする。これにより、ICカードそれ自体で内蔵メモリのアクセス動作中の状態が識別可能になり、アクセス中に誤ってICカードをカードソケットから抜いてデータが破壊されてしまう事態の発生を低減させることが可能になる。

10

【0012】

第2の発明はメモリの空き容量を表示可能にする。すなわち、半導体集積回路が実装され複数個のコネクタ端子が形成されたカード基板を有し、前記コネクタ端子をケーシングから露出するICカードは、前記半導体集積回路として、前記コネクタ端子に接続されたコントローラと前記コントローラを介してリード・ライト可能にされるメモリとを含み、前記ケーシングから露出させて発光素子が設けられ、前記コントローラは前記発光素子を駆動制御して前記メモリの空き容量の状態を表示可能である。これにより、ICカードそれ自体でメモリの空き容量を識別可能になり、ライト動作の途上で記憶領域の空きが無くなる事態に陥る前に、予備のICカードを予め用意することを促せるようになる。

20

【0013】

前記空き容量の表示態様として、LED (Light Emitting Diode) のような発光素子を用いるとき、前記コントローラは、前記発光素子の発光色の相違と発光素子の点灯及び点滅の相違とによって前記メモリの空き容量の状態を表示してよい。

30

【0014】

第3の発明は、ICカード上での表示を外部からのコマンドに应答させるものである。すなわち、半導体集積回路が実装され複数個のコネクタ端子が形成されたカード基板を有し、前記コネクタ端子をケーシングから露出するICカードは、前記半導体集積回路として、前記コネクタ端子に接続されたコントローラと前記コントローラを介してリード・ライト可能にされるメモリとを含み、前記ケーシングから露出させて発光素子が設けられ、前記コントローラは前記コネクタ端子から与えられる所定のコマンドに应答して前記発光素子を駆動制御する。

【0015】

発光素子による表示内容が外部コマンドで指示されるから、ICカードの内部状態若しくはICカードの保有情報に従って表示内容を決定する場合には、ICカードから必要な情報を外部に出力することを要する。例えば、空き容量表示のために、前記メモリはセクタ管理情報の格納領域を有し、前記コントローラは前記格納領域から少なくともメモリの空き容量算定に必要な情報をリードして前記コネクタ端子から出力可能である。また、メモリの格納情報に対するオーソライゼーションの有無判定結果の表示の為には、前記メモリ又はコントローラはオーソライゼーションコードの格納領域を有し、前記コントローラは前記格納領域からオーソライゼーションコードをリードして前記コネクタ端子から出力可能である。また、暗証の正当性の認否結果を表示するためには、前記メモリ又はコントローラは暗証コードの格納領域を有し、前記コントローラは前記格納領域から暗証コードをリードして前記コネクタ端子から出力可能である。

40

50

【0016】

メモリに格納されるデータの著作権保護の一端をICカードで担おうとするとき、前記コントローラには前記メモリにライトするデータを暗号化し、メモリからリードしたデータを復号する機密保護機能を設けるとよい。

【0017】

〔2〕本発明の第2の観点は、ストレージ系等のICカードの使い勝手を携帯端末装置側で向上させるというものである。この観点による第1の発明は、ICカードのアクセス中の状態を携帯端末装置上に表示するものである。すなわち、入力操作部、データ処理部、表示部、及びカードソケットを有し、前記データ処理部は、前記入力操作部からの入力にตอบสนองしてデータ処理を行い前記表示部の表示制御及びカードソケットに装着されたICカードの制御を行う携帯端末装置において、前記データ処理部はカードソケットに装着されたICカード内蔵のメモリに対するアクセス動作中の状態を前記表示部に表示可能である。前記表示部としてドットマトリクス表示又はセグメント表示形式の液晶表示部(LCD)或いはLEDを採用してよい。

10

【0018】

その観点による第2の発明は、ICカードのメモリ空き容量表示を携帯端末装置で行うものである。すなわち、入力操作部、データ処理部、表示部、及びカードソケットを有し、前記データ処理部は、前記入力操作部からの入力にตอบสนองしてデータ処理を行い前記表示部の表示制御及びカードソケットに装着されたICカードの制御を行う携帯端末装置において、前記データ処理部はカードソケットに装着されたICカードから所定の情報をリードし、リードした情報に基づいてメモリ空き容量の状態を前記表示部に表示可能である。前記表示部として、ドットマトリクス表示部を採用し、そこに表示するアイコンの種類又はパターンの種類に応じて前記メモリ空き容量の状態が表してよい。

20

【0019】

ICカードの内部状態に従って表示内容を決定する場合には、ICカードから必要な情報を外部に出力することを要する。メモリの空き容量表示に関しては、前記所定の情報は、カードソケットに装着されたICカードが実現するファイルメモリのセクタ管理情報に含まれる情報である。

【0020】

第3の発明は、ICカードの記憶情報に応じて表示内容を決定する携帯端末装置である。すなわち、入力操作部、データ処理部、表示部、及びカードソケットを有し、前記データ処理部は、前記入力操作部からの入力にตอบสนองしてデータ処理を行い前記表示部の表示制御及びカードソケットに装着されたICカードの制御を行う携帯端末装置において、前記データ処理部はカードソケットに装着されたICカードの所定の情報格納領域からリードした情報に対する正当性の認否の結果を表示可能である。このとき、前記所定の情報格納領域はオーソライゼーションコード又は暗証コードの格納に割当てられる領域である。

30

【0021】

〔3〕本発明の第3の観点は、ストレージ系等のICカードに対してもインタフェースの多様化に対応できるようにするものである。すなわち、半導体集積回路が実装され複数個のコネクタ端子が形成されたカード基板を有し、前記コネクタ端子をケーシングから露出するICカードは、前記半導体集積回路として前記コネクタ端子に接続されたコントローラと前記コントローラを介してリード・ライト可能にされるメモリとを含み、新たなインタフェースとして、前記コントローラによって送受信制御される赤外線送受信モジュールを採用する。

40

【0022】

これに代わるインタフェースとして、前記コントローラによって送受信制御される無線送受信インタフェースモジュールを採用してよい。

【0023】

或いは送信電力を小さくする事ができる無線通信インタフェースを採用してもよい。すなわち、半導体集積回路が実装され複数個のコネクタ端子が形成されたカード基板を有し

50

、前記コネクタ端子をケーシングから露出するＩＣカードは、前記半導体集積回路は前記コネクタ端子に接続されたコントローラと前記コントローラを介してリード・ライト可能にされるメモリとを含み、更に、情報を送出するアンテナと、前記コントローラから供給されるデータにしたがって前記アンテナを介して無線制御する無線通信制御回路とを有する。前記コントローラは、前記メモリにライトするデータを暗号化し、前記メモリからリードしたデータを復号する機密保護機能を有すると共に、前記コネクタ端子から与えられるコマンドに应答して所定の情報格納領域からリードした情報を前記無線通信制御回路に与える。前記所定の情報格納領域は、例えばオーソライゼーションコード又は暗証コードの格納に割当てられる前記メモリ又はコントローラ上の領域である。

【発明の効果】

10

【００２４】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記の通りである。

【００２５】

すなわち、ＩＣカードに搭載されたメモリに対するアクセス状況やＩＣカードに搭載されているメモリの空き容量の状態を容易に認識可能にすることができる。

【００２６】

ＩＣカードのメモリに格納されて転々流通可能にされ改竄の虞もあるとき、メモリに格納すべき情報の著作権保護、プライバシー保護の観点をより、使い勝手の良好なＩＣカードを実現する事ができる。

20

【００２７】

ＩＣカードのインタフェースの多様化にも対応することができる。更に、ストレージ系等のＩＣカードの使い勝手を携帯端末装置側で向上させることができる。

【発明を実施するための最良の形態】

【００２８】

《表示機能付きメモリカード》

図１の（Ａ）には本発明に係るＩＣカードの一例であるメモリカードの端子面が示され、図１の（Ｂ）にはそのメモリカードのチップ実装面が示される。同図に示されるメモリカードＭＣ１はマルチメディアカードに表示機能を付加したマルチメディアカードに準拠のメモリカードとされる。特に制限されないが、メモリカードＭＣ１の大きさはマルチメディアカードに準拠し、厚さが１．４ｍｍ、平面寸法が２４ｍｍ×３２ｍｍの規格に従っている。

30

【００２９】

メモリカードＭＣ１のカード基板１は、ガラスエポキシ樹脂等の樹脂基板で成る基板の端子面に、夫々同一形状で矩形のコネクタ端子２が等間隔で７個配置され、実装面には前記コネクタ端子２に１対１対応で接続パッド３が形成されている。接続パッド３はアルミニウム、銅又は鉄合金などの導電パターンで形成される。コネクタ端子２はアルミニウム、銅又は鉄合金などの導電パターンに金メッキやニッケルメッキ等が施されて成る。接続パッド３とコネクタ端子２との接続はカード基板１上の図示を省略する配線パターンとカード基板１の表裏を導通されるスルーホールとによって行われる。

40

【００３０】

カード基板１の実装面には、例えば電氣的に書き換え可能なフラッシュメモリチップ４、コントローラチップ５、及びＬＥＤモジュール１３が設けられている。コントローラチップ５は、コネクタ端子２を介して外部から与えられる指示に従って前記フラッシュメモリチップ４に対するリード・ライト動作を制御する。データセキュリティを考慮する場合には、前記コントローラチップ５は更に、前記フラッシュメモリチップ４に書込むデータに対して暗号化を行い、前記フラッシュメモリチップ４から読み出したデータに対して復号を行う機密保護機能を備えるようにすればよい。また、コントローラチップ５は前記ＬＥＤモジュール１３に対する表示制御を行う。前記ＬＥＤモジュール１３は赤色のＬＥＤ１３ｒと緑色のＬＥＤ１３ｇとの２個のＬＥＤを発光素子として有する。図２２に例示

50

されるように、前記LED13r、13gは、メモリカードMC1のケーシング12の後端面に露出される。メモリカードMC1が図示を省略するカードスロットに装着された状態でもLED13r、13gの点灯または点滅を確認することができる。

【0031】

前記コントローラチップ5は、前記コネクタ端子2の配列方向に沿って縦長形状を有し、コネクタ端子2側には当該コネクタ端子2に前記接続パッド3を介して接続される複数個のコネクタインタフェース端子5Piと前記メモリチップ4側には当該メモリチップ4に接続される複数個のメモリインタフェース端子5Pjとを有する。前記メモリチップ4はコントローラチップ5側に当該コントローラチップ5に接続される複数個のコントローラインタフェース端子4Pkを有する。前記接続パッド3は前記コントローラチップ5の10コネクタインタフェース端子5Piにボンディングワイヤ7で接続される。前記コントローラチップ5のメモリインタフェース端子5Pjはメモリチップ4のコントローラインタフェース端子4Pkにボンディングワイヤ8で接続される。9は中継パターンである。

【0032】

更にカード基板1には、前記コントローラチップ5及び前記メモリチップ4にボンディングワイヤ(又は配線パターン)11で接続するテスト端子10を有する。カード基板1は実装面を内側に向けてケーシング12に取り付け固定され、実装面はケーシング12で覆われて保護され、端子面はケーシング12から露出される。尚、ボンディングワイヤ7, 8, 11による接続は一例を図示してあり、図示を省略する端子も同様にボンディングワイヤ等で接続されている。

【0033】

ここで、端子面のコネクタ端子2には便宜上端子番号#1~#7を付してある。マルチメディアカードモードでは#1はリザーブ端子(オープン又は論理値“1”に固定)、#2はコマンド端子(コマンド入力及び応答信号出力を行う)、#3及び#6は回路の接地電圧(グラウンド)端子、#4は電源電圧供給端子、#5はクロック入力端子、#7はデータの入出力端子として機能される。SPI(Serial Peripheral Interface)モードでは#1はチップセレクト端子(負論理)、#2はデータ入力端子(ホスト装置からカードへのデータ及びコマンド入力用)、#3及び#6は回路の接地電圧(グラウンド)端子、#4は電源電圧供給端子、#5はクロック入力端子、#7はデータ出力端子(メモリカードからホスト装置へのデータ及びステータス出力)として機能される。マルチメディアカードモードは複数のマルチメディアカードを同時に使用するシステムに好適な動作モードであり、マルチメディアカードの識別は図示を省略するホスト装置がマルチメディアカードに設定したカード識別ID(相対アドレス)を用いる。SPIモードは簡易で安価なシステムでの利用に最適であり、マルチメディアカードの選択はホスト装置から#1のコネクタ端子に供給されるチップ選択信号によって行われる。何れの動作モードにおいても、コントローラチップ5はホスト装置から与えられるコマンドにตอบสนองしてメモリチップのアクセス制御とホスト装置とのインタフェース制御を行う。

【0034】

図2には前記メモリカードMC1の機能ブロック図が示される。コントローラチップ5はインタフェースコントローラ50、LCDドライバ51、フラッシュメモリコントローラ52、暗号化・復号回路53、及びセキュリティー回路54を有する。インタフェースコントローラ50は前記端子2を介して図示を省略するホスト装置に接続され、ホスト装置から与えられるコマンドを解読して、メモリカード内部の全体的な制御とホスト装置とのインタフェース制御を行う。そのような制御プログラム若しくは状態遷移制御ロジックは、特に制限されないが、インタフェースコントローラ50の内部に設けられている。制御プログラムをフラッシュメモリ4に配置しておくことも可能である。

【0035】

前記インタフェース制御は前記端子2を介するマルチメディアカードモード或いはSPIモードによるインタフェース制御である。前記メモリカード内部の全体的な制御は、第1に、セキュリティー回路を利用した認証制御、第2に、フラッシュメモリチップ5に対

10

20

30

40

50

するライトデータの暗号化とリードデータに対する復号を行う暗号化・復号制御、第3に、フラッシュメモリコントローラ52を介するフラッシュメモリチップ4のファイルメモリとしてのアクセス制御、第4に、LCDドライバ51を介する表示制御である。

【0036】

前記アクセス制御は、例えばセクタをデータ管理の基本とするようなファイルシステムとの互換を考慮した制御である。例えばデータ若しくはファイルを512バイトのようなセクタ単位で管理するために、フラッシュメモリチップ4のメモリアレイを、1セクタに対応する512バイト毎のデータエリアとデータエリア毎の管理エリアに分けて利用されている。管理エリアは、対応データエリアに有効データが保持されているか否かというセクタの利用状態を示す情報、後続セクタへのポインティング情報などを有する。それら管理エリアが全体としてセクタ管理テーブル55を構成することになる。アクセス制御ではアクセス対象ファイルのセクタがフラッシュメモリチップ4の物理アドレスに対応付けられてリード、消去、書込み、ペリファイなどのメモリ動作が行われる。

10

【0037】

暗号化・復号制御は、フラッシュメモリチップ4にライトするデータを先ず暗号化・復号回路53で暗号化させ、暗号化されたデータをフラッシュメモリチップ4に書込み可能にする処理と、フラッシュメモリコントローラ52でフラッシュメモリチップ4からリードしたデータを暗号化・復号回路53で復号させ、復号されたデータをインタフェースコントローラ50から外部に出力可能にする処理とを行う。

【0038】

前記認証制御について説明する。メモリカードMC1が音楽情報や文学情報等の配信に利用されることを想定すると、そのような情報の著作権保護を考慮する事が望ましい。また、メモリカードに預金情報、保険情報、携帯電話の課金情報、電話番号等が格納されて利用される場合にはそのような情報に対してプライバシー保護を図ることが要求されるであろう。

20

【0039】

著作権保護に関しては、例えば複製権に関するオーソライゼーションコードがホスト装置から通知されてセキュリティ回路54のオーソライゼーションコード管理テーブル56にセットされ、そのオーソライゼーションコードと対応付けられた音楽情報がホスト装置からダウンロードされ、フラッシュメモリチップ4にライトされ、そのライトメモリアドレスが上記オーソライゼーションコードに対応付けられてセキュリティ回路54の前記オーソライゼーション管理テーブル56にセットされる。インタフェースコントローラ50はホスト装置からのアクセス要求に対して、アクセス対象ファイルのメモリアドレスが前記オーソライゼーション管理テーブル56上のオーソライゼーションコードに対応付けられたメモリアドレスであるか否かを前記オーソライゼーション管理テーブル56を利用してセキュリティ回路54に判定させる。オーソライゼーションコードに対応付けられている場合、セキュリティ回路54は、インタフェースコントローラ50にオーソライゼーションコードの入力を要求させ、入力されたオーソライゼーションコードがセキュリティ回路54保有のオーソライゼーションコードに一致しない限り、そのファイルアクセスを許容させない。前記オーソライゼーションコード管理テーブル56は電气的に書き換え可能な不揮発性メモリによって構成してよい。このオーソライゼーションコード管理テーブル56は、インタフェースコントローラ50又はフラッシュメモリ4に配置してもよい。

30

40

【0040】

プライバシー保護に関しては、例えばホスト装置から暗証コードがセキュリティ回路54の暗証コード管理テーブル57に一旦セットされると、メモリカードの初期化処理を終了する度に、フラッシュメモリチップ4に対する最初のリードアクセス要求に際して、セキュリティ回路54は、インタフェースコントローラ50に暗証コードの入力を要求し、既に暗証コード管理テーブル57にセットされている暗証コードに一致する暗証コードが外部から入力されるまで、インタフェースコントローラ50にそのリード要求に回答

50

するメモリアクセス制御を開始させない。前記暗証コード管理テーブル57は電氣的に書き換え可能な不揮発性メモリによって構成してよい。このオーソライゼーションコード管理テーブル56は、インタフェースコントローラ50又はフラッシュメモリ4に配置してもよい。

【0041】

前記表示制御は、フラッシュメモリチップ4に対するアクセス状態表示処理、フラッシュメモリチップの空き容量表示処理、前記認証制御の結果を表示する認証結果表示処理を行う。

【0042】

前記表示制御は、特に制限されないが、コマンド入力待ち状態(スタンバイ状態)で入力されるコマンドに応答して行われる。スタンバイ状態が最初に実現されるのは、単数又は複数個のメモリカードMC1の初期化処理の後である。

【0043】

先ず、ホスト装置によるメモリカードに対する初期化処理を図3を参照しながら説明する。例えば、初期化処理は単数又は複数個のメモリカードMC1に対する電源投入によって開始され(S1)、その後、ホスト装置はメモリカードMC1に所定サイクル数でクロック信号を投入し、メモリカードMC1の内部回路を初期化させ(S2)、その後、メモリカードMC1を選択する(S3)。SPIモードではホストシステムがチップ選択信号にてメモリカードMC1を選択する。選択されたメモリカードMC1に対してホスト装置は、インタフェースコントローラ50内のカードIDレジスタが保有するカード固有識別情報をホスト装置に出力させ(S4)、ホスト装置はそのカード固有識別情報に対応させて当該メモリカードMC1の相対アドレスを通知する(S5)。これによってメモリカードMC1にはその相対アドレスによってその他のメモリカードと区別され、スタンバイ状態にされて(S6)、コマンド入力待ち状態にされる。一方、初期化処理においてマルチメディアカードモードでは、コマンドにてメモリカードMC1が選択される。選択されたメモリカードMC1は上記同様にカード固有識別情報に対応させて当該メモリカードMC1の相対アドレスが決定されることによってその他のメモリカードと区別され、スタンバイ状態にされて、コマンド入力待ち状態にされる。

【0044】

図4にはインタフェースコントローラ50によるアクセス状態表示処理の制御フローが示される。スタンバイ状態(S6)においてホスト装置からアクセス要求があると(S7)、インタフェースコントローラ50はそのアクセス要求を完了するまでの間に、フラッシュメモリコントローラ52を介してフラッシュメモリチップ4に、消去、書込み、リード、又はベリファイなどの動作を指示する度に(S8)、LCDドライバ51に対してLEDモジュールを点滅駆動させる(S9)。例えば、その時の点滅動作は赤、緑の交互点滅である。ステップS8、S9の処理はホスト装置からの前記アクセス要求にすべて応答するまで繰り返される(S10)。メモリカードは再びスタンバイ状態に戻され(S6)、スタンバイ状態が続く限り上記処理が繰り返される。

【0045】

メモリアクセス動作中の状態を表示可能であるから、メモリカードMC1それ自体で内蔵メモリ4のアクセス動作中の状態が識別可能になり、アクセス中に誤ってメモリカードMC1をカードソケットから抜いてデータが破壊されてしまう事態の発生を低減させることが可能になる。

【0046】

図5にはインタフェースコントローラ50によるフラッシュメモリチップの空き容量表示処理の制御フローが示される。前記スタンバイ状態において(S6)、ホスト装置から空き容量表示コマンドを受け取ると(S11)、インタフェースコントローラ50はフラッシュメモリチップ4の前記セクタ管理領域から前記セクタの利用状況を示す情報を読み込んで(S12)、フラッシュメモリチップのデータエリアの空き容量が例えば、100~70%、70~50%、50~20%又は20%以下の何れに該当するかを演算する(

10

20

30

40

50

S 1 3)。そしてインタフェースコントローラ 5 0 はその演算結果にしたがって L C D ドライバ 5 1 で L C D モジュールを所定期間発光駆動する (S 1 4)。例えば、空き容量が 1 0 0 ~ 7 0 % のときは L E D 1 3 g を緑色に点灯させ、空き容量が 7 0 ~ 5 0 % のときは L E D 1 3 g を緑色に点滅させ、空き容量が 5 0 ~ 2 0 % のときは L E D 1 3 r を赤色に点滅させ、空き容量が 2 0 % 以下のときは L E D 1 3 r を空く色に点灯させる。所定期間の発光駆動後、メモリカード M C 1 はスタンバイ状態に戻される (S 6)。

【 0 0 4 7 】

前記インタフェースコントローラ 5 0 は前記 L E D モジュール 1 3 を駆動制御して前記メモリ 4 の空き容量の状態を表示可能であるから、メモリカード M C 1 それ自体でメモリの空き容量を識別可能になり、ライト動作の途上で記憶領域の空きが無くなる事態に陥る前に、予備のメモリカードを予め用意することを促せるようになる。

10

【 0 0 4 8 】

図 6 にはインタフェースコントローラ 5 0 による前記認証結果表示処理の制御フローが示される。セキュリティ回路 5 4 が認証制御を開始するとき (S 2 0)、即ち、前記著作権保護に関するオーソライゼーションコードをインタフェースコントローラ 5 0 を介してホスト装置から入力させ、或いは前記セキュリティ回路 5 4 が前記プライバシー保護に関する暗証コードをインタフェースコントローラ 5 0 を介してホスト装置から入力させるとき、セキュリティ回路 5 4 はインタフェースコントローラ 5 0 に L E D ドライバ 5 1 を介して L E D モジュール 1 3 を発光駆動させる (S 2 1)。この時の発光駆動は、特に制限されないが、赤緑の同相点滅である。セキュリティ回路 5 4 は入力したオーソライゼーションコード又は暗証コードに対する正当性を判断し、正当性の承認に呼応して (S 2 2)、前記 L E D モジュール 1 3 の点滅を停止させて (S 2 3)、認証結果表示処理を終了する。

20

【 0 0 4 9 】

上記により、認証制御の結果をメモリカード M C 1 を介して認識することが可能になる。換言すれば、メモリカード M C 1 に格納されて転々流通可能にされ改竄の虞もあるとき、メモリに格納すべき情報の著作権保護、プライバシー保護の観点をより、メモリカード M C 1 の使い勝手が良好になる。

【 0 0 5 0 】

図 7 には前記 L E D モジュール 1 3 の駆動形式が数種類例示されている。図 7 の (A)、(B)、(C) に示される駆動形式は、制御信号 S r e、S g r で L E D 1 3 r、1 3 g を夫々単独に制御できる形態である。一方、図 7 の (D) は L E D 1 3 g と 1 3 r のアノードとカソードを相互に逆にして並列接続し、L E D 駆動回路の駆動インバータの電源を + V と - V として駆動する形式である。駆動制御信号 S c o は双方の L E D 1 3 r、1 3 g に共通である。この駆動形式では双方の L E D 1 3 r、1 3 g を完全並列に点灯又は点滅駆動する事はできないが、制御信号 S c o の周波数を常時高くしてやれば、緑と赤の混合色である橙色に発光させる事ができ、制御信号 S c o を間欠的に一定レベルと高周波に切り換えれば、赤色と橙色の交互点滅、緑色と橙色の交互点滅を実現できる。図 7 の (A)、(B)、(C) の代わりに図 7 の (D) を採用する場合には、赤と緑の同相点滅の代わりに赤色と橙色の交互点滅を採用し、赤と緑の交互点滅の代わりに緑色と橙色の交互点滅を採用すればよい。

30

40

【 0 0 5 1 】

《 携帯電話装置 》

次にメモリカードの状態を表示する機能を備えた携帯端末装置について説明する。図 8 には携帯電話装置 1 0 0 のブロック図が示される。

【 0 0 5 2 】

音声はマイクロフォン 1 0 1 によりアナログ音声信号として取り込まれ、A / D 変換器 1 0 2 によりデジタル音声信号に変換され、データプロセッサ 1 0 3 に入力される。データプロセッサ 1 0 3 は、受け取ったデジタル音声信号に対する音声符号化処理及びレイヤ処理としてのチャンネルコーデック処理等を行い、処理信号を送信信号として出力する

50

。前記音声符号化処理及びチャンネルコーデック処理等は、特に制限されないが、DSPを用いて行われる。特に図示はしないが、データプロセッサ103は、前記チャンネルコーデックや音声コーデックの為のアクセラレータを内蔵してよい。

【0053】

データプロセッサ103で生成された送信信号は例えばGMSK変調回路104によって変調され、更にD/A変換器105のよりアナログ信号に変換され、高周波送信部(RF送信部)106によりアンテナ107を介して送信される。

【0054】

アンテナ107で受信された受信信号は、高周波受信部(RF受信部)108によって受信され、A/D変換器109にてデジタル信号に変換され、データプロセッサ103に取り込まれる。データプロセッサ103は、ビタビ復号処理、音声復号処理等を行い、音声信号を取り出し得て出力する。ビタビ復号処理、音声復号処理等はDSP又は図示を省略するアクセラレータによって行われる。

【0055】

データプロセッサ103より出力された音声信号はD/A変換器110によりアナログ音声信号に変換され、スピーカ111から音声として出力される。

【0056】

図8の携帯電話装置10においてデータプロセッサ103は中央処理装置(CPU)112、ダイレクトメモリアクセスコントローラ(DMAC)113、前記CPU112の動作プログラムなどを保有するリード・オンリ・メモリ(ROM)114、前記CPU112のワーク領域に利用されるランダム・アクセス・メモリ(RAM)115、及び入出力ポートやシリアルインタフェースなどの入出力回路(I/O)116を有する。特に制限されないが、図5の携帯電話装置100の例では、データプロセッサ103は音声符号化復号のための音声コーデック処理、レイヤ処理としてのチャンネルコーデック処理、及びシステム制御処理などの動作プログラムは前記ROM114が保有する。DMAC113に対する転送制御条件の設定処理は前記ROM114に格納された動作プログラムをCPU112が実行して行うようになっている。

【0057】

特に制限されないが、前記データプロセッサ103のI/O116には、入力スイッチ部120、表示コントローラ121、及びカードインタフェースコントローラ122が接続されている。入力スイッチ部120はファンクション指定によって数字及び文字等を入力可能な多数の入力スイッチを有している。カードインタフェースコントローラ122はカードソケット123に装着されたメモリカードMC2とデータプロセッサ103との間のインタフェース制御を行う。ここでメモリカードMC2は、前記メモリカードMC1に対して、LEDモジュール13を備えず、前記インタフェースコントローラ50による表示制御機能、即ち前記アクセス状態表示処理、空き容量表示処理、及び認証結果表示処理の制御機能を有していない点が相違される。前記表示制御は携帯電話装置100のデータプロセッサ103が、表示コントローラ121、液晶ディスプレイ125、及びLEDモジュール126を用いて行う。携帯電話装置100では、前記アクセス状態、空き容量、及び認証結果の表示制御機能の他に、データプロセッサ103は送信電話番号、着信電話番号、通信状態、バッテリー電圧など、携帯電話装置100の状態を表示コントローラ121を介して液晶ディスプレイ125に適宜表示制御する機能を有している。また、データプロセッサ103はバッテリー充電動作中の状態をLEDモジュール126で表示するために、充電未完了状態において赤色のLED126rを点灯させ、充電完了状態において緑色のLED126gを点灯させる。LEDモジュール126の駆動形式は図7と同様に構成してよい。

【0058】

データプロセッサ103による前記アクセス状態表示処理、空き容量表示処理、及び認証結果表示処理の制御機能について説明する。それら処理による表示制御対象は前述と同様にLEDモジュール126であってもよい。或いは液晶ディスプレイ125を用いても

10

20

30

40

50

よい。

【0059】

データプロセッサ103によるアクセス状態表示処理は次のように行われる。即ち、データプロセッサ103は、メモリカードMC2にアクセスコマンドを発行したとき、メモリカードMC2から応答が返されてからアクセスの終了が通知されるまでの間、LEDモジュール126を点滅駆動させる。例えば、その時の点滅動作は赤、緑の交互点滅である。

【0060】

データプロセッサ103による空き容量表示の表示態様は、特に制限されないが、液晶ディスプレイ125に図9の(A)乃至(C)で代表されるアイコン表示で行い、或いは図10の(A)乃至(C)で代表されるレベルインジケータ表示で行う。アイコン表示ではアイコン全体の大きさに対する黒い領域の面積が空き容量を相対値として示し、黒領域の面積比が相違される複数個のアイコンを空き容量の減少に従って選択して、表示させるようになっている。レベルインジケータ表示では複数個の素片の数に対する黒い素片の数が空き容量を相対値として示し、黒素片の数は空き容量減少に従って一つずつ少なくされる。空き容量表示の表示態様は前述のLED表示であってもよい。

【0061】

図11にはデータプロセッサ103によるメモリカードMC2内蔵フラッシュメモリチップの空き容量表示処理の制御フローが示される。メモリカードMC2のスタンバイ状態において、データプロセッサ103はメモリカードMC2に空き容量情報取得コマンドを発行する(S30)。これによってメモリカードMC2のインタフェースコントローラはフラッシュメモリチップの前記セクタ管理領域から前記セクタの利用状況を示す情報をリードして、データプロセッサ103に返す。データプロセッサ103はセクタ利用状況を示す情報を入力し(S31)、これに基づいてフラッシュメモリチップのデータエリアの空き容量を判定し(S32)、判定した空き容量に応答する表示データを表示コントローラ121のレジスタにロードし(S33)、ロードした表示データに従って液晶ディスプレイ125に空き容量を表示させる(S34)。アイコン表示であればそのときの空き容量に対応されるアイコンデータを選択して液晶ディスプレイ125の所定位置に表示し、レベルインジケータ表示であればそのときの空き容量に対応される数の素片を液晶ディスプレイ125上で黒く表示する。データプロセッサ103による空き容量情報取得コマンドの発行はカードソケット123にメモリカードMC2が装着されているとき、所定インターバルで繰り返し行われ、インターバル間では直前の表示データがレジスタに維持されて空き容量表示を常時行う事ができるようになっている。

【0062】

図12にはデータプロセッサ103による前記認証結果表示処理の制御フローが示される。メモリカードMC2のセキュリティー回路が認証制御を開始するとき、即ち、データプロセッサ103が前記著作権保護に関するオーソライゼーションコードをメモリカードMC2のインタフェースコントローラに供給し、或いはデータプロセッサ103が前記プライバシー保護に関する暗証コードをメモリカードMC2のインタフェースコントローラを介して前記セキュリティー回路に供給するとき(S35)、データプロセッサ103は表示コントローラ121を介して液晶ディスプレイ125に“認証処理中”の表示をさせる(S36)。セキュリティー回路は入力したオーソライゼーションコード又は暗証コードに対する正当性を判断する。データプロセッサ103は、セキュリティー回路による正当性の判定結果を受け取ると(S37)、今度は、表示コントローラ121を介して液晶ディスプレイ125に“認証OK”を表示し、一定時間その標示を維持して(S38)、認証結果表示処理を終了する。

【0063】

上記により、アクセス状態表示、空き容量表示、及び認証結果表示などのメモリカードMC2の使い勝手を携帯電話装置100側で向上させる事が可能になる。

【0064】

10

20

30

40

50

《インタフェースの多様化》

次に、コネクタ端子の他に或いはコネクタ端子に代えて非接触のインタフェースを備えたメモリカードについて説明する。

【0065】

図13の(A)には別のメモリカードの端子面が示され、図13の(B)にはそのメモリカードのチップ実装面が示される。同図に示されるメモリカードMC3は、マルチメディアカードに対してデータ端子が8ビットとされる上位互換を実現すると共に赤外線インタフェースを機能を追加したメモリカードとされる。メモリカードMC1に対する端子面の相違は、コネクタ端子2及び接続パッド3が13個配置される点である。前記端子番号#1~#7はマルチメディアカード準拠メモリカードMC1とレイアウト構成が同一であり、追加された6個のコネクタ端子は端子番号#8~#13とされる。カード基板1Aの実装面には、フラッシュメモリチップ4、コントローラチップ5A、及び赤外線送受信(IrDA)モジュール14が設けられている。IrDAモジュールは赤外線発光ダイオード14trと赤外線フォトダイオード14rcとによって構成される。

10

【0066】

前記#1~#7のコネクタ端子2はカード基板1Aに対して第1列目のコネクタ端子列を構成し、追加された前記#8~#13のコネクタ端子2は第1列目のコネクタ端子列に対して離間配置された第2列目のコネクタ端子列を構成する。#9~#12のコネクタ端子2の大きさは他のコネクタ端子2の大きさと同じである。第1列目のコネクタ端子列と第2列目のコネクタ端子列とはコネクタ端子の列方向配置が列方向で相互にずれている。コネクタ端子2の端子間領域に着目すれば、第1列目のコネクタ端子列の端子間領域の配列と第2列目のコネクタ端子列の端子間領域の配列とが列方向で相互にずれている。要するに、第1列目と第2列目のコネクタ端子は列相互間で千鳥状に配置されている。

20

【0067】

このメモリカードMC3は、端子#2~#7がマルチメディアカード準拠メモリカードMC1のマルチメディアカードモードと同一機能に割り当てられ、当該マルチメディアカードモードにおいてリザーブ端子であった端子#1は第4ビット目のデータ端子DATA3、追加された端子#8、#9、#10、#11、#12、#13は順次第2ビット目のデータ端子DATA1、第5ビット目のデータ端子DATA4、第7ビット目のデータ端子DATA6、第8ビット目のデータ端子DATA7、第6ビット目のデータ端子DATA5、第2ビット目のデータ端子DATA1とされる。第1ビット目のデータ端子DATA0はマルチメディアカードモードと同じ端子#7である。従ってこのメモリカードMC3は、前記メモリカードMC1のマルチメディアカードモードにおいてデータ入出力が8ビット並列で可能にされる点で前記メモリカードMC1と相違される。

30

【0068】

更にこのメモリカードMC3は、前記マルチメディアカード準拠メモリカードMC1に対して下位互換モードを備える。即ち、コントローラチップ5Aは、前記8ビットのデータ用端子#1、#7~#13の内の1ビット#7を用いる1ビットモードと、前記8ビットのデータ用端子#1、#7~#13の内の4ビット#1、#7、#8、#13を用いた4ビット並列入出力を行う4ビットモードと、前記8ビットのデータ用端子#1、#7~#13を用いた8ビット並列入出力を行う8ビットモードとを有する。

40

【0069】

前記動作モードの設定は所定のコネクタ端子の状態又は所定のコネクタ端子からのコマンド入力状態に应答して設定すればよい。例えば、メモリカードMC3をマルチメディアカード準拠メモリカードMC1のカードソケットに装着したとき前記端子#8~#13はフローティングになるから、電源投入時にコントローラチップ5Aが前記4ビットモードとの相違を認識できるデータ端子DATA1、DATA2の双方又は一方のコネクタ端子2のフローティング状態をソフト的又はハード的に(ソフトウェアを専ら利用し又はハードウェア的な構成を専ら利用して)検出することにより、当該メモリカードMC3に前記1ビットモードを設定すればよい。

50

【0070】

また、前記メモリカードMC3をそれ専用のカードソケットに装着したとき前記端子#9～#12はカードソケットのソケット端子に導通されるから、電源投入時にコントローラチップ5Bが少なくともデータ端子DATSA4～DAT A7の全部又は一部にホスト装置から特定の信号若しくはコマンドが供給されるのを検出することによって当該メモリカードMC3に前記8ビットモードを設定すればよい。

【0071】

コントローラチップ5Aは接続パッド3に接続されるデータ入出力端子の数が8個である点で前記コントローラチップ5と相違する。その他の構成は図1と同様であり、同一機能を有する回路要素には同一符号を付してその詳細な説明を省略する。

10

【0072】

図14には前記メモリカードMC3の機能ブロック図が示される。コントローラチップ5Aはインタフェースコントローラ50A、IrDAコントローラ51A、フラッシュメモリコントローラ52、暗号化・復号回路53、及びセキュリティー回路54を有する。インタフェースコントローラ50Aは前記端子2を介して図示を省略するホスト装置に接続され、ホスト装置から与えられるコマンドを解読して、メモリカード内部の全体的な制御とホスト装置とのインタフェース制御を行う。前記メモリカード内部の全体的な制御は、メモリカードMC1と同様であり、セキュリティー回路を利用した認証制御、フラッシュメモリチップ4に対する暗号化・復号制御、フラッシュメモリコントローラ52を介するフラッシュメモリチップ4のファイルメモリとしてのアクセス制御である。メモリカード内部の全体的な制御やホスト装置とのインタフェース制御のための制御プログラム若しくは状態遷移制御ロジックは、特に制限されないが、インタフェースコントローラ50Aの内部に設けられている。制御プログラムをフラッシュメモリ4に配置しておくことも可能である。

20

【0073】

前記インタフェース制御として、前記メモリカードMC1と同様の前記端子2を介するマルチメディアカードモード或いはSPIモードによるインタフェース制御、更に、IrDAモジュール14を用いた赤外線インタフェース制御を有する。IrDAコントローラ51Aによる赤外線インタフェース制御のための動作プログラムは例えばフラッシュメモリ4又はインタフェースコントローラ50Aに格納されている。前記赤外線インタフェース制御は、例えば赤外線データ協会(Infrared Data Association)で標準化された2.4～115.2Kbpsの中低速度の公知の通信規格に準拠し、偏重方式にRZ(Return to Zero)方式を採用し、パルス幅を1.6μ秒からビット時間の16分の3まで可変可能にされているものである。

30

【0074】

前記メモリカードMC3は図15で代表されるように例えば前記携帯電話装置100のカードスロットに装着される。IrDAコントローラ51Aに対する通信制御条件の設定や通信動作の指示はデータプロセッサ103からインタフェースコントローラ50Aを介してコマンドで与えられる。

【0075】

携帯電話装置100に搭載されたメモリカードMC3は例えば図16に例示されるよう赤外線通信機能を有するパーソナルコンピュータ200と赤外線通信を行う事ができる。相互に電話帳データを転送するような利用形態だけでなく、パーソナルコンピュータ200に携帯電話用モデム回路若しくは携帯電話用モデムカードが装着されているとき、当該モデムの通信ターミナルとして前記携帯電話装置100を利用し、そのとき、携帯電話装置100とパーソナルコンピュータ200との間のデータ通信を赤外線で行うことが可能である。

40

【0076】

前記赤外線通信機能を搭載したICカードは前述のメモリカードMC3に代表されるストレージ系ICカードに限定されない。例えばモデムカードに赤外線通信機能を付加して

50

、携帯電話装置に装着可能にすれば、パーソナルコンピュータ200に携帯電話対応モデムを用意しなくても、携帯電話装置100を通信ターミナルとしてパーソナルコンピュータ200を用いてデータ通信を行うことができる。

【0077】

また、前記メモリカードMC3若しくはICカードは赤外線を用いた無線LAN(Local Area Network)に適用することも可能であり、そのための通信プロトコルをIrDAコントローラ51A若しくはインタフェースコントローラ50AにROMなどで保持させればよい。

【0078】

図17には無線LANの別の例として電波(電磁波)LANをサポートするメモリカードMC4のブロック図が示される。メモリカードMC4はカード基板に電波LANインタフェースモジュール16及びアンテナ17を有すると共に、FRAM(登録商標)と称されるような強誘電体メモリチップ4B及びコントローラチップ5Bを有する。コントローラチップ5Bと電波LANインタフェースモジュール16とは1チップで構成しても良い。

10

【0079】

前記強誘電体メモリチップは記憶素子となるキャパシタに例えばPZT(チタン酸ジルコン酸鉛)等の強誘電体材料を用いたメモリで、強誘電体材料の持つ分極現象を利用し、自発分極の二つの安定した状態に論理値1,0を対応させて記憶するものであり、不揮発性RAMを実現する。強誘電体メモリチップはフラッシュメモリなどの不揮発性メモリに

20

【0080】

電波LANインタフェースモジュール16はインタフェースコントローラ50Bから与えられた送信信号を高周波信号としてアンテナ17から送信し、アンテナ17で受信した高周波信号を検波し、検波した信号成分を増幅し且つ量子化してインタフェースコントローラ50Bに与える。インタフェースコントローラ50Bはホスト装置から与えられる無線送受信コマンドにしたがって、送信すべきデータを無線LANインタフェースモジュール16に与え、無線LANインタフェースモジュール16からの受信データを入力して処理する。無線LANインタフェースモジュール16は、前記認証制御のための暗証コードの入出力に用いたり、或いは前記アクセス制御に際してオーソライゼーションコードの出

30

【0081】

電波LAN等の無線LANの周波数帯は2.4GHz帯、1.9GHz帯などである。無線LANの通信範囲は携帯電話装置による通信エリアに比べて狭いのが通例であるから、送信電力も小さく、また、携帯電話網を用いないので通信コストも低い。この意味において、無線LANによるインタフェース手段を備えたメモリカードMC4のようなICカードを携帯電話装置200A、200Bに搭載して、図18のように相互にデータ通信を行う事には、低消費電力及び通信コストの低減というメリットがある。

【0082】

尚、52Bで示される強誘電体メモリコントローラと4Bで示される強誘電体メモリチップの代わりにEEPROMコントローラ及びEEPROMチップを使用してもよい。

40

【0083】

図19及び図20には前記アンテナ17の具体例が示される。図19の例は端子2を有する端子面にのみ導電パターンが形成される1層配線基板を用いたときの例である。アンテナ17は端子面に導電パターンとして形成される。電波LANインタフェースモジュール16は配線基板の実装面に設けられ、アンテナ17の両端は基板の開口17Aを介して実装面に露出され、その部分がボンディングワイヤ17Bによって電波LANインタフェースモジュール16のボンディングパッドに接続される。図では強誘電体メモリ4Bは図示を省略してある。

【0084】

50

図20の例は端子面と実装面の双方に導電パターンが形成される2層配線基板を用いたときの例である。アンテナ17は端子面に導電パターンとして形成される。電波LANインタフェースモジュール16は配線基板の実装面に設けられ、アンテナ17の両端はスルーホール17Cを介して実装面の配線パターン17Dに連通され、この配線パターン17Dの端部がボンディングワイヤ17Bによって電波LANインタフェースモジュール16のボンディングパッドに接続される。図では強誘電体メモリ4Bは図示を省略してある。

【0085】

図21には送信電力を小さくすることができる無線通信制御回路を採用したメモリカードMC5が示される。メモリカードMC5はカード基板に無線通信制御回路18及びアンテナ19を有すると共に、フラッシュメモリチップ4及びコントローラチップ5Cを有する。コントローラチップ5Cと無線通信制御回路18とは1チップで構成してもよい。無線通信制御回路18は前記インタフェースコントローラ50Cから供給されるデータにしたがって前記アンテナ19へ搬送波の情報をのせた方式で送信または受信を行うものである。前記所定の情報格納領域は、例えばオーソライゼーションコード又は暗証コードの格納に割当てられたテーブル56, 57、或いはフラッシュメモリ4のデータエリアである。

10

【0086】

例えば、前記アンテナ19はダイポールアンテナであり、カード基板に導電パターンとして形成され、例えば外部から照射される電波の半波長の電流分布が生ずるような形状にされている。無線通信制御回路18は、例えばアンテナ制御として、ダイポールアンテナの間に配置されて開閉可能なスイッチングトランジスタを有し、スイッチングトランジスタを閉じる事によってアンテナ19を短絡し、開く事によってアンテナ19の特性インピーダンスを所定値にする。スイッチングトランジスタのスイッチング制御信号はインタフェースコントローラ50Cから与えられる論理値1又は0の送信信号である。したがって、ダイポールアンテナ19の終端抵抗は送信すべき信号に応じて0又は所定値にされる。ダイポールアンテナ19の放射インピーダンスと負荷インピーダンスが等しいときは最大の受信電力が得られるが、負荷インピーダンスが0であれば、アンテナ端子に出力される受信電圧は0になり、アンテナ自身に流れる電流の定在波比が増大して再放射電力が増加する。即ち、このときダイポールアンテナ19は反射器として動作し、外部からダイポールアンテナ19に一定所定周波数の信号が放射されていれば、外部ではその反射波を受信することができる。外部において、経時的に変化されるその反射波を受信すれば、当該受信信号はダイポールアンテナ19のインピーダンス変化に応じて変調された信号、換言すればインタフェースコントローラ50Cが送信した信号と見なすことができる。このようにダイポールアンテナ19は送信電力を必要としないから低消費電力を実現してもよい。

20

30

【0087】

以上本発明者によってなされた発明を実施形態に基づいて具体的に説明したが、本発明はそれに限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは言うまでもない。

【0088】

例えば、ICカードはメモリカード又はモデムカードに限定されず、メモリカード機能とモデムカード機能を備えた複合カードにも本発明は適用可能である。メモリチップは不揮発性メモリに限定されず揮発性のRAMであってもよい。また、カード基板の大きさ、コネクタ端子の数、及びコネクタ端子の機能などは上記説明に限定されず、適宜変更可能である。また無線通信制御は、上述のようにアンテナの特性インピーダンス変換を行うようなアンテナ制御に限定されない。

40

【図面の簡単な説明】

【0089】

【図1】本発明に係るICカードの一例であるメモリカードの端子面とチップ実装面を示す説明図である。

【図2】第1の例に係るメモリカード機能ブロック図である。

【図3】ホスト装置によるメモリカードに対する初期化処理をフローチャートである。

50

【図4】インタフェースコントローラによるアクセス状態表示処理を示すフローチャートである。

【図5】インタフェースコントローラによるフラッシュメモリチップの空き容量表示処理を示すフローチャートである。

【図6】インタフェースコントローラによる前記認証結果表示処理を示すフローチャートである。

【図7】LEDモジュールの駆動形式を例示する説明図である。

【図8】携帯電話装置の一例を示すブロック図である。

【図9】データプロセッサによる空き容量表示をアイコン表示で行う場合の表示態様を例示する説明図である。

10

【図10】データプロセッサによる空き容量表示をレベルインジケータ表示で行う場合の表示態様を例示する説明図である。

【図11】データプロセッサによるメモリカード内蔵フラッシュメモリチップの空き容量表示処理を示すフローチャートである。

【図12】データプロセッサによる前記認証結果表示処理を示すフローチャートである。

【図13】第2の例に係るメモリカードを端子面とチップ実装面で示す説明図である。

【図14】図13のメモリカードの機能ブロック図である。

【図15】携帯電話装置のカードスロットに図13のメモリカードを装着する状態を示す斜視図である。

【図16】携帯電話装置に搭載されたメモリカードとパーソナルコンピュータとの間で赤外線通信を行う状態を例示する斜視図である。

20

【図17】電波LANをサポートする第3の例に係るメモリカードMC4のブロック図である。

【図18】無線LANによるインタフェース手段を備えたメモリカードMC4を用いた通信状態を示す斜視図である。

【図19】メモリカードの1層配線基板の導電パターンで形成したアンテナを例示する説明図である。

【図20】メモリカードの2層配線基板の導電パターンで形成したアンテナを例示する説明図である。

【図21】送信電力を小さくすることができるアンテナ制御回路を採用した第4の例に係るメモリカードのブロック図である。

30

【図22】メモリカードの後端面からLEDが露出された状態を示す斜視図である。

【符号の説明】

【0090】

MC1 メモリカード

1 カード基板

2 コネクタ端子

5 コントローラチップ

4 フラッシュメモリチップ

13 LEDモジュール

40

50 インタフェースコントローラ

51 LEDドライバ

52 フラッシュメモリコントローラ

53 暗号化・復号回路

54 セキュリティ回路

55 セクタ管理テーブル

56 オーソライゼーションコード管理テーブル

57 暗証コード管理テーブル

MC2 メモリカード

103 データプロセッサ

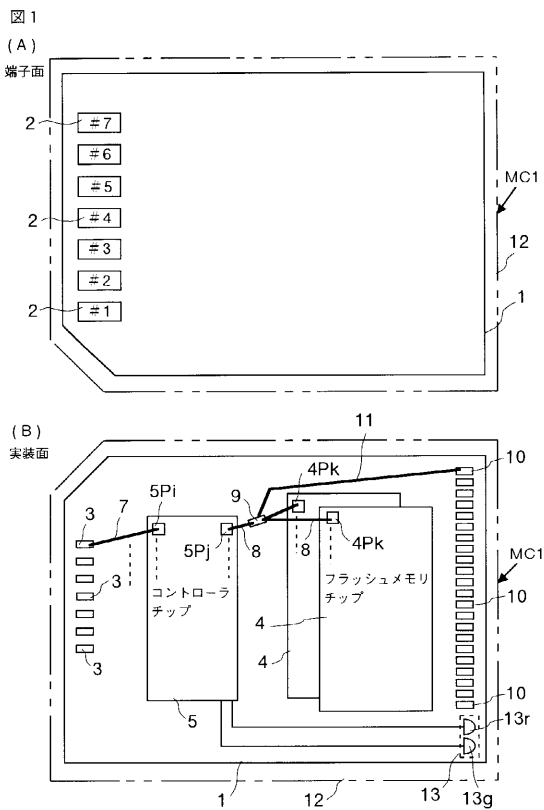
50

- 1 2 1 表示コントローラ
- 1 2 2 カードインタフェースコントローラ
- 1 2 3 カードソケット
- 1 2 5 液晶ディスプレイ
- 1 2 6 LEDモジュール
- MC 3 メモリカード
- 1 4 IrDAモジュール
- 5 A コントローラチップ
- 5 0 A インタフェースコントローラ
- 5 1 A IrDAコントローラ
- MC 4 メモリカード
- 4 B 強誘電体メモリチップ
- 5 B コントローラチップ
- 1 6 電波LANインタフェースモジュール
- 1 7 アンテナ
- 5 0 B インタフェースコントローラ
- 5 2 B 強誘電体メモリコントローラ
- MC 5 メモリカード
- 5 C コントローラチップ
- 1 8 無線通信制御回路
- 1 9 アンテナ
- 5 0 C インタフェースコントローラ

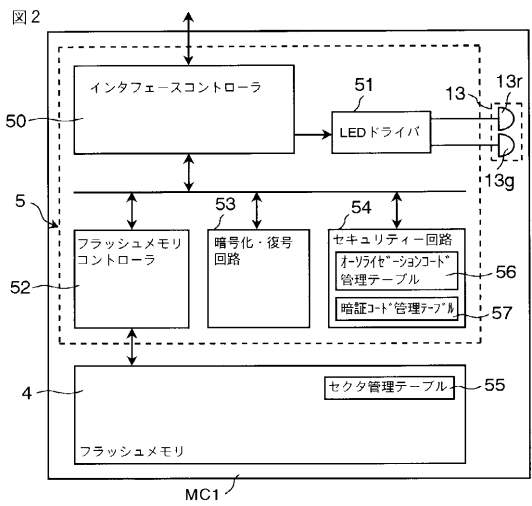
10

20

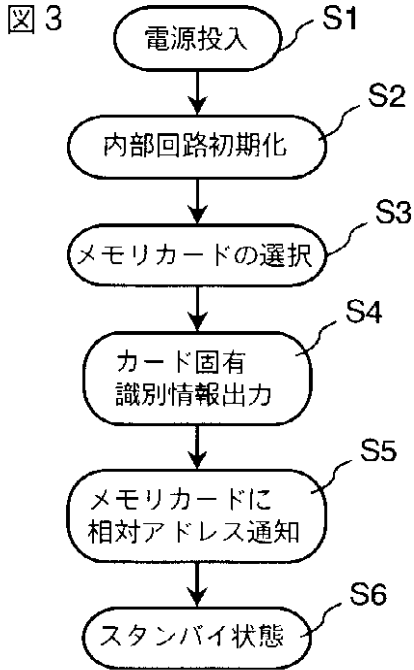
【図1】



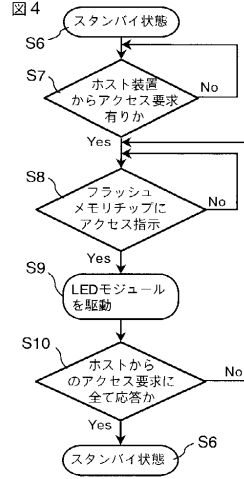
【図2】



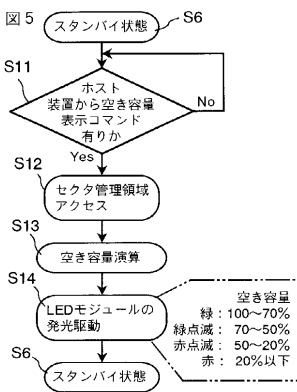
【 図 3 】



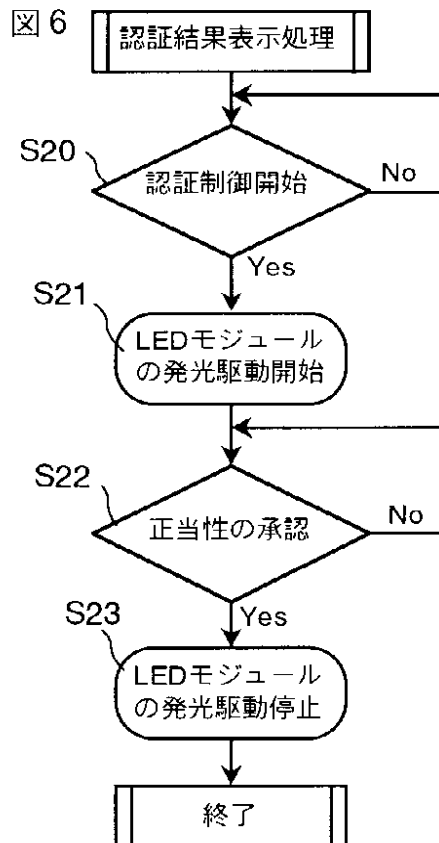
【 図 4 】



【 図 5 】

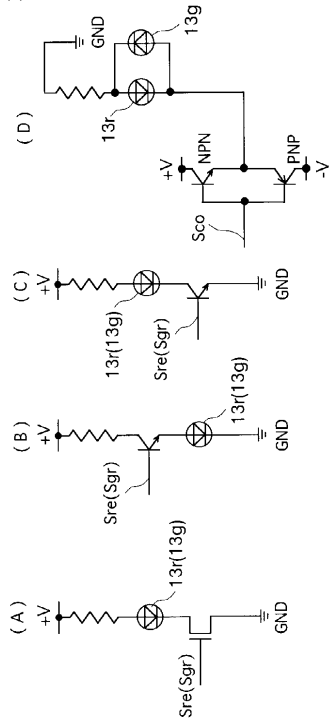


【 図 6 】



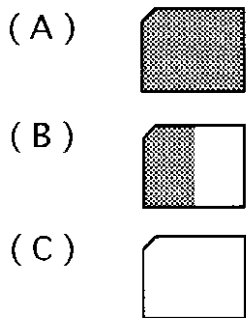
【図7】

図7



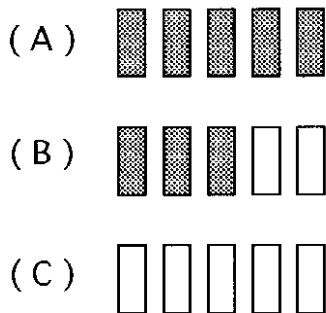
【図9】

図9



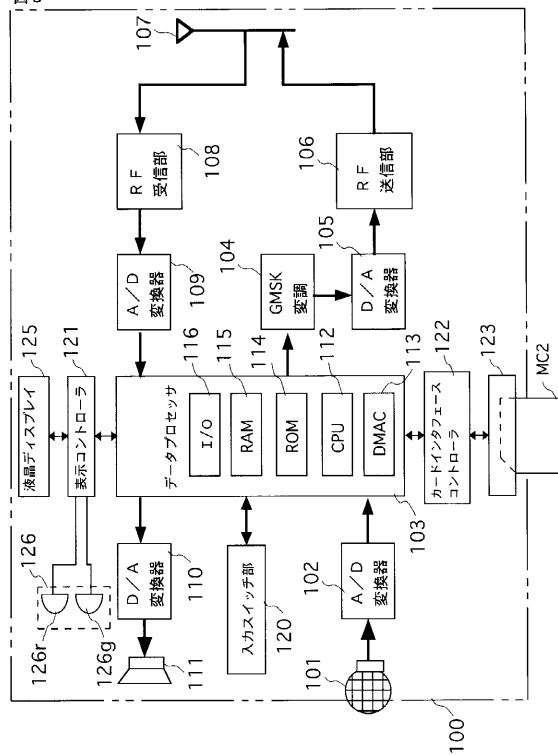
【図10】

図10



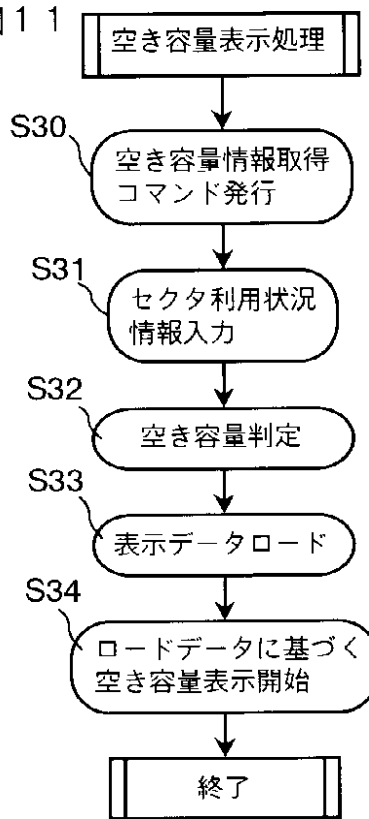
【図8】

図8



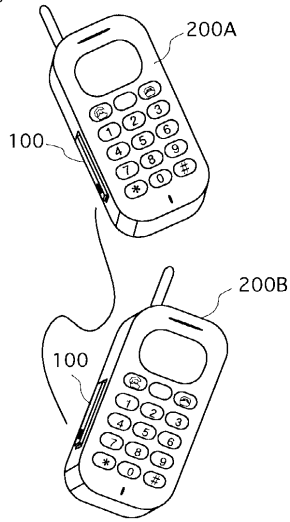
【図11】

図11



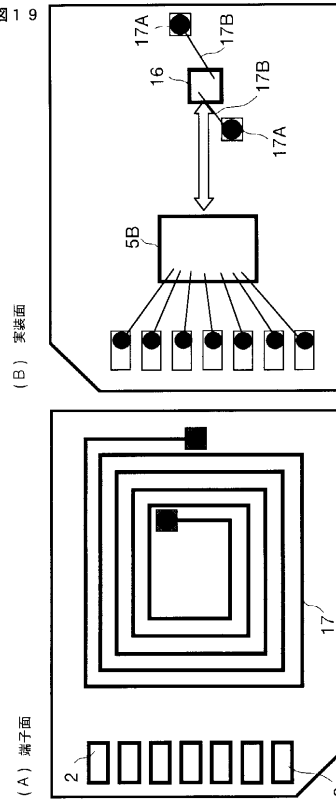
【図 18】

図 18



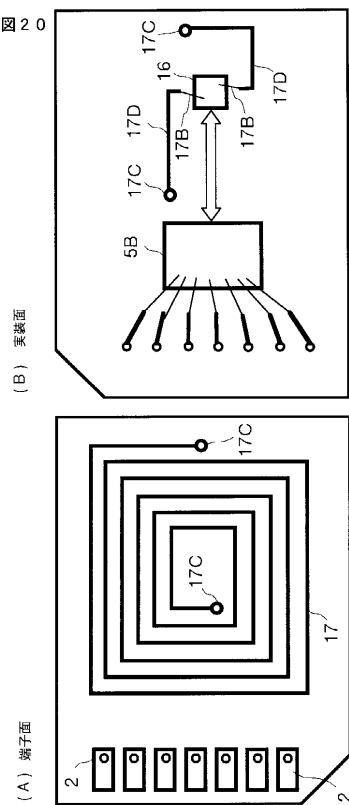
【図 19】

図 19



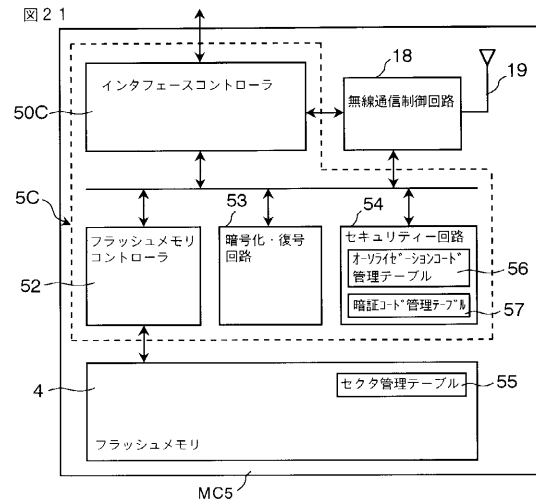
【図 20】

図 20



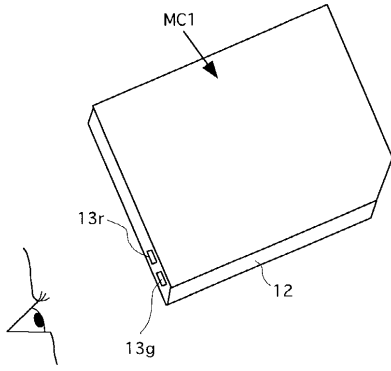
【図 21】

図 21



【 図 2 2 】

図 2 2



フロントページの続き

Fターム(参考) 5B035 AA06 AA13 BB09 CA11 CA22 CA38
5B065 BA09 CC03 PA04 PA14