

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2005-504427  
(P2005-504427A)

(43) 公表日 平成17年2月10日(2005.2.10)

(51) Int. Cl. <sup>7</sup>	F I	テーマコード (参考)
H05B 41/282	H05B 41/29	3K072
H05B 41/24	H05B 41/24	P

審査請求 未請求 予備審査請求 未請求 (全 33 頁)

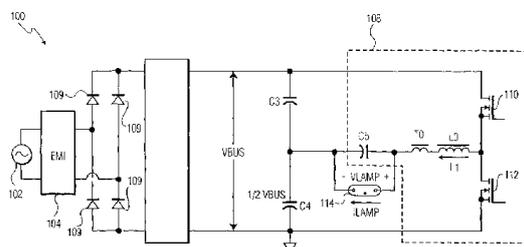
<p>(21) 出願番号 特願2003-531771 (P2003-531771)</p> <p>(86) (22) 出願日 平成14年9月6日 (2002.9.6)</p> <p>(85) 翻訳文提出日 平成16年3月22日 (2004.3.22)</p> <p>(86) 国際出願番号 PCT/IB2002/003662</p> <p>(87) 国際公開番号 W02003/028411</p> <p>(87) 国際公開日 平成15年4月3日 (2003.4.3)</p> <p>(31) 優先権主張番号 09/965,064</p> <p>(32) 優先日 平成13年9月26日 (2001.9.26)</p> <p>(33) 優先権主張国 米国 (US)</p> <p>(81) 指定国 EP (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SK, TR), CN, JP</p>	<p>(71) 出願人 590000248                  コーニンクレッカ フィリップス エレクトロニクス エヌ ヴィ                  Koninklijke Philips Electronics N. V.                  オランダ国 5621 ペーアー アインドーフェン フルーネヴァウツウェeg 1                  Groenewoudseweg 1, 5621 BA Eindhoven, The Netherlands</p> <p>(74) 代理人 100072051                  弁理士 杉村 興作</p>
---	---

最終頁に続く

(54) 【発明の名称】 ランプランアップ調整を行う電子的な安定器

(57) 【要約】

本発明は、ランプのランアップ電流調整を行う電子的な安定器に関する。本発明の一態様において、電子的な安定器は、交流電源に結合され、交流電圧を直流電流バス電圧に変換する入力段と、前記バス電圧に結合された入力部と、ランプに接続するよう意図された出力部とを有し、(i) 動作の安定状態モードで、前記ランプに電力を供給してランプ電圧及びランプ電流を発生し、(ii) 前記ランプの動作のランアップ段階で、前記ランプにランアップ電流を供給する出力段と、前記ランアップ電流が安定状態のランプ電流値を超え、前記バス電圧が増大し又は前記ランプ電圧が減少する場合には前記ランアップ電流が増大するように、前記ランアップ電流を調整する電流調整回路とを具えることを特徴とする。好適には、前記出力回路が、インダクタ電流が流れる主高周波スイッチングインダクタを具え、前記ランプ電流が前記インダクタ電流に基づく。好適例において、前記電流調整回路は、前記ランアップ電流を予め設定した値に制限する電流制限回路を更に有する。他の好適例において、前記電流調整回路が、前



## 【特許請求の範囲】

## 【請求項 1】

交流電源に結合され、交流電圧を直流電流バス電圧に変換する入力段と、前記バス電圧に結合された入力部と、ランプに接続するよう意図された出力部とを有し、(i)動作の安定状態モードで、前記ランプに電力を供給してランプ電圧及びランプ電流を発生し、(ii)前記ランプの動作のランアップ段階で、前記ランプにランプランアップ電流を供給する出力段と、前記ランプランアップ電流が安定状態のランプ電流値を超え、前記バス電圧が増大し又は前記ランプ電圧が減少する場合には前記ランプランアップ電流が増大するように、前記ランプランアップ電流を調整する電流調整回路とを具備することを特徴とする電子的な安定器

10

## 【請求項 2】

前記電流調整回路は、前記ランプランアップ電流を予め設定した値に制限する電流制限回路を更に有することを特徴とする請求項 1 記載の電子的な安定器。

## 【請求項 3】

前記電流調整回路が、前記バス電圧の大きさに従って前記ランアップ電流の大きさを調整する帰還回路を更に具備することを特徴とする請求項 1 記載の電子的な安定器。

## 【請求項 4】

前記出力回路が、インダクタ電流が流れる主高周波スイッチングインダクタを具備し、前記ランプ電流が前記インダクタ電流に基づくことを特徴とする請求項 1 記載の電子的な安定器。

20

## 【請求項 5】

前記電流調整回路が、整流の瞬時に前記インダクタ電流の大きさを制限する回路を更に具備することを特徴とする請求項 4 記載の電子的な安定器。

## 【請求項 6】

前記ランプ電力の変動に応答して前記バス電圧を調整するバス電圧調整回路を更に具備し、前記バス電圧が、安定状態の下で前記バス電圧を一定値に調整し、開回路の下で調整されない予点弧状態で前記バス電圧が増大するのを防止することを特徴とする請求項 1 記載の電子的な安定器。

## 【請求項 7】

電子的な安定器の下で高輝度放電灯(HID)を操作する方法であって、a)交流電源に結合した入力段を具備し、交流電圧を直流バス電圧に変換する回路と、前記バス電圧に結合した入力部及びHIDランプに接続した出力部を有する出力段とを有し、前記出力段が前記ランプにパワーを供給して、ランプ電圧及びランプ電流を発生し、ランプのランアップ電流を調整する電流調整回路を更に有する電子的な安定器を設け、その電子的な安定器が、動作の点弧モードと、前記安定器がランアップ電流を前記ランプに供給する、動作の点弧モードの直後の後点弧モードと、動作の安定状態モードとを有するステップと、

30

b)前記電子的な安定器の動作の点弧モードを開始するステップと、

c)その後、前記動作の後点弧モードを開始するステップと、

40

d)その後、前記ランプランアップ電流が安定状態のランプ電流値を超え、前記バス電圧が増大し又は前記ランプ電圧が減少する場合には前記ランプランアップ電流が増大するように、前記ランプランアップ電流を調整するステップとを具備することを特徴とする方法。

## 【請求項 8】

前記ランプのランアップ電流を予め設定された値に制限するステップを更に有することを特徴とする請求項 7 記載の方法。

## 【請求項 9】

前記バス電圧の大きさに従って前記ランプのランアップ電流の大きさを調整するステップを更に有することを特徴とする請求項 7 記載の方法。

## 【請求項 10】

50

整流の瞬時に前記インダクタ電流の大きさを制約するステップを更に有することを特徴とする請求項7記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ランプのランアップ電流の調整を行う高輝度放電灯の電子的な安定器に関する。

【背景技術】

【0002】

典型的には、点弧の直後において、H I Dランプのようなアーク放電灯は、ランプがヒートアップするとともに放電容器の圧力が上昇するランアップ段階に入る。ランアップの開始時において、ランプ電圧は、典型的には低い(20V)。通常、電極を適切に加熱するとともにランプの圧力を更に迅速に上昇するために、安定状態の電流より大きいランアップ中の電流をランプに供給するのが望ましい。ランプがランアップに進行すると、ランプ電圧は、結局その安定状態の値(例えば、90V)に到達し、回路は、適切な安定状態の電流を発生する必要がある。

10

【発明の開示】

【発明が解決しようとする課題】

【0003】

従来において、ランプを駆動するのに用いられる回路配置に関係なく、ランアップ電流を適切に制御する手段が必要とされる。これは、典型的には、ランプ状態に応答してランアップ電流を調整する適切な制御を用いてランプ電圧及びランプ電流を検知する手段を必要とする。ランプ電流及びランプ電圧の検知は、回路の損失の原因となるおそれがある。

20

【0004】

したがって、ランプ電流又はランプ電圧を検知する必要なくH I Dランプのランアップ電流を適切に制御する方法及び対応する回路も必要となる。

【課題を解決するための手段】

【0005】

本発明は、ランプのランアップ電流調整を行う電子的な安定器に関する。本発明の一態様において、電子的な安定器は、交流電源に結合され、交流電圧を直流電流バス電圧に変換する入力段と、前記バス電圧に結合された入力部と、ランプに接続するよう意図された出力部とを有し、(i)動作の安定状態モードで、前記ランプに電力を供給してランプ電圧及びランプ電流を発生し、(ii)前記ランプの動作のランアップ段階で、前記ランプにランアップ電流を供給する出力段と、前記ランアップ電流が安定状態のランプ電流値を超え、前記バス電圧が増大し又は前記ランプ電圧が減少する場合には前記ランアップ電流が増大するように、前記ランアップ電流を調整する電流調整回路とを具えることを特徴とする。好適には、前記出力回路が、インダクタ電流が流れる主高周波スイッチングインダクタを具え、前記ランプ電流が前記インダクタ電流に基づく。好適例において、前記電流調整回路は、前記ランアップ電流を予め設定した値に制限する電流制限回路を更に有する。他の好適例において、前記電流調整回路が、前記バス電圧の大きさに従って前記ランアップ電流の大きさを調整する帰還回路を更に具える。好適には、帰還回路が、バス電圧と、予め設定された基準電圧とを比較する回路を有する。他の好適例において、前記電流調整回路が、整流の瞬時に前記インダクタ電流の大きさを制限する回路を更に具える。

30

40

【発明の効果】

【0006】

関連の態様において、本発明は、電子的な安定器の下で高輝度放電灯(H I D)を操作する方法であって、a)交流電源に結合した入力段を具え、交流電圧を直流バス電圧に変換する回路と、前記バス電圧に結合した入力部及びH I Dランプに接続した出力部を有する出力段とを有し、前記出力段が前記ランプにパワーを供給して、ランプ電圧及びランプ電

50

流を発生し、ランプのランアップ電流を調整する電流調整回路を更に有する電子的な安定器を設け、その電子的な安定器が、動作の点弧モードと、前記安定器がランアップ電流を前記ランプに供給する、動作の点弧モードの直後の後点弧モードと、動作の安定状態モードとを有するステップと、b)前記電子的な安定器の動作の点弧モードを開始するステップと、c)その後、前記動作の後点弧モードを開始するステップと、d)その後、前記ランプランアップ電流が安定状態のランプ電流値を超え、前記バス電圧が増大し又は前記ランプ電圧が減少する場合には前記ランプランアップ電流が増大するように、前記ランプランアップ電流を調整するステップとを具えることを特徴とする方法に関する。

【0007】

一例において、前記ランプのランアップ電流を予め設定された値に制限するステップを更に有する。 10

【0008】

他の例において、前記バス電圧の大きさに従って前記ランプのランアップ電流の大きさを調整するステップを更に有する。

【0009】

他の例において、整流の瞬時に前記インダクタ電流の大きさを制約するステップを更に有する。

【発明を実施するための最良の形態】

【0010】

図面を参照すると、同様な参照番号及び符号は、図面を通じて同様又は同一素子を示し、本発明の電子的な安定器100を、図1において詳細に示す。電子的な安定器100は、一般に、交流電源102と、電磁波障害(EMI)フィルタ104と、プレレギュレータ106と、出力又は駆動段108とを具える。交流電源102は、低周波(60Hz)正弦電圧を発生する。電子的な安定器100は、キャパシタC3, C4を更に有し、それは、バス電圧Vbusが印加される主エネルギー蓄積キャパシタとなる。安定器100は、入力ダイオード109を有する。 20

【0011】

出力段108は、MOSFET110, 112、インダクタL1及び変成器T1によって形成されたハーフブリッジを有する。インダクタL1は、インダクタ電流iL1が流れる主高周波スイッチングインダクタである。変成器T1は、電流iL1の零交差を検知するのに用いられる比較的小さい飽和可能な変成器である。変成器T1は、それに流れる電流が零に到達すると常に高パルスが発生する。ランプ114に並列なキャパシタC5はフィルタキャパシタである。 30

【0012】

本発明のこの実施の形態によれば、電子的な安定器100は、一定のオンタイム制御の下で臨界的な不連続導通モード("CDCM")で操作される。正電流がランプ114に供給されると、MOSFET110は、充電スイッチとして機能し、MOSFET112は、放電スイッチとして機能する。CDCM動作において、インダクタL1を流れる電流iL1は、零において高周波スイッチングサイクルをそれぞれ開始する。MOSFET110は、一定のオンタイムtonにターンオンされ、これによって、電流iL1は、ランプを線形的に正にする。オンタイムに到達した後、MOSFET110が開放(ターンオフ)され、MOSFET114が閉鎖(ターンオフ)される。これによって、インダクタ電流iL1は、ランプが線形的に負になって零になる。変成器T1によって検出されるように電流iL1が零に到達すると、スイッチングサイクルが繰り返される。負電流がランプ114に供給されると、MOSFET110, 112の役割が逆転し、インダクタL1の電流の極性が負になる。一実施の形態において、低周波クロック信号Vclock(図2参照)は、MOSFET110, 112の役割が逆転するときを決定するのに用いられ、これによって、負荷(すなわち、ランプ114)の整流を制御する。図2は、インダクタ電流iL1及びランプ114を流れる電流(すなわち、iLamp)の波形と、クロック信号Vclockを示す対応する波形とを時間の関数として示す。インダクタ電流iL1 40 50

のピークを、式(1)から決定することができる。

【数1】

$$iL_{1peak} = \frac{1}{L_1} \left( \frac{1}{2} V_{bus} - V_{lamp} \right) t_{on} \quad (1)$$

【0013】

インダクタL1のピークインダクタ電流*iL<sub>1peak</sub>*は、オンタイム*t<sub>on</sub>*に正比例する。それは、バス電圧*V<sub>bus</sub>*及びランプ電圧の関数でもある。電子的な安定器100がCDMで動作するので、ランプ114に供給されるインダクタL1の平均電流は、正確にはピーク電流の半分である。 10

【0014】

本発明の実施の形態を実現するために、バス電圧は、ランプ電力が低いときに高い値(例えば500V)まで制御されると仮定され、それは、不点灯状態のランプ又はランプの点灯のランアップ段階の開始時のランプに対応する。ランプがランアップ段階に入り、ランプ電力が増大すると、バス電圧が減少する。ランプが安定状態のパワーレベル(例えば、70W)の近くなると、バス電圧は、安定状態の値(例えば、400V)に調整される。

【0015】

式1で示すように、オンタイム*t<sub>on</sub>*が一定に保持される場合、ピーク電流*iL<sub>1peak</sub>*は、バス電圧及びランプ電圧の関数となる。バス電圧が増大すると、電流*iL<sub>1</sub>*は増大する。また、ランプ電圧*V<sub>lamp</sub>*が減少すると、電流*iL<sub>1</sub>*は増大する。これらの状態の両方がランアップ電流の増大に一致する。その理由は、ランアップ段階の開始時に、バス電圧がハイとなるとともに、ランプ電圧がローとなる。表1は、一定のオンタイムにおける安定状態に対するランアップ段階の開始時の電流値を比較する。 20

【0016】

【表1】

表1

状態	Vbus	Vlamp	iL1peak	ilamp
安定状態	400V	90V	1.60A	0.80A
ランアップ	500V	20V	3.35A	1.67A

30

【0017】

表1は、90V及び0.8Aで公称的に駆動される70Wランプに関連する。バス電圧*V<sub>bus</sub>*が500Vであるとともに、ランプ電圧*V<sub>lamp</sub>*が20Vであるとき、ランプ電流*i<sub>lamp</sub>*は1.67Aとなり、それは、0.8Aの安定状態のランプ電流のほぼ2倍である。したがって、ランアップ中、ランプ電流*i<sub>lamp</sub>*は、オンタイム*t<sub>on</sub>*が一定に保持されている間に2倍となる。電流*i<sub>lamp</sub>*が増大すると、ランプ114のランアップが更に速くなる。ランプ114が暖められると、バス電圧*V<sub>bus</sub>*が減少するとともにランプ電圧*V<sub>lamp</sub>*が増大し、それによって、ランプ電流*i<sub>lamp</sub>*が減少し、結局は安定状態の値に設定される。 40

【0018】

したがって、一定のオンタイム(*t<sub>on</sub>*)の制御の下でCDMの電子的な安定器100を操作することによって、ランアップ電流を、負荷に依存するバス電圧調整を用いて増大することができ、それは、2001年5月15日に出願された発明の名称が"HIGH POWER FACTOR ELECTRONIC BALLAST WITH LOAD DEPENDENT BUS VOLTAGE REGULATION"である米国の同時継続出願第09/855,469号に開示されており、この開示を、参照によっ 50

てここに組み込む。電子的な安定器 100 は、任意のランプ電圧又は電流の検知を必要とせず、バス電圧調整を行うための制御以外の制御を必要としない。

【0019】

図3を参照すると、ランアップ電流を制限する電流制限機能を設けた本発明の他の実施の形態を示す。電子的な安定器 200 は、一般に、交流電源 202 と、EMIフィルタ 204 と、プレギュレータ 206 と、出力又は駆動段 208 とを具える。交流源 202 は、低周波(60Hz)正弦波電圧を発生する。電子的な安定器 200 は、キャパシタ C6, C7 を更に有し、それは、バス電圧  $V_{bus}$  が印加される主エネルギー蓄積キャパシタとなる。電子的な安定器 200 は、入力ダイオード 209 を有する。

【0020】

出力段 208 は、MOSFET 210, 212 によって形成されるハーフブリッジを有する。インダクタ L2 は、インダクタ電流  $i_{L2}$  が流れる主高周波スイッチングインダクタである。変成器 T2 は、電流  $i_{L2}$  の零交差を検知するのに使用される比較的小さい飽和可能な変成器である。変成器 T2 は、それに流れる電流が零に到達すると常に高パルスを発生する。ランプ 214 に並列なキャパシタ C8 は、フィルタキャパシタである。出力段 208 は、制御信号 217a, 217b を出力する MOSFET 駆動回路 216 を更に具え、これら信号は、信号 217a, 217b のレベルに応じて MOSFET 210, 212 をターンオン及びオフする。

【0021】

電子的な安定器 200 は、制御回路 218 を更に有する。制御回路 218 は、一般に、零電流検出回路 220 と、オンタイム ( $T_{on}$ ) 発生回路 222 とを具える。制御回路は、電流制限回路を更に具え、それは、抵抗 R1 と、ダイオード 224 と、キャパシタ C9 と、MOSFET 226 と、S-R フリップフロップ 228 とを具える。S-R フリップフロップ 228 は、MOSFET 駆動回路 216 のドライバシャットダウン信号入力部に接続される。制御回路 218 は、インタフェース論理回路 230 も有する。論理回路 230 は、オンタイム  $T_{on}$  発生回路 222 の出力部及び零電流検出回路 220 の出力部に接続された入力部を有する。

【0022】

2次巻線は、主高周波インダクタ L2 から取り出され、ダイオード 224 を通じて整流され、抵抗 R1 及びキャパシタ C9 を通じて積分される。結果的に得られるキャパシタ C9 間の電圧は、インダクタ電流  $i_{L2}$  に比例する。MOSFET 226 は、スイッチングサイクルの各々の間にキャパシタ C9 のキャパシタ電圧をリセットするスイッチとして機能する。キャパシタ C9 間の電圧は、インダクタ電流  $i_{L2}$  の最大値に到達するときを表すために用いられる。電流制限回路は、S-R フリップフロップ 228 の S (セット) 入力部に直接入力されるピーク検出信号 232 を出力する。信号 232 の信号レベルが、S-R フリップフロップ 228 の S 入力部の論理しきい値を超えると、フリップフロップ 232 の Q 出力は、特定のレベルにシフトして、MOSFET 駆動回路 216 が MOSFET 21, 212 をターンオフし、これによって、インダクタ電流  $i_{L2}$  の更なる増大を防止する。

【0023】

$T_{on}$  発生回路 222 は、 $T_{on}$  の特定の持続時間を有するパルス信号 232 を発生する。パルス信号 232 は、インタフェース回路 230 に入力され、それに応じて、MOSFET 駆動回路 216 の入力用の信号 242, 244 を発生する。 $T_{on}$  パルス信号 232 は、適切な時間に MOSFET 226 をターンオンすることによって積分キャパシタ C9 の放電も制御する。

【0024】

電子的な安定器 200 は、好適には、安定状態の値に比べて非常に長い値にまでランアップ電流が増大するのを防止するのに用いられる。例えば、表1は、0.8Aの安定状態の電流に対して、ランアップ電流が焼く1.67Aであることを示す。しかしながら、一部のランプは、ランアップ電流を最大値(例えば、1.4A)まで制限する必要があるおそ

10

20

30

40

50

れがある。既に説明したように、安定器 200 の電流制限回路は、そのような電流制限機能を提供する。

【0025】

図 4 を参照すると、本発明の電子的な安定器の他の実施の形態を示す。電子的な安定器 300 は、ランプ電流を増減するためにオンタイム  $T_{on}$  を変更する制御回路を有する。オンタイム  $T_{on}$  の変更は、バス電圧の大きさに依存する。オンタイム  $T_{on}$  を変更するために線形的なフィードバック形態を用いる。電子的な安定器 300 の形態及び動作を、続いて説明する。

【0026】

電子的な安定器 300 は、一般に、交流電源 302 と、EMI フィルタ 304 と、プレレギュレータ 306 と、出力又は駆動段 308 とを具える。交流電源 302 は、低周波 (60 Hz) 正弦波電圧を発生する。電子的な安定器 300 は、キャパシタ C10, C11 を更に有し、それは、バス電圧  $V_{bus}$  が印加される主エネルギー蓄積キャパシタとなる。

10

【0027】

出力段 308 は、MOSFET 310, 312、MOSFET 駆動回路 314、インダクタ L3 及び変成器 T3 によって構成されたハーフブリッジを有する。インダクタ L3 は、インダクタ電流  $i_{L3}$  が流れる主高周波スイッチングインダクタである。変成器 T3 は、電流  $i_{L3}$  の零交差を検知するのに使用される比較的小さい飽和可能な変成器である。変成器 T3 は、それに流れる電流が零に到達すると常にハイパルスが発生する。出力段 308 は、ランプ 318 に並列なフィルタキャパシタ C12 を更に有する。MOSFET 駆動回路 314 は、信号 316 のレベルに応じて MOSFET 310, 312 をターンオンし又はオフする制御信号 316 を出力する。

20

【0028】

電子的な安定器 300 は、制御回路 320 を更に有する。制御回路 320 は、一般に、零電流検出回路 322 と、オンタイム ( $T_{on}$ ) 発生回路 324 と、帰還回路 326 と、インタフェース論理回路 328 とを具える。変成器 T3 は、零電流交差検出回路 322 と共同して、インダクタ  $i_{L3}$  の零交差点を検出する。零電流検出回路 322 の出力は、インタフェース論理回路 328 に入力される。各スイッチングサイクルで終了時においてインダクタ電流  $i_{L3}$  が零に到達すると、零電流検出回路 322 は、所定のレベルを有する信号 330 を出力し、これによって、MOSFET 駆動回路 314 は、MOSFET 310, 312 のうちの一方をターンオンし、その他方をターンオフする。

30

【0029】

帰還回路 326 は、バス電圧  $V_{bus}$  及び基準電圧  $V_{ref}$  を受信する入力部を有する合計回路網 322 を有する。帰還回路 326 は、利得 K を有する帰還利得回路 334 を有する。帰還回路 326 は、合計回路網 336 も有する。合計回路網 332 は、バス電圧  $V_{bus}$  と基準電圧  $V_{ref}$  とを比較する。総和回路網 332 は、帰還利得回路 334 に入力される信号 338 を出力する。帰還利得回路 334 の出力部は、総和回路網 336 に入力される誤り信号 339 を出力する。総和回路網 336 は、誤り信号 339 を公称基準オンタイム信号  $T_{on}(nom)$  に加算する。総和回路網 336 は、所望のオンタイム  $T_{on}$  に比例するアナログ電圧である信号 340 を出力する。信号 340 は、 $T_{on}$  発生回路 324 に入力される。それに応じて、 $T_{on}$  発生回路 324 は、入力信号 340 に比例する幅を有するパルス信号 342 を発生する。パルス信号 342 はインタフェース論理回路 328 に入力され、それは、MOSFET 駆動回路 314 への入力に対する制御信号 344 を出力する。それに応じて、MOSFET 駆動回路 314 は、パルス信号 342 の幅に対応する予め設定された持続時間に対する所望のレベルを有する信号 316 を出力する。

40

【0030】

したがって、バス電圧  $V_{bus}$  と基準電圧  $V_{ref}$  との差を用いて、オンタイム  $T_{on}$  を変更する。例えば、バス電圧  $V_{bus}$  が基準電圧  $V_{ref}$  より大きいとともに、期間利得 K が正である場合、オンタイム  $T_{on}$  が減少する。帰還利得 K が負である場合、オンタイム  $T_{on}$  が増加する。

50

## 【0031】

式1は、ピークインダクタ電流がバス電圧、ランプ電圧及びオンタイム $T_{on}$ の関数として記載されていることを示す。整流の瞬時に於いて、インダクタ電流が極性を切り替えると、ピークインダクタ電流は大きな値まで増大することができる。この理由は、ランプ電圧すなわちフィルタキャパシタC5(図1)間の電圧が瞬時に変更できないからである。例えば、表1は、安定状態の場合において、バス電圧 $V_{bus}$ が400Vであり、ランプ電圧が90Vであり、公称ピークインダクタ電流が1.6Aであることを示す。しかしながら、整流時には、ランプ電圧は-90Vであり、これによって、4.2Aのピークインダクタ電流を発生する。このように比較的高いピーク電流は、比較的大きなインダクタを必要とし、これによって、コストが増大するとともに、電子的な安定器のパッケージに要求されるスペースが増大する。したがって、図5は、この問題に着目した本発明の電子的な安定器の他の実施の形態を示す。電子的な安定器400は、整流の瞬時にランアップ電流を制御する。電子的な安定器400は、一般に、交流電源402と、EMIフィルタ404と、プレレギュレータ406と、出力又は駆動段408とを具える。交流電源402は、低周波(60Hz)正弦波電圧を発生する。電子安定器400は、キャパシタC13, C14を更に具え、それは、バス電圧 $V_{bus}$ が印加される主エネルギー蓄積キャパシタとなる。

10

## 【0032】

出力段408は、MOSFET412, 414、MOSFET駆動回路416、インダクタL4及び変成器T4によって形成されたハーフブリッジを有する。インダクタL4は、インダクタ電流 $i_{L4}$ が流れる主高周波スイッチングインダクタである。変成器T4は、インダクタ電流 $i_{L4}$ の零交差を検知するために使用される比較的小さい飽和可能な変成器である。変成器T4は、それに流れる電流が零に到達するとハイパルスを発生する。出力段408は、ランプ418に並列なフィルタキャパシタC16を更に有する。出力段408は、MOSFET駆動回路416を更に有する。MOSFET駆動回路416は、信号420のレベル及び持続時間に応じてMOSFET412, 414をオン又はオフにする制御信号420を出力する。

20

## 【0033】

電子的な安定器400は、制御回路422を更に有する。制御回路422は、一般に、零電流検知回路424と、オンタイム( $T_{on}$ )発生回路426と、開ループ整流電流制限回路426と、インタフェース論理回路428とを具える。変成器T4は、零電流交差検知回路424と共同して、インダクタ電流 $i_{L4}$ の零交差点を検出する。インダクタ電流 $i_{L4}$ が零に到達すると、各スイッチングサイクルの終了時に、零交差検出回路424は、インタフェース論理回路428への入力に対するパルス信号430を出力する。これに応じて、インタフェース論理回路428は、所定のレベルを有する信号431を出力し、これによって、MOSFET駆動回路416は、MOSFET410, 412のうちの一方をターンオンするとともに、他方をターンオフする。

30

## 【0034】

制御回路422は、(図6にも示す)低周波整流クロック信号 $V_{clock}$ を受信する入力部440を有する。制御回路422は、インバータ442と、第1回路網とを有し、第1回路網は、キャパシタC17と、抵抗R2と、抵抗R3と、抵抗R2に並列なダイオード444とを具える。キャパシタC17及び抵抗R2は、RC(抵抗-キャパシタ)回路を形成する。制御回路422は、第2回路網を更に有し、第2回路網は、キャパシタC18と、抵抗R4と、抵抗R5と、抵抗R4に並列なダイオード446とを具える。キャパシタC18及び抵抗R4は、他のRC回路を形成する。

40

## 【0035】

低周波整流クロック信号 $V_{clock}$ は、キャパシタC18及び抵抗R4, R5を具える回路網に供給される。クロック信号 $V_{clock}$ は、インバータ442を通じて反転されるとともに、キャパシタC17及び抵抗R2, R3を具える回路網に入力される。ダイオード444, 446は、正の進行する信号を制限する。キャパシタC17及び抵抗R2を

50

具えるRC回路は、エッジトリガド波形V1を生成する。キャパシタC18及び抵抗R4を具えるRC回路は、エッジトリガド波形V2を生成する。波形V1, V2を図6に示す。波形V1, V2は一定の基準値Ton(ref)とともに加算されて、結果的に得られる電圧Tonを生成し、それは、番号448が付され、オンタイムを表す。抵抗R3, R5, R6は、上記加算機能を達成する。オンタイムは、整流中に減少され、上記RC回路によって決定される時定数の後に公称値に戻る。したがって、制御回路422は、ピーク電流iL4を減少するために整流中にオンタイムを減少する。

#### 【0036】

したがって、電子的な安定器100, 200, 300及び400は、一定のオンタイム制御においてCDCMで動作し、ランプ電流及びランプ電圧を検知する必要なくランアップ電流を制御する。電子的な安定器100, 200, 300及び400は、以下の利点及びオプションを提供する。

a) ランプランアップ電流の調整を行うべき安定器100の回路を、他の任意の制御又はオンタイムの変更なく、負荷に依存する電圧調整形態を用いて使用することができ、その形態は、2001年5月15日に出願された発明の名称が" HIGH POWER FACTOR ELECTRONIC BALLAST WITH LOAD DEPENDENT BUS VOLTAGE REGULATION "である米国の同時継続出願第09/855, 469号に開示されている。

b) 電子的な安定器200は、インダクタ電圧を積分することによってランアップ電流に絶対的な制約を課すことができる。

c) 電子的な安定器300は、バス電圧の変化にตอบสนองしてオンタイムを変更する線形的な帰還形態を通じて、バス電圧の変動にตอบสนองする電流のスケーリングも行う。

d) 電子的な安定器400は、整流クロック信号にตอบสนองしてオンタイムを減少する開ループ形態を通じて、整流中にピークインダクタ電流を制限する。

e) 電子的な安定器100, 200, 300, 400は、ランプ電流又はランプ電圧の直接的な検知を必要としない。

f) 電子的な安定器100, 200, 300, 400を、HIDランプや蛍光灯のような複数のタイプのアーク放電灯とともに用いることができる。

#### 【0037】

本発明は、上記実施の形態に限定されるものではなく、幾多の変更及び変形が可能である。

#### 【図面の簡単な説明】

#### 【0038】

【図1】本発明の一実施の形態によるランプランアップ電流調整を行う電子的な安定器の線形図である。

【図2】図1の電子的な安定器に対応する波形図である。

【図3】本発明の他の実施の形態によるランプランアップ電流調整を行う電子的な安定器の線形図である。

【図4】本発明の他の実施の形態によるランプランアップ電流調整を行う電子的な安定器の線形図である。

【図5】本発明の他の実施の形態によるランプランアップ電流調整を行う電子的な安定器の線形図である。

【図6】図5の電子的な安定器に対応する波形図である。

10

20

30

40

【 図 3 】

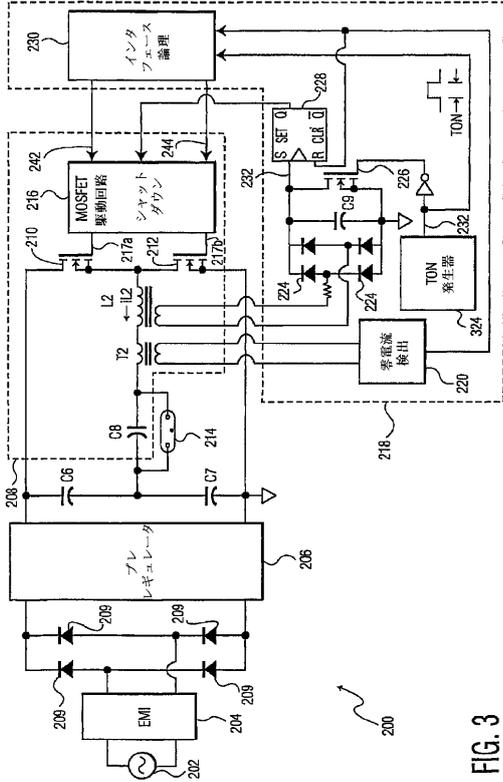


FIG. 3

【 図 4 】

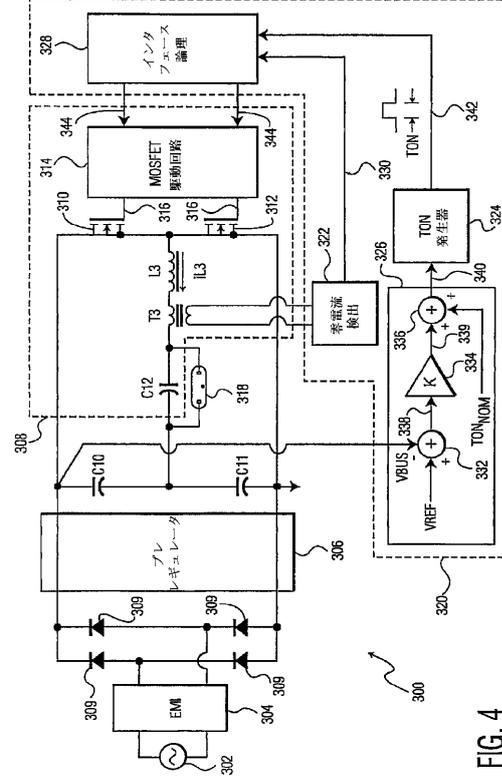


FIG. 4

【 図 5 】

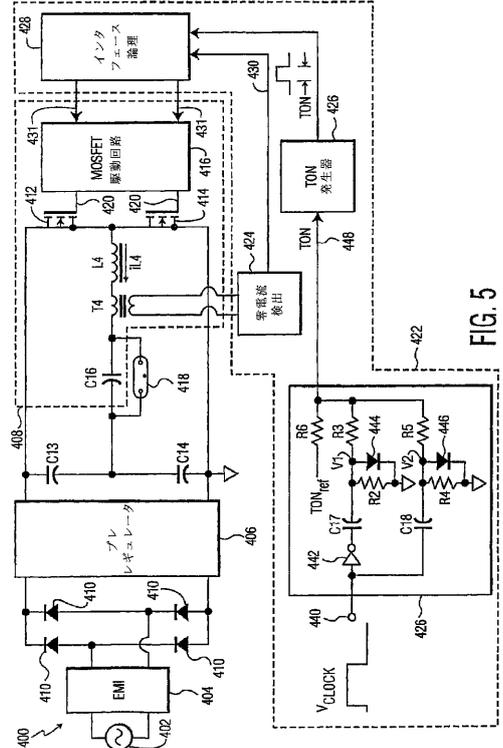


FIG. 5

【国際公開パンフレット】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization  
International Bureau



(43) International Publication Date  
3 April 2003 (03.04.2003)

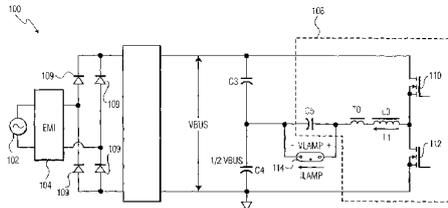
PCT

(10) International Publication Number  
WO 03/028411 A1

- (51) International Patent Classification: **H05B 41/38**, (72) Inventor: **SHEN, Eric, B.**; Prof. Holstlaan 6, NL-5656 AA Eindhoven (NL).
- (21) International Application Number: PCT/IB02/03662 (74) Agent: **DUSSELDORP, Jan, C.**; Internationaal Octrooibureau B.V., Prof. Holstlaan 6, NL-5656 AA Eindhoven (NL).
- (22) International Filing Date: 6 September 2002 (06.09.2002) (81) Designated States (national): CN, JP.
- (25) Filing Language: English (84) Designated States (regional): European patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LI, MC, NL, PT, SE, SK, TR).
- (26) Publication Language: English
- (30) Priority Data: 09/965,064 26 September 2001 (26.09.2001) US **Published:** with international search report
- (71) Applicant: **KONINKLIJKE PHILIPS ELECTRONICS N.V.** [NL/NL]; Groenewoudseweg 1, NL-5621 BA Eindhoven (NL). *For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.*



(54) Title: ELECTRONIC BALLAST WITH LAMP RUN-UP CURRENT REGULATION



WO 03/028411 A1

(57) Abstract: An electronic ballast with lamp run-up current regulation. In one aspect, the electronic ballast comprises an input stage coupled to an AC source, the input stage converting an AC voltage to a direct current bus voltage, an output stage having inputs coupled to the bus voltage and outputs connected to a lamp, the output stage providing (i) power to the lamp so as to produce a lamp voltage and lamp current in a steady state mode of operation, and (ii) a lamp run-up current to the lamp during a run-up phase of the operation of the lamp, and a current regulation circuit for regulating the lamp run-up current so that the lamp run-up current exceeds a steady state lamp current value, and increases if either the bus voltage increases or the lamp voltage decreases. The output circuit comprises a main high-frequency switching inductor through which an inductor current flows wherein the lamp current is based upon the inductor current. In one embodiment, the current regulating circuitry further includes current limiting circuitry for limiting the lamp run-up current to a predetermined value. In another embodiment, the current regulating circuitry further comprises a feedback circuit that adjusts the magnitude of the lamp run-up current in accordance with the magnitude of the bus voltage. In a further embodiment, the current regulating circuit further comprises circuitry for limiting the magnitude of the inductor current at the moment of commutation.

WO 03/028411

PCT/IB02/03662

1

Electronic ballast with lamp run-up current regulation

The present invention relates to an electronic ballast for a high intensity discharge lamp that provides for regulation of lamp run-up current.

5 Typically, immediately after ignition, arc discharge lamps, such as HID lamps, go through a run-up phase where the lamp heats up and the pressure in the discharge builds. At the beginning of run-up the lamp voltage is typically low (20V). It is usually desirable to provide a current to the lamp during run-up that is greater than the steady state current in order to properly heat the electrodes and to build pressure in the lamp more quickly. As the  
10 lamp progresses through run-up, the lamp voltage will eventually reach its steady state value (e.g. 90V) and the circuit should be delivering the proper steady state current.

In the present state of the art, regardless of the circuit topology used to drive the lamps, a means of properly controlling the run-up current is required. This typically requires a means of sensing the lamp current and the lamp voltage with suitable controls to  
15 regulate the run-up current in response to the lamp conditions. Sensing the lamp current and voltage can contribute to losses in the circuit.

Thus, what is also needed is a method and corresponding circuit that effects control of the run-up current properly in HID lamps without requiring sensing the lamp current or lamp voltage.

20

The present invention is directed to an electronic ballast with lamp run-up current regulation. In one aspect of the invention, the electronic ballast comprises an input stage coupled to an AC source, the input stage converting an AC voltage to a direct current  
25 bus voltage, an output stage having inputs coupled to the bus voltage and outputs connected to a lamp, the output stage providing (i) power to the lamp so as to produce a lamp voltage and lamp current in a steady state mode of operation, and (ii) a lamp run-up current to the lamp during a run-up phase of the operation of the lamp, and a current regulation circuit for regulating the lamp run-up current so that the lamp run-up current exceeds a steady state

WO 03/028411

PCT/IB02/03662

2

lamp current value, and increases if either the bus voltage increases or the lamp voltage decreases. Preferably the output circuit comprises a main high-frequency switching inductor through which an inductor current flows wherein the lamp current is based upon the inductor current. In one preferred embodiment, the current regulating circuitry further includes current  
5 limiting circuitry for limiting the lamp run-up-current to a predetermined value. In another preferred embodiment, the current regulating circuitry further comprises a feedback circuit that adjusts the magnitude of the lamp run-up-current in accordance with the magnitude of the bus voltage. Preferably the feedback circuit includes a circuit for comparing the bus voltage to a predetermined reference voltage. In a further preferred embodiment, the current  
10 regulating circuit further comprises circuitry for limiting the magnitude of the inductor current at the moment of commutation.

In a related aspect, the present invention is directed to a method for operating an electronic ballast comprising the steps of (a) providing an electronic ballast comprising an input stage coupled to an AC voltage source and including circuitry for converting an AC  
15 voltage to a direct current bus voltage, an output stage having inputs coupled to the bus voltage and outputs connected to a lamp wherein the output stage provides power to the lamp so as to produce a lamp voltage and lamp current, and a current regulation circuit for regulating the lamp run-up current, the electronic ballast having an ignition mode of operation, a post-ignition mode of operation immediately subsequent to the ignition mode of  
20 operation wherein the ballast provides a run-up current to the lamp, and a steady state mode of operation, (b) initiating the ignition mode of operation of the electronic ballast, (c) thereafter, initiating the post-ignition mode of operation, and (d) thereafter regulating the lamp run-up current so that the lamp run-up current exceeds a steady state lamp current value, and so that the lamp run-up current increases if either the bus voltage increases or the  
25 lamp voltage decreases.

In one embodiment, the method includes the step of limiting circuitry for limiting the lamp run-up-current to a predetermined value.

In another embodiment, the method includes the step of adjusting the magnitude of the lamp run-up-current in accordance with the magnitude of the bus voltage.

30 In a further embodiment, the method includes the step of limiting the magnitude of the inductor current at the moment of commutation.

WO 03/028411

PCT/IB02/03662

3

The foregoing features of the present invention will become more readily apparent and may be understood by referring to the following detailed description of an illustrative embodiment of the present invention, taken in conjunction with the accompanying drawings, in which:

5 Fig. 1 is a schematic diagram of an electronic ballast with lamp run-up current regulation in accordance with one embodiment of the present invention.

Fig. 2 is a waveform diagram corresponding to the electronic ballast of Figure 1.

10 Fig. 3 is a schematic diagram of an electronic ballast with lamp run-up current regulation in accordance with another embodiment of the present invention.

Fig. 4 is a schematic diagram of an electronic ballast with lamp run-up current regulation in accordance with a further embodiment of the present invention.

Fig. 5 is a schematic diagram of an electronic ballast with lamp run-up current regulation in accordance with another embodiment of the present invention;

15 Fig. 6 is a waveform diagram corresponding to the electronic ballast of Figure 5.

20 Referring now to the drawings, in which like reference numerals and labels identify similar or identical elements throughout the several views, the electronic ballast 100 of the present invention is shown in detail in Figure 1. Electronic ballast 100 generally comprises AC power source 102, an electromagnetic interference (EMI) filter 104, and pre-regulator 106, and output or driver stage 108. AC power source 102 provides a low frequency (60 Hz) sinusoidal voltage. Electronic ballast 100 further includes capacitors C3 and C4  
25 which are main energy storage capacitors across to which bus voltage  $V_{bus}$  is applied. Ballast 100 includes input diodes 109.

Output stage 108 includes a half bridge formed by MOSFETs 110 and 112, inductor L1 and transformer T1. Inductor L1 is the main high frequency switching inductor through which inductor current  $i_{L1}$  flows. Transformer T1 is a relatively small saturable  
30 transformer that is used to sense the zero crossings of current  $i_{L1}$ . Transformer T1 provides a high pulse whenever the current through it reaches zero. Capacitor C5, which is in parallel to lamp 114, is a filter capacitor.

In accordance with this embodiment of the invention, electronic ballast 100 is operated under constant on-time control and in critical discontinuous conduction mode

WO 03/028411

PCT/IB02/03662

4

(“CDCM”). When positive current is delivered to lamp 114, MOSFET 110 functions as a charging switch and MOSFET 112 functions as a discharging switch. In CDCM operation, the current  $i_{L1}$  flowing in inductor L1 starts each high frequency switching cycle at zero. MOSFET 110 is turned on for a constant on-time  $t_{ON}$ , which causes current  $i_{L1}$  to linearly ramp positive. After the on-time is reached, MOSFET 110 is opened (turned off) and MOSFET 114 is closed (turned on). This causes inductor current  $i_{L1}$  to linearly ramp negative back to zero. When the current  $i_{L1}$  reaches zero, as detected by transformer T1, the switching cycle repeats. When negative current is delivered to lamp 114, the roles of MOSFETS 110 and 112 reverse and the current polarity in inductor L1 is negative. In one embodiment, a low frequency clock signal  $V_{clock}$  (see Figure 2) is used to determine when the roles of MOSFETS 110 and 112 reverse, thus controlling the commutation of the load (i.e. lamp 114). Figure 2 shows a waveform of inductor current  $i_{L1}$  and the current flowing through lamp 114 (i.e.  $i_{Lamp}$ ) as a function of time, and a corresponding waveform illustrating the clock signal  $V_{clock}$  as a function of time. The peak of inductor current  $i_{L1}$  can be determined from the Equation (1):

$$i_{L1,peak} = \frac{1}{L_1} \left( \frac{1}{2} V_{bus} - V_{lamp} \right) t_{on} \quad (1)$$

The peak inductor current  $i_{L1,peak}$  in inductor L1 is directly proportional to the on-time  $t_{on}$ . It is also a function of the bus voltage  $V_{bus}$  and the lamp voltage. Since electronic ballast 100 is operated in CDCM, the average current in inductor L1, which is the current delivered to the lamp 114, is exactly one half of the peak current.

For the purposes of explaining this embodiment of the invention, it is assumed that the bus voltage is controlled to a high value (e.g. 500V) when the lamp power is low, which corresponds to an unlit lamp or a lamp at the beginning of the run-up phase of the operation of the lamp. As the lamp goes through run-up phase and the lamp power increases, the bus voltage decreases. When the lamp nears steady state power levels (e.g. 70W), the bus voltage is regulated to the steady state value (e.g. 400V).

Equation 1 shows that if the on-time  $t_{on}$  is held constant, the peak current  $i_{L1,peak}$  is a function of the bus voltage and the lamp voltage. If the bus voltage increases, the current  $i_{L1}$  increases. Also if the lamp voltage  $V_{lamp}$  decreases, the current  $i_{L1}$  increases. Both of these conditions are consistent with increasing the run-up current, since at the beginning of run-up phase, the bus voltage is high and the lamp voltage is low. Table 1

WO 03/028411

PCT/IB02/03662

5

compares the current values at the beginning of run-up phase versus steady state for a constant on-time.

Table I

Condition	V <sub>bus</sub>	V <sub>lamp</sub>	i <sub>L1peak</sub>	i <sub>lamp</sub>
Steady state	400V	90V	1.60A	0.80A
Run-up	500V	20V	3.35A	1.67A

5 Table I pertains to a 70W lamp driven nominally at 90V and 0.8A. When the bus voltage V<sub>bus</sub> is 500V and the lamp voltage V<sub>lamp</sub> is 20V, the lamp current i<sub>lamp</sub> is 1.67A, which is roughly twice the steady state lamp current of 0.8A. Thus, during the run-up, the lamp current i<sub>lamp</sub> is doubled while holding the on-time t<sub>on</sub> constant. The increased lamp current i<sub>lamp</sub> provides a faster run-up of the lamp 114. As the lamp 114 warms up, the  
10 voltage V<sub>bus</sub> decreases and the lamp voltage V<sub>lamp</sub> increases which causes the lamp current i<sub>lamp</sub> to decrease and eventually settle at the steady state value.

Thus, by operating electronic ballast 100 in CDCM under constant on-time (t<sub>on</sub>) control, the run-up current can be increased by using the load dependent bus voltage regulation scheme disclosed in commonly owned and co-pending U.S. application serial no.  
15 09/855,469 filed May 15, 2001 and entitled "HIGH POWER FACTOR ELECTRONIC BALLAST WITH LOAD DEPENDENT BUS VOLTAGE REGULATION", the disclosure of which is herein incorporated by reference. The electronic ballast 100 does not require any sensing of the lamp voltage or current and also does not require additional controls other than the control to implement the bus voltage regulation.

20 Referring to Figure 3, there is shown a further embodiment of the present invention which provides a current limiting function that limits the run-up current. Electronic ballast 200 generally comprises AC power source 202, EMI filter 204, and pre-regulator 206, and output or driver stage 208. AC power source 202 provides a low frequency (60 Hz) sinusoidal voltage. Electronic ballast 200 further includes capacitors C6 and C7 which are  
25 main energy storage capacitors across to which bus voltage V<sub>bus</sub> is applied. Electronic ballast 200 includes input diodes 209.

Output stage 208 includes a half bridge that is formed by MOSFETs 210 and 212. Inductor L2 is the main high frequency switching inductor through which inductor current i<sub>L2</sub> flows. Transformer T2 is a relatively small saturable transformer that is used to  
30 sense the zero crossings of current i<sub>L2</sub>. Transformer T2 provides a high pulse whenever the

WO 03/028411

PCT/IB02/03662

6

current through it reaches zero. Capacitor C8, which is in parallel to lamp 214, is a filter capacitor. Output stage 208 further includes MOSFET driver circuit 216 which outputs control signals 217a and 217b which turn MOSFETS 210 and 212 on and off, depending upon the levels of signals 217a and 217b.

- 5           Electronic ballast 200 further comprises control circuit 218. Control circuit 218 generally comprises zero-current-detection circuit 220, and on-time ( $T_{on}$ ) generator circuit 222. Control circuit further comprises a current limit circuit that comprises resistor R1, diodes 224, capacitor C9, MOSFET 226 and S-R flip flop 228. The Q output of S-R flip flop 228 is connected to a driver shutdown signal input of MOSFET driver circuit 216.
- 10 Control circuit 218 also includes interface logic circuit 230. Logic circuit 230 includes inputs that are connected to the output of on-time  $T_{ON}$  generator circuit 222 and the output of zero current detection circuit 220.

- A secondary winding is taken off of the main high frequency inductor L2 and is rectified, via diodes 224, and integrated through resistor R1 and capacitor C9. The
- 15 resulting voltage across capacitor C9 is proportional to the inductor current  $i_{L2}$ . MOSFET 226 functions as a switch which resets the capacitor voltage of capacitor C9 during each switching cycle. The voltage across capacitor C9 is used to indicate when a maximum value of inductor current  $i_{L2}$  is attained. The current limit circuit outputs peak detection signal 232 that is inputted directly into the S (Set) input of S-R flip-flop 228. When the signal level of
- 20 signal 232 exceeds the logic threshold of the S input of S-R flip-flop 228, the Q output of flip-flop 232 shifts to a particular level that causes MOSFET driver circuit 216 to turn off MOSFETS 210 and 212 thereby preventing any further increase of inductor current  $i_{L2}$ .

- $T_{ON}$  generator circuit 222 generates a pulse signal 232 which has a specified time duration of  $T_{ON}$ . Pulse signal 232 is inputted into interface circuit 230 which, in
- 25 response, generates the signals 242 and 244 for input to MOSFET driver circuit 216. The  $T_{on}$  pulse signal 232 also controls the discharging of the integration capacitor C9 by turning on MOSFET 226 at the appropriate time.

- Electronic ballast 200 is preferably used to prevent the run-up current from increasing to a value that is too large relative to the steady state value. For example, Table I
- 30 shows that the run-up current is approximately 1.67A, compared to a steady state current of 0.8A. However, some lamps may require that the run-up current be limited to a maximum value (for example 1.4A). As shown in the foregoing description, the current limit circuit of ballast 200 provides such a current limiting function.

WO 03/028411

PCT/IB02/03662

7

Referring to Figure 4, there is shown a further embodiment of the electronic ballast of the present invention. Electronic ballast 300 includes control circuitry that modifies the on-time  $T_{ON}$  to increase or decrease the lamp current. The modification of the on-time  $T_{ON}$  depends upon the magnitude of the bus voltage. A linear feedback scheme is used to modify on-time  $T_{ON}$ . The configuration and operation of electronic ballast 300 is described in the ensuing description.

Electronic ballast 300 generally comprises AC power source 302, EMI filter 304, pre-regulator 306, and output or driver stage 308. AC power source 302 provides a low frequency (60 Hz) sinusoidal voltage. Electronic ballast 300 further includes capacitors C10 and C11 which are main energy storage capacitors across to which bus voltage  $V_{bus}$  is applied. Electronic ballast 300 includes input diodes 309.

Output stage 308 includes a half bridge formed by MOSFETs 310 and 312, MOSFET driver circuit 314, inductor L3, and transformer T3. Inductor L3 is the main high frequency switching inductor through which inductor current  $i_{L3}$  flows. Transformer T3 is a relatively small saturable transformer that is used to sense the zero crossings of current  $i_{L3}$ . Transformer T3 provides a high pulse whenever the current through it reaches zero. Output stage 308 further includes filter capacitor C12 which is in parallel to lamp 318. MOSFET driver circuit 314 outputs control signals 316 that either turn MOSFETs 310 and 312 on or off, depending upon the level of signals 316.

Electronic ballast 300 further includes control circuit 320. Control circuit 320 generally comprises zero-current-detection circuit 322, on-time ( $T_{on}$ ) generator circuit 324, feedback circuit 326, and interface logic circuit 328. Transformer T3 cooperates with zero-current crossing detection circuit 322 to detect the zero-crossing point of inductor  $i_{L3}$ . The output of zero-crossing detection circuit 322 is inputted into interface logic circuit 328. When the inductor current  $i_{L3}$  reaches zero, at the end of each switching cycle, zero-crossing detector circuit 322 outputs signal 330 that has a level that causes MOSFET driver circuit 314 to turn on one of the MOSFETs 310 and 312, and turn off the other MOSFET.

Feedback circuit 326 includes summing network 332 that has inputs for receiving the bus voltage  $V_{bus}$  and a reference voltage  $V_{ref}$ . Feedback circuit 326 includes a feedback gain circuit 334 which has a gain K. Feedback circuit 326 also includes summing network 336. Summing network 332 compares the bus voltage  $V_{bus}$  to reference voltage  $V_{ref}$ . Summing network 332 outputs signal 338 which is inputted into feedback gain circuit 334. The output of feedback gain circuit 334 outputs error signal 339 that is inputted into summing network 336. Summing network 336 sums error signal 339 to nominal reference

WO 03/028411

PCT/IB02/03662

8

on-time signal  $T_{ON(NOM)}$ . Summing network 336 outputs signal 340 which is an analog voltage level that is proportional to the desired on-time  $T_{ON}$ . Signal 340 is inputted into  $T_{ON}$  generator circuit 324. In response,  $T_{ON}$  generator circuit 324 generates a pulse signal 342 having a width that is proportional to the input signal 340. Pulse signal 342 is inputted into interface logic circuit 328 which outputs control signals 344 for input into MOSFET driver circuit 314. In response, MOSFET driver circuit 314 outputs signals 316 that have the desired level for a predetermined time duration that corresponds to the width of the pulse signal 342.

Thus, the difference between the bus voltage  $V_{bus}$  and reference voltage  $V_{ref}$  is used to modify the on-time  $T_{ON}$ . For example, if the bus voltage  $V_{bus}$  is greater than the reference voltage  $V_{ref}$  and the feedback gain  $K$  is positive, then the on-time  $T_{ON}$  is reduced. If the feedback gain  $K$  is negative, then the on-time  $T_{ON}$  is increased.

Equation 1 shows that the peak inductor current is described as a function of bus voltage, lamp voltage, and on-time  $T_{ON}$ . At the moment of commutation, when the inductor current switches polarity, the peak inductor current can increase to large values. This is because the lamp voltage, or the voltage across filter capacitor  $C5$  (see Figure 1), cannot change instantaneously. For example, Table I shows that during the steady-state case wherein the bus voltage  $V_{bus}$  is 400 volts and the lamp voltage is 90 volts, the nominal peak inductor current is 1.6A. However, at commutation, the lamp voltage is -90 volts which provides a peak inductor current of 4.2A. This relatively high peak current requires a relatively larger inductor, thereby increasing costs and required space in the electronic ballast package. Therefore, Figure 5 shows another embodiment of the electronic ballast of the present invention which addresses this problem. Electronic ballast 400 controls run-up current at the moment of commutation. Electronic ballast 400 generally comprises AC power source 402, EMI filter 404, pre-regulator 406, and output or driver stage 408. AC power source 402 provides a low frequency (60 Hz) sinusoidal voltage. Electronic ballast 400 further includes capacitors  $C13$  and  $C14$  which are main energy storage capacitors across to which bus voltage  $V_{bus}$  is applied. Electronic ballast 400 includes input diodes 410.

Output stage 408 includes a half bridge formed by MOSFETs 412 and 414, MOSFET driver circuit 416, inductor  $L4$  and transformer  $T4$ . Inductor  $L4$  is the main high frequency switching inductor through which inductor current  $i_{L4}$  flows. Transformer  $T4$  is a relatively small saturable transformer that is used to sense the zero crossings of inductor current  $i_{L4}$ . Transformer  $T4$  provides a high pulse whenever the current through it reaches zero. Output stage 408 further includes filter capacitor  $C16$  which is in parallel to lamp 418. Output stage 408 further includes MOSFET driver circuit 416. MOSFET driver circuit 416

WO 03/028411

PCT/IB02/03662

9

outputs control signals 420 that either turn MOSFETS 412 and 414 on or off, depending upon the level and duration of signals 420.

Electronic ballast 400 further includes control circuit 422. Control circuit 422 generally comprises zero-current-detection circuit 424, on-time ( $T_{on}$ ) generator circuit 426, open-loop commutation current limit circuit 426, and interface logic circuit 428. Transformer T4 cooperates with zero-current crossing detection circuit 424 to detect the zero-crossing point of inductor current  $iL4$ . When the inductor current  $iL4$  reaches zero, at the end of each switching cycle, zero-crossing detector circuit 424 outputs pulse signal 430 for input into interface logic circuit 428. In response, interface logic circuit 428 outputs signals 431 that have a level that causes MOSFET driver circuit 416 to turn on one of the MOSFETS 410 and 412 and turn off the other MOSFET.

Control circuit 422 includes input 440 for receiving a low frequency commutation clock signal  $V_{clock}$  (also shown in Figure 6). Control circuit 422 further includes an inverter 442 and a first network comprising capacitor C17, resistor R2, resistor R3 and diode 444 that is in parallel with resistor R2. Capacitor C17 and resistor R2 form an RC (resistor-capacitor) circuit. Control circuit 422 further includes a second network comprising capacitor C18, resistor R4, resistor R5 and diode 446 that is connected in parallel with resistor R4. Capacitor C18 and resistor R4 forms another RC circuit.

The low frequency commutation clock signal  $V_{clock}$  is fed into the network comprising capacitor C18 and resistors R4 and R5. Clock signal  $V_{clock}$  is also inverted via inverter 442 and inputted into the network comprising capacitor C17 and resistors R2 and R3. Diodes 444 and 446 limit positive going signals. The RC circuit comprising capacitor C17 and resistor R2 create an edge-triggered waveform V1. The RC circuit comprising capacitor C18 and resistor R4 create an edge-triggered waveform V2. Both waveforms V1 and V2 are shown in Figure 6. Waveforms V1 and V2 are summed together with a constant reference value  $T_{ON(ref)}$  to produce a resulting voltage  $T_{ON}$ , indicated by the number 448, which represents the on-time. Resistors R3, R5 and R6 accomplish the aforementioned summing function. The on-time is reduced during commutation and returns to a nominal value after a time constant determined by the aforementioned RC circuits. Thus, control circuit 422 reduces the on-time during commutation in order to limit the peak current  $iL4$ .

Thus, electronic ballasts 100, 200, 300 and 400 operate with constant on-time control and in CDCM so as to control run-up current without the need for sensing lamp current and lamp voltage. Electronic ballasts 100, 200, 300 and 400 provide the following advantages and options:

WO 03/028411

PCT/IB02/03662

10

a) the circuitry of ballast 100 responsible for regulation of lamp run-up current can be used with the load-dependent voltage regulation scheme shown in disclosed in commonly owned and co-pending U.S. application serial no. 09/855,469, filed May 15, 2001 and entitled "HIGH POWER FACTOR ELECTRONIC BALLAST WITH LOAD

5 DEPENDENT BUS VOLTAGE REGULATION" without any additional controls or modification of the on-time;

b) electronic ballast 200 provides the ability to impose an absolute limit on the run-up current by integrating the inductor voltage;

10 c) electronic ballast 300 provides additional scaling of the current in response to variations in the bus voltage via a linear feedback scheme which modifies the on-time in response to changes in the bus voltage;

d) electronic ballast 400 limits the peak inductor current during commutation via an open loop configuration that reduces the on-time in response to the commutation clock signal;

15 e) electronic ballasts 100, 200, 300 and 400 do not require the direct sensing of the lamp current or lamp voltage; and

f) electronic ballasts 100, 200, 300 and 400 can be used with many types of arc-discharge lamps, such as HID lamps, fluorescent lamps, etc.

The principals, preferred embodiments and modes of operation of the present  
20 invention have been described in the foregoing specification. The invention which is intended to be protected herein should not, however, be construed as limited to the particular forms disclosed, as these are to be regarded as illustrative rather than restrictive. Variations in changes may be made by those skilled in the art without departing from the spirit of the invention. Accordingly, the foregoing detailed description should be considered exemplary in  
25 nature and not limited to the scope and spirit of the invention as set forth in the attached claims.

WO 03/028411

PCT/IB02/03662

11

## CLAIMS:

1. An electronic ballast (200), comprising:  
an input stage (206) coupled to an AC source (202), the input stage (206)  
converting an AC voltage to a direct current bus voltage (Vbus);  
an output stage (208) having inputs coupled to the bus voltage (Vbus) and  
5 outputs intended to be connected to a lamp (214), the output stage (208) providing (i) power  
to the lamp (214) so as to produce a lamp voltage and lamp current in a steady state mode of  
operation, and (ii) a lamp run-up current to the lamp (214) during a run-up phase of the  
operation of the lamp (214); and  
a current regulation circuit (218) for regulating the lamp run-up current so that  
10 the lamp run-up current exceeds a steady state lamp current value, and increases if either the  
bus voltage (Vbus) increases or the lamp voltage decreases.
2. The electronic ballast according to claim 1 wherein the current regulating  
circuit (218) further includes current limiting circuitry for limiting the lamp run-up-current to  
15 a predetermined value.
3. The electronic ballast according to claim 1 wherein the current regulating  
circuit further comprises a feedback circuit (320) that adjusts the magnitude of the lamp run-  
up-current in accordance with the magnitude of the bus voltage.  
20
4. The electronic ballast according to claim 1 wherein the output circuit  
comprises a main high-frequency switching inductor (L2) through which an inductor current  
flows wherein the lamp current is based upon the inductor current.
- 25 5. The electronic ballast according to claim 4 wherein the current regulating  
circuit further comprises circuitry for limiting the magnitude of the inductor current at the  
moment of commutation.

WO 03/028411

PCT/IB02/03662

12

6. The electronic ballast according to claim 1 further comprising a bus voltage regulating circuitry that adjust the bus voltage in response to variation in the lamp power, the bus voltage regulating circuitry regulating the bus voltage to a constant value under steady state conditions and preventing the bus voltage from increasing in an uncontrolled manner under open circuit and pre-ignition conditions.
7. A method for operating a high intensity discharge (HID) lamp on an electronic ballast comprising the steps of:
- a) providing an electronic ballast (200) comprising an input stage (206) coupled to an AC voltage source (202) and including circuitry for converting an AC voltage to a direct current bus voltage, an output stage (208) having inputs coupled to the bus voltage (Vbus) and outputs connected to the HID lamp (214) wherein the output stage (208) provides power to the lamp (214) so as to produce a lamp voltage and lamp current, and a current regulation circuit (218) for regulating the lamp run-up current, the electronic ballast (200) having an ignition mode of operation, a post-ignition mode of operation immediately subsequent to the ignition mode of operation wherein the ballast provides a run-up current to the lamp, and a steady state mode of operation;
  - b) initiating the ignition mode of operation of the electronic ballast;
  - c) thereafter, initiating the post-ignition mode of operation; and
  - d) thereafter regulating the lamp run-up current so that the lamp run-up current exceeds a steady state lamp current value, and so that the lamp run-up current increases if either the bus voltage increases or the lamp voltage decreases.
8. The method according to claim 7 further including the step of limiting the lamp run-up-current to a predetermined value.
9. The method according to claim 7 further including the step of adjusting the magnitude of the lamp run-up-current in accordance with the magnitude of the bus voltage.
10. The method according to claim 7 further including the step of limiting the magnitude of the inductor current at the moment of commutation.

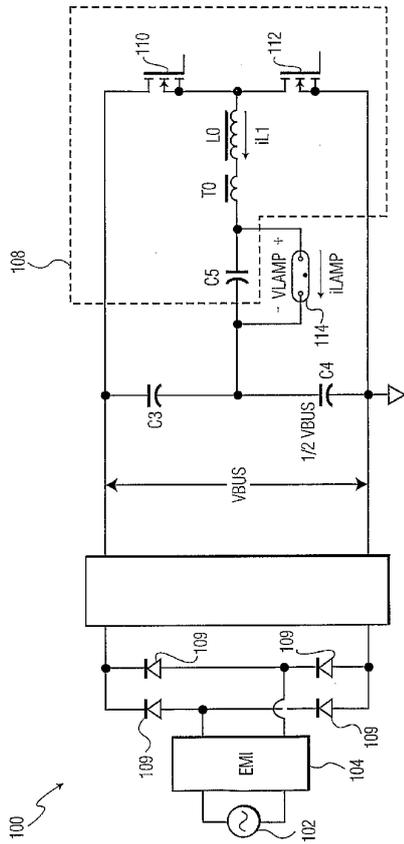


FIG. 1

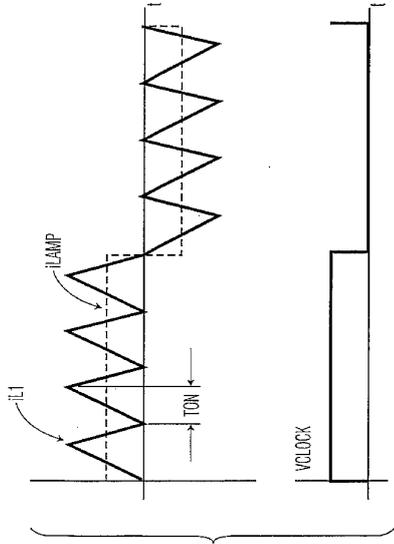


FIG. 2

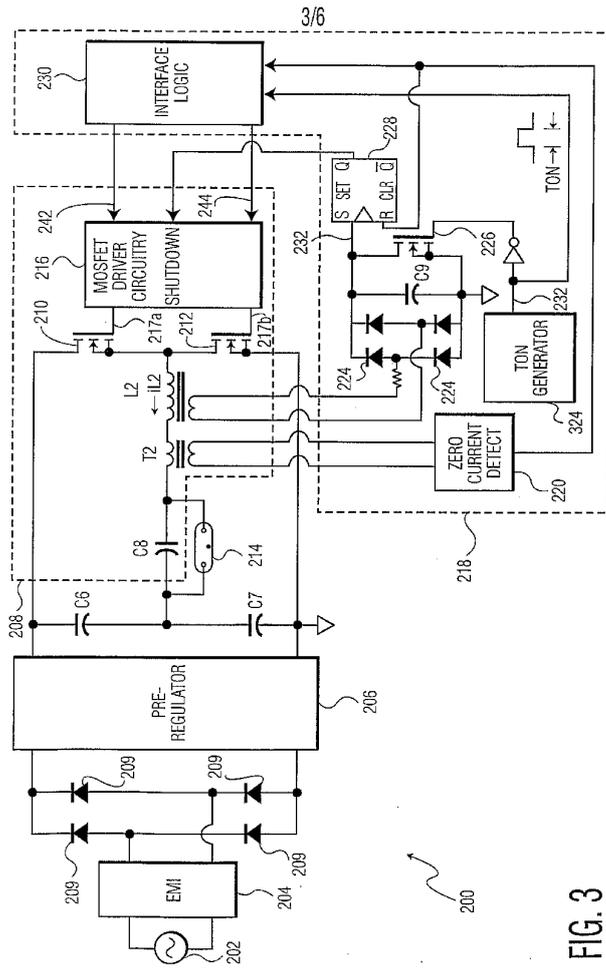


FIG. 3

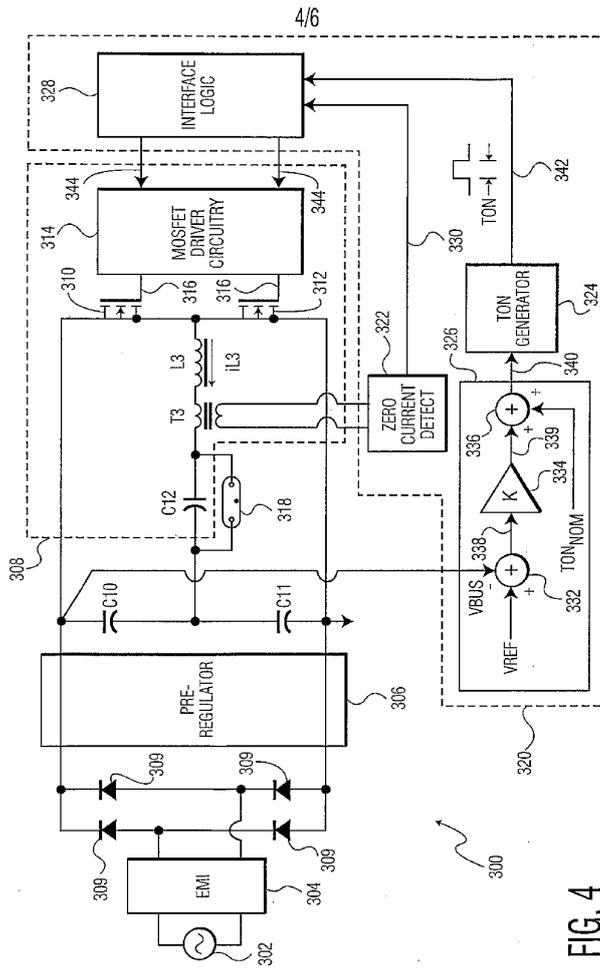


FIG. 4

5/6

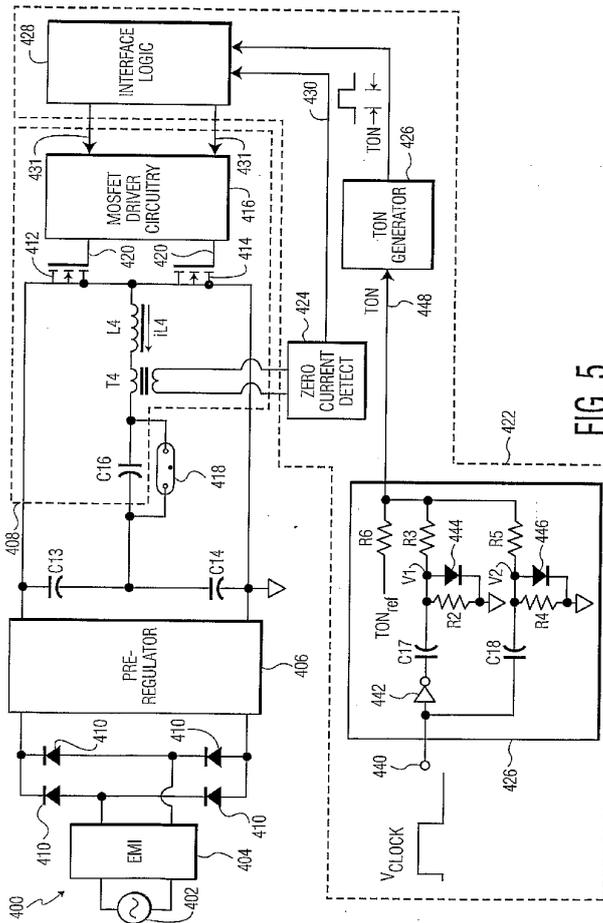
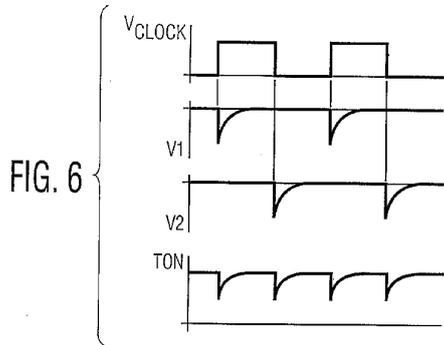


FIG. 5



## 【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International Application No. PCT/IB 02/03662
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 H05B41/38 H05B41/288		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) IPC 7 H05B		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 6 011 361 A (BLANKERS HENDRIK J) 4 January 2000 (2000-01-04) column 3, line 57 -column 4, line 23 column 6, line 48 - line 64 ----	1,2,7,8
A	US 5 463 281 A (LINSSEN HENRICUS M H) 31 October 1995 (1995-10-31) the whole document ----	1,7
A	US 5 751 121 A (TOYAMA KOICHI ET AL) 12 May 1998 (1998-05-12) column 1, line 12 - line 22 column 2, line 26 - line 62 ----	1,7
A	US 4 356 433 A (LINDEN NICHOLAS O) 26 October 1982 (1982-10-26) column 3, line 45 -column 7, line 66; figure 5 ----- -/-	1,7
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents : *A* document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed **T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention. **X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone **Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. **Z* document member of the same patent family		
Date of the actual completion of the international search 20 December 2002	Date of mailing of the international search report 03/01/2003	
Name and mailing address of the ISA European Patent Office, P.B. 5018 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016	Authorized officer Ferla, M	

Form PCT/ISA/E10 (second sheet) (July 1992)

## INTERNATIONAL SEARCH REPORT

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		International Application No. PCT/IB 02/03662
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 0 984 670 A (SIMSOARICA LTD) 8 March 2000 (2000-03-08) column 3, line 45 -column 4, line 15	2,8
A	US 6 288 501 B1 (NAKAMURA TOSHIKI ET AL) 11 September 2001 (2001-09-11) column 9, line 24 - line 57; figure 5	5,10

Form PCT/ISA/210 (continuation of second sheet) (July 1992)

**INTERNATIONAL SEARCH REPORT**  
 information on patent family members

International Application No.  
 PCT/IB 02/03662

Patent document cited in search report	Publication date	Patent family member(s)	Publication date	
US 6011361	A	04-01-2000	AT 212174 T	15-02-2002
			CA 2207253 A1	17-04-1997
			CN 1168220 A	17-12-1997
			DE 69618567 D1	21-02-2002
			DE 69618567 T2	05-09-2002
			EP 0797906 A1	01-10-1997
			WO 9714275 A1	17-04-1997
			JP 10511220 T	27-10-1998
			TW 440123 Y	07-06-2001
US 5463281	A	31-10-1995	DE 69220456 D1	24-07-1997
			DE 69220456 T2	02-01-1998
			EP 0543436 A1	26-05-1993
			JP 7169580 A	04-07-1995
			SG 48126 A1	17-04-1998
US 5751121	A	12-05-1998	JP 9180888 A	11-07-1997
			DE 19654539 A1	03-07-1997
US 4356433	A	26-10-1982	AU 542253 B2	14-02-1985
			AU 7129181 A	14-01-1982
			BE 889434 A1	16-10-1981
			CA 1187545 A1	21-05-1985
			DE 3125261 A1	16-06-1982
			DK 299081 A	08-01-1982
			FR 2486348 A1	08-01-1982
			GB 2080054 A ,B	27-01-1982
			IT 1194834 B	28-09-1988
			JP 3046960 B	17-07-1991
			JP 57072296 A	06-05-1982
			EP 0984670	A
GB 2338358 A ,B	15-12-1999			
US 6188183 B1	13-02-2001			
US 6384544 B1	07-05-2002			
US 6288501	B1	11-09-2001	JP 2000340385 A	08-12-2000
			CN 1275879 A	06-12-2000
			DE 10026070 A1	07-12-2000
			FR 2794334 A1	01-12-2000

---

フロントページの続き

(72)発明者 エリック ベー シェン

オランダ国 5 6 5 6 アーアー アインドーフェン プロフ ホルストラーン 6

Fターム(参考) 3K072 AA11 AC01 AC11 BA05 BB01 BC01 BC02 BC05 CB10 DA00

DE02 DE05 GA03 GB12

【要約の続き】

記バス電圧の大きさに従って前記ランアップ電流の大きさを調整する帰還回路を更に具える。好適には、帰還回路が、バス電圧と、予め設定された基準電圧とを比較する回路を有する。他の好適例において、前記電流調整回路が、整流の瞬時に前記インダクタ電流の大きさを制限する回路を更に具える。