



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년01월28일
(11) 등록번호 10-1942740
(24) 등록일자 2019년01월22일

- (51) 국제특허분류(Int. Cl.)
 HO1L 25/16 (2006.01) HO1L 23/28 (2006.01)
 HO1L 23/48 (2006.01) HO1L 23/485 (2006.01)
 HO1L 23/538 (2006.01) HO1L 25/065 (2006.01)
 HO1L 51/50 (2006.01)
- (52) CPC특허분류
 HO1L 25/16 (2013.01)
 HO1L 23/28 (2013.01)
- (21) 출원번호 10-2017-0136061
- (22) 출원일자 2017년10월19일
 심사청구일자 2017년10월19일
- (56) 선행기술조사문헌
 JP2009010352 A
 KR1020170093277 A
 KR1020040075416 A
 KR1020170126337 A
- (73) 특허권자
 삼성전기 주식회사
 경기도 수원시 영통구 매영로 150 (매탄동)
- (72) 발명자
 이재걸
 경기도 수원시 영통구 매영로 150 (매탄동)
- (74) 대리인
 특허법인씨엔에스

전체 청구항 수 : 총 16 항

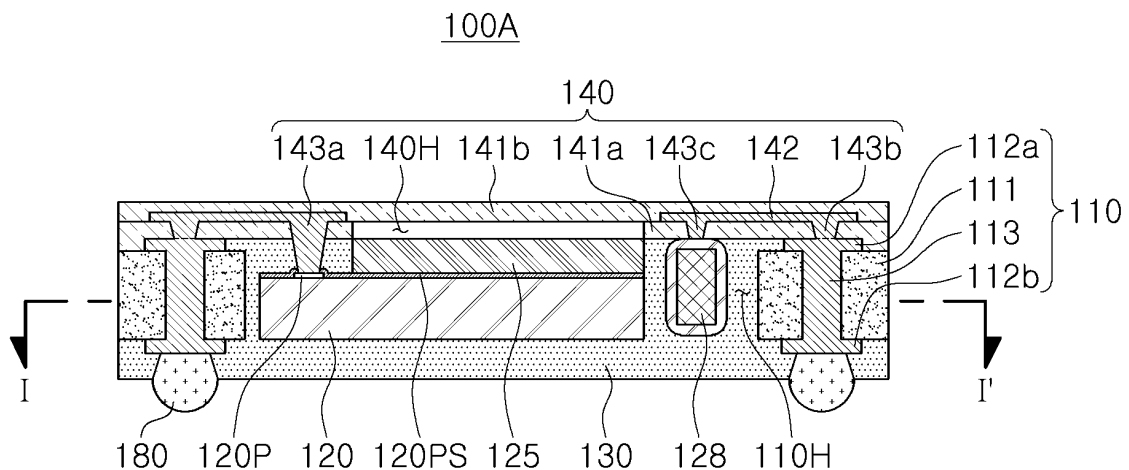
심사관 : 안경민

(54) 발명의 명칭 팬-아웃 센서 패키지 및 이를 포함하는 광학방식 지문센서 모듈

(57) 요약

본 개시는 관통홀을 가지며 제1배선층을 포함하는 제1연결부재, 상기 관통홀에 배치되며 접속패드가 배치된 활성면 및 상기 활성면의 반대측인 비활성면을 갖는 센서칩, 상기 관통홀에 배치되며 상기 센서칩의 활성면 상에 부착된 광학렌즈, 상기 제1연결부재와 상기 센서칩과 상기 광학렌즈의 적어도 일부를 봉합하는 봉합재, 및 상기 제1연결부재와 상기 센서칩의 활성면과 상기 광학렌즈 상에 배치된 제1절연층과 상기 제1절연층 상에 배치된 재배선층과 상기 제1절연층 상에 배치되며 상기 재배선층을 덮는 제2절연층을 포함하는 제2연결부재를 포함하며, 상기 재배선층은 상기 제1배선층 및 상기 접속패드를 전기적으로 연결하며, 상기 제1절연층은 상기 광학렌즈의 일면의 적어도 일부를 노출시키는 캐비티를 가지며, 상기 캐비티의 일측이 상기 제2절연층으로 막힌, 팬-아웃 센서 패키지에 관한 것이다.

대표도 - 도9



(52) CPC특허분류

H01L 23/481 (2013.01)

H01L 23/485 (2013.01)

H01L 23/538 (2013.01)

H01L 25/0652 (2013.01)

H01L 25/0657 (2013.01)

H01L 27/146 (2018.08)

H01L 51/50 (2013.01)

H01L 2224/02377 (2013.01)

명세서

청구범위

청구항 1

관통홀을 가지며, 제1배선층을 포함하는 제1연결부재;

상기 관통홀에 배치되며, 접속패드가 배치된 활성면 및 상기 활성면의 반대측인 비활성면을 갖는 센서칩;

상기 관통홀에 배치되며, 상기 센서칩의 활성면 상에 부착된 광학렌즈;

상기 제1연결부재와 상기 센서칩과 상기 광학렌즈의 적어도 일부를 봉합하는 봉합재; 및

상기 제1연결부재와 상기 센서칩의 활성면과 상기 광학렌즈 상에 배치된 제1절연층, 상기 제1절연층 상에 배치된 재배선층, 및 상기 제1절연층 상에 배치되며 상기 재배선층을 덮는 제2절연층을 포함하는 제2연결부재; 를 포함하며,

상기 재배선층은 상기 제1배선층 및 상기 접속패드를 전기적으로 연결하며,

상기 제1절연층은 상기 광학렌즈의 일면의 적어도 일부를 노출시키는 캐비티를 가지며,

상기 캐비티의 일측은 상기 제2절연층으로 막힌,

팬-아웃 센서 패키지.

청구항 2

제 1 항에 있어서,

상기 제1 및 제2절연층은 각각 절연수지를 포함하는 폴리머층인,

팬-아웃 센서 패키지.

청구항 3

제 2 항에 있어서,

상기 절연수지는 감광성 절연수지인,

팬-아웃 센서 패키지.

청구항 4

제 1 항에 있어서,

상기 제2절연층은 필름 형태인,

팬-아웃 센서 패키지.

청구항 5

제 4 항에 있어서,

제1배선층의 일면과 상기 광학렌즈의 일면은 동일 레벨에 위치한,

팬-아웃 센서 패키지.

청구항 6

제 1 항에 있어서,
상기 센서칩은 이미지 센서를 포함하는,
팬-아웃 센서 패키지.

청구항 7

제 6 항에 있어서,
상기 센서칩은 CIS(CMOS Image Sensor)를 포함하는,
팬-아웃 센서 패키지.

청구항 8

제 1 항에 있어서,
상기 재배선층은 상기 제1절연층 및 상기 봉합재의 적어도 일부를 관통하는 제1비아를 통하여 상기 접속패드와 전기적으로 연결되고, 상기 제1절연층을 관통하는 제2비아를 통하여 상기 제1배선층과 전기적으로 연결되며,
상기 제1비아는 상기 제2비아 보다 높이가 큰,
팬-아웃 센서 패키지.

청구항 9

제 8 항에 있어서,
상기 제1비아는 상기 제1절연층을 관통하는 제3비아 및 상기 봉합재의 적어도 일부를 관통하는 제4비아를 포함하며,
상기 제3 및 제4비아는 상기 봉합재 상에 배치된 비아패드로 연결된,
팬-아웃 센서 패키지.

청구항 10

제 1 항에 있어서,
상기 재배선층은 상기 제1절연층 및 상기 광학렌즈를 관통하는 제1비아를 통하여 상기 접속패드와 전기적으로 연결되고, 상기 제1절연층을 관통하는 제2비아를 통하여 상기 제1배선층과 전기적으로 연결되며,
상기 제1비아는 상기 제2비아 보다 높이가 큰,
팬-아웃 센서 패키지.

청구항 11

제 1 항에 있어서,

상기 제1연결부재는, 절연층, 상기 절연층의 일면 상에 배치된 상기 제1배선층, 상기 절연층의 타면 상에 배치된 제2배선층, 및 상기 절연층을 관통하며 상기 제1 및 제2배선층을 전기적으로 연결하는 비아, 를 포함하며, 상기 제1 및 제2배선층은 상기 접속패드와 전기적으로 연결된, 팬-아웃 센서 패키지.

청구항 12

제 11 항에 있어서,
상기 봉합재 상에 배치된 백사이드 재배선층;
상기 봉합재의 적어도 일부를 관통하며 상기 제2배선층과 상기 백사이드 재배선층을 전기적으로 연결하는 백사이드 비아; 및
상기 봉합재 상에 배치되며 상기 백사이드 재배선층의 적어도 일부를 노출시키는 개구부를 갖는 패시베이션층; 을 더 포함하는,
팬-아웃 센서 패키지.

청구항 13

제 12 항에 있어서,
상기 패시베이션층의 개구부 상에 형성되며 상기 노출된 백사이드 재배선층과 전기적으로 연결된 전기연결구조체; 를 더 포함하는,
팬-아웃 센서 패키지.

청구항 14

제 1 항에 있어서,
상기 관통홀에 배치되며, 상기 재배선층을 통하여 상기 접속패드와 전기적으로 연결된 수동부품; 을 더 포함하는,
팬-아웃 센서 패키지.

청구항 15

제 1 항에 있어서,
상기 봉합재는 상기 센서칩의 비활성면과 측면을 덮으며, 상기 센서칩의 활성면의 적어도 일부를 덮는,
팬-아웃 센서 패키지.

청구항 16

제 1 항 내지 제 15 항 중 어느 한 항의 팬-아웃 센서 패키지; 및
상기 팬-아웃 센서 패키지 상에 배치된 디스플레이 패널; 을 포함하며,
상기 디스플레이 패널이 유기발광 다이오드 패널인,
광학방식 지문센서 모듈.

발명의 설명

기술 분야

[0001] 본 개시는 팬-아웃 센서 패키지, 예를 들면, 광학방식의 지문인식이 가능한 팬-아웃 센서 패키지 및 이를 포함하는 광학방식의 지문센서 모듈에 관한 것이다.

배경 기술

[0002] 스마트폰의 지문센서칩 채용이 일반화되고 전면 디스플레이의 크기가 커지는 추세에 따라, 언더 디스플레이 구조가 가능한 광학방식의 지문센서 패키지 기술의 요구가 증가되고 있다. 종래의 광학방식의 지문센서 패키지는 BGA 기판 상에 센서칩을 실장하고, 와이어 본딩으로 센서칩의 접속패드와 BGA 기판을 전기적으로 연결하였으며, 센서칩을 몰딩재로 몰딩하는 하는 구조를 주로 채용해 왔다.

[0003] 다만, 이러한 구조의 패키지는 센서칩 위에 올라간 와이어 본딩이나 별도의 광학렌즈 등으로 인해 패키지 구조가 다소 복잡해졌으며, 패키지의 크기가 크고 두꺼워지는 문제가 있었다. 또한, 몰딩 두께의 컨트롤이 어려워 복잡한 몰드 성형 공정이 요구되었으며, 비대칭 구조로 인해 패키지 전체의 휨이 크게 발생되어 지문센싱 감도가 떨어지고 실장시 수율 또한 저하되었다. 또한, 패키지의 휨은 모듈로 제작하는 과정에서 적외선 차단필터와 메탈실드를 적층하는데도 어려움을 주었다.

발명의 내용

해결하려는 과제

[0004] 본 개시의 여러 목적 중 하나는 패키지 구조가 간소하며, 휨 문제를 개선할 수 있고 광학 인식영역을 오픈시킬 수 있는바 광학 인식율이 우수하며 그럼에도 불구하고 광학 인식영역의 충격으로 인한 손상을 방지할 수 있는 초소형 초박형의 팬-아웃 센서 패키지 및 이를 포함하는 광학방식 지문센서 모듈을 제공하는 것이다.

과제의 해결 수단

[0005] 본 개시를 통하여 제안하는 여러 해결 수단 중 하나는 광학방식의 지문인식이 가능한 센서칩을 배선층이 형성된 제1연결부재의 관통홀에 배치하고, 제1연결부재 및 센서칩 상에 절연층과 재배선층을 포함하는 제2연결부재를 도입하여 센서칩의 접속패드와 제1연결부재의 배선층을 전기적으로 연결하며, 제2연결부재의 절연층 일부에만 캐비티를 형성하여 센서칩에 부착된 광학렌즈의 표면을 노출시키는 것이다.

[0006] 예를 들면, 일례에 따른 팬-아웃 센서 패키지는 관통홀을 가지며 제1배선층을 포함하는 제1연결부재, 상기 관통홀에 배치되며 접속패드가 배치된 활성면 및 상기 활성면의 반대측인 비활성면을 갖는 센서칩, 상기 관통홀에 배치되며 상기 센서칩의 활성면 상에 부착된 광학렌즈, 상기 제1연결부재와 상기 센서칩과 상기 광학렌즈의 적어도 일부를 봉합하는 봉합재, 및 상기 제1연결부재와 상기 센서칩의 활성면과 상기 광학렌즈 상에 배치된 제1 절연층과 상기 제1절연층 상에 배치된 재배선층과 상기 제1절연층 상에 배치되며 상기 재배선층을 덮는 제2절연층을 포함하는 제2연결부재를 포함하며, 상기 재배선층은 상기 제1배선층 및 상기 접속패드를 전기적으로 연결하며, 상기 제1절연층은 상기 광학렌즈의 일면의 적어도 일부를 노출시키는 캐비티를 가지며, 상기 캐비티는 상기 제2절연층으로 덮인 것일 수 있다.

[0007] 또한, 일례에 따른 광학방식 지문센서 모듈은 상술한 팬-아웃 센서 패키지 및 팬-아웃 센서 패키지 상에 배치된 디스플레이 패널을 포함하며, 디스플레이 패널이 유기발광 다이오드 패널인 것일 수 있다.

발명의 효과

[0008] 본 개시의 여러 효과 중 일 효과로서 패키지 구조가 간소하며, 휨 문제를 개선할 수 있고, 광학 인식영역을 오픈하여 광학 인식율이 우수하며, 그림에도 불구하고 광학 인식영역의 충격으로 인한 손상을 방지할 수 있는, 초소형 초박형의 팬-아웃 센서 패키지 및 이를 포함하는 광학방식 지문센서 모듈을 제공할 수 있다.

도면의 간단한 설명

- [0009] 도 1은 전자기기 시스템의 예를 개략적으로 나타내는 블록도다.
- 도 2는 전자기기의 일례를 개략적으로 나타낸 사시도다.
- 도 3은 팬-인 반도체 패키지의 패키징 전후를 개략적으로 나타낸 단면도다.
- 도 4는 팬-인 반도체 패키지의 패키징 과정을 개략적으로 나타낸 단면도다.
- 도 5는 팬-인 반도체 패키지가 BGA 기판 상에 실장되어 최종적으로 전자기기의 메인보드에 실장된 경우를 개략적으로 나타낸 단면도다.
- 도 6은 팬-인 반도체 패키지가 BGA 기판 내에 내장되어 최종적으로 전자기기의 메인보드에 실장된 경우를 개략적으로 나타낸 단면도다.
- 도 7은 팬-아웃 반도체 패키지의 개략적인 모습을 나타낸 단면도다.
- 도 8은 팬-아웃 반도체 패키지가 전자기기의 메인보드에 실장된 경우를 개략적으로 나타낸 단면도다.
- 도 9는 팬-아웃 센서 패키지의 일례를 대략 나타낸 단면도다.
- 도 10은 도 9의 팬-아웃 센서 패키지의 개략적인 I-I' 평면도다.
- 도 11a 내지 도 11d는 도 9의 팬-아웃 센서 패키지의 개략적인 제조 일례를 나타낸다.
- 도 12는 팬-아웃 센서 패키지의 다른 일례를 대략 나타낸 단면도다.
- 도 13은 팬-아웃 센서 패키지의 다른 일례를 대략 나타낸 단면도다.
- 도 14는 팬-아웃 센서 패키지의 다른 일례를 대략 나타낸 단면도다.
- 도 15는 광학방식 지문센서 모듈의 일례를 대략 나타낸 단면도다.

발명을 실시하기 위한 구체적인 내용

[0010] 이하, 첨부된 도면을 참조하여 본 개시에 대해 설명한다. 도면에서 요소들의 형상 및 크기 등은 보다 명확한 설명을 위해 과장되거나 축소될 수 있다.

[0011] 전자기기

[0012] 도 1은 전자기기 시스템의 예를 개략적으로 나타내는 블록도이다.

[0013] 도면을 참조하면, 전자기기(1000)는 마더보드(1010)를 수용한다. 마더보드(1010)에는 칩 관련부품(1020), 네트워크 관련부품(1030), 및 기타부품(1040) 등이 물리적 및/또는 전기적으로 연결되어 있다. 이들은 후술하는 다른 부품과도 결합되어 다양한 신호라인(1090)을 형성한다.

[0014] 칩 관련부품(1020)으로는 휘발성 메모리(예컨대, DRAM), 비-휘발성 메모리(예컨대, ROM), 플래시 메모리 등의

메모리 칩; 센트럴 프로세서(예컨대, CPU), 그래픽 프로세서(예컨대, GPU), 디지털 신호 프로세서, 암호화 프로세서, 마이크로 프로세서, 마이크로 컨트롤러 등의 어플리케이션 프로세서 칩; 아날로그-디지털 컨버터, ASIC(application-specific IC) 등의 로직 칩 등이 포함되며, 이에 한정되는 것은 아니고, 이 외에도 기타 다른 형태의 칩 관련 부품이 포함될 수 있음은 물론이다. 또한, 이들 부품(1020)이 서로 조합될 수 있음은 물론이다.

[0015] 네트워크 관련부품(1030)으로는, Wi-Fi(IEEE 802.11 패밀리 등), WiMAX(IEEE 802.16 패밀리 등), IEEE 802.20, LTE(long term evolution), Ev-DO, HSPA+, HSDPA+, HSUPA+, EDGE, GSM, GPS, GPRS, CDMA, TDMA, DECT, Bluetooth, 3G, 4G, 5G 및 그 이후의 것으로 지정된 임의의 다른 무선 및 유선 프로토콜들이 포함되며, 이에 한정되는 것은 아니고, 이 외에도 기타 다른 다수의 무선 또는 유선 표준들이나 프로토콜들 중의 임의의 것이 포함될 수 있다. 또한, 네트워크 관련부품(1030)이 칩 관련 부품(1020)과 더불어 서로 조합될 수 있음은 물론이다.

[0016] 기타부품(1040)으로는, 고주파 인덕터, 페라이트 인덕터, 파워 인덕터, 페라이트 비즈, LTCC(low Temperature Co-Firing Ceramics), EMI(Electro Magnetic Interference) filter, MLCC(Multi-Layer Ceramic Condenser) 등이 포함되며, 이에 한정되는 것은 아니고, 이 외에도 기타 다른 다양한 용도를 위하여 사용되는 수동부품 등이 포함될 수 있다. 또한, 기타부품(1040)이 칩 관련 부품(1020) 및/또는 네트워크 관련 부품(1030)과 더불어 서로 조합될 수 있음은 물론이다.

[0017] 전자기기(1000)의 종류에 따라, 전자기기(1000)는 마더보드(1010)에 물리적 및/또는 전기적으로 연결되거나 그렇지 않을 수도 있는 다른 부품을 포함할 수 있다. 다른 부품의 예를 들면, 카메라(1050), 안테나(1060), 디스플레이(1070), 배터리(1080), 오디오 코덱(미도시), 비디오 코덱(미도시), 전력 증폭기(미도시), 나침반(미도시), 가속도계(미도시), 자이로스코프(미도시), 스피커(미도시), 대량 저장 장치(예컨대, 하드디스크 드라이브)(미도시), CD(compact disk)(미도시), 및 DVD(digital versatile disk)(미도시) 등이 있으며, 다만, 이에 한정되는 것은 아니고, 이 외에도 전자기기(1000)의 종류에 따라 다양한 용도를 위하여 사용되는 기타 부품 등이 포함될 수 있음은 물론이다.

[0018] 전자기기(1000)는, 스마트 폰(smart phone), 개인용 정보 단말기(personal digital assistant), 디지털 비디오 카메라(digital video camera), 디지털 스틸 카메라(digital still camera), 네트워크 시스템(network system), 컴퓨터(computer), 모니터(monitor), 태블릿(tablet), 랩탑(laptop), 넷북(netbook), 텔레비전(television), 비디오 게임(video game), 스마트 워치(smart watch), 오토모티브(Automotive) 등일 수 있다. 다만, 이에 한정되는 것은 아니며, 이들 외에도 데이터를 처리하는 임의의 다른 전자기기일 수 있음은 물론이다.

[0019] 도 2는 전자기기의 일례를 개략적으로 나타낸 사시도다.

[0020] 도면을 참조하면, 반도체 패키지는 상술한 바와 같은 다양한 전자기기에 다양한 용도로써 적용된다. 예를 들면, 스마트 폰(1100)의 바디(1101) 내부에는 마더보드(1110)가 수용되어 있으며, 마더보드(1110)에는 다양한 부품(1120) 들이 물리적 및/또는 전기적으로 연결되어 있다. 또한, 카메라(1130)와 같이 마더보드(1110)에 물리적 및/또는 전기적으로 연결되거나 그렇지 않을 수도 있는 다른 부품이 바디(1101) 내에 수용되어 있다. 부품(1120) 중 일부는 칩 관련부품일 수 있으며, 예를 들면, 반도체 패키지(1121)일 수 있으나, 이에 한정되는 것은 아니다. 전자기기는 반드시 스마트 폰(1100)에 한정되는 것은 아니며, 상술한 바와 같이 다른 전자기기일 수도 있음은 물론이다.

[0021] 반도체 패키지

[0022] 일반적으로 반도체칩은 수많은 미세 전기 회로가 집적되어 있으나 그 자체로는 반도체 완성품으로서의 역할을 할 수 없으며, 외부의 물리적 또는 화학적 충격에 의해 손상될 가능성이 존재한다. 그래서 반도체칩 자체를 그대로 사용하지 않고 반도체칩을 패키징하여 패키지 상태로 전자기기 등에 사용하고 있다.

[0023] 반도체 패키징이 필요한 이유는, 전기적인 연결이라는 관점에서 볼 때, 반도체칩과 전자기기의 메인보드의 회로 폭에 차이가 있기 때문이다. 구체적으로, 반도체칩의 경우, 접속패드의 크기와 접속패드간의 간격이 매우 미세한 반면 전자기기에 사용되는 메인보드의 경우, 부품 실장 패드의 크기 및 부품 실장 패드의 간격이 반도체칩의 스케일보다 훨씬 크다. 따라서, 반도체칩을 이러한 메인보드 상에 바로 장착하기 어려우며 상호간의 회로 폭 차이를 완충시켜 줄 수 있는 패키징 기술이 요구되는 것이다.

[0024] 이러한 패키징 기술에 의하여 제조되는 반도체 패키지는 구조 및 용도에 따라서 팬-인 반도체 패키지(Fan-in semiconductor package)와 팬-아웃 반도체 패키지(Fan-out semiconductor package)로 구분될 수 있다.

[0025] 이하에서는, 도면을 참조하여 팬-인 반도체 패키지와 팬-아웃 반도체 패키지에 대하여 보다 자세히 알아보도록 한다.

[0026] (팬-인 반도체 패키지)

[0027] 도 3은 팬-인 반도체 패키지의 패키징 전후를 개략적으로 나타낸 단면도다.

[0028] 도 4는 팬-인 반도체 패키지의 패키징 과정을 개략적으로 나타낸 단면도다.

[0029] 도면을 참조하면, 반도체칩(2220)은 실리콘(Si), 게르마늄(Ge), 갈륨비소(GaAs) 등을 포함하는 바디(2221), 바디(2221)의 일면 상에 형성된 알루미늄(Al) 등의 도전성 물질을 포함하는 접속패드(2222), 및 바디(2221)의 일면 상에 형성되며 접속패드(2222)의 적어도 일부를 덮는 산화막 또는 질화막 등의 패시베이션막(2223)을 포함하는, 예를 들면, 베어(Bare) 상태의 집적회로(IC)일 수 있다. 이때, 접속패드(2222)는 매우 작기 때문에, 집적회로(IC)는 전자기기의 메인보드 등은 물론, 중간 레벨의 인쇄회로기판(PCB)에도 실장 되기 어렵다.

[0030] 이에, 접속패드(2222)를 재배선하기 위하여 반도체칩(2220) 상에 반도체칩(2220)의 사이즈에 맞춰 제1연결부재(2240)를 형성한다. 제1연결부재(2240)는 반도체칩(2220) 상에 감광성 절연수지(PID)와 같은 절연물질로 절연층(2241)을 형성하고, 접속패드(2222)를 노출시키는 비아홀(2243h)을 형성한 후, 배선패턴(2242) 및 비아(2243)를 형성하여 형성할 수 있다. 그 후, 제1연결부재(2240)를 보호하는 패시베이션층(2250)을 형성하고, 개구부(2251)를 형성한 후, 언더범프금속층(2260) 등을 형성한다. 즉, 일련의 과정을 통하여, 예를 들면, 반도체칩(2220), 제1연결부재(2240), 패시베이션층(2250), 및 언더범프금속층(2260)을 포함하는 팬-인 반도체 패키지(2200)가 제조된다.

[0031] 이와 같이, 팬-인 반도체 패키지는 반도체칩의 접속패드, 예컨대 I/O(Input/Output) 단자를 모두 소자 안쪽에 배치시킨 패키지형태이며, 팬-인 반도체 패키지는 전기적 특성이 좋으며 저렴하게 생산할 수 있다. 따라서, 스마트폰에 들어가는 많은 소자들이 팬-인 반도체 패키지 형태로 제작되고 있으며, 구체적으로는 소형이면서도 빠른 신호 전달을 구현하는 방향으로 개발이 이루어지고 있다.

- [0032] 다만, 팬-인 반도체 패키지는 I/O 단자를 모두 반도체칩 안쪽에 배치해야 하는바 공간적인 제약이 많다. 따라서, 이러한 구조는 많은 수의 I/O 단자를 갖는 반도체칩이나 크기가 작은 반도체칩에 적용하는데 어려운 점이 있다. 또한, 이러한 취약점으로 인하여 전자기기의 메인보드에 팬-인 반도체 패키지가 직접 실장 되어 사용될 수 없다. 반도체칩의 I/O 단자를 재배선 공정으로 그 크기와 간격을 확대하였다 하더라도, 전자기기 메인보드에 직접 실장 될 수 있을 정도의 크기와 간격을 가지는 것은 아니기 때문이다.
- [0033] 도 5는 팬-인 반도체 패키지가 BGA 기판 상에 실장되어 최종적으로 전자기기의 메인보드에 실장된 경우를 개략적으로 나타낸 단면도다.
- [0034] 도 6은 팬-인 반도체 패키지가 BGA 기판 내에 내장되어 최종적으로 전자기기의 메인보드에 실장된 경우를 개략적으로 나타낸 단면도다.
- [0035] 도면을 참조하면, 팬-인 반도체 패키지(2200)는 반도체칩(2220)의 접속패드들(2222), 즉 I/O 단자들이 BGA 기판(2301)을 통하여 다시 한 번 재배선되며, 최종적으로는 BGA 기판(2301) 상에 팬-인 반도체 패키지(2200)가 실장된 상태로 전자기기의 메인보드(2500)에 실장될 수 있다. 이때, 솔더볼(2270) 등은 언더필 수지(2280) 등으로 고정될 수 있으며, 외측은 몰딩재(2290) 등으로 커버될 수 있다. 또는, 팬-인 반도체 패키지(2200)는 별도의 BGA 기판(2302) 내에 내장(Embedded) 될 수도 있으며, 내장된 상태로 BGA 기판(2302)에 의하여 반도체칩(2220)의 접속패드들(2222), 즉 I/O 단자들이 다시 한 번 재배선되고, 최종적으로 전자기기의 메인보드(2500)에 실장될 수 있다.
- [0036] 이와 같이, 팬-인 반도체 패키지는 전자기기의 메인보드에 직접 실장 되어 사용되기 어렵기 때문에, 별도의 BGA 기판 상에 실장된 후 다시 패키징 공정을 거쳐 전자기기 메인보드에 실장되거나, 또는 BGA 기판 내에 내장된 채로 전자기기 메인보드에 실장되어 사용되고 있다.
- [0037] (팬-아웃 반도체 패키지)
- [0038] 도 7은 팬-아웃 반도체 패키지의 개략적인 모습을 나타낸 단면도다.
- [0039] 도면을 참조하면, 팬-아웃 반도체 패키지(2100)는, 예를 들면, 반도체칩(2120)의 외측이 봉합재(2130)로 보호되며, 반도체칩(2120)의 접속패드(2122)가 제1연결부재(2140)에 의하여 반도체칩(2120)의 바깥쪽까지 재배선된다. 이때, 제1연결부재(2140) 상에는 패시베이션층(2150)이 더 형성될 수 있으며, 패시베이션층(2150)의 개구부에는 언더범프금속층(2160)이 더 형성될 수 있다. 언더범프금속층(2160) 상에는 솔더볼(2170)이 더 형성될 수 있다. 반도체칩(2120)은 바디(2121), 접속패드(2122), 패시베이션막(미도시) 등을 포함하는 집적회로(IC)일 수 있다. 제1연결부재(2140)는 절연층(2141), 절연층(2241) 상에 형성된 재배선층(2142), 접속패드(2122)와 재배선층(2142) 등을 전기적으로 연결하는 비아(2143)를 포함할 수 있다.
- [0040] 이와 같이, 팬-아웃 반도체 패키지는 반도체칩 상에 형성된 제1연결부재를 통하여 반도체칩의 바깥쪽에 까지 I/O 단자를 재배선하여 배치시킨 형태이다. 상술한 바와 같이, 팬-인 반도체 패키지는 반도체칩의 I/O 단자를 모두 반도체칩 안쪽에 배치시켜야 하고 이에 소자 사이즈가 작아지면 볼 크기와 피치를 줄여야 하므로 표준화된 볼 레이아웃을 사용할 수 없다. 반면, 팬-아웃 반도체 패키지는 이와 같이 반도체칩 상에 형성된 제1연결부재를 통하여 반도체칩의 바깥쪽에 까지 I/O 단자를 재배선하여 배치시킨 형태인바 반도체칩의 크기가 작아지더라도 표준화된 볼 레이아웃을 그대로 사용할 수 있는바, 후술하는 바와 같이 전자기기의 메인보드에 별도의 BGA 기판 없이도 실장될 수 있다.

- [0041] 도 8은 팬-아웃 반도체 패키지가 전자기기의 메인보드에 실장된 경우를 개략적으로 나타낸 단면도다.
- [0042] 도면을 참조하면, 팬-아웃 반도체 패키지(2100)는 솔더볼(2170) 등을 통하여 전자기기의 메인보드(2500)에 실장될 수 있다. 즉, 상술한 바와 같이, 팬-아웃 반도체 패키지(2100)는 반도체칩(2120) 상에 반도체칩(2120)의 사이즈를 벗어나는 팬-아웃 영역까지 접속패드(2122)를 재배선할 수 있는 제1연결부재(2140)를 형성하기 때문에, 표준화된 볼 레이아웃을 그대로 사용할 수 있으며, 그 결과 별도의 BGA 기판 등 없이도 전자기기의 메인보드(2500)에 실장될 수 있다.
- [0043] 이와 같이, 팬-아웃 반도체 패키지는 별도의 BGA 기판 없이도 전자기기의 메인보드에 실장될 수 있기 때문에, BGA 기판을 이용하는 팬-인 반도체 패키지 대비 두께를 얇게 구현할 수 있는바 소형화 및 박형화가 가능하다. 또한, 열 특성과 전기적 특성이 우수하여 모바일 제품에 특히 적합하다. 또한, 인쇄회로기판(PCB)을 이용하는 일반적인 POP(Package on Package) 타입 보다 더 컴팩트하게 구현할 수 있고, 휨 현상 발생으로 인한 문제를 해결할 수 있다.
- [0044] 한편, 팬-아웃 반도체 패키지는 이와 같이 반도체칩을 전자기기의 메인보드 등에 실장하기 위하여, 그리고 외부의 충격으로부터 반도체칩을 보호하기 위한 패키지 기술을 의미하는 것으로, 이와는 스케일, 용도 등이 상이하며, 팬-인 반도체 패키지가 내장되는 BGA 기판 등의 인쇄회로기판(PCB)과는 다른 개념이다.
- [0045] 이하에서는, 이러한 패키지 기술을 이용한 광학방식의 지문인식 기능을 가지는 초소형 초박형의 팬-아웃 센서 패키지에 대하여 도면을 참조하여 설명한다.
- [0046] 도 9는 팬-아웃 센서 패키지의 일례를 대략 나타낸 단면도다.
- [0047] 도 10은 도 9의 팬-아웃 센서 패키지의 개략적인 I-I' 평면도다.
- [0048] 도면을 참조하면, 일례에 따른 팬-아웃 센서 패키지(100A)는 관통홀(110H)을 갖는 제1연결부재(110), 제1연결부재(110)의 관통홀(110H)에 배치되며 접속패드(120P)가 배치된 활성면과 활성면의 반대측인 비활성면을 갖는 센서칩(120), 관통홀(110H)에 배치되며 센서칩(120)의 활성면 상에 부착된 광학렌즈(125), 제1연결부재(110)와 센서칩(120)과 광학렌즈(125)의 적어도 일부를 포함하는 봉합재(130), 및 제1연결부재(110)와 센서칩(120)의 활성면과 광학렌즈(125) 상에 배치된 제2연결부재(140)를 포함한다. 제1연결부재(110)는 배선층(112a, 112b)을 포함한다. 제2연결부재(140)는 제1연결부재(110)와 센서칩(120)의 활성면과 광학렌즈(125) 상에 배치된 제1절연층(141a), 제1절연층(141a) 상에 배치된 재배선층(142), 및 제1절연층(141a) 상에 배치되며 재배선층(142)을 덮는 제2절연층(141b)을 포함한다. 재배선층(142)은 제1배선층(112a)과 접속패드(120P)를 전기적으로 연결한다. 제1절연층(141a)은 광학렌즈(125)의 일면의 적어도 일부를 노출시키는 캐비티(140H)를 가진다. 캐비티(140H)는 제2절연층(141b)으로 덮여 상부가 막혀있다.
- [0049] 종래의 센서 패키지의 구조는 일반적으로 볼그리드 어레이(BGA) 기판을 이용하는 구조였다. 예를 들면, 볼그리드 어레이 기판 상에 센서칩을 배치하고, 와이어 본딩으로 센서칩을 볼그리드 어레이 기판과 전기적으로 연결하며, 몰딩재로 몰딩한 형태였다. 그러나, 이러한 구조에서는 볼그리드 어레이 기판과 센서칩 상에 배치된 와이어 본딩이나 센서칩 상에 별도로 배치된 광학렌즈 등으로 인하여 패키지 구조가 복잡해지며, 크기가 크고 두꺼워지는 문제가 있었다. 또한, 몰드 두께의 컨트롤이 어려워 복잡한 몰드 성형 공정이 필요하다는 문제가 있었다. 아울러, 비대칭형 구조로 인해 패키지의 휨이 크게 발생되어, 지문센싱 감도가 떨어지고, 회로기판 등에 패키지를 실장시 수율이 저하되는 등의 문제점이 있었다. 또한, 패키지의 휨은 패키지를 모듈로 제작하는 과정에서 적외선 차단필터와 메탈실드를 적층하는 데도 어려움을 주었다.

- [0050] 반면, 일례에 따른 팬-아웃 센서 패키지(100A)는 볼그리드 어레이(BGA) 기판 대신 배선층(112a, 112b)을 갖는 제1연결부재(110)를 도입하며, 이러한 제1연결부재(110)의 관통홀(110H)에 센서영역(120S)과 (125)가광학방식의 지문인식 기능을 갖는 센서칩(120)과 광학렌즈(125)를 배치하고 봉합재(130)로 봉합하며, 재배선층(142) 및 비아(143a, 143b)를 포함하는 제2연결부재(140)를 이용하여 센서칩(120)의 접속패드(120P)를 제1연결부재(110)의 배선층(112a, 112b)과 전기적으로 연결시킨 구조이다. 따라서, 종래의 광학방식의 지문센서 패키지 구조 대비 초소형화 및 초박형화가 가능하며, 이에 터치패널과의 센싱거리 최소화로 센싱 감도가 향상될 수 있다. 더욱이, 일례에 따른 팬-아웃 지문센서 패키지(100A)는 제1연결부재(110) 및 봉합재(130)를 통하여 패키지(100A)의 힘을 제어할 수 있으며, 따라서 이에 따른 불량율을 크게 감소시킬 수 있다. 예를 들면, 제1연결부재(110)의 두께와 재질을 활용하여 패키지(100A)에 필요한 강성을 부여할 수 있으며, 또한 봉합재(130)를 이용하여 센서칩(120)을 보호함과 동시에 재배선층(142)이 형성된 절연층(141a, 141b)와 대략 대칭 구조를 구현하여 패키지(100A)의 힘을 제어할 수 있다.
- [0051] 한편, 일례에 따른 팬-아웃 센서 패키지(100A)는 제2연결부재(140)의 제1절연층(141a)에 광학렌즈(125)의 일면의 적어도 일부를 노출시키는 캐비티(140H)가 형성되어 있으며, 캐비티(140H)는 제2절연층(141b)으로 덮여 상부가 막혀있다. 광학렌즈(125)의 일면이 절연물질로 덮인 경우에는 투과율이 저하되어 광학 인식율이 낮아지는 문제가 있다. 만약, 단순히 광학 인식영역을 오픈시키는 경우에는 인식율이 높아질 수는 있으나 외부 충격에 의하여 손상 받을 가능성이 높아지는 문제가 있다. 반면, 일례에 따른 센서 패키지(100A)와 같이 제1절연층(141a)에만 캐비티(140H)를 형성하고, 제2절연층(141b)으로 이를 덮는 경우에는, 광의 투과율을 높이는 동시에 광학인식 영역을 외부의 충격으로부터 보호도 할 수 있다.
- [0052] 특히, 일례에 따른 팬-아웃 센서 패키지(100A)는 제1절연층(141a)에 형성된 캐비티(140H)를 글라스(Glass)와 같은 별도의 평평한 층으로 막는 것이 아니라 절연수지를 포함하는 폴리머층인 제2절연층(141b)으로 막는다. 따라서, 별도의 접착층이 불필요하고, 공정비용 및 재료비를 낮출 수 있으며, 두께를 더욱 낮출 수 있다. 또한, 최외층으로 폴리머층을 사용하기 때문에 플렉서블한 특성 역시도 구현할 수 있는바, 폴더블 핸드폰 등에도 적용이 가능하다.
- [0053] 이하, 일례에 따른 팬-아웃 센서 패키지(100A)에 포함되는 각각의 구성에 대하여 보다 자세히 설명한다.
- [0054] 제1연결부재(110)는 구체적인 재료에 따라 패키지(100A)의 강성을 유지시킬 수 있으며, 봉합재(130)의 두께 균일성 확보 등의 역할을 수행할 수 있다. 제1연결부재(110)에 의하여 센서칩(120)의 접속패드(120P)가 전기연결 구조체(180) 등을 거쳐 전자기기의 메인보드 등에 전기적으로 연결될 수 있다. 제1연결부재(110)는 복수의 배선층(112a, 112b)을 포함하는바, 센서칩(120)의 접속패드(120P) 등을 효과적으로 재배선할 수 있으며, 넓은 배선 설계 영역을 제공함으로써 다른 영역에 재배선층을 형성하는 것을 최소화할 수 있다. 관통홀(110H) 내에는 센서칩(120)이 제1연결부재(110)와 소정거리 이격 되도록 배치된다. 센서칩(120)의 측면 주위는 제1연결부재(110)에 의하여 둘러싸일 수 있으나, 이에 한정되는 것은 아니다.
- [0055] 제1연결부재(110)는 절연층(111), 절연층(111)의 상면 상에 배치된 제1배선층(112a), 절연층(111)의 하면 상에 배치된 제2배선층(112b), 및 절연층(111)을 관통하며 제1 및 제2배선층(112a, 112b)을 전기적으로 연결하는 비아(113)를 포함한다. 필요에 따라서는 제1연결부재(110)를 구성하는 절연층을 보다 다층으로 구성할 수 있으며, 이 경우 보다 많은 층수의 재배선층 및 비아를 가질 수 있다. 예를 들면, 복수의 절연층 사이에 배선층이 배치될 수도 있다.
- [0056] 절연층(111)의 재료로는, 예를 들면, 무기필러 및 절연수지를 포함하는 재료를 사용할 수 있다. 예를 들면, 에폭시 수지와 같은 열경화성 수지, 폴리이미드와 같은 열가소성 수와 함께 실리카, 알루미늄나 등의 무기필러와 같은 보강재가 포함된 수지, 구체적으로 ABF(Ajinomoto Build-up Film), FR-4, BT(Bismaleimide Triazine), PID(Photo Imagable Dielectric resin), BT 등이 사용될 수 있다. 또는, 열경화성 수지나 열가소성 수지가 무

기필러와 함께 유리섬유(Glass Fiber, Glass Cloth, Glass Fabric) 등의 심재에 함침된 재료, 예를 들면, 프리프레그(Prepreg) 등을 사용할 수도 있다. 필요에 따라서는, 플렉서블 동박적층판(FCCL)을 사용할 수도 있고, 유리판이나 세라믹판 또는 메탈판 등을 사용할 수도 있다.

[0057] 배선층(112a, 112b)은 구리(Cu), 알루미늄(Al), 은(Ag), 주석(Sn), 금(Au), 니켈(Ni), 납(Pb), 티타늄(Ti), 또는 이들의 합금 등의 도전성 물질을 포함할 수 있다. 배선층(112a, 112b)은 해당 층의 설계 디자인에 따라 다양한 기능을 수행할 수 있다. 예를 들면, 접지(Ground: GND) 패턴, 파워(PoWer: PWR) 패턴, 신호(Signal: S) 패턴 등을 포함할 수 있다. 여기서, 신호(S) 패턴은 접지(GND) 패턴, 파워(PWR) 패턴 등을 제외한 각종 신호, 예를 들면, 데이터 신호 등을 포함한다. 또한, 비아용 패드 패턴, 전기연결구조체용 패드 패턴 등을 포함할 수 있다. 배선층(112a, 112b)의 두께는 재배선층(142)의 두께보다 두꺼울 수 있다. 재배선층(142)은 박형화 및 파인 피치 등을 위하여 미세한 반도체 공정 등으로 형성될 수 있다. 따라서, 상대적으로 배선층(112a, 112b)의 두께 보다 얇을 수 있다.

[0058] 비아(113)는 절연층(111)을 관통하며, 제1배선층(112a)과 제2배선층(112b)을 전기적으로 연결한다. 비아(113)의 형성물질로는 도전성 물질을 사용할 수 있다. 비아(113)는 도전성 물질로 완전히 충전될 수 있으며, 또는 도전성 물질이 비아 홀의 벽면을 따라 형성된 것일 수도 있다. 비아(113)는 절연층(111)을 완전히 관통하는 관통비아 형태일 수 있으며, 그 형상이 원기둥 형상이나 모래시계 형상일 수 있으나, 이에 한정되는 것은 아니다. 절연층(111)이 복수의 층으로 구성되는 경우에는, 비아(113) 역시 복수의 층으로 구성될 수 있다.

[0059] 센서칩(120)은 이미지 센서칩, 예를 들면, CIS(CMOS Image Sensor)를 포함할 수 있으나, 이에 한정되는 것은 아니다. 센서칩(120)은 액티브 웨이퍼를 기반으로 형성된 다이일 수 있으며, 이 경우 바디를 이루는 소재로는 실리콘(Si), 게르마늄(Ge), 갈륨비소(GaAs) 등이 사용될 수 있다. 바디에는 다양한 회로가 형성되어 있을 수 있다. 다이는 센서와 컨트롤러를 포함하는 것일 수 있다. 접속패드(120P)는 센서칩(120)을 다른 구성요소와 전기적으로 연결시키기 위한 것으로, 형성물질로는 알루미늄(Al) 등의 도전성 물질을 특별한 제한 없이 사용할 수 있다. 접속패드(120P)가 배치된 면은 활성면이 된다. 필요에 따라서는 바디 상에 접속패드(120P)의 적어도 일부를 덮는 패시베이션막(120PS)이 형성될 수 있다. 패시베이션막(120PS)은 산화막 또는 질화막 등일 수 있고, 또는 산화막과 질화막의 이중층일 수 있다. 또한, 패시베이션막(120PS) 상에는 필요에 따라 감광성 폴리이미드막(미도시)이 배치될 수도 있다. 기타 필요한 위치에 절연막(미도시) 등이 더 배치될 수 있다. 센서칩(120)의 활성면 상에는 광학렌즈(125)가 부착된다. 광학렌즈(125)는 굴절율, 투차율 등의 광학특성을 원하는 범위 내로 설계한 렌즈일 수 있다. 광학렌즈(125)의 재질은 특별히 한정되지 않으며, 예를 들면, 유리 재질일 수 있으나, 이에 한정되는 것은 아니다. 광학렌즈(125)는 웨이퍼 상에서 센서칩(120)의 활성면 상에 형성되어 센서칩(120)과 일체화될 수 있다.

[0060] 제1연결부재(110)의 관통홀(110H) 내에는 필요에 따라서 수동부품(128)이 배치될 수 있다. 수동부품(128)은 센서칩(120)과 관통홀(110H)에 나란히 배치될 수 있다. 수동부품(128)은 절연층(141a, 141b)의 적어도 일부를 관통하는 제3비아(143c)를 통하여 재배선층(142)과 전기적으로 연결될 수 있다. 재배선층(142)을 통하여 센서칩(120)과 수동부품(128)이 전기적으로 연결될 수 있다. 수동부품(128)은 커패시터, 인덕터, 비즈 등의 공지의 수동부품일 수 있다.

[0061] 봉합재(130)는 센서칩(120)을 보호할 수 있다. 봉합형태는 특별히 제한되지 않으며, 센서칩(120)의 적어도 일부를 감싸는 형태이면 무방하다. 예를 들면, 봉합재(130)는 제1연결부재(110) 및 센서칩(120)의 비활성면의 적어도 일부를 덮을 수 있으며, 관통홀(110H)의 벽면 및 센서칩(120)의 측면 사이의 공간의 적어도 일부를 채울 수 있다. 또한, 봉합재(130)는 광학렌즈(125)의 측면도 덮을 수 있다. 즉, 봉합재(130)는 센서칩(120)의 비활성면과 측면을 덮을 수 있으며, 활성면의 적어도 일부를 덮을 수 있다. 봉합재(130)의 구체적인 물질은 특별히 한정되는 않으며, 예를 들면, 절연물질이 사용될 수 있는데, 이때 절연물질로는 마찬가지로 에폭시수지와 같은 열경화성 수지, 폴리이미드와 같은 열가소성 수지, 또는 이들에 무기필러와 같은 보강재가 포함된 수지, 예를 들면, ABF, FR-4, BT, PID 수지 등이 사용될 수 있다. 또한, EMC 등의 공지의 몰딩 물질을 사용할 수도 있음은

물론이다. 필요에 따라서는, 열경화성 수지나 열가소성 수지가 무기필러와 함께 유리섬유(Glass Fiber, Glass Cloth, Glass Fabric) 등의 심재에 함침된 수지를 사용할 수도 있고, 또는 감광성 봉지재(PIE: Photo Imagable Encapsulant)를 사용할 수도 있다. 한편, 봉합재(130)는 제1연결부재(110)를 기준으로 절연층(141a, 141b)와 대칭이 되도록 재료와 두께를 조정하여 형성할 수 있으며, 이 경우 워피지 제어에 보다 효과적일 수 있다.

[0062] 제2연결부재(140)는 센서칩(120)의 접속패드(120P)를 재배선한다. 또한, 센서칩(120)의 접속패드(120P)를 제1연결부재(110)의 배선층(112a, 112b)와 전기적으로 연결시킨다. 제2연결부재(140)를 통하여 다양한 기능을 가지는 수십 수백의 센서칩(120)의 접속패드(120P)가 재배선 될 수 있으며, 전기연결구조체(180)를 통하여 그 기능에 맞춰 외부에 물리적 및/또는 전기적으로 연결될 수 있다. 제2연결부재(140)는 도면에 도시한 것 보다 많은 수의 절연층과 재배선층과 비아층으로 구성될 수도 있다. 다만, 어느 경우나 적어도 하나의 절연층에는 캐비티가 형성된다.

[0063] 절연층(141a, 141b)은 재배선층(142)을 형성하기 위한 빌드업 층으로 이용할 수 있다. 더불어, 재배선층(142)을 보호할 수 있다. 절연층(141a, 141b)의 재료로는 절연수지가 사용될 수 있는데, 이때 절연수지로는 PID(Photo Imageable Dielectric) 수지와 같은 감광성 절연수지를 사용할 수 있다. 이 경우 미세 패턴 형성에 유리할 수 있다. 절연층(141a, 141b)이 다층인 경우, 이들의 물질은 서로 동일할 수 있고, 필요에 따라서는 서로 상이할 수도 있다. 절연층(141a, 141b)이 다층인 경우, 이들은 공정에 따라 일체화 되어 경계가 불분명할 수도 있다. 제1절연층(141a)에는 광학렌즈(125)의 일면의 적어도 일부를 노출시키는 캐비티(140H)가 형성되며, 캐비티(140H)는 제2절연층(141b)으로 덮여 상부가 막힌다. 이를 위하여, 제2절연층(141b)은 필름 형태인 것이 바람직하다. 캐비티(140H)의 두께는 1 μ m 내지 100 μ m로 어플리케이션에 따라 다르게 적용할 수 있다.

[0064] 재배선층(142b)은 실질적으로 접속패드(120P)를 재배선하는 역할을 수행할 수 있으며, 접속패드(120P)를 배선층(112a, 112b)이나 수동부품(128) 등과 전기적으로 연결하는 역할을 수행할 수 있다. 재배선층(142b)의 형성물질로는 구리(Cu), 알루미늄(Al), 은(Ag), 주석(Sn), 금(Au), 니켈(Ni), 납(Pb), 티타늄(Ti), 또는 이들의 합금 등의 도전성 물질을 사용할 수 있다. 재배선층(142)은 해당 층의 설계 디자인에 따라 다양한 기능을 수행할 수 있다. 예를 들면, 그라운드(GrouND: GND) 패턴, 파워(PoWeR: PWR) 패턴, 신호(Signal: S) 패턴 등을 포함할 수 있다. 여기서, 신호(S) 패턴은 그라운드(GND) 패턴, 파워(PWR) 패턴 등을 제외한 각종 신호, 예를 들면, 데이터 신호 등을 포함한다. 또한, 각종 패드패턴을 포함할 수 있다.

[0065] 비아(143a, 143b, 143c)는 서로 다른 층에 형성된 접속패드(120P), 재배선층(142, 112a), 수동부품(128) 등을 전기적으로 연결시키며, 그 결과 패키지(100A) 내에 전기적 경로를 형성시킨다. 비아(143a, 143b, 143c)의 형성 물질로는 구리(Cu), 알루미늄(Al), 은(Ag), 주석(Sn), 금(Au), 니켈(Ni), 납(Pb), 티타늄(Ti), 또는 이들의 합금 등의 도전성 물질을 사용할 수 있다. 비아(143a, 143b, 143c)는 도전성 물질로 완전히 충전될 수 있으며, 또는 도전성 물질이 비아의 벽을 따라 형성된 것일 수도 있다. 또한, 형상이 테이퍼 형상, 원통형상 등 당해 기술분야에 공지된 모든 형상이 적용될 수 있다. 한편, 센서칩(120)의 활성면과 절연층(141a, 141b) 사이에 광학렌즈(125)가 배치되는바, 이들은 단차를 가지게 되며, 따라서 재배선층(142)과 접속패드(120P)를 전기적으로 연결하는 제1비아(143a)는 절연층(141a, 141b)뿐만 아니라 봉합재(130)의 적어도 일부도 관통한다. 반면, 재배선층(142)과 제1배선층(112a)을 전기적으로 연결하는 제2비아(143b)는 절연층(141a, 141b)의 적어도 일부만 관통한다. 즉, 제1비아(143a)는 제2비아(143b) 보다 큰 높이를 갖는다.

[0066] 봉합재(130)의 하부에는 제2배선층(112b)의 적어도 일부를 노출시키는 개구부가 형성될 수 있으며, 개구부에는 전기연결구조체(180)가 배치될 수 있다. 전기연결구조체(180)는 팬-아웃 센서 패키지(100A)를 외부와 물리적 및/또는 전기적으로 연결시키기 위한 추가적인 구성이다. 예를 들면, 팬-아웃 센서 패키지(100A)는 전기연결구조체(180)를 통하여 전자기기의 메인보드 등에 실장될 수 있다. 필요에 따라서는, 봉합재(130)의 하부에 형성된 개구부에 노출된 제2재배선층(112b)과 연결되는 언더범프금속층(미도시)이 형성될 수 있으며, 전기연결구조체(180)는 언더범프금속층(미도시)에 연결되도록 형성될 수도 있다.

[0067] 전기연결구조체(180)는 도전성 물질, 예를 들면, 솔더(solder) 등으로 형성될 수 있으나, 이는 일례에 불과하며 재질이 특별히 이에 한정되는 것은 아니다. 전기연결구조체(180)는 랜드(land), 볼(ball), 핀(pin), 범프(bump) 등일 수 있다. 전기연결구조체(180)는 다중층 또는 단일층으로 형성될 수 있다. 다중층으로 형성되는 경우에는 구리필라(pillar) 및 솔더를 포함할 수 있으며, 단일층으로 형성되는 경우에는 주석-은 솔더나 구리를 포함할 수 있으나, 역시 이는 일례에 불과하며 이에 한정되는 것은 아니다. 전기연결구조체(180)의 개수, 간격, 배치 형태 등은 특별히 한정되지 않으며, 통상의 기술자에게 있어서 설계 사항에 따라 충분히 변형이 가능하다. 예를 들면, 전기연결구조체(180)의 수는 센서칩(120)의 접속패드(120P)의 수에 따라서 수십 내지 수천 개일 수 있으며, 그 이상 또는 그 이하의 수를 가질 수도 있다. 전기연결구조체(180) 중 적어도 하나는 팬-아웃 영역에 배치된다. 팬-아웃 영역이란 센서칩(120)이 배치된 영역을 벗어나는 영역을 의미한다. 즉, 일례에 따른 팬-아웃 지문센서 패키지(100A)는 팬-아웃 패키지이다. 팬-아웃 패키지는 팬-인 패키지에 비하여 신뢰성이 우수하고, 다수의 I/O 단자 구현이 가능하며, 3D 인터코넥션(3D interconnection)이 용이하다. 또한, BGA(Ball Grid Array) 패키지, LGA(Land Grid Array) 패키지 등과 비교하여 별도의 기판 없이 전자기기에 실장이 가능한바 패키지 두께를 얇게 제조할 수 있으며, 가격 경쟁력이 우수하다.

[0068] 한편, 도면에는 도시하지 않았으나, 필요에 따라서는 관통홀(110H)의 벽면에 금속층(미도시)을 더 배치할 수 있다. 금속층(미도시)은 센서칩(120)으로부터 발생하는 열을 효과적으로 방출하는 역할을 수행할 수 있다. 또한 전자파 차폐의 역할도 수행할 수 있다. 또한, 필요에 따라서는 관통홀(110H) 내에 센서칩(120)과 동일 또는 다른 기능을 갖는 별도의 반도체칩(미도시), 예를 들면, 부스트 집적회로(Boost IC), 컨트롤 집적회로(Control IC) 등이 함께 배치될 수 있다. 또한, 필요에 따라서는 관통홀(110H)은 복수개일 수도 있으며, 각각의 관통홀(110H)에 상술한 반도체칩이나 수동부품이 배치될 수도 있다. 또는, 제1연결부재(110) 내에 상술한 반도체칩이나 수동부품이 배치될 수도 있다.

[0069] 도 11a 내지 도 11d는 도 9의 팬-아웃 센서 패키지의 개략적인 제조 일례를 나타낸다.

[0070] 도 11a를 참조하면, 먼저 제1연결부재(110)를 제조한다. 제1연결부재(110)는, 예를 들면, 절연층(111)으로 CCL(Copper Clad Laminate) 등의 자재를 준비한 후 비아홀을 형성하고 공지의 도금 방법으로 배선층(112a, 112b) 및 비아(113)를 형성하는 방법으로 제조할 수 있다. 다음으로, 제1연결부재(110)에 관통홀(110H)을 형성한다. 관통홀(110H)은 레이저 드릴 및/또는 기계적 드릴을 이용하여 형성할 수 있으나, 이에 한정되는 것은 아니다. 한편, 필요에 따라서는 제1연결부재(110)의 관통홀(110H)은 비아홀을 형성할 때 형성할 수도 있다. 다음으로, 제1연결부재(110)의 하측에 테이프(200)를 부착한다. 테이프(200)의 재질은 특별히 한정되지 않으며, 붙였다 뗄 수 있는 모든 재질의 테이프(200)가 이용될 수 있다.

[0071]

[0072] 도 11b를 참조하면, 다음으로, 광학렌즈(125)가 부착된 센서칩(120)을 제1연결부재(110)의 관통홀(110H) 내에 배치한다. 이는 광학렌즈(125)가 테이프(200)에 부착되도록 센서칩(120)을 페이스 다운으로 배치하는 방법으로 수행될 수 있다. 다음으로, 봉합재(130)로 제1연결부재(110)와 센서칩(120)과 광학렌즈(125)의 적어도 일부를 봉합한다. 한편, 봉합은 봉합재(130) 형성 필름을 미경화 상태에서 라미네이션한 후 경화하는 방법이나 액상의 봉합재(130) 형성 물질을 도포한 후 경화하는 방법 등을 이용할 수 있으며, 이에 한정되는 것도 아니다.

[0073] 도 11c를 참조하면, 다음으로, 지금까지 제조된 판넬을 반전시킨다. 그 후, 센서칩(120)의 활성면 상에 광학렌즈(125)를 덮는 제1절연층(141a)을 형성한다. 제1절연층(141a)은 공지의 라미네이션 방법이나 코팅 방법으로 형성할 수 있다. 그 후 제1절연층(141a) 및 봉합재(130)의 적어도 일부를 관통하는 제1비아홀(143av)과 제1절연층(141a)의 적어도 일부만 관통하는 제2 및 제3비아홀(143bv, 143cv)를 형성한다. 비아홀(143av, 143bv, 143cb)은 제1절연층(141a) 및 봉합재(130)의 재질에 따라서 공지의 포토리소그래피 방법이나, 기계적 드릴 및/또는 레이저 드릴을 이용하여 형성할 수 있다. 필요에 따라서는 이들이 조합되어 이용될 수도 있다. 비아홀(143av, 143bv, 143cv)을 형성할 때, 캐비티(140H) 역시 형성한다. 캐비티(140H) 역시 제1절연층(141a)의 재질

에 따라 공지의 포토리소그래피 방법이나, 기계적 드릴 및/또는 레이저 드릴을 이용하여 형성할 수 있다.

[0074] 도 11d를 참조하면, 다음으로, 비아(143a, 143b, 143c) 및 재배선층(142)을 형성한다. 비아(143a, 143b, 143c) 및 재배선층(142)은 공지의 도금 공정으로 형성할 수 있다. 다음으로, 제1절연층(141a) 상에 제2절연층(141b)을 형성한다. 제2절연층(141b)은 필름 형태를 라미네이션하고, 이를 노광 현상하여 캐비티(140H)의 상부를 막은 후, 하드 베이킹하여 형성할 수 있다. 다음으로, 봉합재(130)의 하부에 제1연결부재(110)의 제2배선층(112b)의 적어도 일부를 노출시키는 개구부를 형성하고, 개구부에 전기연결구조체(180)를 형성한다. 이후 필요에 따라서 적외선 차단필터(150), 메탈섀드(191), 디스플레이 패널(192) 등을 배치한다.

[0075] 도 12는 팬-아웃 센서 패키지의 다른 일례를 대략 나타낸 단면도다.

[0076] 도면을 참조하면, 다른 일례에 따른 팬-아웃 센서 패키지(100B)는 제1비아(143a1, 143a2)가 복수의 층으로 구성된다. 즉, 제1비아(141a3, 143a2)는 절연층(141a, 141b)의 적어도 일부를 관통하는 제4비아(143a1) 및 봉합재(130)의 적어도 일부를 관통하는 제5비아(143a2)를 포함한다. 제4비아(143a1) 및 제5비아(143a2)는 봉합재(130) 상에 배치된 비아패드를 통하여 연결된다. 그 외에 다른 구성에 대한 설명 및 제조방법에 대한 설명은 상술한 바와 실질적으로 동일한바 자세한 설명은 생략한다.

[0077] 도 13은 팬-아웃 센서 패키지의 다른 일례를 대략 나타낸 단면도다.

[0078] 도면을 참조하면, 다른 일례에 따른 팬-아웃 센서 패키지(100C)는 센서칩(120)과 광학렌즈(125)가 실질적으로 동일한 사이즈를 가진다. 이 경우, 광학렌즈(125)에 트렌치(125v)를 형성하여 제1비아(143a)가 봉합재(130)가 아닌 광학렌즈(125)를 관통하여 센서칩(120)의 접속패드(120P)와 연결되도록 할 수 있다. 즉, 재배선층(142)은 절연층(141a, 141b) 및 광학렌즈(125)의 적어도 일부를 관통하는 제1비아(143a)를 통하여 접속패드(120P)와 전기적으로 연결될 수 있다. 한편, 센서칩(120)과 광학렌즈(125)의 사이즈를 실질적으로 동일하게 가져가는 경우, 웨이퍼 상에서 센서칩(120) 상에 광학렌즈(125)를 형성한 후 별도의 추가적인 커팅 공정이 불필요하거나, 또는 코어부나 e-bar 구조를 제거 또는 최소화할 수 있다는 장점이 있다. 그 외에 다른 구성에 대한 설명 및 제조방법에 대한 설명은 상술한 바와 실질적으로 동일한바 자세한 설명은 생략한다. 그 외에 다른 구성에 대한 설명 및 제조방법에 대한 설명은 상술한 바와 실질적으로 동일한바 자세한 설명은 생략한다.

[0079] 도 14는 팬-아웃 센서 패키지의 다른 일례를 대략 나타낸 단면도다.

[0080] 도면을 참조하면, 다른 일례에 따른 팬-아웃 센서 패키지(100D)는 봉합재(130) 상에 배치된 백사이드 재배선층(132), 봉합재(130)의 적어도 일부를 관통하며 제1연결부재(110)의 제2배선층(112b)과 백사이드 재배선층(132)을 전기적으로 연결하는 백사이드 비아(133), 및 봉합재(130) 상에 배치되며 백사이드 재배선층(132)의 적어도 일부를 노출시키는 개구부(135h)를 갖는 패시베이션층(135)을 더 포함한다. 패시베이션층(135)의 개구부(135h)에는 전기연결구조체(180)가 형성될 수 있으며, 필요에 따라서는 언더범프금속층(미도시)이 개구부(135h)에 형성되고, 전기연결구조체(180)는 언더범프금속층(미도시)과 연결될 수 있다. 백사이드 재배선층(132)의 형성으로 봉합재(130) 상의 팬-인 영역도 라우팅 영역으로 이용할 수 있다. 따라서 보다 많은 수의 전기연결구조체(180) 형성이 가능하다. 그 외에 다른 구성에 대한 설명 및 제조방법에 대한 설명은 상술한 바와 실질적으로 동일한바 자세한 설명은 생략한다.

[0081] 도 15는 광학방식 지문센서 모듈의 일례를 대략 나타낸 단면도다.

[0082] 도면을 참조하면, 일례에 따른 팬-아웃 센서 패키지(100A)의 절연층(141a, 141b) 상에는 적외선 차단필터(150)가 배치되지 않은 영역을 보호하는 메탈실드(191)가 배치될 수 있다. 또한, 메탈실드(191) 상에는 디스플레이 패널(192)이 배치될 수 있다. 이 경우, 일례에 따른 팬-아웃 센서 패키지(100A)는 모듈(300)화 될 수 있다. 메탈실드(191)와 디스플레이 패널(192)은 공지의 접착제 등을 이용하여 부착될 수 있다. 디스플레이 패널(192)은 유기발광 다이오드 패널(OLED)일 수 있다. 유기발광 다이오드 패널(192)에서 발생한 광은 적외선 차단필터(150)와 광학렌즈(125) 등을 거쳐 센서칩(120)에 도달하게 된다. 이때, 유기발광 다이오드 패널(192) 상에 사용자의 손가락이 인식되면, 센서칩(120)은 유기발광 다이오드 패널(192)로부터 필터(150)와 렌즈(125)를 거쳐 전달되는 특정 광의 이미지를 인식하게 된다. 즉, 광학방식의 지문센서 모듈(300)이 제공될 수 있다. 한편, 상술한 다른 일례에 따른 팬-아웃 센서 패키지(100B~100D)가 일례에 따른 팬-아웃 센서 패키지(100A) 대신에 모듈(300)에 적용될 수도 있음은 물론이다.

[0083] 본 개시에서 연결된다는 의미는 직접 연결된 것뿐만 아니라, 접착제 층 등을 통하여 간접적으로 연결된 것을 포함하는 개념이다. 또한, 전기적으로 연결된다는 의미는 물리적으로 연결된 경우와 연결되지 않은 경우를 모두 포함하는 개념이다. 또한, 제 1, 제 2 등의 표현은 한 구성요소와 다른 구성요소를 구분 짓기 위해 사용되는 것으로, 해당 구성요소들의 순서 및/또는 중요도 등을 한정하지 않는다. 경우에 따라서는 권리범위를 벗어나지 않으면서, 제 1 구성요소는 제 2 구성요소로 명명될 수도 있고, 유사하게 제 2 구성요소는 제 1 구성요소로 명명될 수도 있다.

[0084] 본 개시에서 사용된 일례 라는 표현은 서로 동일한 실시 예를 의미하지 않으며, 각각 서로 다른 고유한 특징을 강조하여 설명하기 위해서 제공된 것이다. 그러나, 상기 제시된 일례들은 다른 일례의 특징과 결합되어 구현되는 것을 배제하지 않는다. 예를 들어, 특정한 일례에서 설명된 사항이 다른 일례에서 설명되어 있지 않더라도, 다른 일례에서 그 사항과 반대되거나 모순되는 설명이 없는 한, 다른 일례에 관련된 설명으로 이해될 수 있다.

[0085] 본 개시에서 사용된 용어는 단지 일례를 설명하기 위해 사용된 것으로, 본 개시를 한정하려는 의도가 아니다. 이때, 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.

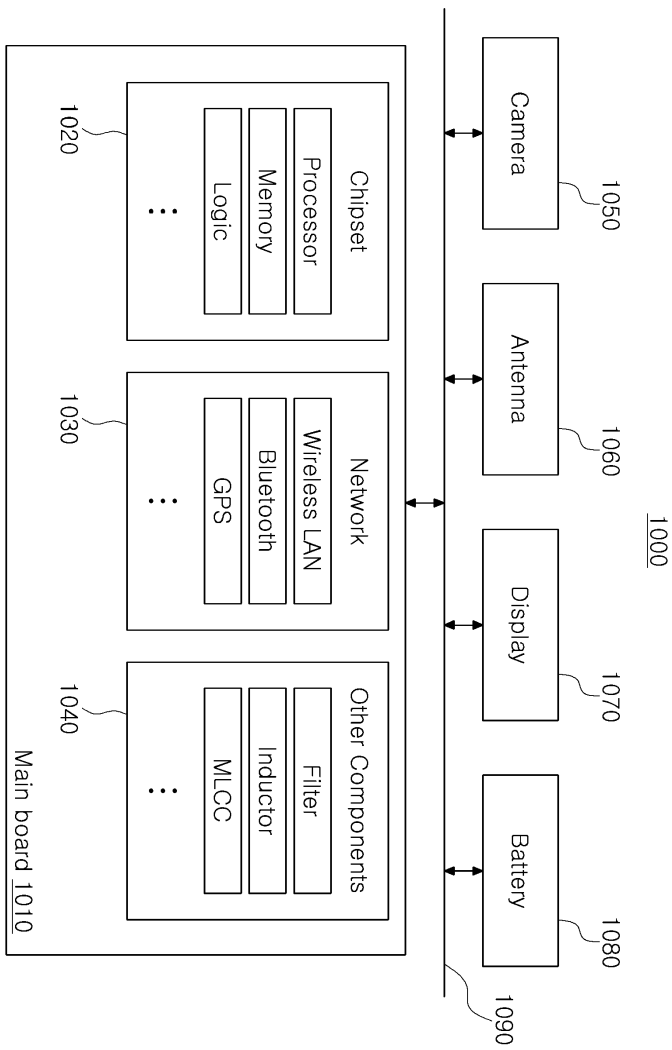
부호의 설명

[0086]	1000: 전자기기	1010: 메인보드
	1020: 칩 관련 부품	1030: 네트워크 관련 부품
	1040: 기타 부품	1050: 카메라
	1060: 안테나	1070: 디스플레이
	1080: 배터리	1090: 신호 라인
	1100: 스마트 폰	1101: 바디
	1110: 마더보드	1120: 부품
	1130: 카메라	1121: 반도체 패키지
	2200: 팬-인 반도체 패키지	
	2220: 반도체칩	2221: 바디
	2222: 접속패드	2223: 패시베이션막
	2240: 제1연결부재	2241: 절연층
	2242: 재배선층	2243: 비아
	2250: 패시베이션층	2260: 언더범프금속층

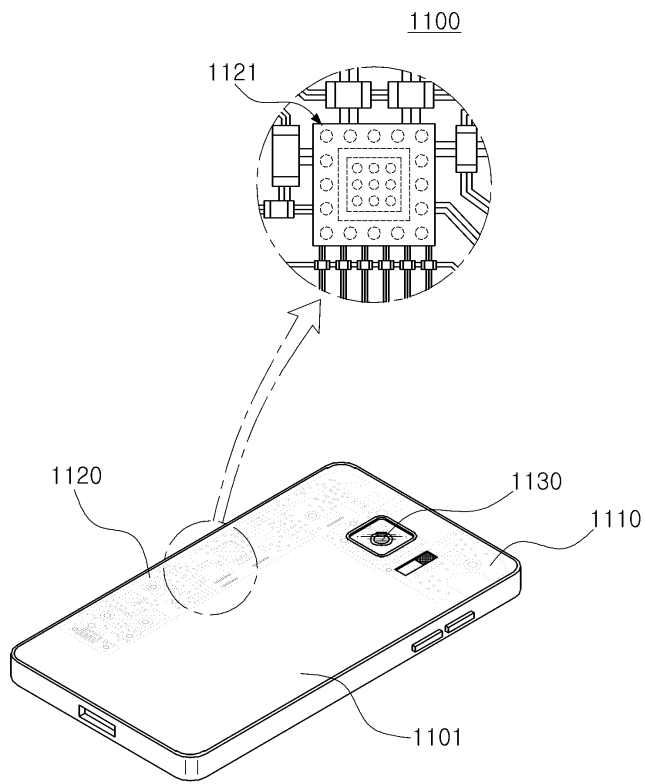
2270: 솔더볼	2280: 언더필 수지
2290: 몰딩재	2500: 메인보드
2301: BGA 기판	2302: BGA 기판
2100: 팬-아웃 반도체 패키지	
2120: 반도체칩	2170: 솔더볼
2121: 바디	2122: 접속패드
2140: 제1연결부재	2141: 절연층
2142: 재배선층	2143: 비아
2150: 패시베이션층	2160: 언더범프금속층
100A~100D: 팬-아웃 센서 패키지	
110: 제1연결부재	110H: 관통홀
111: 절연층	112a~112b: 재배선층
113: 비아	
120: 센서칩	120P: 접속패드
120PS: 패시베이션막	128: 수동부품
130: 봉합재	
132: 백사이드 재배선층	133: 백사이드 비아
135: 패시베이션층	135h: 개구부
140: 제2연결부재	141a~141b: 절연층
142: 재배선층	143a~143c: 비아
143av, 143bv, 143cv: 비아홀	140H: 캐비티
180: 전기연결구조체	
191: 메탈실드	192: 디스플레이 패널
300: 광학방식 지문센서 모듈	

도면

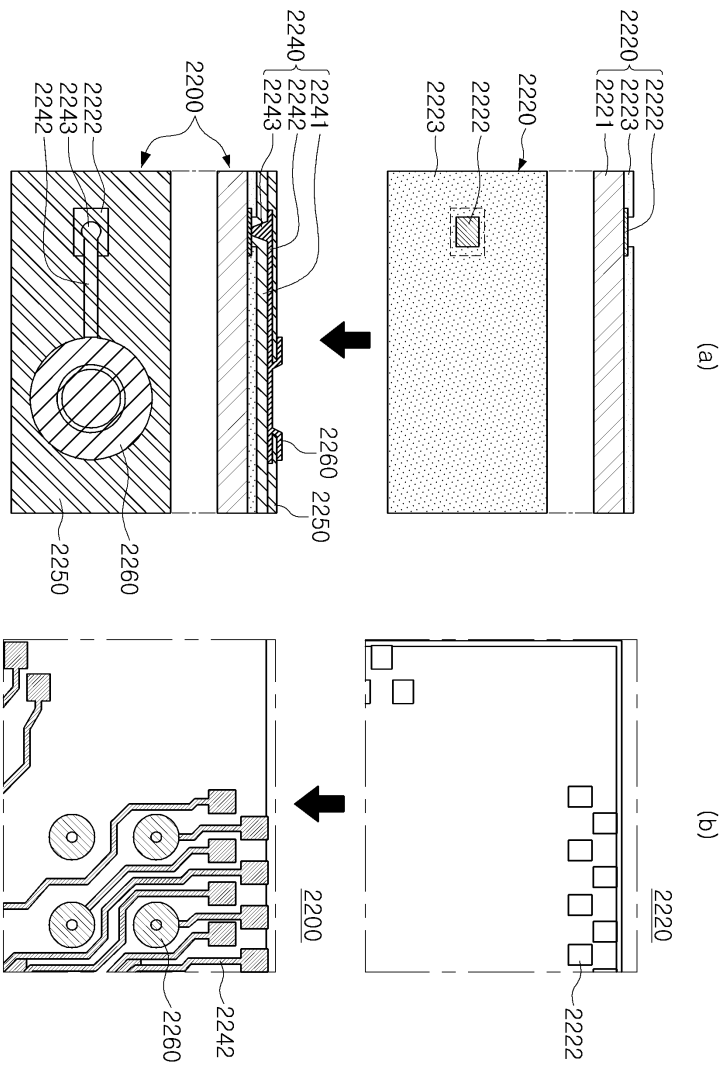
도면1



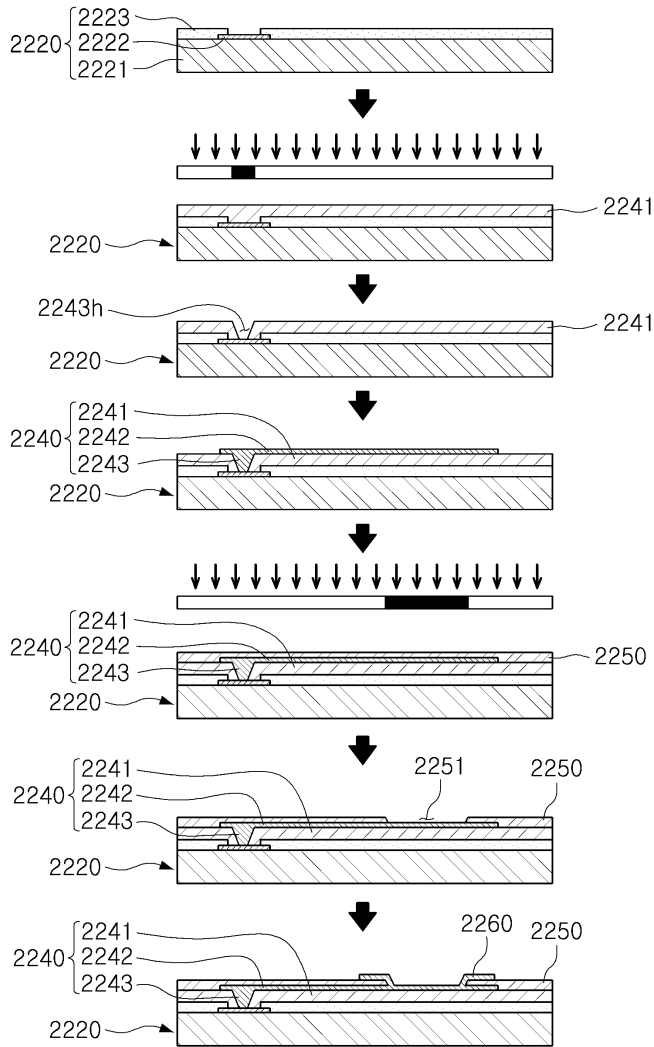
도면2



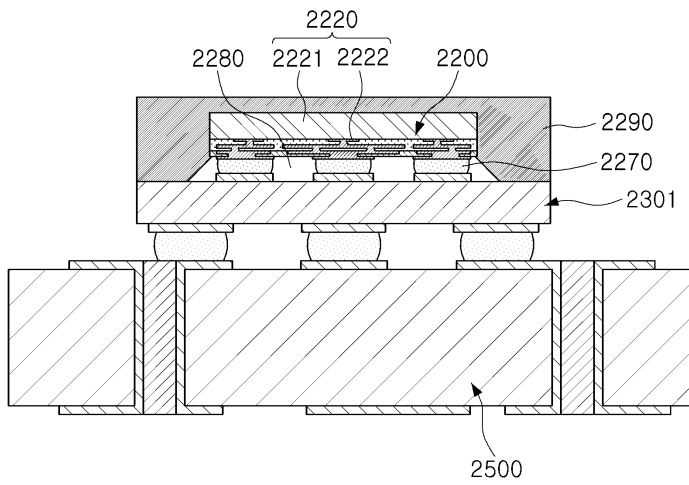
도면3



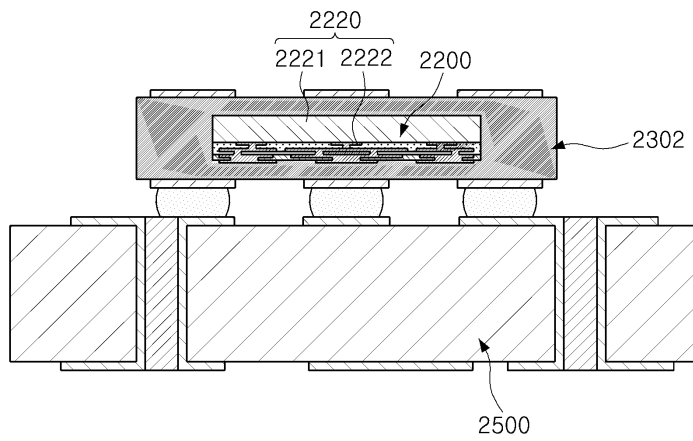
도면4



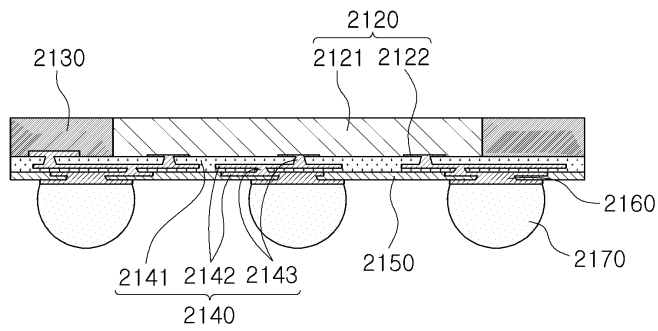
도면5



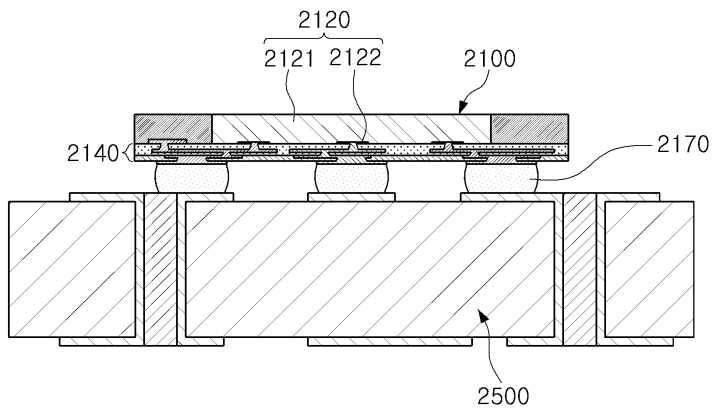
도면6



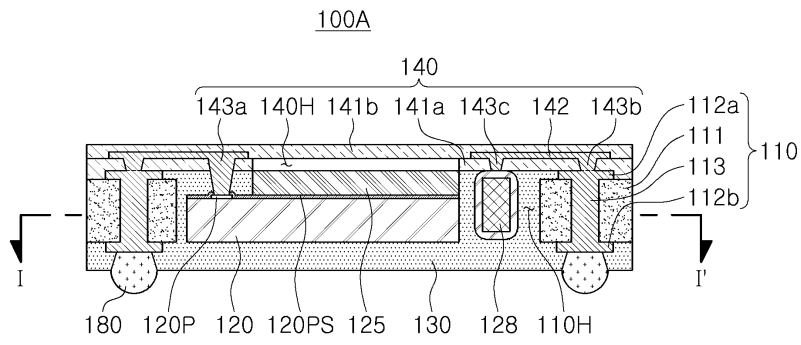
도면7



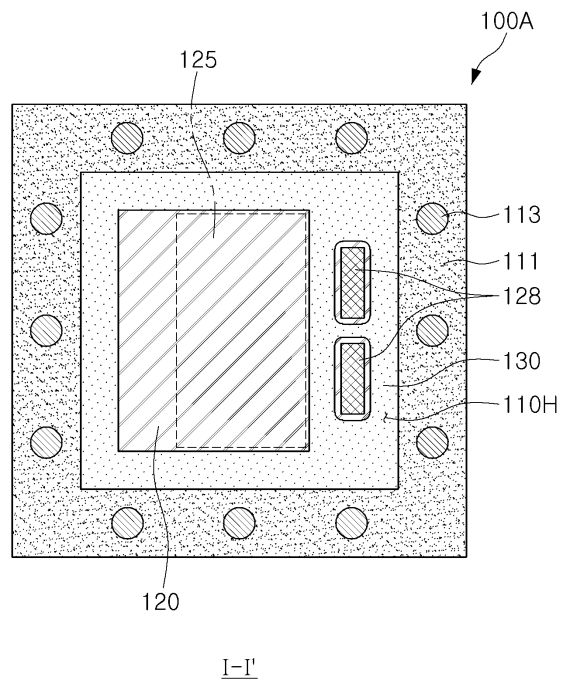
도면8



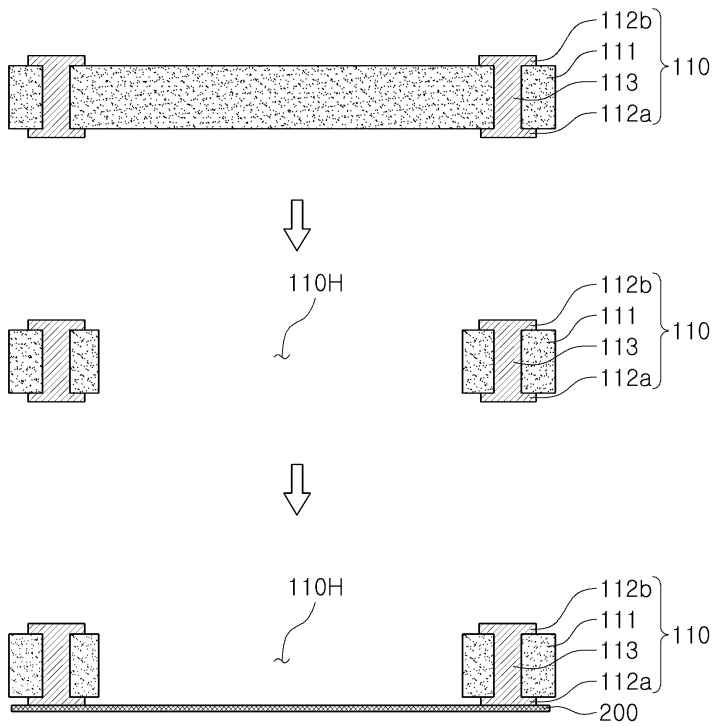
도면9



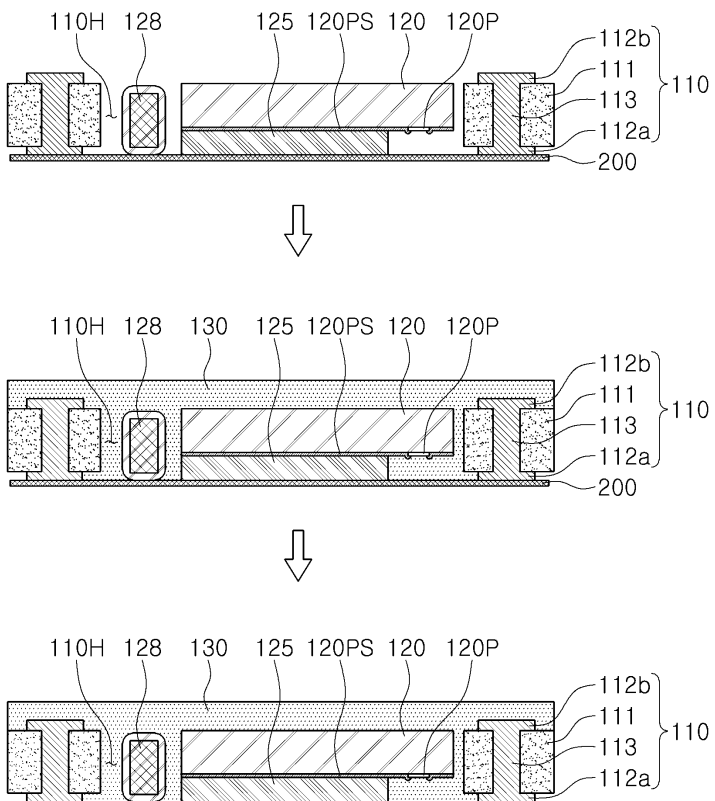
도면10



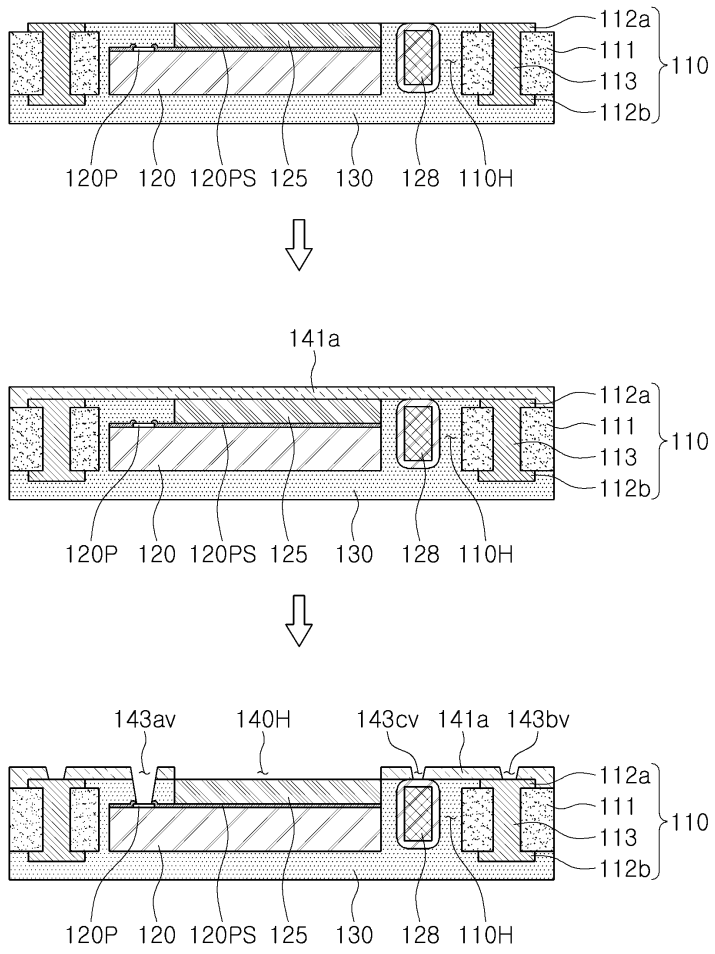
도면11a



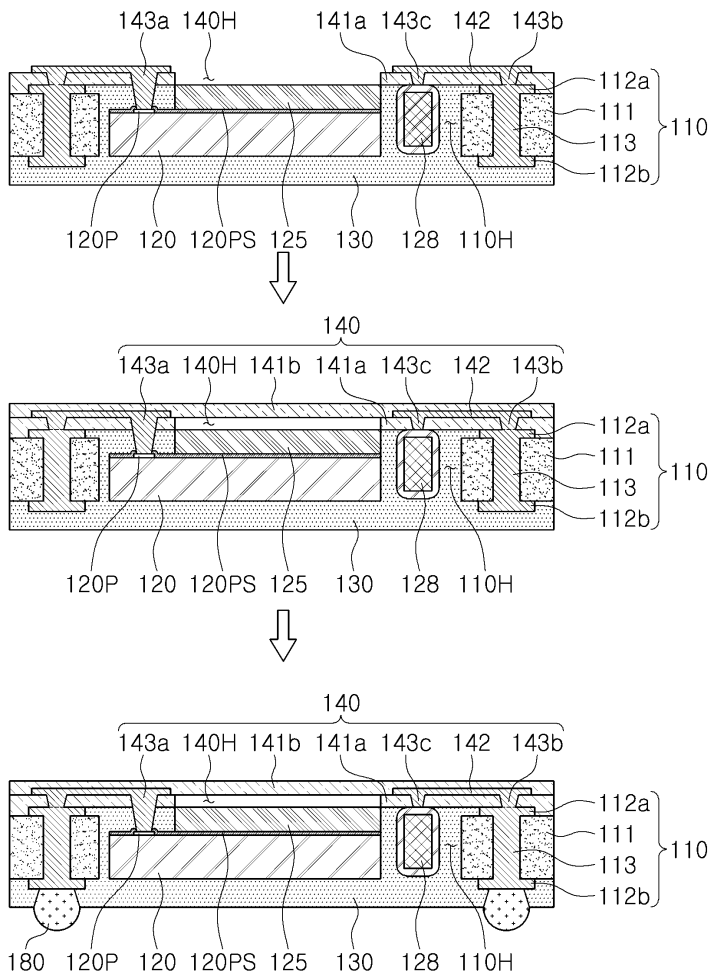
도면11b



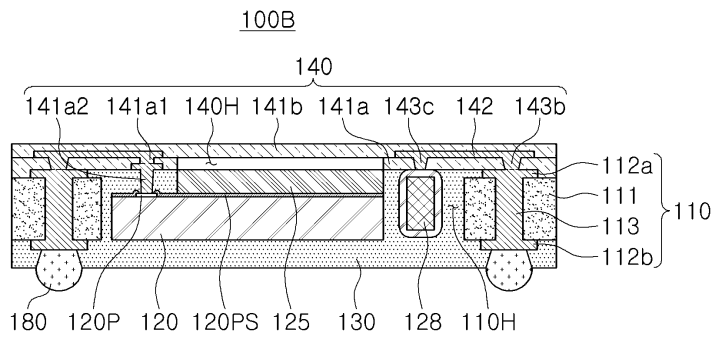
도면11c



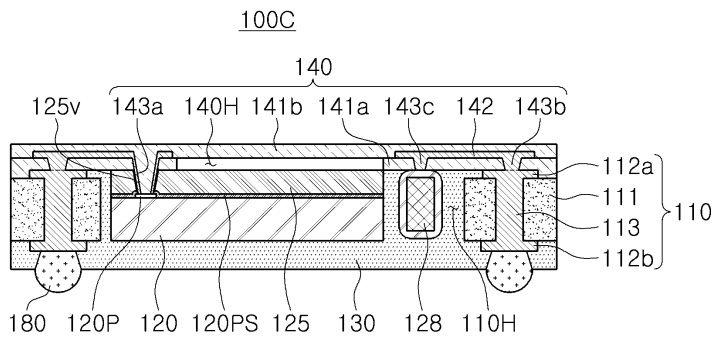
도면11d



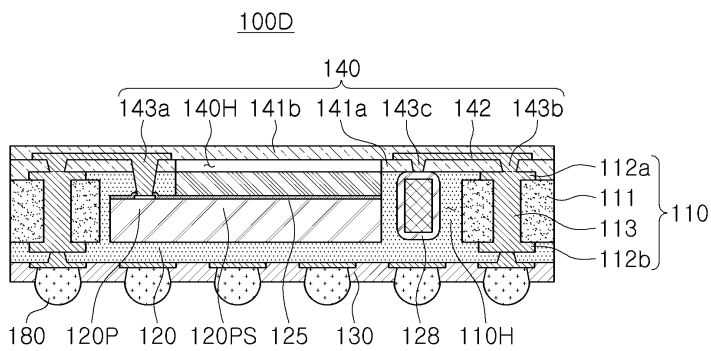
도면12



도면13



도면14



도면15

