

1. 具有负载最小能量消耗点追踪电路的降压式稳压电路,包括输出单元和稳压单元,所述输出单元将输入电压转换为脉冲电压经过滤波输出到负载,所述稳压单元用于对输出单元的输出电压进行调整,其特征在于,所述稳压单元包括限流模块、数字控制模块和数模转换器;所述输出单元的输出电压和数模转换器产生的基准电压进入比较器进行比较,比较器的输出作为与门的一个输入,该与门的另一输入为时钟信号,所述与门的输出分为两路,一路输出到 RS 触发器的 S 端,另一路输出到数字控制模块的输入端,所述 RS 触发器的输出端连接 MOS 功率晶体管的栅极;所述数字控制模块有两个输出端,一个输出端用于控制限流模块输出不同的导通时间,另一个输出端用于控制数模转换器产生不同的基准电压;所述限流模块的输出端通过第三反相器输入到或门的一端,所述或门的另一端通过第二反相器连接最大导通时间,所述或门的输出连接到 RS 触发器的 R 端。

2. 根据权利要求 1 所述的具有负载最小能量消耗点追踪电路的降压式稳压电路,其特征在于,所述 MOS 功率晶体管为 PMOS 功率晶体管,所述 RS 触发器的输出端通过第一反相器连接 PMOS 功率晶体管的栅极。

3. 根据权利要求 2 所述的具有负载最小能量消耗点追踪电路的降压式稳压电路,其特征在于,所述数字控制模块由计数器、比对单元和查找表构成;所述计数器的输入接与门输出端,所述计数器输出端接比对单元的输入端,与上一次的计数器的输出进行对比,比对单元的输出结果输出到查找表,从而输出相应的控制信号对限流模块和数模转换器进行控制。

4. 根据权利要求 1、2 或 3 所述的具有负载最小能量消耗点追踪电路的降压式稳压电路,其特征在于,所述限流模块的输出端输出的控制信号具有 6 个控制状态,分别对应 6 种不同的导通时间。

5. 根据权利要求 4 所述的具有负载最小能量消耗点追踪电路的降压式稳压电路,其特征在于,所述限流模块包括 PMOS 功率晶体管 MP1 和比较器 COMP2;所述 PMOS 功率晶体管 MP1 源极接输入电压,漏极连接 6 排电流镜,该 6 排电流镜的开启和关闭对应所述 6 个控制状态,所述 PMOS 功率晶体管 MP1 的栅极接地;所述比较器 COMP2 正相输入端接 MOS 功率晶体管漏极,反相输入端接所述 PMOS 功率晶体管 MP1 的漏极,所述比较器 COMP2 的输出端即为限流模块的输出端。

6. 根据权利要求 5 所述的具有负载最小能量消耗点追踪电路的降压式稳压电路,其特征在于,所述数模转换器输出的基准电压分为 5 个等级。

7. 根据权利要求 6 所述的具有负载最小能量消耗点追踪电路的降压式稳压电路,其特征在于,所述数模转换器包括运算放大器和 NMOS 调整管;所述运算放大器的正相输入端连接基准电压,负向输入端通过采样电阻 R_s 接地,其输出端接所述 NMOS 调整管的栅极;所述 NMOS 调整管的漏极接输入电压,源极串联 5 只电阻后通过采样电阻 R_s 接地,所述 5 只电阻的接入由数字控制模块进行控制,分别对应 5 个等级的基准电压;所述 NMOS 调整管的源极为数模转换器的输出端。

8. 根据权利要求 1 所述的具有负载最小能量消耗点追踪电路的降压式稳压电路,其特征在于,所述数字控制模块由计数器、比对单元和查找表构成;所述计数器的输入接与门输出端,所述计数器输出端接比对单元的输入端,与上一次的计数器的输出进行对比,比对单元的输出结果输出到查找表,从而输出相应的控制信号对限流模块和数模转换器进行控制。

具有负载最小能量消耗点追踪电路的降压式稳压电路

技术领域

[0001] 本发明涉及一种高能效低压低功耗集成电路,特别涉及一种工作在亚阈值情况的数字电路,在降压式稳压电路(也称为BUCK电路)中的应用。

背景技术

[0002] 集成稳压电路,通常包括输出单元和稳压单元。开关稳压电路的输出单元将输入电压转换为脉冲电压经过滤波输出到负载,其稳压单元的作用是对输出单元的输出电压进行采样和调整,使输出电压保持稳定,如常用的BUCK稳压电路即是这种工作模式。开关稳压电源常采用脉冲跨周期调制模式,英文简称为PSM(Pulse Skip Modulation),通过负反馈控制环路来使输出单元的输出电压保持稳定。PSM具体实现方式是:如果输入电压或负载的变化引起输出电压变化,采样电路对输出电压进行采样,并将其与基准电压进行比较,进而根据变化来决定是否有脉冲被跨过,使得输出电压稳定。PSM基于恒频恒宽CFCW(Constant Frequency Constant Width)调制脉冲,当变换器输出电压大于参考电压时,将有脉冲被跨过,否则将始终为恒频恒宽的脉冲波控制下的通/断工作状态,由此使得输出单元的输出电压稳定。同时基于PSM控制模式的能量模型,能够控制输出电压,以及每个周期的导通时间来使得每个周期输出的能量一定。这个原理是最小能量消耗点追踪(MEPT)能够寻找负载最小能量消耗点的基础。

发明内容

[0003] 本发明所要解决的技术问题,就是提供一种具有负载最小能量消耗点追踪电路的降压式稳压电路,能够寻找负载最小能量消耗点,利用亚阈值特有的能量消耗曲线并且通过控制输出电压以及导通时间来使得每个周期输出到负载的能量一致,同时检测一定时间内的导通个数来实现检测负载最小能量消耗的功能。

[0004] 本发明解决所述技术问题,采用的技术方案是,具有负载最小能量消耗点追踪电路的降压式稳压电路,包括输出单元和稳压单元,所述输出单元将输入电压转换为脉冲电压经过滤波输出到负载,所述稳压单元用于对输出单元的输出电压进行调整,其特征在于,所述稳压单元包括限流模块、数字控制模块和数模转换器;所述输出单元的输出电压和数模转换器产生的基准电压进入比较器进行比较,比较器的输出作为与门的一个输入,该与门的另一输入为时钟信号,所述与门的输出分为两路,一路输出到RS触发器的S端,另一路输出到数字控制模块的输入端,所述RS触发器的输出端连接MOS(金属氧化物半导体)功率晶体管的栅极;所述数字控制模块有两个输出端,一个输出端用于控制限流模块输出不同的导通时间,另一个输出端用于控制数模转换器产生不同的基准电压;所述限流模块的输出端通过第三反相器输入到或门的一端,所述或门的另一端通过第二反相器连接最大导通时间,所述或门的输出连接到RS触发器的R端。

[0005] 所述MOS功率晶体管为PMOS(P型金属氧化物半导体)功率晶体管,所述RS触发器的输出端通过第一反相器连接PMOS功率晶体管的栅极。

[0006] 所述限流模块的输出端输出的控制信号具有 6 个控制状态,分别对应 6 种不同的导通时间。

[0007] 所述限流模块包括 PMOS 功率晶体管 MP1 和比较器 COMP2 ;所述 PMOS 功率晶体管 MP1 源极接输入电压,漏极连接 6 排电流镜,该 6 排电流镜的开启和关闭对应所述 6 个控制状态,所述 PMOS 功率晶体管 MP1 的栅极接地 ;所述比较器 COMP2 正相输入端接 MOS 功率晶体管漏极,反相输入端接所述 PMOS 功率晶体管 MP1 的漏极,所述比较器 COMP2 的输出端即为限流模块的输出端。

[0008] 所述数模转换器输出的基准电压分为 5 个等级。

[0009] 所述数模转换器包括运算放大器和 NMOS(N 型金属氧化物半导体)调整管 ;所述运算放大器的正相输入端连接基准电压,负向输入端通过采样电阻 R_s 接地,其输出端接所述 NMOS 调整管的栅极 ;所述 NMOS 调整管的漏极接输入电压,源极串联 5 只电阻后通过采样电阻 R_s 接地,所述 5 只电阻的接入由数字控制模块进行控制,分别对应 5 个等级的基准电压 ;所述 NMOS 调整管的源极为数模转换器的输出端,。

[0010] 所述数字控制模块由计数器、比对单元和查找表构成 ;所述计数器的输入接与门输出端,所述计数器输出端接比对单元的输入端,与上一次的计数器的输出进行对比,比对单元的输出结果输出到查找表,从而输出相应的控制信号对限流模块和数模转换器进行控制。

[0011] 本发明的有益效果是,通过对输出电压和导通时间的控制,达到控制周期能量一定的目的。从而在 MEPT 工作的同时能够检测导通的个数来达到检测负载消耗能量的目的,同时通过数字控制,能够通过查找表不断的寻找负载消耗能量的最低点(以输出电压为标准),本发明不需要用开关电容进行检测,可以进行实时检测,同时利用 PSM 控制模式的特点,增加了效率。本发明的控制电路大部分为数字电路,自身功耗低,占用芯片面积较小。

附图说明 :

[0012] 图 1 为本发明电路的结构示意图 ;

[0013] 图 2 为限流模块电路结构示意图 ;

[0014] 图 3 为数模转换器电路结构示意图 ;

[0015] 图 4 为数字控制模块结构示意图 ;

[0016] 图 5 为 MEPT 算法的基本流程图。

具体实施方案

[0017] 下面结合附图及实施例,详细描述本发明的技术方案。

[0018] 实施例

[0019] 本例的具有负载最小能量消耗点追踪电路的 BUCK 稳压电路如图 1 所示,其中的数字控制模块、限流模块和数模转换器(DAC)是组成本发明的稳压单元的三个关键模块,数字控制模块用来检测在一定时间内的跳周个数,并且通过比较在不同的输出基准电压下的跳周个数来选取适合的电压作为负载最小能量消耗点电压,同时输出不同的控制字到限流模块和数模转换器以控制相应的导通时间和输出基准电压。限流模块的输入是数字控制模块的输出控制字 $I_0、I_1 \cdots I_5$,记为 $I<5:0>$,不同字对应了不同的导通时间,共 6 种不同的导

通时间。数模转换器的输入是数字控制模块输出的控制字 $D_0、D_1 \cdots D_4$ ，记为 $D\langle 4:0 \rangle$ ，不同字对应了不同的输出基准电压，共 5 个基准电压等级。

[0020] 在图 1 中， V_{IN} 是稳压电路的输入电压，连接到 PMOS 功率晶体管 MPP 的源极，图 1 中 PMOS 功率晶体管 MPP 和二极管 D、电感 L、电容 C 一起构成了简单的 Buck 电路，即本例的输出单元。Buck 电路的输出电压 V_0 输出到比较器 COMP 的负端和 DAC 产生的基准电压 DAC_OUT（连接到比较器 COMP 的正端）进行比较，比较器 COMP 的输出连接到与门的一端，与门的另一端接的是时钟信号 CLK。与门的输出 Clk_ref 输出到 RS 触发器的 S 端，同时输出到数字控制模块的输入端，RS 触发器的输出端连接第一反相器 1，第一反相器 1 的输出连接到 PMOS 功率晶体管 MPP 的栅极。数字控制模块的输出有两个，一个是控制限流模块的信号 $I\langle 5:0 \rangle$ ，另一个是控制 DAC 的信号 $D\langle 4:0 \rangle$ 。 $I\langle 5:0 \rangle$ 输入到限流模块中，通过不同字的选择，输出不同的导通时间。 $D\langle 4:0 \rangle$ 输入到 DAC 中，通过不同字的选择，输出不同的基准电压。限流模块的输出信号 ILIM_OUT 连接第三反相器 3 的输入，第三反相器 3 的输出连接或门的一个输入端。最大导通时间信号 DMAX 连接第二反相器 2 的输入端，第二反相器 2 的输出端连接或门的另一个输入端。或门的输出端连接到 RS 触发器的 R 端。

[0021] 在图 2 中， $N_0 \sim N_6$ 是构成电流镜的基本 NMOS 晶体管， N_0 上流过是偏置电流， $N_0 \sim N_6$ 的源极接地， N_0 的栅极和漏极短接， $N_0 \sim N_6$ 的栅极接在一起， $N_1 \sim N_6$ 的漏极各接一个开关，这些开关编号为： $I_0、I_1 \cdots I_5$ ，分别由数字控制模块输出的控制字 $I_0、I_1 \cdots I_5$ 进行控制。图 2 中 PMOS 功率晶体管 MP1 与 PMOS 功率晶体管 MPP 有一定的宽长比，PMOS 功率晶体管 MP1 的栅极接地。PMOS 功率晶体管 MP1 的漏极连接比较器 COMP2 的反相输入端，比较器 COMP2 的正相输入端接 PMOS 功率晶体管 MPP 的漏极（图 1 图 2 中标注为 SW），比较器 COMP2 的输出就是限流模块输出信号 ILIM_OUT。

[0022] 本例 DAC 的基本结构如图 3 所示，OP1 是运算放大器，其正相输入端接参考电压源，反相输入端通过采样电阻 R_s 接地，输出端接调整管 MN1 的栅极。调整管 MN1 为 NMOS 晶体管，其漏极接 V_{IN} ，源极通过串联电阻 $R_1、R_2、R_3、R_4、R_5$ 后经采样电阻 R_s 接地，调整管 MN1 的源极也是 DAC 的输出端 DAC_OUT。电阻 $R_1 \sim R_5$ 形成串联，他们分别并联一个开关（图 3 中的开关 $D_0 \sim D_4$ ），开关 $D_0 \sim D_4$ 对应由数字控制模块输出的控制字 $D_0、D_1 \cdots D_4$ 控制。

[0023] 图 4 为本例的数字控制模块的结构示意图。其中 Clk_ref 为与门的输出信号，Clk_ref 输入到计数器中，计数器的结果输出到比对单元中，比对结果输出到查找表中进行限流模块和 DAC 的控制字的查找。

[0024] 下面介绍 MEPT 工作的基本原理，也就是利用 PSM 模式的 Buck 电路的能量模型。

[0025] PSM 模式的 Buck 电路的输入能量是由输入电压 V_{IN} 确定的，同时由导通时间，以及输出电压确定。假设每个周期输入电压 V_{IN} 输入的能量是 ΔE_{in} ，而负载消耗的能量假设为 ΔE_R ，电感和电容上消耗的能量分别设为： ΔE_L 和 ΔE_C 。由能量守恒，我们得到：

$$[0026] \quad \Delta E_{in} = \Delta E_R + \Delta E_L + \Delta E_C \quad (1)$$

[0027] 在断续模式 (Discontinuous Conduction Mode) 下，电感上消耗的能量为零，即 $\Delta E_L = 0$ ，而电容上的能量我们可以控制纹波很小，而使其能量变化很小，可以忽略不计。因此，我们就有：

$$[0028] \quad \Delta E_{in} = \Delta E_R \quad (2)$$

[0029] 对于 ΔE_{in} ，利用 Buck 电路的基本公式，可以推出：

[0030]

$$\Delta E_{in} = \int_0^{T_{on}} V_{IN} i_{IN} dt = V_{IN} \int_0^{T_{on}} i_{IN} dt = \frac{1}{2} V_{IN} T_{on} I_p \quad (3)$$

[0031]

$$L \frac{di}{dt} = V_{IN} - V_O \Rightarrow di = \frac{V_{IN} - V_O}{L} dt \Rightarrow i = \int_0^t \frac{V_{IN} - V_O}{L} dt \Rightarrow I_p = \frac{V_{IN} - V_O}{L} T_{on} \quad (4)$$

[0032] 将 (3) 和 (4) 联立,可以得到:

[0033]

$$\Delta E_{in} = \frac{1}{2L} T_{on}^2 (V_{IN} - V_O) V_{IN} \quad (5)$$

[0034] 同样,用不同的变量代入可以得到不同的公式:

[0035]

$$\Delta E_{in} = \frac{L}{2} I_p^2 \frac{V_{IN}}{(V_{IN} - V_O)} \quad (6)$$

[0036] 从上面两个公式可以看出, V_{IN} 和 L 都保持不变,欲保持周期能量不变,就要保持

$T_{on}^2 (V_{IN} - V_O)$ 或者 $\frac{I_p^2}{(V_{IN} - V_O)}$ 不变,其中 I_p 是电感电流所能达到的峰值。

[0037] 具有本发明所述 MEPT 电路的 Buck 电路在 T_r 时间内工作了 M 个周期跨过 N 个周期,那么其消耗的能量就是 $M \Delta E_{in}$ 。对于不同的输出电压,负载所消耗的能量是不一样的,而在不同的输出电压下,通过选择对应的峰值电流或者是导通时间,可以使得周期输入能量一致,这样当负载消耗能量变化的时候,周期输入能量不变,那么变化的就是 M ,所以通过检测导通个数可以检测出能量消耗的状态。

[0038] 而 MEPT 工作必须基于一定的算法,这样的算法决定了 MEPT 是否能够有一定效率的寻找最小能量消耗点,而基本算法如下:

[0039] 如图 5 所示,在环路检测开始时,会设置初始的输出电压以及相对应的峰值电流,以保持周期输入能量不变和一个导通周期个数 N 。之后会自动将输出电压减少一个 50mV,同时调整相应的峰值电流(在整个检测过程中保持周期输入能量与初始时周期输入能量一致),之后计算导通周期个数 M ,之后会比较 M 和 N 的大小,如果 M 小于 N ,那么继续将输出电压减少一个 50mV,同时调整相应的峰值电流,并且将 M 赋予给 N ,之后再重新去计算导通周期个数。如果 M 大于 N ,那么则将输出电压增加一个 50mV,同时调整相应的峰值电流。这个时候的输出电压就是负载消耗能量的最低点,即找到了最小能量点,之后结束环路工作。

[0040] 在限流模块中,利用了检测功率晶体管的漏源电压(SW 电压)与 $I_0 \sim I_5$ 控制的电流流过一个 PMOS 产生的电压进行比较,从而达到控制电流峰值的作用。

[0041] 如图 2 所示, $N_0 \sim N_6$ 组成最基本的电流镜, $N_1 \sim N_6$ 复制偏置电流。同时 PMOS 功率晶体管 MP1 与功率晶体管 MPP 有一定的宽长比,假设 $K(W/L)_{P1} = (W/L)_{PPMOS}$,因为 PMOS 功率

晶体管 MP1 和功率晶体管 MPP 均处于线性区,由深线性区的电阻 $R_{ON} = \frac{1}{\mu C_{ox} \frac{W}{L} (V_{GS} - V_{th})}$,可

以得到他们导通电阻分别为：

[0042]

$$R_{MP1} = \frac{1}{\mu_p C_{ox} \left(\frac{W}{L}\right)_{P1} (V_{IN} - V_{con} - V_{th})} \quad (7)$$

[0043]

$$R_{MPP} = \frac{1}{\mu_p C_{ox} \left(\frac{W}{L}\right)_{PPMOS} (V_{IN} - V_{con} - V_{th})} = \frac{(1/K)}{\mu_p C_{ox} \left(\frac{W}{L}\right)_{P1} (V_{IN} - V_{con} - V_{th})} \quad (8)$$

[0044] 从上面两式可以看出,PMOS 功率晶体管 MP1 和功率晶体管 MPP 的导通电阻的比是与宽长比成反比的,PMOS 功率晶体管 MP1 的导通电阻是功率晶体管 MPP 导通电阻的 K 倍。如果设置了这样的宽长比,那么再假设 N1 ~ N6 流进的电流是偏置电流的 m 倍,这样根据图 2,会在比较器 COMP2 的反相输入端产生的电压是：

$$[0045] \quad V_- = V_{IN} - mI_{BIAS}R_{P1} \quad (9)$$

[0046] 而比较器的正相输入端产生的电压是 SW 电压,也可以用电感电流与导通电阻的乘积来表示：

$$[0047] \quad V_+ = V_{IN} - I_L R_{PPMOS} \quad (10)$$

[0048] 通过这两个公式就可以看出来如图 2 的限流模块是通过控制峰值电流从而控制导通时间的,随着电感电流的提高,SW 点电压必然降低,从输入电压 V_{IN} 开始降低,当 SW 点电压高于比较器的反相输入端电压时,输出为高电平,促使功率晶体管 MPP 继续导通,同时,当 SW 点电压随着电感电流的提高而降低时,当降低到等于 V_- 时,那么比较器就输出低电平,则关断 MPP,通过这样就可以控制了导通时间。当 $V_+ = V_-$ 时,可以得到：

$$[0049] \quad mI_{BIAS}R_{P1} = I_L R_{PPMOS} \quad (11)$$

[0050] 因为 PMOS 功率晶体管 MP1 的导通电阻是功率晶体管 MPP 导通电阻的 K 倍,那么当 $I_L = KmI_{BIAS}$ 时,功率晶体管 MPP 关断。而 K 和偏置电流 I_{BIAS} 是常数,那么唯一变化的就是 m,同时从图 2 中可以看出,m 是通过 I0 ~ I5 控制的,通过数字控制模块给出的相应的控制字,可以控制不同的峰值电流以得到不同的导通时间。

[0051] 而对于图 3 所示的 DAC 来说,实质上就是一个放大器,并利用数字字控制开关改变电阻 R1 ~ R5 的串联个数。

[0052] 对于输入的参考电压 V_{REF} ,由于有运算放大器的钳位作用,运算放大器 OP1 的反相输入段也被钳位在 V_{REF} ,那么在电阻串 R1 ~ R5 这条线路上来说,有分压公式(假设 R1-R5 总共串联的电阻为 R)：

[0053]

$$\frac{V_{DAC_OUT} - V_{REF}}{R} = \frac{V_{REF}}{R_s} \quad (12)$$

[0054] 那么可以得到：

[0055]

$$V_{DAC_OUT} = V_{REF} \left(1 + \frac{R}{R_{sense}}\right) \quad (13)$$

[0056] 同时 R 是由 D0-D4 决定的,所以同样也可以通过数字字的控制来得到 DAC 不同的输出电压。

[0057] 注意在图 4 中,数字控制模块通过采样 Clk_ref 信号进入模块内部,然后对其进行处理。首先,Clk_ref 通过一个计数器,计数器的作用是在一段已知的时间内,对 Clk_ref 采样,如果其是高电平,那么计数器的结果则加 1,直到一段已知的时间结束。计数器的结果输出到比对单元,比对单元的位数是事先设定好的,比如设置计数器在 32 微秒这个时间内对 Clk_ref 进行采样,同时如果时钟信号频率是 1MHz,那么计数器最多需要 5 位,同时比对单元也必然需要设置成 5 位了。比对单元的主要作用是比较在上一段时间内计数的值和本段时间内计数的值的大小,比如比对单元的位数为 5 位,那么比对单元在上电时就会存储有 11111 作为初始值,然后计数器对 Clk_ref 进行计数,将结果输出到比对单元,与 11111 进行比较,而比对单元输出的结果只有两种,一种是高电平,一种是低电平。查找表根据高电平和低电平的不同,顺序或者逆序查找,查找表的输出就是 I0-I5 和 D0-D4,输出到限流模块和 DAC。

[0058] 下面给出一种典型的查找表:

[0059] 表 1 查找表

[0060]

DAC 输出	限流模块 输出	DAC 控 制字	限流模块控 制字
V1	I1	00001	00001
V2	I2	00010	00010
V3	I3	00011	00011
V4	I4	00100	00100
V5	I5	00101	00101
V6	I6	00110	00110
V7	I7	00111	00111
V8	I8	0100	01000

[0061] 在上表中 V1-V8 以及 I1-I8 的关系均遵循关系式 $\Delta E_{in} = \frac{L}{2} I_p^2 \frac{V_{IN}}{(V_{IN} - V_O)}$ 。

[0062] 在图 1 中,在上电初始,DAC 和限流模块的状态均不能确定,需要数字控制模块给出控制字以后才能输出额定峰值电流以及电压。数字控制模块便输出 DAC 控制字 00001,限流模块控制字 00001,控制 DAC 输出为 V1,峰值电流为 I1。当在一个固定的时间内,比如 32u 内检测 Clk_ref,并且进行计数。当 DAC 输出的值为 V1 时,那么限流模块的峰值电流控制为 I1。当 Buck 稳压电路的输出电压 V0 大于 DAC 输出时,比较器输出为低电平,Clk_ref 也为低电平,这个时候,不会置 RS 触发器的 S 端,RS 触发器输出为 1,PMOS 功率晶体管自动关闭,Buck 稳压电路跳过一个周期,如果 Buck 稳压电路的输出电压 V0 小于 DAC 输出,那么比较器输出电压为高电平,Clk_ref 也为高电平,这个时候将 RS 触发器置 0,这个时候

PMOS 功率晶体管导通, SW 点电压随着电感电流的增大而降低, 如果下降到限流模块由峰值电流确定的电压时, 限流模块输出由高电平变为低电平, 通过第三反相器 3 后置位 R 端, 将 RS 触发器置为高电平关断 PMOS 功率晶体管, 此时导通时间是由限流模块输出确定的, 如果由限流模块输出确定的导通时间超过了 DMAX (DMAX 与时钟同相但占空比很大) 所确定导通时间, 那么导通时间均限定为 DMAX。同时在 32 μ 内, 计数器频繁的检测 Clk_ref, 如果是高电平, 则计数, 当计数器的输出结果低于一开始存储在比较器中的 11111, 那么比较器输出低电平, 促使查找表中的电压向 V2 选择, 限流模块峰值电流向 I2 选择, 这是遵循我们所设置的算法的, 直到在 V2-V8 内找到一个电压使得计数器的输出大于它前一个电压的输出, 那么则自动返回前一个电压, 结束环路工作, 则找到了负载的最小能量消耗。

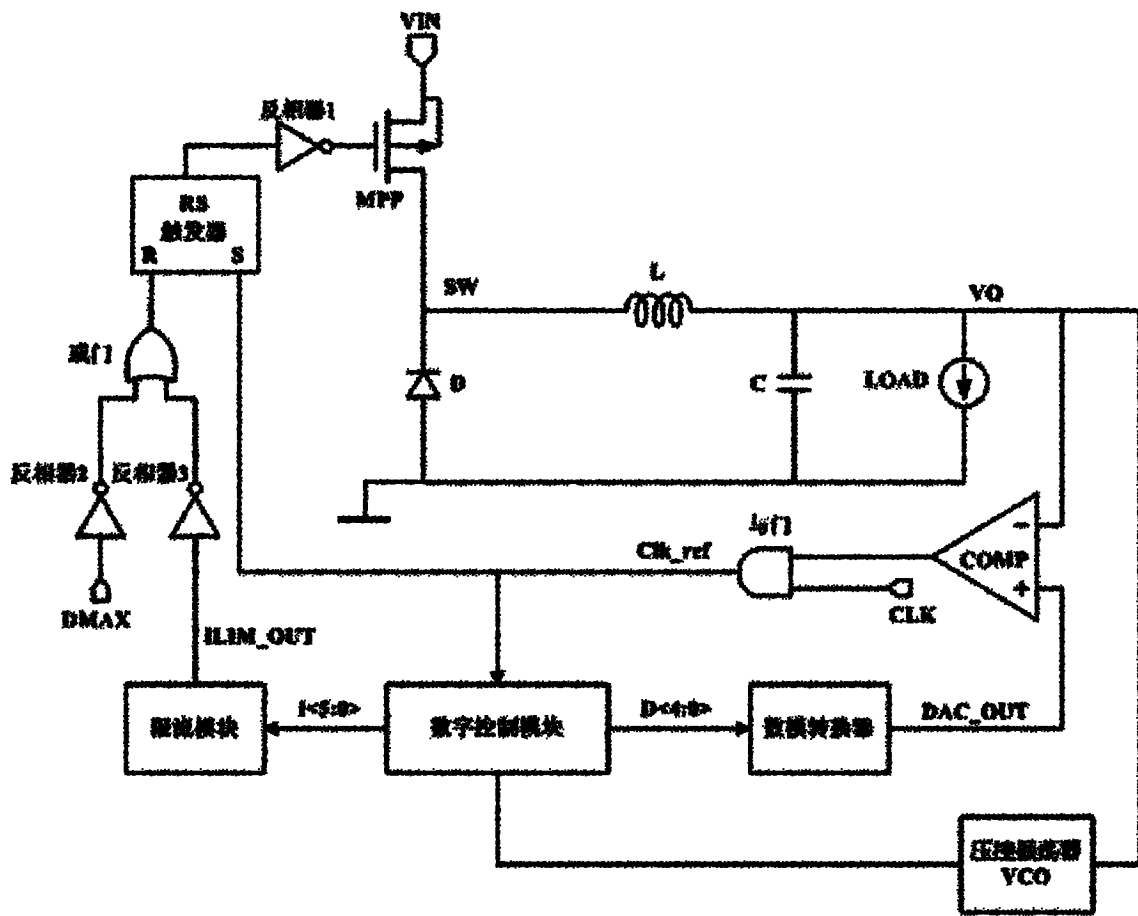


图 1

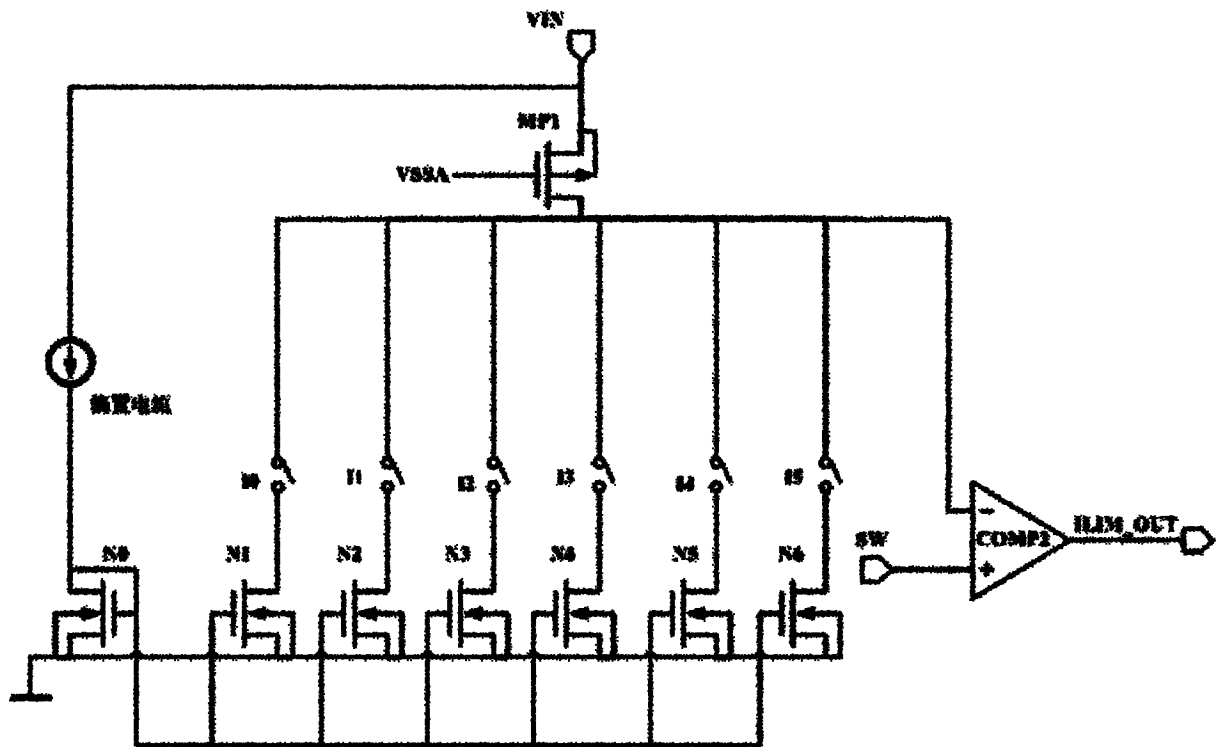


图 2

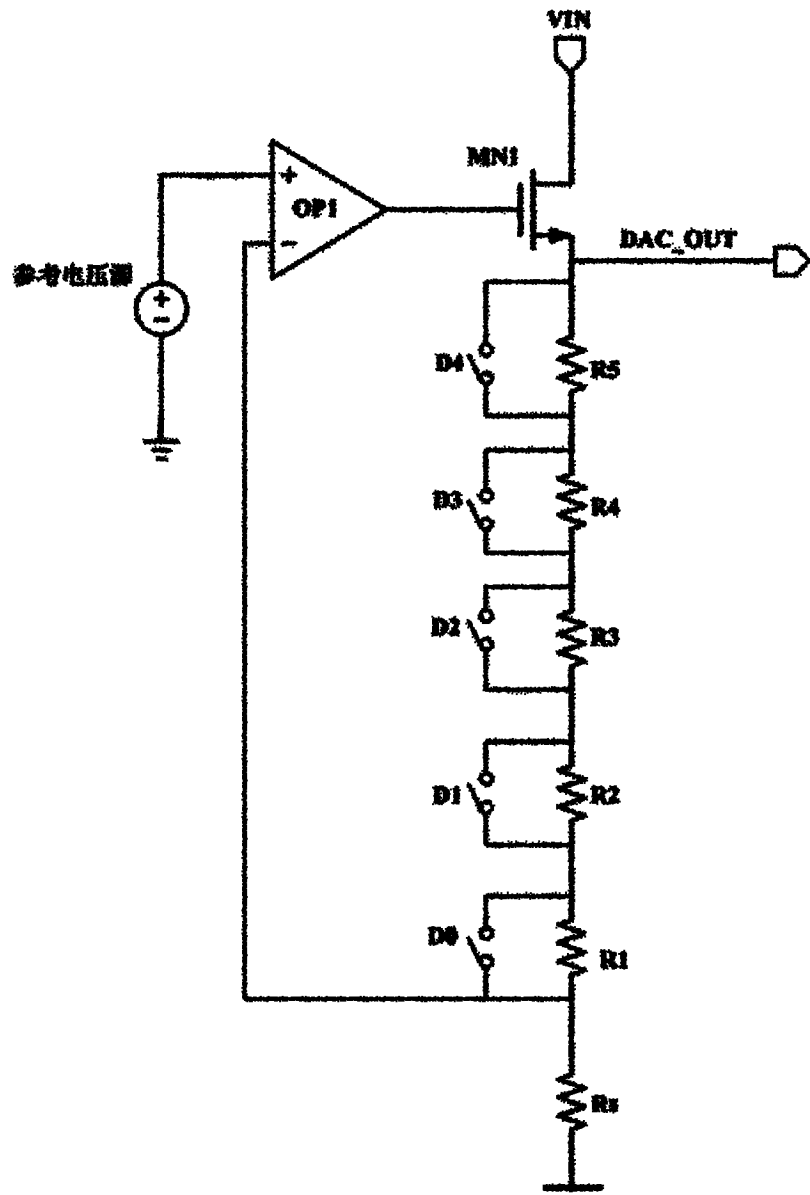


图 3

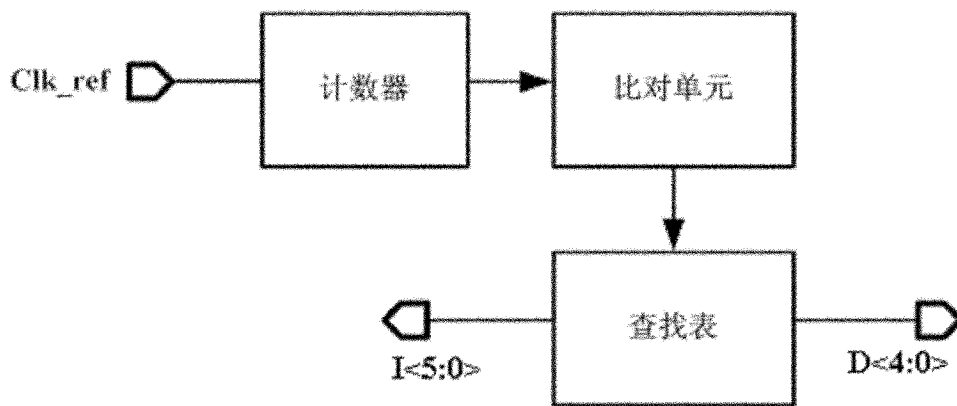


图 4

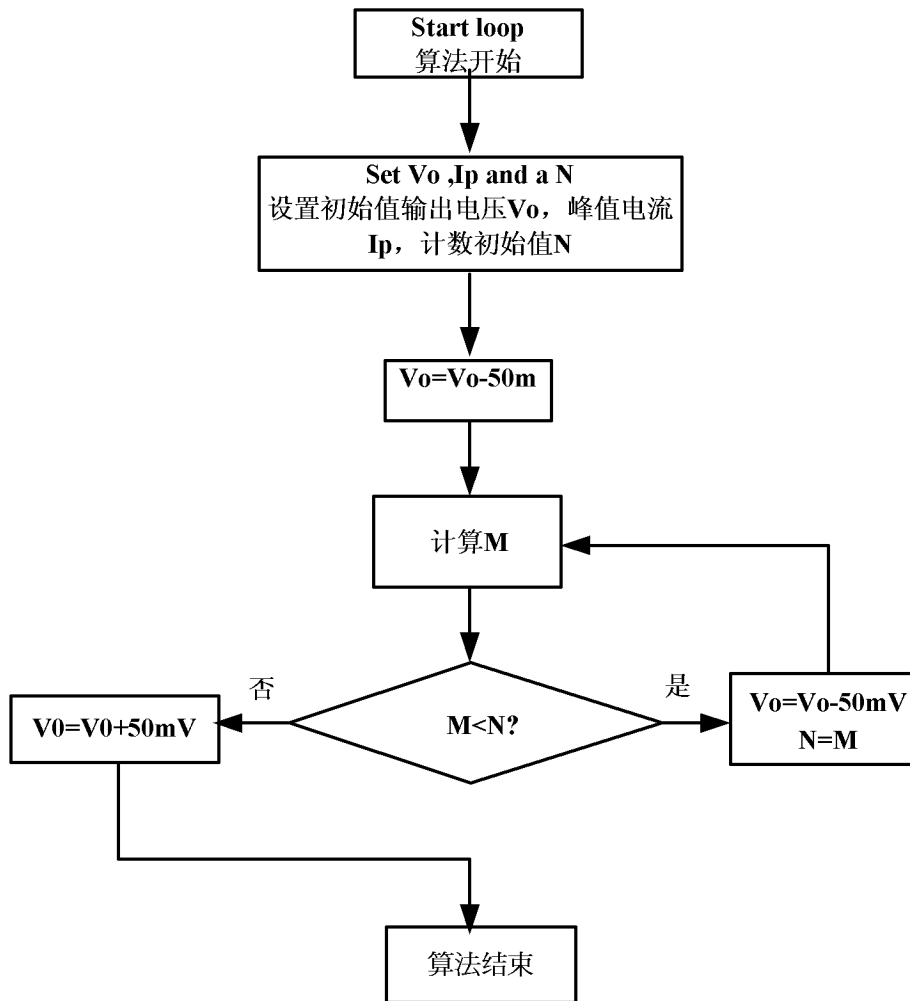


图 5