



(12) 发明专利申请

(10) 申请公布号 CN 105655257 A

(43) 申请公布日 2016. 06. 08

(21) 申请号 201610022135. 7

(22) 申请日 2016. 01. 13

(71) 申请人 深圳市华星光电技术有限公司

地址 518132 广东省深圳市光明新区塘明大道 9—2 号

(72) 发明人 史文 李文辉

(74) 专利代理机构 深圳翼盛智成知识产权事务所 (普通合伙) 44300

代理人 黄威

(51) Int. Cl.

H01L 21/34(2006. 01)

H01L 21/027(2006. 01)

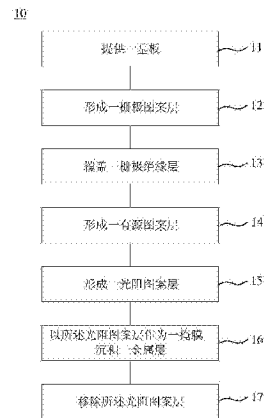
权利要求书1页 说明书4页 附图4页

(54) 发明名称

薄膜晶体管结构的制造方法

(57) 摘要

本发明公开一种薄膜晶体管结构的制造方法,其形成一光阻图案层于一有源图案层上及一部分的栅极绝缘层上以暴露出所述栅极绝缘层的一源极预定位置及一漏极预定位置。所述光阻图案层包含多个倒梯形块,并可作为一掩膜,以便沉积一金属层于光阻图案层、源极预定位置及漏极预定位置上;在移除光阻图案层及其上的金属层后,使剩余的金属层图案化成一源极及一漏极。本发明的薄膜晶体管结构的制造方法不但可简化制造过程,也不形成用来保护背沟道的蚀刻阻挡层。



1. 一种薄膜晶体管结构的制造方法,其特征在于:所述薄膜晶体管结构的制造方法包含步骤:

提供一基板;

形成一栅极图案层于所述基板上;

覆盖一栅极绝缘层于所述栅极图案层及所述基板上;

形成一有源图案层于所述栅极绝缘层上,其中所述有源图案层的位置对应于所述栅极图案层的位置;

形成一光阻图案层于所述有源图案层上及一部分的所述栅极绝缘层上以暴露出所述栅极绝缘层的一源极预定位置及一漏极预定位置,其中所述光阻图案层包含多个倒梯形块;

以所述光阻图案层作为一掩膜,沉积一金属层于所述光阻图案层、所述源极预定位置及所述漏极预定位置上;及

移除所述光阻图案层以同时移除位于所述光阻图案层上的金属层,以使所述金属层图案化成一源极及一漏极。

2. 如权利要求1所述的薄膜晶体管结构的制造方法,其特征在于:在所述移除所述光阻图案层的步骤之后,更包含:覆盖一钝化层于所述源极、所述漏极、所述有源图案层及所述栅极图案层上。

3. 如权利要求1所述的薄膜晶体管结构的制造方法,其特征在于:在所述沉积所述金属层的步骤中,以所述光阻图案层为一光掩膜,以溅镀方式形成所述金属层于所述光阻图案层、所述源极预定位置及所述漏极预定位置上。

4. 如权利要求1所述的薄膜晶体管结构的制造方法,其特征在于:所述栅极图案层的材质包含铝、钼或铜。

5. 如权利要求1所述的薄膜晶体管结构的制造方法,其特征在于:所述栅极图案层是通过一光刻掩膜法形成。

6. 如权利要求1所述的薄膜晶体管结构的制造方法,其特征在于:所述有源图案层是通过一光刻掩膜法形成。

7. 如权利要求1所述的薄膜晶体管结构的制造方法,其特征在于:在所述覆盖所述栅极绝缘层于所述栅极图案层及所述基板上的步骤中,以一物理气相沉积法形成所述栅极绝缘层。

8. 如权利要求1所述的薄膜晶体管结构的制造方法,其特征在于:所述多个倒梯形块的每一个包含一下底面及一上底面,其中所述下底面接触所述有源图案层或所述栅极绝缘层,及所述下底面的面积小于所述上底面的面积。

9. 如权利要求8所述的薄膜晶体管结构的制造方法,其特征在于:所述多个倒梯形块的每一个包含一左侧面及一右侧面,分别从所述下底面的两侧延伸朝向并连接所述上底面的两侧,其中所述左侧面与所述上底面之间的一第一夹角大于0度且小于90度;及所述右侧面与所述上底面之间的一第二夹角大于0度且小于90度。

10. 如权利要求9所述的薄膜晶体管结构的制造方法,其特征在于:所述第一夹角大于等于30度且小于90度;及所述第二夹角大于等于30度且小于90度。

薄膜晶体管结构的制造方法

技术领域

[0001] 本发明是有关于一种半导体结构的制造方法,特别是有关于一种薄膜晶体管结构的制造方法。

背景技术

[0002] 在传统的氧化物半导体薄膜晶体管的制造过程中,例如氧化铟镓锌薄膜晶体管(IGZO TFT),为了在进行源极与漏极的蚀刻过程中保护背沟道不受蚀刻损伤,通常会在氧化物半导体层上形成一个蚀刻阻挡层(etching stop layer;ESL),从而增加了一次掩膜程序,增加薄膜晶体管制造过程的复杂度。另外,蚀刻阻挡层除了限制沟道的长度之外,在具有更高分辨率的显示装置中难以实行。再者,在传统薄膜晶体管的制造过程中,为了形成源极及漏极,需要一次掩膜程序,增加薄膜晶体管制造过程的复杂度。

[0003] 故,有必要提供一种薄膜晶体管结构的制造方法,以解决现有技术所存在的问题。

发明内容

[0004] 有鉴于此,本发明提供一种薄膜晶体管结构的制造方法,以解决现有技术所存在的制造过程的高复杂度问题,以及使用蚀刻阻挡层所产生的问题。

[0005] 本发明的主要目的在于提供一种薄膜晶体管结构的制造方法,其可以简化制造过程,并且不使用蚀刻阻挡层来形成源极及漏极。

[0006] 为达成本发明的前述目的,本发明一实施例提供一种薄膜晶体管结构的制造方法,包含步骤:提供一基板;形成一栅极图案层于所述基板上;覆盖一栅极绝缘层于所述栅极图案层及所述基板上;形成一有源图案层于所述栅极绝缘层上,其中所述有源图案层的位置对应于所述栅极图案层的位置;形成一光阻图案层于所述有源图案层上及一部分的所述栅极绝缘层上以暴露出所述栅极绝缘层的一源极预定位置及一漏极预定位置,其中所述光阻图案层包含多个倒梯形块;以所述光阻图案层作为一掩膜,沉积一金属层于所述光阻图案层、所述源极预定位置及所述漏极预定位置上;及移除所述光阻图案层以同时移除位于所述光阻图案层上的金属层,以使所述金属层图案化成一源极及一漏极。

[0007] 在本发明的一实施例中,在所述移除所述光阻图案层的步骤之后,所述方法更包含:覆盖一钝化层于所述源极、所述漏极、所述有源图案层及所述栅极图案层上。

[0008] 在本发明的一实施例中,在所述沉积所述金属层的步骤中,以所述光阻图案层为一光掩膜,以溅镀方式形成所述金属层于所述光阻图案层、所述源极预定位置及所述漏极预定位置上。

[0009] 在本发明的一实施例中,所述栅极图案层的材质包含铝、钼或铜。

[0010] 在本发明的一实施例中,所述栅极图案层是通过一光刻掩膜法形成。

[0011] 在本发明的一实施例中,所述有源图案层是通过一光刻掩膜法形成。

[0012] 在本发明的一实施例中,在所述覆盖所述栅极绝缘层于所述栅极图案层及所述基板上的步骤中,以一物理气相沉积法形成所述栅极绝缘层。

[0013] 在本发明的一实施例中,所述多个倒梯形块的每一个包含一下底面及一上底面,其中所述下底面接触所述有源图案层或所述栅极绝缘层,及所述下底面的面积小于所述上底面的面积。

[0014] 在本发明的一实施例中,所述多个倒梯形块的每一个包含一左侧面及一右侧面,分别从所述下底面的两侧延伸朝向并连接所述上底面的两侧,其中所述左侧面与所述上底面之间的一第一夹角大于0度且小于90度;及所述右侧面与所述上底面之间的一第二夹角大于0度且小于90度。

[0015] 在本发明的一实施例中,所述第一夹角大于等于30度且小于90度;及所述第二夹角大于等于30度且小于90度。

[0016] 与现有技术相比较,本发明的薄膜晶体管结构的制造方法不但可简化制造过程,也不形成用来保护背沟道的蚀刻阻挡层。

[0017] 为了让本发明的上述内容能更明显易懂,下文特举优选实施例,并配合所附图式,作详细说明如下:

附图说明

[0018] 图1是根据本发明实施例绘示一种薄膜晶体管结构的制造方法的流程图。

[0019] 图2A至2G是根据本发明实施例绘示一种薄膜晶体管结构的制造方法在各个制作阶段中的剖面示意图。

具体实施方式

[0020] 以下各实施例的说明是参考附加的图式,用以例示本发明可用以实施的特定实施例。再者,本发明所提到的方向用语,例如上、下、顶、底、前、后、左、右、内、外、侧面、周围、中央、水平、横向、垂直、纵向、轴向、径向、最上层或最下层等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本发明,而非用以限制本发明。

[0021] 请参照图1所示,图1是根据本发明实施例绘示一种薄膜晶体管结构的制造方法10的流程图。本发明实施例的一种薄膜晶体管结构的制造方法10包含:提供一基板(步骤11);形成一栅极图案层于所述基板上(步骤12);覆盖一栅极绝缘层于所述栅极图案层及所述基板上(步骤13);形成一有源图案层于所述栅极绝缘层上,其中所述有源图案层的位置对应于所述栅极图案层的位置(步骤14);形成一光阻图案层于所述有源图案层上及一部分的所述栅极绝缘层上以暴露出所述栅极绝缘层的一源极预定位置及一漏极预定位置,其中所述光阻图案层包含多个倒梯形块(步骤15);以所述光阻图案层作为一掩膜,沉积一金属层于所述光阻图案层、所述源极预定位置及所述漏极预定位置上(步骤16);及移除所述光阻图案层以同时移除位于所述光阻图案层上的金属层,以使所述金属层图案化成一源极及一漏极(步骤17)。

[0022] 请一并参照图1至2G,图2A至2G是根据本发明实施例绘示一种薄膜晶体管结构的制造方法10在各个制作阶段中的剖面示意图。请一并参照图1及2A。在步骤11中,提供一基板21。在一实施例中,所述基板21可以是一透明基板。在步骤12中,形成一栅极图案层22于所述基板21上。在一实施例中,所述栅极图案层22是通过一光刻掩膜法形成。在另一实施例中,所述栅极图案层22的材质包含铝、钼或铜。

[0023] 请一并参照图1及2B。在步骤13中,覆盖一栅极绝缘层23于所述栅极图案层22及所述基板21上。在一实施例中,所述栅极绝缘层23是利用一物理气相沉积法来沉积在所述栅极图案层22及所述基板21上。在步骤13中,不需使用掩膜形成所述栅极绝缘层23。

[0024] 请一并参照图1及2C。在步骤14中,形成一有源图案层24于所述栅极绝缘层23上,其中所述有源图案层24的位置对应于所述栅极图案层22的位置。在一实施例中,所述有源图案层24位于所述栅极图案层22的上方。在另一实施例中,所述有源图案层24的材质是氧化物半导体,例如氧化铟镓锌。在又一实施例中,所述有源图案层24是通过一光刻掩膜法形成。

[0025] 请一并参照图1及2D。在步骤15中,形成一光阻图案层25于所述有源图案层24上及一部分的所述栅极绝缘层23上以暴露出所述栅极绝缘层23的一源极预定位置231及一漏极预定位置232,其中所述光阻图案层25包含多个倒梯形块251。所述多个倒梯形块251的效果将在步骤16中说明。在一实施例中,所述多个倒梯形块251的每一个包含一下底面251A及一上底面251B,其中所述下底面251A接触所述有源图案层24或所述栅极绝缘层23,及所述下底面251A的面积小于所述上底面251B的面积。在另一实施例中,所述多个倒梯形块251的每一个皆包含一左侧面251C及一右侧面251D,分别从所述下底面251A的两侧延伸朝向并连接所述上底面251B的两侧,其中所述左侧面251C与所述上底面251B之间的一第一夹角A1大于0度且小于90度;及所述右侧面251D与所述上底面251B之间的一第二夹角A2大于0度且小于90度。

[0026] 请一并参照图1及2E。在步骤16中,以所述光阻图案层25作为一掩膜,沉积(例如使用溅镀方式)一金属层26于所述光阻图案层25、所述源极预定位置231及所述漏极预定位置232上。值得一提的是,位在所述源极预定位置231及所述漏极预定位置232上的所述金属层26会与位在所述光阻图案层25上的所述金属层26具有明显的分界,这是因为所述多个倒梯形块251的形状所导致。详言之,若所述光阻图案层25是多个矩型块或多个正梯形块,进行步骤16时,金属层本身所具备的可挠性可能会使得位在源极预定位置及漏极预定位置上的金属层与位在光阻图案层上的金属层不具有明显的分界,甚至金属层会保持一层完整无断面的起伏结构。由于此种金属层没有明显的断面,所以在进行步骤17时,位于源极预定位置及漏极预定位置上的金属层容易被一并带走。由此可见,包含多个倒梯形块251的所述光阻图案层25除了具有作为一掩膜的效果外,还可以协助所述金属层26在进行步骤17时的图案化。

[0027] 在一实施例中,如图2D所示,所述第一夹角A1及所述第二夹角A2越接近90度时,所述多个倒梯形块251可具有相对稳固的结构,但是也相对减少所述金属层26的断面效果;所述第一夹角A1及所述第二夹角A2越接近0度时,具有较好的所述金属层26的断面效果,但是所述多个倒梯形块251具有较不稳固的结构。为了取得两者的平横点,所述第一夹角A1可以是大于等于30度且小于90度,例如为45度、60度、65度、70度、75度、80度或85度等;及所述第二夹角A2可以是大于等于30度且小于90度,例如为45度、60度、65度、70度、75度、80度或85度等。值得一提的是,所述第一夹角A1也可以选择为不相等于所述第二夹角A2,例如,所述第一夹角A1是30度及所述第二夹角A2是45度。

[0028] 请一并参照图1及2F。在步骤17中,移除所述光阻图案层25以同时移除位于所述光阻图案层25上的金属层26,以使所述金属层26图案化成一源极261及一漏极262,以制得本

发明实施例的薄膜晶体管结构20。

[0029] 在一实施例中,请参照图2G,在所述移除所述光阻图案层25的步骤17之后,本发明实施例的薄膜晶体管结构的制造方法10可包含:覆盖一钝化层27于所述源极261、所述漏极262、所述有源图案层24及所述栅极图案层22上,从而避免所述源极261及所述漏极262被氧化或腐蚀。

[0030] 综上所述,本发明实施例的薄膜晶体管结构的制造方法不但可以减少二道掩膜程序(蚀刻停止层所使用的掩膜及蚀刻源/漏极所使用的掩膜)以简化制造过程,也不形成用来保护背沟道的蚀刻阻挡层,以避免形成蚀刻阻挡层所产生的问题。

[0031] 本发明已由上述相关实施例加以描述,然而上述实施例仅为实施本发明的范例。必需指出的是,已公开的实施例并未限制本发明的范围。相反地,包含于权利要求书的精神及范围的修改及均等设置均包括于本发明的范围内。

10

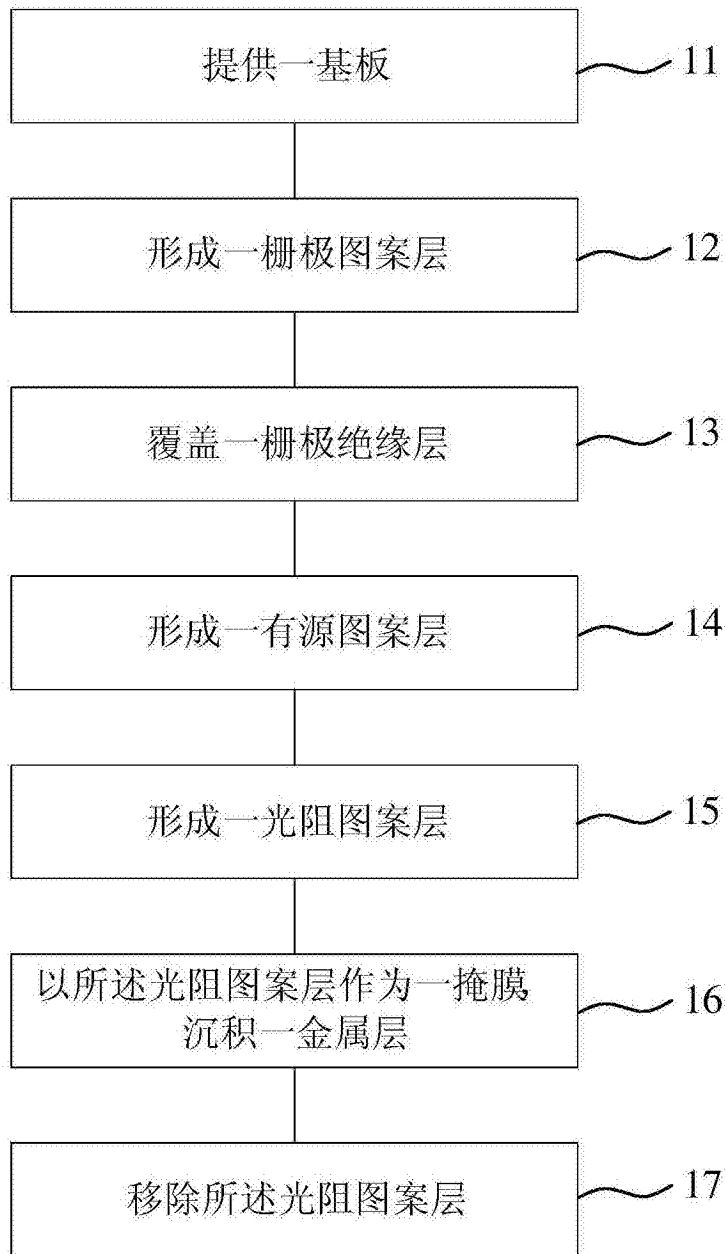


图1

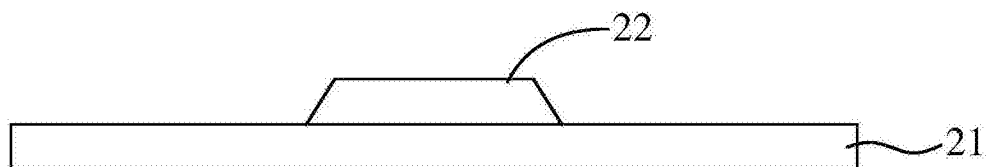


图2A

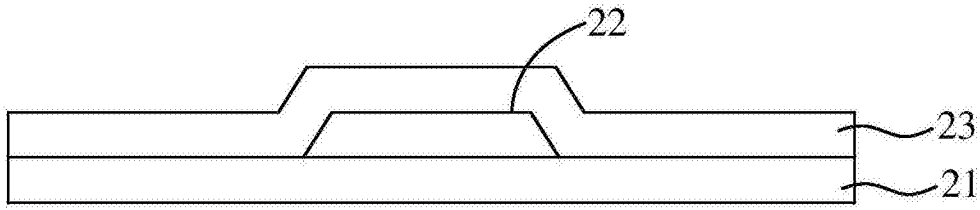


图2B

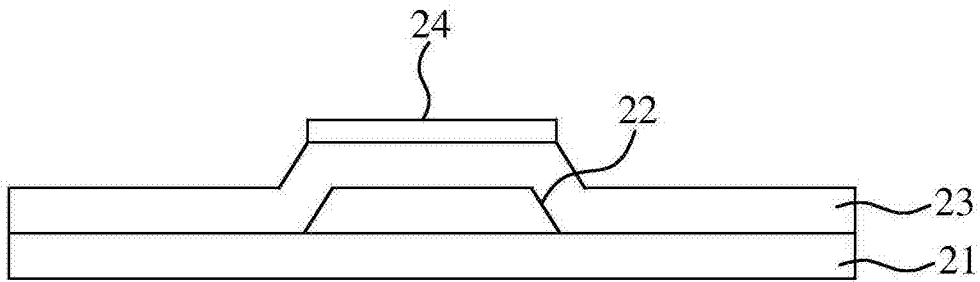


图2C

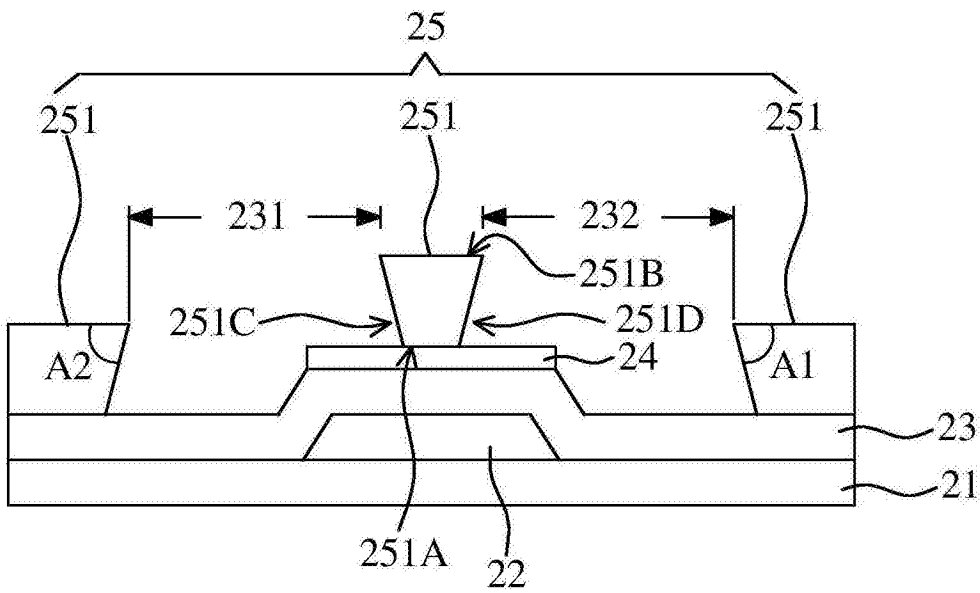


图2D

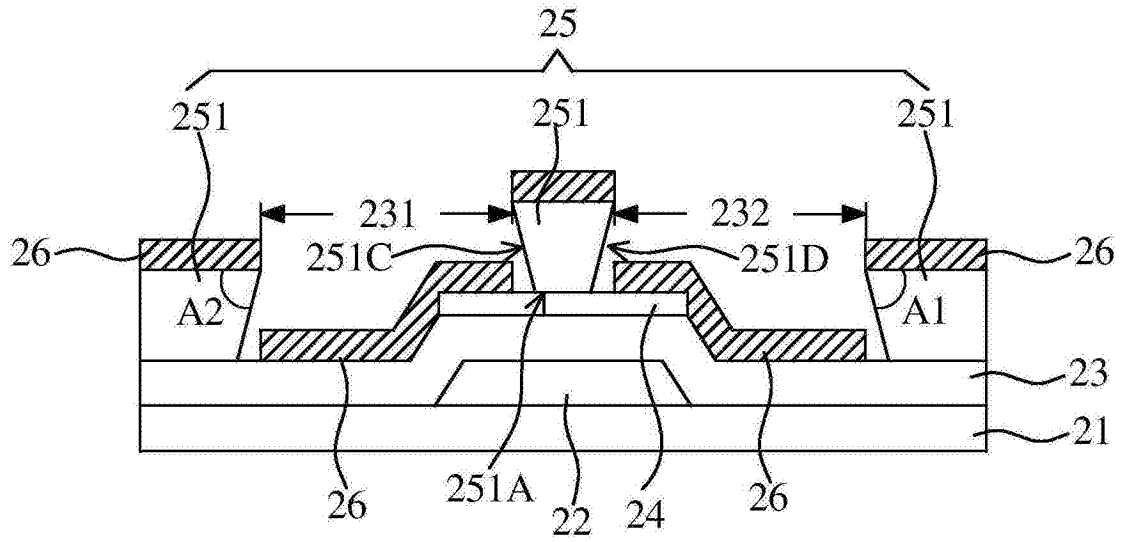


图2E

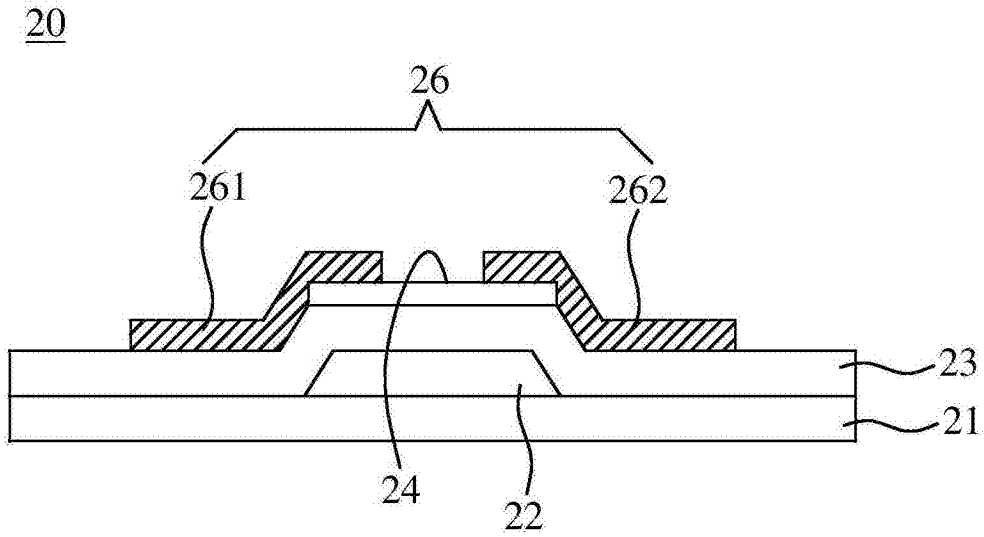


图2F

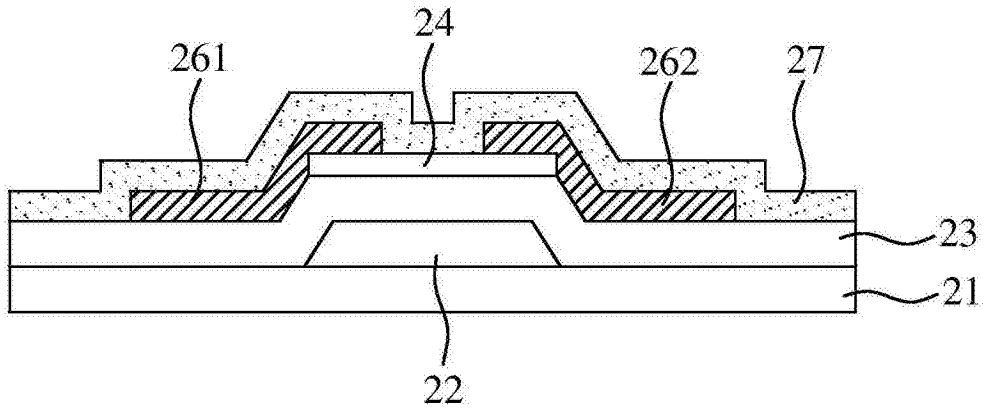


图2G