

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6411279号
(P6411279)

(45) 発行日 平成30年10月24日(2018.10.24)

(24) 登録日 平成30年10月5日(2018.10.5)

(51) Int.Cl.		F I
C 2 3 C 18/18	(2006.01)	C 2 3 C 18/18
C 2 3 C 18/32	(2006.01)	C 2 3 C 18/32
C 2 3 C 28/02	(2006.01)	C 2 3 C 28/02
C 2 5 D 5/30	(2006.01)	C 2 5 D 5/30
C 2 5 D 7/12	(2006.01)	C 2 5 D 7/12

請求項の数 3 (全 9 頁) 最終頁に続く

(21) 出願番号 特願2015-96756 (P2015-96756)
 (22) 出願日 平成27年5月11日(2015.5.11)
 (65) 公開番号 特開2016-211044 (P2016-211044A)
 (43) 公開日 平成28年12月15日(2016.12.15)
 審査請求日 平成29年8月9日(2017.8.9)

(73) 特許権者 000219967
 東京エレクトロン株式会社
 東京都港区赤坂五丁目3番1号
 (74) 代理人 100091982
 弁理士 永井 浩之
 (74) 代理人 100117787
 弁理士 勝沼 宏仁
 (74) 代理人 100106655
 弁理士 森 秀行
 (72) 発明者 水谷 信 崇
 東京都港区赤坂五丁目3番1号 赤坂B i
 zタワー 東京エレクトロン株式会社内
 (72) 発明者 岩下 光 秋
 東京都港区赤坂五丁目3番1号 赤坂B i
 zタワー 東京エレクトロン株式会社内
 最終頁に続く

(54) 【発明の名称】 めっき処理方法および記憶媒体

(57) 【特許請求の範囲】

【請求項1】

表面上に凹部を有する基板であって、前記凹部の底面に、アルミニウムまたはアルミニウム合金からなるA1配線層が露出している前記基板を準備する工程と、

その後、前記基板に対してジンケート処理を施し、前記A1配線層の表面にジンケート皮膜を形成する工程と、

その後、アルカリ性であってかつ錯化剤を含む無電解めっき液を用いて、前記A1配線層の前記表面に第1無電解めっき層を形成する第1無電解めっき工程と、

その後、前記凹部の少なくとも側面に触媒層を形成する工程と、

その後、前記凹部の前記底面および前記側面に、アルカリ性であってかつ錯化剤を含む無電解めっき液を用いて、第2無電解めっき層を形成する第2無電解めっき工程と、
 を備えためっき処理方法。

【請求項2】

前記第2無電解めっき工程の後に、前記凹部の内部に銅または銅合金からなるCuめっきを埋め込む工程をさらに備えた、請求項1記載のめっき処理方法。

【請求項3】

めっき処理システムの動作を制御するためのコンピュータにより実行されたときに、前記コンピュータが前記めっき処理システムを制御して請求項1または2記載のめっき処理方法を実行させるプログラムが記録された記憶媒体。

【発明の詳細な説明】

10

20

【技術分野】

【0001】

本発明は、例えば半導体装置のA1配線層等のA1層の表面上にCoめっきを形成する技術に関する。

【背景技術】

【0002】

LSI等の半導体装置のBEOLで用いられる配線材料の多くは銅(Cu)である。Cu配線層を形成するには、Cuが絶縁層中に拡散することを防止するためのバリア層の形成、Cuの電気めっきを円滑に行うためのバリア層上への無電解Cuめっきによるシード層の形成等が必要であり、コストがかさむ。このため、配線材料にCuほどの低電気抵抗が求められない部分については、低コストのアルミニウム(A1)配線材料が用いられている。

10

【0003】

A1配線層に接続されるCu配線層を形成する場合、Cu配線層の周囲のシリコン系材料からなる絶縁層にCuが拡散しないようにバリア層を形成する必要がある。

【0004】

Cu配線層をTSV等の深い穴内に埋め込む前に当該穴の内表面にバリア層を形成する方法として、PVD法等の成膜装置を用いる方法が知られている(特許文献1を参照)。深穴内表面にバリア層を形成する別の方法として、無電解めっき法も知られている。無電解めっき法により形成することができ、かつ、Cuに対する高いバリア性を有する実用材料の一つとして、コバルトまたはコバルト合金(以下、Co系材料とも呼ぶ)がある(特許文献2を参照)。

20

【0005】

A1配線層に接続されるCu配線層のためのバリア層にCo系の無電解めっきを適用することを本発明者が検討したところ、以下の問題点が明らかとなった。すなわち、Co系無電解めっき液はアルミニウムを侵しやすいアルカリ性であり、かつ、アルミニウムに対する攻撃性が非常に高い錯化材を含んでいる。このため、アルミニウム配線層上に直接Co系の無電解めっきを施そうとしても、めっきの成長よりも下地のアルミニウムの溶解が優先的に生じてしまい、Co系めっき層を形成することは事実上不可能である。

【先行技術文献】

30

【特許文献】

【0006】

【特許文献1】特許第4246706号公報

【特許文献2】特開2013-194306号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

本発明は、アルカリ性であってかつ錯化材を含む無電解めっき液を用いてアルミニウムまたはその合金からなるA1層の上に無電解めっきを施す技術を提供することを目的としている。

40

【課題を解決するための手段】

【0008】

本発明の一実施形態によれば、表面にアルミニウムまたはその合金からなるアルミニウム層が露出している基板を準備する工程と、その後、前記基板に対してジンケート処理を施し、前記アルミニウム層の表面にジンケート皮膜を形成する工程と、その後、アルカリ性であってかつ錯化剤を含む無電解めっき液を用いて、前記アルミニウム層の前記表面に第1無電解めっき層を形成する工程と、を備えためっき処理方法が提供される。

【0009】

本発明の他の実施形態によれば、めっき処理システムの動作を制御するためのコンピュータにより実行されたときに、前記コンピュータが前記めっき処理システムを制御して上

50

記のめっき処理方法を実行させるプログラムが記録された記憶媒体。

【発明の効果】

【0010】

本発明によれば、ジンケート皮膜により無電解めっき皮膜の成長が速やかに進行するので、また、無電解めっき液によりアルミニウム層がダメージを受けたとしても、アルミニウム層の上に問題なく無電解めっき層を形成することができる。

【図面の簡単な説明】

【0011】

【図1】本発明の一実施形態に係るめっき処理方法によって処理される半導体装置の一例の構成を簡略化して示した断面図である。

10

【図2】上記めっき処理方法の工程について説明するTSV近傍の概略断面図である。

【図3】上記めっき処理方法を実施するためのめっき処理システムの構成を概略的に示す図である。

【発明を実施するための形態】

【0012】

以下に図面を参照して本発明の好適な実施形態について説明する。

【0013】

以下に説明する実施形態は、基板10に形成された凹部であるTSV12(Through Silicon Via)内に無電解めっき法により形成されたコバルトまたはコバルト合金からなるCoバリア層14と、めっき法により形成された銅または銅合金からなるCu配線層(埋め込み配線)16とを形成する方法に関する。

20

【0014】

図1において、左半分はTSV12内にCoバリア層14およびCu配線層16を形成する前の状態を示しており、右半分はCoバリア層14およびCu配線層16を形成した後の状態を示している。

【0015】

図1は、3次元高集積化(3DI)技術が適用された半導体メモリ装置を構成する複数層のチップのうちの一つを大幅に単純化して示したものである。このチップは、FEO L(front end of line)で形成されたトランジスタなどの回路素子18と、BEO L(back end of line)により形成された配線層20を有する。

30

【0016】

配線層20には、アルミニウムまたはアルミニウム合金からなる(通常は、数%程度のCuを含有するアルミニウム合金である)Al配線層22と銅または銅合金からなるCu配線層24とが含まれる。実際にはCu配線層24の下層としてバリア層、シード層等が存在するが、図面の簡略化のため図1には表示していない。本明細書冒頭の背景技術の項でも述べたように、Al配線層22は比較的低コストで形成することができるので、配線容積が十分にある等の理由により、低電気抵抗であるが高価な銅を使用する必要の無い部位に用いられている。

【0017】

図1左半分に示したデバイス構造を製造する方法は、当業者に良く知られており、本明細書ではその説明を省略する。以下、本明細書においては、TSV12内へのCoバリア層14およびCu配線層16に関連する技術的事項についてのみ説明する。

40

【0018】

TSV12は、基板10を構成する基材としてのシリコン基板(シリコンウエハ)26およびシリコン基板26の下面上に形成されたTEOS層28の中を通って延びている。シリコン基板26およびTEOS層28はともにシリコンを含有する絶縁性材料(誘電性材料)からなる。TEOS層28に代えて、SiO₂層またはSiOC層が設けられていてもよい。

【0019】

このようなシリコン含有絶縁性材料中には銅が拡散しやすいので、TSV12内にCu

50

配線層 16 を埋め込む場合には、銅拡散防止用のバリア層を形成する必要がある。先に背景技術の項でも述べたように、高アスペクト比の凹部である TSV 12 内に確実に形成することができ、かつ、銅拡散防止機能を有するバリア層として、無電解めっき法により形成されたコバルトまたはコバルト合金からなる Co バリア層 14 を用いる方法が既に提案されている（特許文献 2（特開 2013 - 194306 号公報）を参照）。

【0020】

TSV 12 の底面には、Al 配線層 22 が露出している。先に背景技術の項でも述べたように、Al 配線層 22 の上に、無電解めっき法により Co バリア層 14 を形成することは困難である。本実施形態は、その問題を解決できるめっき処理方法に関する。

【0021】

以下に図 2 を参照して、TSV 12 内に Co バリア層 14 および Cu 配線層 16 を形成する一連の工程について説明する。なお、図 2 には、TSV 12 近傍の構造が図 1 よりもさらに簡略化されて示されている。つまり、図 2 (a) は、図 1 の左側の TSV 12 周囲をさらに簡略化して示したものである。

【0022】

[酸化皮膜除去工程]

まず、アルカリ性洗浄液 (NaOH を主成分とするもの) を基板 10 に供給して、TSV 12 内に露出している Al 配線層 22 の表面にある酸化皮膜を除去する。その後、純水 (DIW) によるリンス処理を行い、アルカリ性洗浄液および反応副生成物を基板 10 から除去する。

【0023】

[スマット除去工程]

次に、基板 10 にスマット除去用の酸性薬液を供給して、酸化皮膜除去工程により Al 配線層 22 の表面に生じたスマット ($Al(OH)_3$) を除去する。その後、純水によるリンス処理を行い、酸性薬液および反応副生成物を基板 10 から除去する。

【0024】

なお、半導体装置の Al 配線層 22 (埋め込み配線層) には、通常、数%程度の Cu を含有したアルミニウム合金が用いられる。このため、スマットには Si、Mg 等の不純物が含まれないため、ここで用いられるスマット除去用の酸性薬液は、(一般的なスマット除去用の薬液に通常含まれている) フッ酸を含んでいる必要はなく、硝酸を水で希釈したものでよい。このことは、シリコン基板 26 および TEOS 層 28 へのダメージが低減されるという意味で有利である。スマット除去工程は、例えば、常温の濃度 30% の硝酸 ($HNO_3(aq)$) に 30 秒程度の間基板 10 の表面が覆われている状態を維持することにより実施することができる。

【0025】

[ジンケート処理工程]

次に、基板にジンケート処理を施し、Al 配線層 22 の表面に亜鉛 (Zn) 皮膜 (ジンケート皮膜) 30 (図 2 (b) 参照) を形成する。ここでは、ダブルジンケート処理を行うものとする。

ダブルジンケート処理は、

ジンケート処理液を基板 10 に供給して、Al 配線層 22 の表面に Zn 粒子を析出させる第 1 ジンケート工程と、

その後、純水によりジンケート液および反応副生成物を基板 10 から除去する第 1 リンス工程と、

その後、硝酸 (スマット除去工程で用いたものと同じものでよい) を基板に供給して、第 1 ジンケート工程で析出させた Zn 粒子を一旦剥離させる Zn ストリップ工程と、

その後、純水により硝酸および反応副生成物を基板 10 から除去する第 2 リンス工程と、

ジンケート処理液を基板 10 に供給して、Al 配線層 22 の表面に Zn 粒子を析出させる第 2 ジンケート工程と、

10

20

30

40

50

その後、純水によりジンケート液および反応副生成物を基板 10 から除去する第 3 リンス工程と、
から構成される。

【 0 0 2 6 】

ダブルジンケート処理を行うことにより、シングルジンケート処理を行う場合（第 1 リンス工程まででジンケート処理を終了する場合）と比較して、より微細な Zn 粒子をより緻密に析出させることができる。高品質な Zn 皮膜を形成するにはダブルジンケート処理を行うことが好ましいが、シングルジンケート処理を行ってもかまわない。

【 0 0 2 7 】

ジンケート処理はアルミニウムまたはアルミニウム合金からなる下地の上にニッケルまたはニッケル合金からなる Ni めっき（電解、無電解を問わない）を形成する際に、広く用いられているものである。発明者の実験により、Ni めっきの前処理としてのジンケート処理と実質的に同じ条件で酸化物除去工程からジンケート処理工程までの工程（処理条件は公知である）を行うことにより、アルミニウムまたはアルミニウム合金からなる下地の上に、Co 系無電解めっきを良好な状態で形成することができることが確認されている。

10

【 0 0 2 8 】

[Co バリア層形成工程（ 1 回目 ）]

次に、Co 系無電解めっき液を基板 10 に供給して、Al 配線層 22 の表面に Co バリア層 14 の一部（ 14 a ）（図 2（ c ）参照）を形成する。ここでは、例えばタングステン（ W ）およびホウ素（ B ）を含む Co W B 系のめっきにより Co バリア層 14 a を形成する。

20

【 0 0 2 9 】

このとき、Al 配線層 22 の表面を覆う Zn 皮膜 30 がコバルト（またはコバルト合金）に置換され、Al 配線層 22 の表面上にコバルト（またはコバルト合金）が析出する。このとき、アルカリ性でありかつアルミニウムへの攻撃性が高い錯化剤を含む Co 系無電解めっき液により Al 配線層 22 の表面が若干のダメージは受けるものの、Co バリア層 14 a が十分に高速度で析出して Al 配線層 22 の表面を覆うようになるため、Al 配線層 22 の表面に問題無く Co バリア層 14 を形成することができる。Co バリア層 14 a を形成した後、その後、純水によるリンス処理を行い、めっき液および反応副生成物等の残渣を基板 10 から除去する。

30

【 0 0 3 0 】

Co バリア層形成工程においては、Al 配線層 22 の表面にのみジンケート皮膜（ Zn 粒子）が形成され、かつ、シリコン基板 26 および TEOS 層 28 の表面にはジンケート皮膜が形成されていない状態で無電解めっきが行われるため、TSV 12 内において Co バリア層 14 a は Al 配線層 22 の表面のみから成長する。シリコン基板 26 および TEOS 層 28 の表面には、Co バリア層は析出しない。

【 0 0 3 1 】

Co バリア層形成工程（ 1 回目）が終了すると、Co 系無電解めっき液に侵されやすい Al 配線層 22 の表面はもはや TSV 12 内に露出していないので、その後の処理（下記の触媒層形成工程以降の工程）は、公知の通常の手順で行うことができる。

40

【 0 0 3 2 】

[触媒層形成工程]

次に、TSV 12 内に触媒層 32（図 2（ d ）参照）を形成する。触媒層は、例えば、基板 10 にシランカップリング剤またはチタンカップリング剤等の適当なカップリング剤を供給することにより SAM（自己組織化単分子膜）を形成する工程と、その後、基板 10 に塩化パラジウム液等の触媒イオン含有液を供給する工程と、その後、DMAB（ジメチルアミンボラン）等の還元剤を基板に供給する工程とを順次実行することにより行うことができる。この触媒層形成工程により、TSV 12 の内表面（TSV 12 内に露出しているシリコン基板 26 および TEOS 層 28 の表面を含む）を含む基板 10 の表面全体に

50

触媒層 32 が形成される。触媒層を形成した後、純水によるリンス処理を行い、最後に使用した薬液 (DMA B) および反応副生成物を基板 10 から除去する。触媒層 32 の形成方法は、上記のものに限定されるものではなく、公知の任意の方法を採用することができる。触媒層 32 に含まれる触媒金属は、パラジウムに限定されるものではなく、無電解めっきの還元析出反応の触媒として機能しうる他の金属、例えば金 (Au)、白金 (Pt)、ルテニウム (Ru) 等であってもよい。

【0033】

[Coバリア層形成工程(2回目)]

次に、Co系無電解めっき液を基板 10 に供給して、無電解めっき法により、TSV 12 内にCoバリア層 14 のうちの別の一部 (14b) (図 2 (e) 参照) を形成する。すなわち、TSV 12 内に露出しているシリコン基板 26 およびTEOS層 28 の表面にCoバリア層 14b が析出する。なお、このときAl配線層 22 の表面に既に形成されているCoバリア層 14a 上にも、さらにCoバリア層 14b が析出する。また、基板 10 の表面全体に触媒層が形成されているため、基板 10 の表面全体にCoバリア層 14b が形成される。Coバリア層 14b を形成した後、純水 (DIW) によるリンス処理を行い、めっき液および反応副生成物等の残渣を基板 10 から除去する。

10

【0034】

[Cu配線層形成工程]

次に、Cu系無電解めっき液を基板 10 に供給して、Coバリア層 14 上にシード層としての銅または銅合金 (以下、Cuと記す) (図 2 (f) 参照) を析出させる。次いで、電解めっきにより、TSV 12 内をCuめっきで埋め込んでCu配線層 16 を形成する。基板 10 の全表面にCoバリア層 14 が形成されているため、基板 10 の全表面にCu配線層 16 が形成される。なお、穴または凹部 (TSV 12) のサイズ次第では無電解めっきのみによりCu配線層 16 を形成してもよい。Cu配線層 16 を形成した後、純水によるリンス処理を行い、めっき液および反応副生成物等の残渣を基板 10 から除去する。

20

【0035】

その後、CMP (化学機械研磨) により、基板 10 の表面 (TSV 12 の外側) にある不要なCuめっきを除去する。以上により、一連の工程が終了し、図 1 の右側に示した状態となる。

【0036】

上記実施形態によれば、ジンケート処理を行うことにより、アルミニウムまたはその合金の表面に形成することが困難であるコバルトまたはその合金からなるめっき皮膜を、無電解めっき法により問題無く形成することができる。

30

【0037】

このため、半導体装置の絶縁層内に形成された高アスペクト比の凹部の内表面に露出したAl配線層を、Coバリア層 14 を介して、凹部に埋め込まれたCu配線層 16 に電気的に良好に接続することができる。

【0038】

上記の酸化皮膜除去工程からCoバリア層形成工程 (1回目) までの工程を (つまり、Al配線層 22 がCoバリア層 14a に完全に覆われるまでの工程) を実行するためのめっき処理システムの構成例について簡単に説明する。第 1 の例として、めっき処理システムはバッチ式液処理槽を組み合わせて構成することができる。この場合、図 3 に概略的に示すように、めっき処理システム 100 は、酸化皮膜除去工程のためのアルカリ洗浄槽 102、スマット除去工程およびZnストリップ工程のための酸洗浄槽 104、第 1 および第 2 ジンケート工程を行うためのジンケート処理槽 106、Coバリア層形成工程 (1回目) のためのCo無電解めっき槽 108、上記各薬液処理工程の後のリンス工程のための複数のリンス処理槽 110 を備える。

40

【0039】

各槽は、半導体装置製造、特に薬液洗浄、ウェットエッチング等の分野で広く用いられているバッチ式液処理槽と同じ構成を採用することができる。すなわち、各槽には、複数

50

枚の基板 10 (半導体ウエハ)を直立姿勢で水平方向に間隔を空けて保持するウエハポートなどと呼ばれる基板保持具(図示せず)が設けられ、基板保持具におけるウエハの配列状態を維持したまま基板搬送機 112 のアームが各槽の基板保持具間で基板 10 の搬送および受け渡しを行う。基板保持具により保持された状態で各槽に貯留された処理液(薬液、リンス液、めっき液等)に予め定められた時間だけ順次浸漬されることにより、基板 10 に対して上述した各工程が実施される。

【0040】

上述しためっき処理システム 100 の全体の動作は、コンピュータからなる制御装置 120 により制御される。制御装置 120 は、記憶媒体 122 に記録された各種のプログラムを読み出して実行することにより、めっき処理システム 100 の各部の動作を制御して、前述した各工程を実行させる。記憶媒体 122 は、上述した一連の工程を実行するために必要なプロセスレシピおよび制御プログラム等の各種のプログラムを格納している。記憶媒体 122 としては、コンピュータで読み取り可能な ROM や RAM 等のメモリ装置、ハードディスク、CD-ROM、DVD-ROM、フレキシブルディスクなどのディスク記憶媒体など任意のものを使用することができる。

10

【0041】

上記の酸化皮膜除去工程から Co バリア層形成工程(1回目)までの一連の処理を 1 つまたは 2 つ以上の枚葉式の液処理ユニット(図示せず)を用いて行ってもよい。枚葉式の液処理ユニットは、基板 10 を水平姿勢で保持して回転させるスピンチャックと、スピンチャックにより保持されて回転する基板 10 に上述した薬液、リンス液、めっき液等の処理液を供給するノズルを備えて構成することができる。上記の酸化皮膜除去工程から Co バリア層形成工程(1回目)までの一連の処理を一つの液処理ユニットにより行ってもよく、複数の液処理ユニットで分担して行わせてもよい。

20

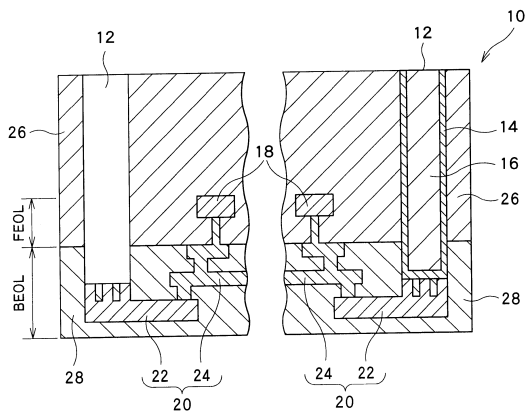
【符号の説明】

【0042】

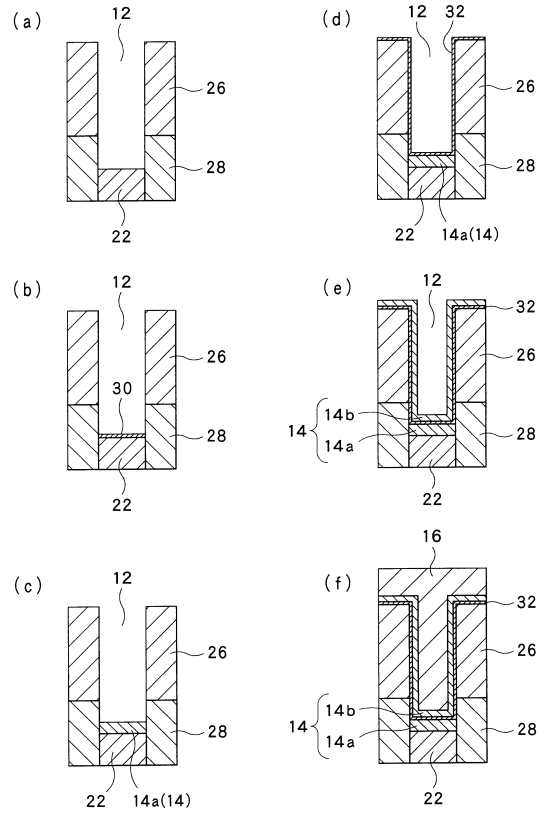
- 10 基板
- 12 凹部(TSV)
- 22 Al層(Al配線層)
- 30 ジンケート皮膜
- 14a(14) 第1無電解めっき層(Coバリア層)
- 14b(14) 第2無電解めっき層(Coバリア層)
- 16 Cuめっき(Cu配線層)
- 32 触媒層
- 100 めっき処理システム
- 120 制御装置
- 122 記憶媒体

30

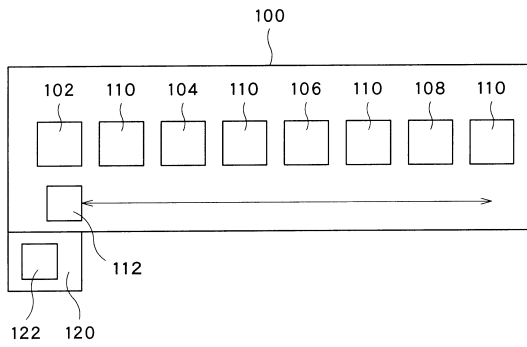
【 図 1 】



【 図 2 】



【 図 3 】



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 21/288 (2006.01) H 0 1 L 21/288 E
H 0 1 L 21/3205 (2006.01) H 0 1 L 21/88 J
H 0 1 L 21/768 (2006.01)
H 0 1 L 23/522 (2006.01)

(72)発明者 田 中 崇
東京都港区赤坂五丁目3番1号 赤坂B i zタワー 東京エレクトロン株式会社内

審査官 菅原 愛

(56)参考文献 特表昭60-502057(JP,A)
特開昭64-039041(JP,A)
特開平09-118985(JP,A)
特表2007-523263(JP,A)
特開2013-211427(JP,A)
米国特許出願公開第2006/0246217(US,A1)

(58)調査した分野(Int.Cl., DB名)
C 2 3 C 1 8 / 0 0 - 2 0 / 0 8
C 2 5 D 5 / 0 0 - 7 / 1 2
H 0 1 L 2 1 / 2 8 - 2 1 / 2 8 8
H 0 1 L 2 1 / 4 4 - 2 1 / 4 4 5
H 0 1 L 2 1 / 8 8 - 2 1 / 9 0
H 0 1 L 2 9 / 4 0 - 2 9 / 6 4