

(21)申請案號：109110750

(22)申請日：中華民國 109 (2020) 年 03 月 30 日

(51)Int. Cl.：

*H01L29/41 (2006.01)**H01G4/224 (2006.01)**H01G2/10 (2006.01)*

(71)申請人：智原科技股份有限公司(中華民國) FARADAY TECHNOLOGY CORP. (TW)

新竹市科學園區力行三路5號

(72)發明人：田佳輝 TIEN, CHIA-HUI (TW)；林童澤 LIN, TUNG-TSE (TW)；洪志源 HUNG,

CHIH-YUAN (TW)；呂志勳 LU, CHIH-SHIUN (TW)

(74)代理人：葉璟宗；卓俊傑

申請實體審查：有 申請專利範圍項數：10 項 圖式數：7 共 22 頁

(54)名稱

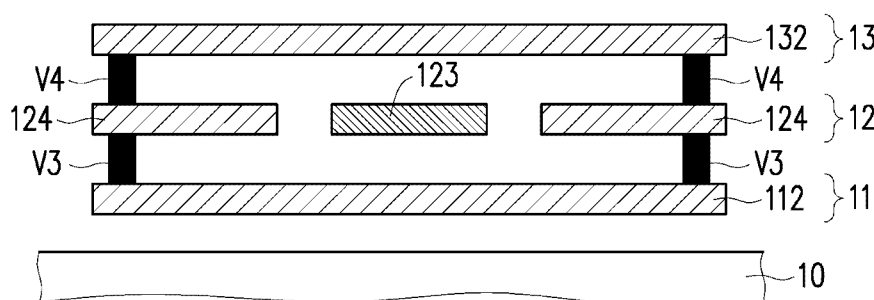
電容器

(57)摘要

一種電容器，包括實心導電板、第一電極以及第二電極。實心導電板被配置在晶片的底材的上方。此實心導電板作為電容器的下板。第一電極被配置在所述實心導電板的上方，使得實心導電板位於底材與第一電極之間。此第一電極作為電容器的上板。第二電極被配置在實心導電板的上方，以及被配置在第一電極旁。第二電極電性連接至所述實心導電板。

A capacitor includes a solid conductive plate, a first electrode, and a second electrode. The solid conductive plate is disposed above a substrate of a wafer. The solid conductive plate serves as a bottom plate of the capacitor. The first electrode is disposed above the solid conductive plate so that the solid conductive plate is located between the substrate and the first electrode. This first electrode serves as a top plate of the capacitor. The second electrode is disposed above the solid conductive plate, and is disposed beside the first electrode. The second electrode is electrically connected to the solid conductive plate.

指定代表圖：



符號簡單說明：

10:底材

11:第一導電層

12:第二導電層

13:第三導電層

112:實心導電板

123:第一電極

124:第二電極

132:上導電板

V3、V4:介層窗插塞

【圖4】



202137559

【發明摘要】**【中文發明名稱】** 電容器**【英文發明名稱】** CAPACITOR

【中文】 一種電容器，包括實心導電板、第一電極以及第二電極。實心導電板被配置在晶片的底材的上方。此實心導電板作為電容器的下板。第一電極被配置在所述實心導電板的上方，使得實心導電板位於底材與第一電極之間。此第一電極作為電容器的上板。第二電極被配置在實心導電板的上方，以及被配置在第一電極旁。第二電極電性連接至所述實心導電板。

【英文】 A capacitor includes a solid conductive plate, a first electrode, and a second electrode. The solid conductive plate is disposed above a substrate of a wafer. The solid conductive plate serves as a bottom plate of the capacitor. The first electrode is disposed above the solid conductive plate so that the solid conductive plate is located between the substrate and the first electrode. This first electrode serves as a top plate of the capacitor. The second electrode is disposed above the solid conductive plate, and is disposed beside the first electrode. The second electrode is electrically connected to the solid conductive plate.

【指定代表圖】圖4

【代表圖之符號簡單說明】

- 10: 底材
- 11: 第一導電層
- 12: 第二導電層
- 13: 第三導電層
- 112: 實心導電板
- 123: 第一電極
- 124: 第二電極
- 132: 上導電板
- V3、V4: 介層窗插塞

【特徵化學式】

無

【發明說明書】

【中文發明名稱】電容器

【英文發明名稱】CAPACITOR

【技術領域】

【0001】本發明是有關於一種積體電路，且特別是有關於一種電容器。

【先前技術】

【0002】電容器被廣泛應用於各種積體電路中。電容器可以用各種結構來實現。例如，電容器結構可以包括指叉式（interdigitated fingers）結構，以產生邊緣電容（fringing capacitance）。一般而言，電容器結構被配置在晶片的底材（substrate）上方，而底材接地。電容器的上板（top plate）與底材之間存在非期望的寄生電容（parasitic capacitor）。這個寄生電容會影響（降低）電容器的有效容值。

【0003】須注意的是，「先前技術」段落的内容是用來幫助了解本發明。在「先前技術」段落所揭露的部份内容（或全部内容）可能不是所屬技術領域中具有通常知識者所知道的習知技術。在「先前技術」段落所揭露的内容，不代表該内容在本發明申請前已被所屬技術領域中具有通常知識者所知悉。

【發明內容】

【0004】 本發明提供一種電容器，使電容器的上板（top plate）與底材之間的寄生電容（parasitic capacitor）可以盡可能地小。

【0005】 本發明的電容器包括實心導電板、第一電極以及第二電極。實心導電板被配置在晶片的底材（substrate）的上方。此實心導電板作為電容器的下板（bottom plate）。第一電極被配置在所述實心導電板的上方，使得實心導電板位於底材與第一電極之間。此第一電極作為電容器的上板。第二電極被配置在實心導電板的上方，以及被配置在第一電極旁。第二電極電性連接至所述實心導電板。

【0006】 基於上述，本發明的實施例所述電容器利用下板（實心導電板）當做屏蔽（shielding）層。實心導電板可以有效地減少電容器的上板與晶片的底材之間的寄生電容（parasitic capacitor）。

【0007】 為讓本發明的上述特徵和優點能更明顯易懂，下文特舉實施例，並配合所附圖式作詳細說明如下。

【圖式簡單說明】**【0008】**

圖 1 是依照本發明的一實施例繪示一種電容器的布局結構的爆炸示意圖。

圖 2 是依照本發明的一實施例繪示一種電容器的布局結構的剖面示意圖。

圖 3 是依照本發明的另一實施例繪示一種電容器的布局結構的爆炸示意圖。

圖 4 是依照本發明的另一實施例繪示一種電容器的布局結構的剖面示意圖。

圖 5 是依照本發明的又一實施例繪示一種電容器的布局結構的俯視示意圖。

圖 6 是依照本發明的另一實施例繪示一種電容器的布局結構的剖面示意圖。

圖 7 是依照本發明的再一實施例繪示一種電容器的布局結構的俯視示意圖。

【實施方式】

【0009】 在本案說明書全文（包括申請專利範圍）中所使用的「耦接（或連接）」一詞可指任何直接或間接的連接手段。舉例而言，若文中描述第一裝置耦接（或連接）於第二裝置，則應該被解釋成該第一裝置可以直接連接於該第二裝置，或者該第一裝置可以透過其他裝置或某種連接手段而間接地連接至該第二裝置。本案說明書全文（包括申請專利範圍）中提及的「第一」、「第二」等用語是用以命名元件（**element**）的名稱，或區別不同實施例或範圍，而並非用來限制元件數量的上限或下限，亦非用來限制元件的次序。另外，凡可能之處，在圖式及實施方式中使用相同標號的元件/構件/步驟代表相同或類似部分。不同實施例中使用相同標號或使

用相同用語的元件/構件/步驟可以相互參照相關說明。

【0010】圖 1 是依照本發明的一實施例繪示一種電容器 100 的布局結構的爆炸示意圖。圖 2 是依照本發明的一實施例繪示一種電容器 100 的布局結構的剖面示意圖。圖 1 與圖 2 繪示了第一導電層 11、第二導電層 12 與第三導電層 13。請參照圖 1 與圖 2。第一導電層 11、第二導電層 12 與第三導電層 13 可以是在晶片的底材 (substrate) 10 上方的任意導電層 (例如金屬層、多晶矽層或是其他導電層)。第三導電層 13 被配置在所述底材 10 的上方，而第一導電層 11 與第二導電層 12 被配置在所述底材 10 與第三導電層 13 之間。第一導電層 11 與第二導電層 12 之間配置有絕緣層 (未繪示)，而第二導電層 12 與第三導電層 13 之間亦配置有絕緣層 (未繪示)。

【0011】圖 1 所示電容器 100 包括實心導電板 111、第一電極 121 與第二電極 122。請參照圖 1 與圖 2。實心導電板 111 可以是沒有開孔的導電板。實心導電板 111 被配置在晶片的底材 10 的上方。例如，實心導電板 111 可以被配置在第一導電層 11 中。實心導電板 111 的材質可以是任何導電材質，例如金屬、多晶矽或是其他導電材質。實心導電板 111 可以作為電容器 100 的下板 (bottom plate，即下電極板)。

【0012】第一電極 121 被配置在實心導電板 111 的上方，使得實心導電板 111 位於晶片的底材 10 與第一電極 121 之間。例如，第一電極 121 可以被配置在第二導電層 12 中。第一電極 121 的材質

可以是任何導電材質，例如金屬、多晶矽或是其他導電材質。第一電極 121 可以作為電容器 100 的上板（top plate，即上電極板）。在圖 1 與圖 2 所示實施例中，第一電極 121 的幾何形狀是矩形。無論如何，本發明的其他實施例並不受限於此。第一電極 121 的幾何形狀可以依照設計需求來決定。

【0013】 第二電極 122 被配置在實心導電板 111 的上方。例如，第二電極 122 可以被配置在第二導電層 12 中。第二電極 122 的材質可以是任何導電材質，例如金屬、多晶矽或是其他導電材質。第二電極 122 被配置在第一電極 121 旁。例如，第二電極 122 可以環繞第一電極 121。第二電極 122 可以經由多個介層窗插塞（via）V1 電性連接至實心導電板 111。第二電極 122 具有缺口以容置導線 129。電容器 100 的上板（第一電極 121）可以經由導線 129 電性連接至其他電路/元件（未繪示）。

【0014】 依照設計需求，圖 1 所示電容器 100 還可以包括上導電板 131。請參照圖 1 與圖 2。上導電板 131 被配置在第一電極 121 與第二電極 122 的上方，使得第一電極 121 與第二電極 122 位於上導電板 131 與實心導電板 111 之間。例如，上導電板 131 可以被配置在第三導電層 13 中。上導電板 131 的材質可以是任何導電材質，例如金屬、多晶矽或是其他導電材質。上導電板 131 可以經由多個介層窗插塞 V2 電性連接至第二電極 122。因此，上導電板 131 可以電性連接至實心導電板 111。依照設計需求，上導電板 131 的中央部可以具有至少一個開孔。所述至少一個開孔的尺寸與（或）

幾何形狀可以依照依照設計需求來決定。舉例來說，所述至少一個開孔可以是矩形開孔，而所述至少一個開孔的寬度可以小於（或等於）上導電板 131 的寬度的一半。

【0015】 圖 1 與圖 2 所示電容器 100 可以利用下板（實心導電板 111）當做屏蔽（shielding）層。實心導電板 111 可以有效地減少電容器 100 的上板（第一電極 121）與晶片的底材 10 之間的寄生電容（parasitic capacitor）。在圖 1 與圖 2 所示實施例中，實心導電板 111、第二電極 122 與上導電板 131 的幾何形狀是矩形。無論如何，本發明的其他實施例並不受限於此。實心導電板 111 的幾何形狀、第二電極 122 的幾何形狀與上導電板 131 的幾何形狀可以依照設計需求來決定。

【0016】 圖 3 是依照本發明的另一實施例繪示一種電容器 300 的布局結構的爆炸示意圖。圖 4 是依照本發明的另一實施例繪示一種電容器 300 的布局結構的剖面示意圖。圖 3 與圖 4 所示底材 10、第一導電層 11、第二導電層 12 與第三導電層 13 可以參照圖 1 與圖 2 的相關說明，故不再贅述。

【0017】 請參照圖 3 與圖 4。電容器 300 包括實心導電板 112、第一電極 123 與第二電極 124。圖 3 與圖 4 所示電容器 300、實心導電板 112、第一電極 123 與第二電極 124 可以參照圖 1 與圖 2 所示電容器 100、實心導電板 111、第一電極 121 與第二電極 122 的相關說明來類推，故不予贅述。第二電極 124 可以經由多個介層窗插塞 V3 電性連接至實心導電板 112。第二電極 124 具有缺口以容

置導線 125。電容器 300 的上板(第一電極 123)可以經由導線 125 電性連接至其他電路/元件(未繪示)。

【0018】 依照設計需求，電容器 300 還可以包括上導電板 132。上導電板 132 可以經由多個介層窗插塞 V4 電性連接至第二電極 124。因此，上導電板 132 可以電性連接至實心導電板 112。圖 3 與圖 4 所示上導電板 132 可以參照圖 1 與圖 2 所示上導電板 131 的相關說明來類推，故不予贅述。不同於上導電板 131 在於，上導電板 132 為另一個實心導電板(沒有開孔)。

【0019】 在上述諸實施例中，在上導電板與實心導電板(電容器的下板)之間的第一電極的幾何形狀是矩形。無論如何，本發明的其他實施例並不受限於此。第一電極的幾何形狀與第二電極的幾何形狀可以依照設計需求來決定。

【0020】 舉例來說，圖 5 是依照本發明的又一實施例繪示一種電容器 500 的布局結構的俯視示意圖。圖 6 是依照本發明的另一實施例繪示一種電容器 500 的布局結構的剖面示意圖。圖 5 與圖 6 所示底材 10、第一導電層 11、第二導電層 12 與第三導電層 13 可以參照圖 1 與圖 2 的相關說明，故不再贅述。

【0021】 請參照圖 5 與圖 6。電容器 500 包括實心導電板 113、第一電極 125 與第二電極 126。圖 5 與圖 6 所示電容器 500、實心導電板 113、第一電極 125 與第二電極 126 可以參照圖 1 與圖 2 所示電容器 100、實心導電板 111、第一電極 121 與第二電極 122 的相關說明來類推，以及(或是)參照圖 3 與圖 4 所示電容器 300、實

心導電板 112、第一電極 123 與第二電極 124 的相關說明來類推。

【0022】於圖 5 與圖 6 所示實施例中，第二電極 126 可以經由多個介層窗插塞 V5 電性連接至實心導電板 113。不同於圖 3 與圖 4 所示實施例在於，第一電極 125 與第二電極 126 之間具有指叉式（interdigitated fingers）結構。第二電極 126 可以環繞第一電極 125，以減少電容器 500 的上板（第一電極 125）與晶片的底材 10 之間的寄生電容。

【0023】依照設計需求，電容器 500 還可以包括上導電板 133。上導電板 133 可以經由多個介層窗插塞 V6 電性連接至第二電極 126。因此，上導電板 133 可以電性連接至實心導電板 113。圖 5 與圖 6 所示上導電板 133 可以參照圖 1 與圖 2 所示上導電板 131 的相關說明來類推，故不予贅述。不同於上導電板 131 在於，上導電板 133 為另一個實心導電板（沒有開孔）。

【0024】在上述諸實施例中，在上導電板與實心導電板（電容器的下板）之間存在單一導電層。無論如何，本發明的其他實施例並不受限於此。在上導電板與實心導電板（電容器的下板）之間的導電層的數量可以依照設計需求來決定。

【0025】例如，圖 7 是依照本發明的再一實施例繪示一種電容器 700 的布局結構的俯視示意圖。電容器 700 包括實心導電板 114、第一電極 127、第二電極 128、第三電極 134、第四電極 135、第五電極 141、第六電極 142 與上導電板 151。圖 7 所示電容器 700、實心導電板 114、第一電極 127、第二電極 128 與上導電板 151 可

以參照圖 1 與圖 2 所示電容器 100、實心導電板 111、第一電極 121、第二電極 122 與上導電板 131 的相關說明來類推，以及（或是）參照圖 3 與圖 4 所示電容器 300、實心導電板 112、第一電極 123、第二電極 124 與上導電板 132 的相關說明來類推，以及（或是）參照圖 5 與圖 6 所示電容器 500、實心導電板 113、第一電極 125、第二電極 126 與上導電板 133 的相關說明來類推。

【0026】 於圖 7 所示實施例中，實心導電板 114 位於晶片的第一導電層，而第一電極 127 與第二電極 128 位於晶片的第二導電層。第二電極 128 可以經由多個介層窗插塞 V7 電性連接至實心導電板 114。第二電極 128 可以環繞第一電極 127，以減少電容器 700 的上板（第一電極 127）與晶片的底材（未繪示）之間的寄生電容。

【0027】 第三電極 134 與第四電極 135 位於晶片的第三導電層。第三電極 134 與第四電極 135 被配置在第一電極 127 與第二電極 128 的上方，使得第一電極 127 與第二電極 128 位於實心導電板 114 與第三電極 134 之間，以及使得第一電極 127 與第二電極 128 位於實心導電板 114 與第四電極 135 之間。第三電極 134 可以經由多個介層窗插塞 V8 電性連接至第一電極 127。第四電極 135 可以經由多個介層窗插塞 V9 電性連接至第二電極 128。因此，第四電極 135 可以電性連接至實心導電板 114。第四電極 135 被配置在第三電極 134 旁。第四電極 135 可以環繞第三電極 134，以減少電容器 700 的上板（第三電極 134）與晶片的底材（未繪示）之間的寄生電容。

【0028】 第五電極 141 與第六電極 142 位於晶片的第四導電層，而上導電板 151 位於晶片的第五導電層。第五電極 141 可以經由多個介層窗插塞 V10 電性連接至第三電極 134。第六電極 142 可以經由多個介層窗插塞 V11 電性連接至第四電極 135。第六電極 142 可以環繞第五電極 141。上導電板 151 可以經由多個介層窗插塞 V12 電性連接至第六電極 142。因此，上導電板 151 與第六電極 142 可以減少電容器 700 的上板（第五電極 141）與晶片的底材（未繪示）之間的寄生電容。

【0029】 綜上所述，上述諸實施例所述電容器可以利用下板（實心導電板）當做屏蔽層。實心導電板可以有效地減少所述電容器的上板與晶片的底材之間的寄生電容。

【0030】 雖然本發明已以實施例揭露如上，然其並非用以限定本發明，任何所屬技術領域中具有通常知識者，在不脫離本發明的精神和範圍內，當可作些許的更動與潤飾，故本發明的保護範圍當視後附的申請專利範圍所界定者為準。

【符號說明】

【0031】

- 10: 底材
- 11: 第一導電層
- 12: 第二導電層
- 13: 第三導電層

100、300、500、700: 電容器

111、112、113、114: 實心導電板

121、123、125、127: 第一電極

122、124、126、128: 第二電極

125、129: 導線

131、132、133、151: 上導電板

134: 第三電極

135: 第四電極

141: 第五電極

142: 第六電極

V1、V2、V3、V4、V5、V6、V7、V8、V9、V10、V11、

V12: 介層窗插塞

【發明申請專利範圍】

【請求項1】 一種電容器，包括：

一實心導電板，被配置在一晶片的一底材的上方，其中該實心導電板作為該電容器的一下板；

一第一電極，被配置在該實心導電板的上方，使得該實心導電板位於該底材與該第一電極之間，其中該第一電極作為該電容器的一上板；以及

一第二電極，被配置在該實心導電板的上方，以及被配置在該第一電極旁，其中該第二電極電性連接至該實心導電板。

【請求項2】 如請求項1所述的電容器，其中該第一電極與該第二電極位於一相同導電層。

【請求項3】 如請求項1所述的電容器，其中該第二電極環繞該第一電極。

【請求項4】 如請求項1所述的電容器，其中該第一電極與該第二電極之間具有一指叉式結構。

【請求項5】 如請求項1所述的電容器，更包括：

一上導電板，被配置在該第一電極與該第二電極的上方，使得該第一電極與該第二電極位於該上導電板與該實心導電板之間，其中該上導電板電性連接至該實心導電板。

【請求項6】 如請求項5所述的電容器，其中該上導電板為另一實心導電板。

【請求項7】 如請求項5所述的電容器，其中該上導電板的一中央部具有至少一開孔。

【請求項8】 如請求項7所述的電容器，其中該開孔的一寬度小於或等於該上導電板的一寬度的一半。

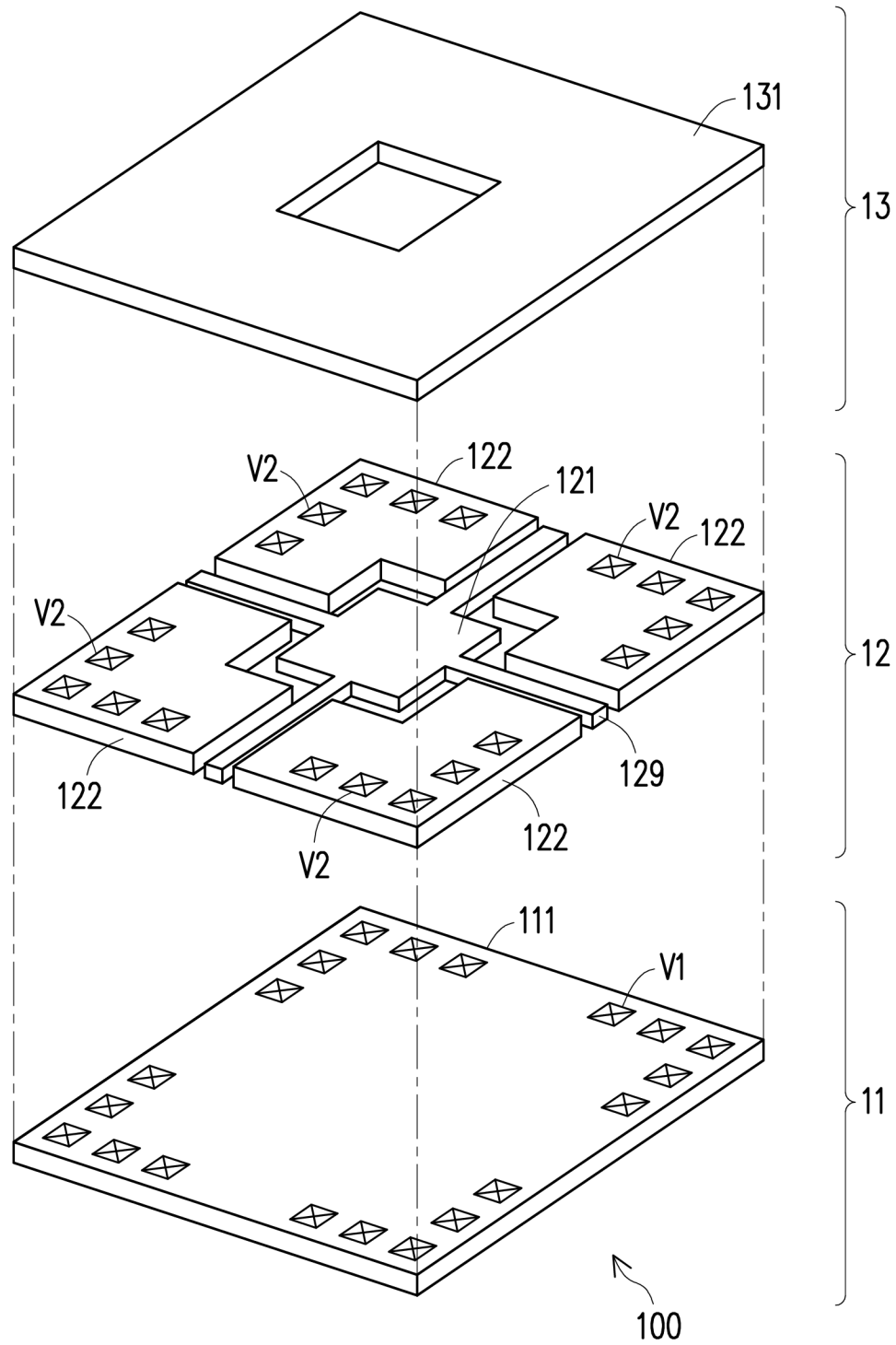
【請求項9】 如請求項1所述的電容器，更包括：

一第三電極，被配置在該第一電極與該第二電極的上方，使得該第一電極與該第二電極位於該實心導電板與該第三電極之間，其中該第三電極電性連接至該第一電極；以及

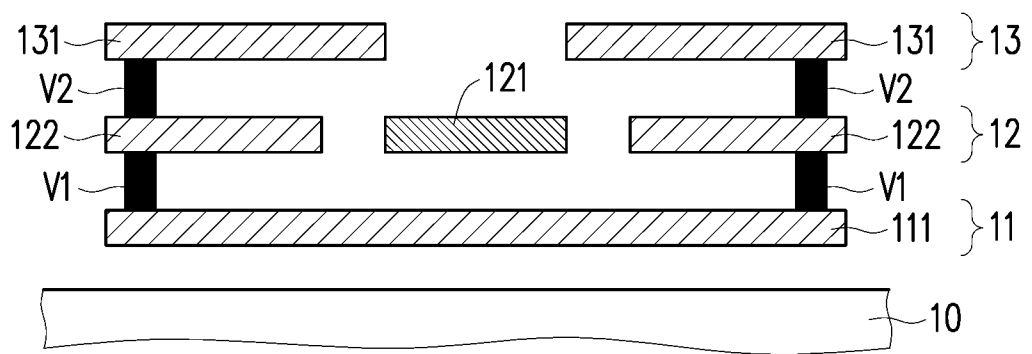
一第四電極，被配置在該第一電極與該第二電極的上方，以及被配置在該第三電極旁，其中該第四電極電性連接至該實心導電板。

【請求項10】 如請求項9所述的電容器，其中該實心導電板位於一第一導電層，該第一電極與該第二電極位於一第二導電層，該第三電極與該第四電極位於一第三導電層。

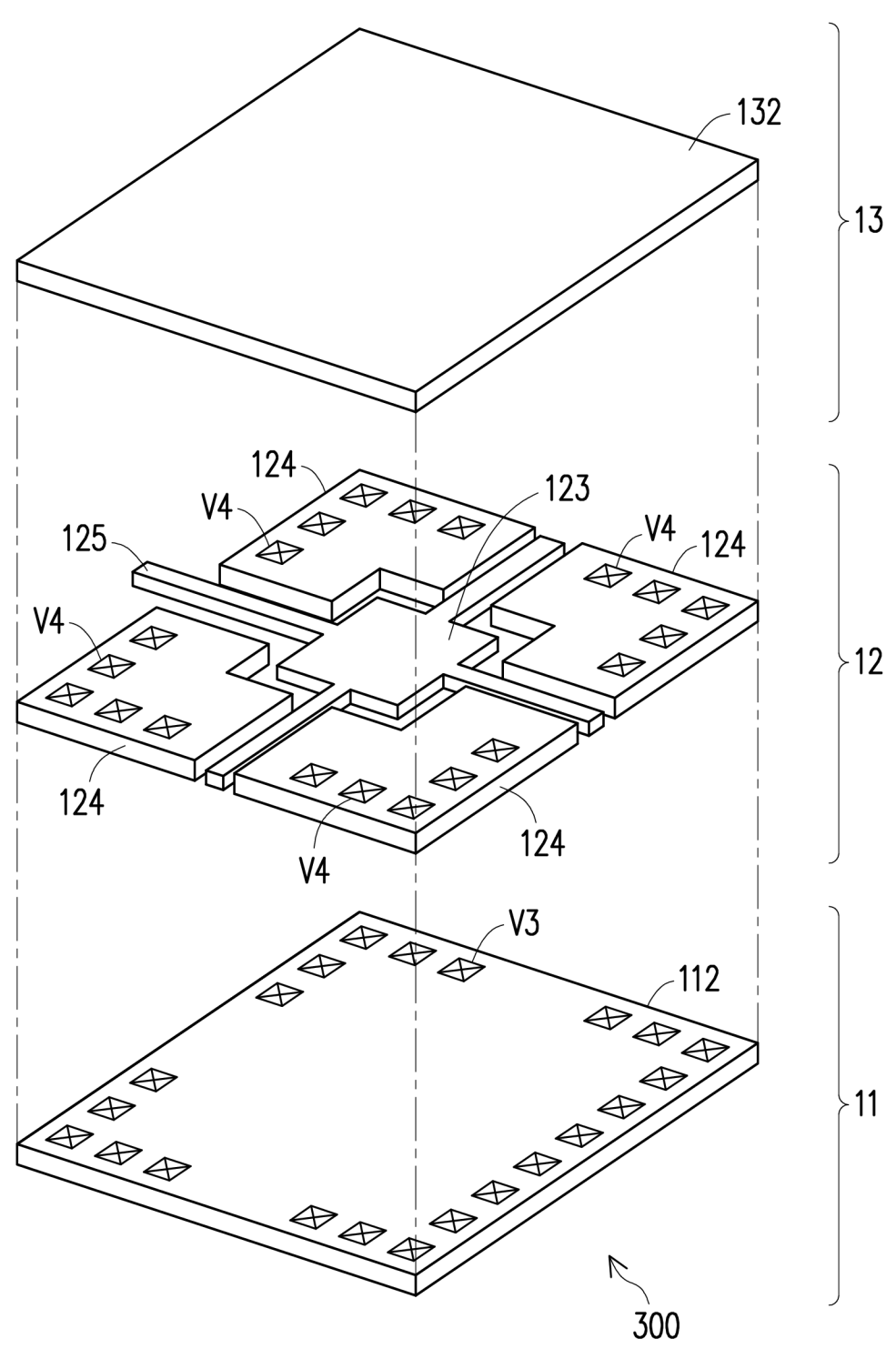
【發明圖式】



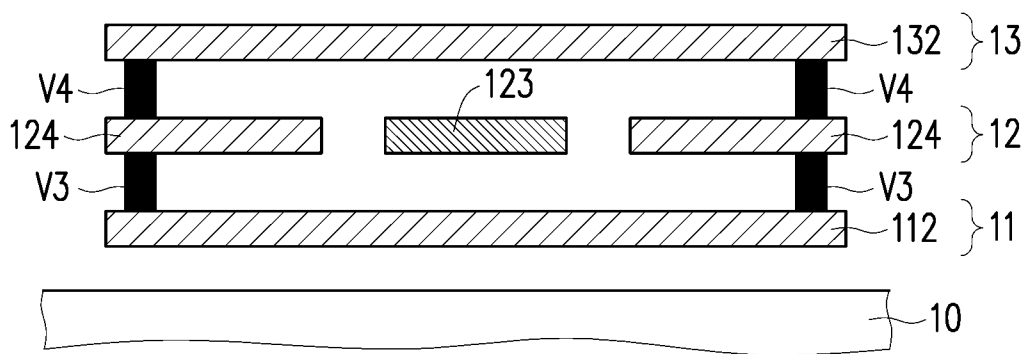
【圖1】



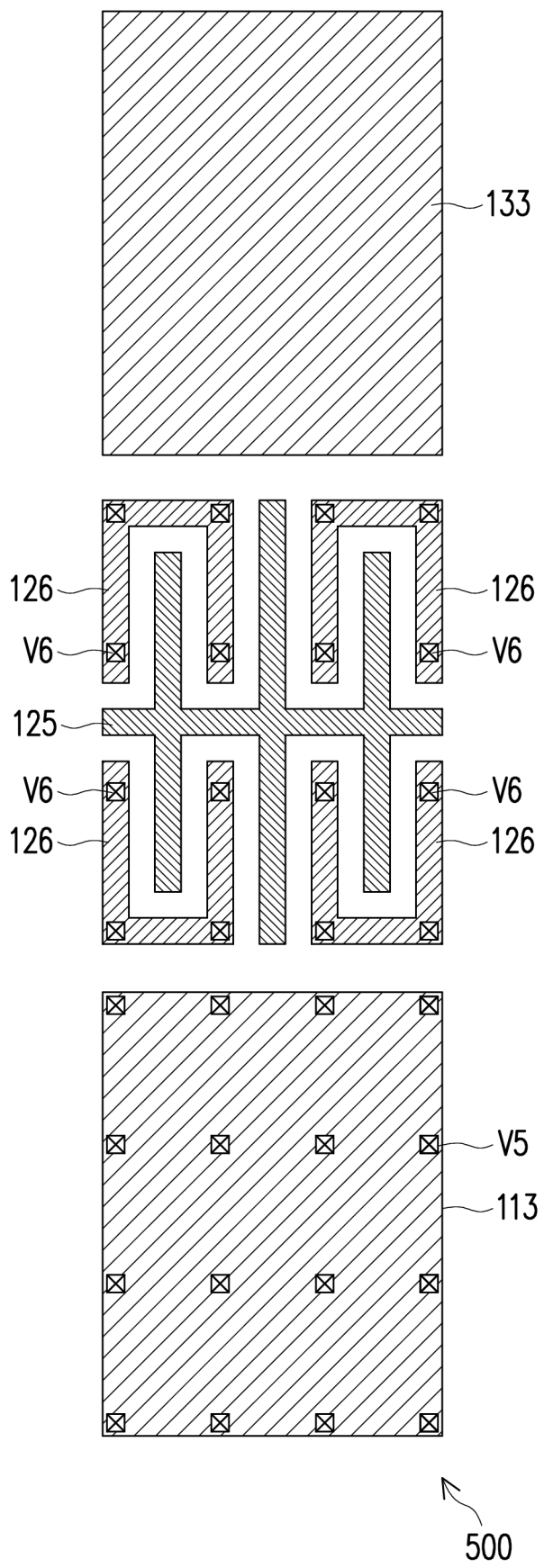
【圖2】



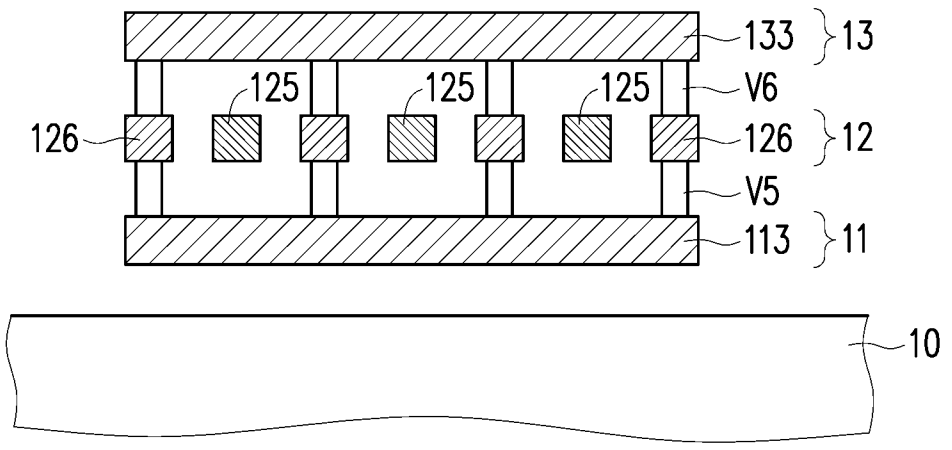
【圖3】



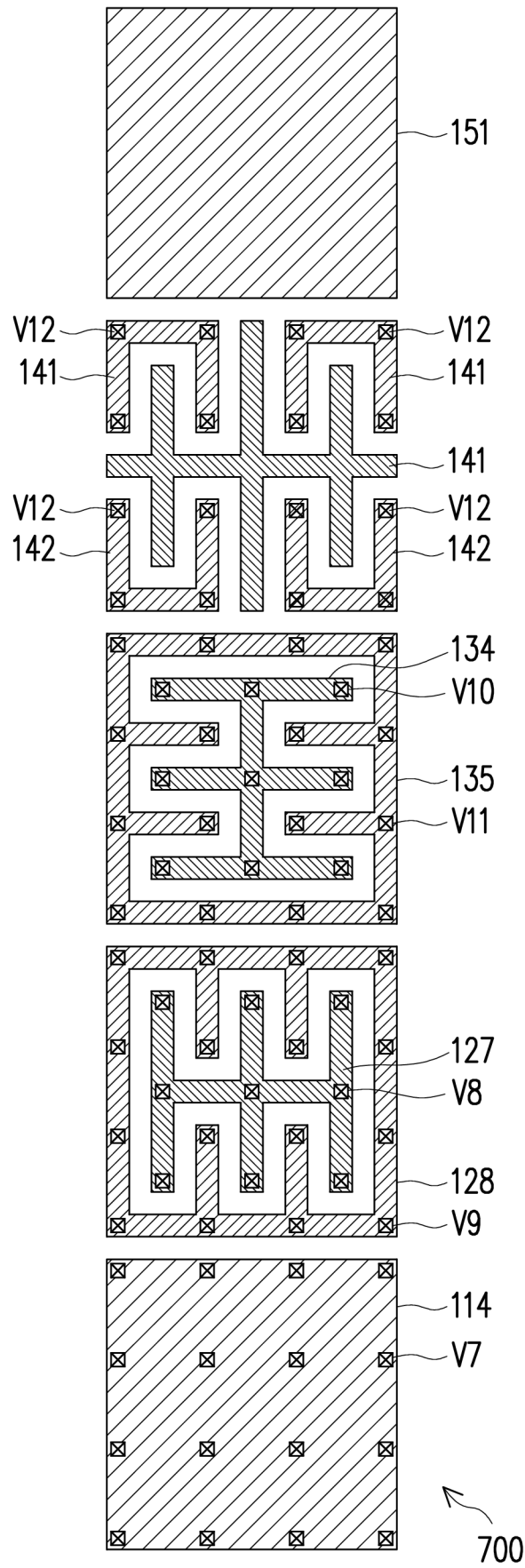
【圖4】



【圖5】



【圖6】



【圖7】