

(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) Int. Cl. <sup>6</sup> H01J 9/02	(45) 공고일자 1999년 10월 15일	(11) 등록번호 10-0226264
(21) 출원번호 10-1997-0027637	(24) 등록일자 1999년 07월 26일	(65) 공개번호 특 1999-0003707
(22) 출원일자 1997년 06월 26일	(43) 공개일자 1999년 01월 15일	

(73) 특허권자	현대전자산업주식회사	김영환
(72) 발명자	경기도 이천시 부발읍 아미리 산 136-1	손홍균
(74) 대리인	경기도 이천시 대월면 사동리 327번지 28호 한라주택 에이동 305호	강성배

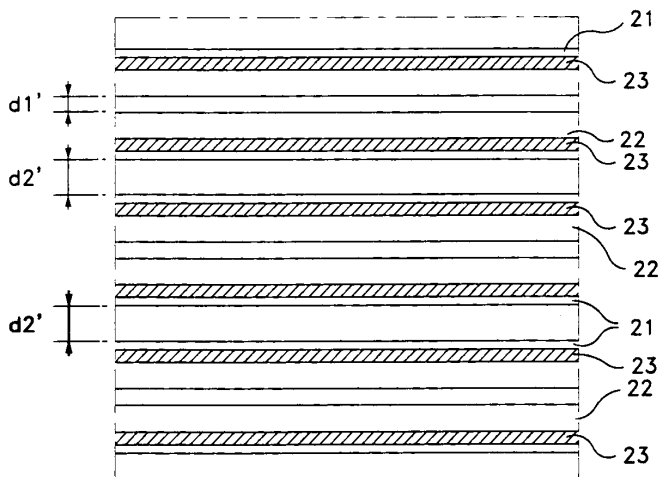
심사관 : 제승호

(54) 플라즈마 디스플레이 패널의 제조 방법

요약

본 발명은 플라즈마 디스플레이 패널의 제조방법을 개시한다. 개시된 본 발명에 따른 플라즈마 디스플레이 패널의 제조 방법은 배면기판 상에 스트라이프 형태를 갖는 다수개의 어드레스전극을 형성하는 단계; 상기 어드레스전극을 포함한 배면기판 전면에 제 1 유전체층을 도포하는 단계; 상기 제 1 유전체층이 도포된 배면기판 상에 격벽을 형성하는 단계; 전면기판 상에 방전을 일으키기 위하여 스트라이프 형태로 소정 간격 이격되어 형성되는 서스틴 전극 및 스캔 전극과, 상기 서스틴 전극 및 스캔 전극에 인가된 전압을 유지시키기 위하여 상기 서스틴 전극 및 스캔 전극 상에 형성되는 버스 전극으로 이루어진 다수개의 방전유지전극셀들을 형성하는 단계; 상기 방전유지전극셀들을 포함한 상기 전면기판 전면에 제 2 유전체층 및 보호층을 적층하는 단계; 상기 격벽의 개재하에 상기 배면기판과 전면기판을 합착시키는 단계를 포함하는 플라즈마 디스플레이 패널의 제조 방법에 있어서, 상기 방전 유지전극셀의 서스틴 전극 및 스캔 전극은 이웃하는 방전유지전극셀들간의 근접된 전극들이 동일한 전극이 되도록 형성하는 것을 특징으로 한다.

대표도



명세서

도면의 간단한 설명

제1도는 종래 기술에 따른 플라즈마 디스플레이 패널의 제조 방법을 설명하기 위한 도면.

제2도는 종래 기술에 따른 방전유지전극의 형성 방법을 설명하기 위한 도면.

제3도는 본 발명에 따른 방전유지전극의 형성 방법을 설명하기 위한 도면

도면의 주요부분에 대한 부호의 설명

20 : 전면기판

21 : 서스틴 전극

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 플라즈마 디스플레이 패널에 관한 것으로, 보다 상세하게는, 전면 기판 상에 형성되는 각 셀 전극들의 간격을 감소시켜 집적도를 향상시킨 플라즈마 디스플레이 패널의 제조 방법에 관한 것이다.

일반적으로, 플라즈마 디스플레이 패널(Plasma Display Panel : 이하, PDP)은 독립적으로 방전시킬 수 있는 방전셀의 배열로 구성되어 있으며, 외부의 전기적 신호에 따라 각각의 방전셀들을 독립적으로 방전시켜 원하는 영상신호를 재현하는 평판 디스플레이 장치이다.

이러한 PDP는 배면기판과 전면기판 사이의 두께를 약 1cm 이하(기판유리 두께 포함)로 할 수 있기 때문에 전자총을 사용하는 브라운관 디스플레이 장치에 비해 디스플레이 장치의 두께 및 무게를 현저하게 감소시킬 수 있으며, 또한, 액정 표시소자의 최대 약점인 협소한 시야각을 향상시킬 수 있는 장점을 지니고 있다.

도 1 은 종래 기술에 따른 PDP를 설명하기 위한 도면으로써, PDP는 제 1 유전체층(3)으로 덮혀지는 어드레스전극(2)이 형성된 배면기판(1); 상기 배면기판(1)과 대향 배치되며, 투명전극(5) 및 버스전극(6)으로 이루어진 방전유지전극이 형성되고, 상기 방전유지전극 상에는 제 2 유전체층(7) 및 보호층(8)이 적층된 전면기판(4)이 독립적인 방전공간을 정의하고 화소간의 크로스 토오크를 방지하는 격벽(9)의 개재하에 합착된 구조이다.

상기에서, 방전유지전극은 전면기판 상에 스트라이프 형태로 형성되며, 자세하게, 도 2 에 도시된 바와 같이, 방전을 일으키기 위한 투명전극으로서, 서스틴(Sustain)전극(11)과 스캔(Scan)전극(22)이 반복되도록 형성되며, 서스틴 전극(11)들은 서로 연결되도록 형성되고, 서스틴 전극(11) 및 스캔 전극들(12)상에는 그들에게 인가된 전압을 유지시키기 위한 버스전극(13)이 형성된다. 따라서, 각각의 방전 유지전극셀들은 하나의 서스틴 전극(11)과 그 상부에 형성된 버스 전극(13) 및 하나의 스캔 전극(12)과 그 상부에 형성된 버스 전극(13)으로 이루어지며, 서스틴 전극(11)과 스캔 전극(12)은  $d_1$ 만큼의 간격을 유지하도록 형성되고, 각 전극셀들 사이는  $d_2$ 만큼의 간격을 유지하도록 형성된다.

여기서, 모든 서스틴 전극들(11)에는 동일한 전압이 인가되어 있으며, 스캔 전극들 (12)에 소정 전압이 인가되면 서스틴 전극(11)과 스캔 전극(12)사이에서 방전 현상이 발생된다.

#### 발명이 이루고자 하는 기술적 과제

그러나, 상기와 같은 종래의 기술에 따른 이웃하는 전극셀들간에 인접된 서로 다른 전극들 사이에서의 방전 현상이 발생됨으로써, 오동작이 발생하여 신뢰성이 저하되고, 이러한 문제점을 해결하기 위해서는  $d_2$ 를 크게 하여야 하며, 그 경우 고정세화 및 고효율화에 문제점이 있었다.

따라서, 본 발명은 전면기판 상에 방전을 일으키기 위한 서스틴 전극 및 스캔 전극을 형성하되, 이웃하는 전극셀들간의 인접된 전극들이 동일하도록 상기 서스틴 전극 및 스캔 전극을 형성함으로써, 이웃하는 전극셀들 사이에서 방전현상이 일어나는 것을 방지할 수 있는 PDP의 제조방법을 제공하는 것을 목적으로 한다.

또한, 본 발명은 전극셀들간의 간격을 줄임으로써, 기판 상에 더 많은 전극셀을 형성시켜 집적도를 향상시킬 수 있는 PDP의 제조 방법을 제공하는 것을 목적으로 한다.

또한, 본 발명은 이웃하는 전극셀들간에 발생하는 방전을 방지함은 물론 서스틴 전극 및 스캔 전극의 폭을 넓게하여 방전 면적을 증가시킴으로써, 디스플레이 장치의 전체적인 휘도를 향상시킬수 있는 PDP의 제조 방법을 제공하는 것을 목적으로한다.

### 발명의 구성 및 작용

상기와 같은 목적은, 배면기판 상에 스트라이프 형태를 갖는 다수개의 어드레스 전극을 형성하는 단계; 상기 어드레스전극을 포함한 배면기판 전면에 제 1 유전체층을 도포하는 단계; 상기 제 1 유전체층이 도포된 배면기판 상에 격벽을 형성하는 단계; 전면기판 상에 방전을 일으키기 위하여 스트라이프 형태로 소정 간격 이격되어 형성되는 서스틴 전극 및 스캔 전극과, 상기 서스틴 및 스캔 전극에 인가된 전압을 유지시키기 위하여 상기 서스틴 전극 및 스캔 전극 상에 형성되는 버스전극으로 이루어진 다수개의 방전유지전극셀들을 형성하는 단계; 상기 방전유지전극셀들을 포함한 상기 전면기판 전면에 제 2 유전체층 및 보호층을 적층하는 단계; 상기 격벽의 개재하에 상기 배면기판과 전면기판을 합착시키는 단계를 포함하는 PDP의 제조 방법이 있어서, 상기 방전유지전극셀의 서스틴 전극 및 스캔 전극은 이웃하는 방전유지전극셀들간의 근접된 전극들이 동일한 전극이 되도록 형성하는 것을 특징으로 하는 본 발명에 따른 PDP의 제조 방법에 의하여 달성된다.

본 발명에 따르면, 이웃하는 방전유지전극셀들간의 근접된 전극들이 동일한 전극이 형성되기 때문에 이웃하는 방전유지전극셀들 사이에서 방전이 발생하는 것을 방지할 수 있다.

[실시에]

이하, 첨부된 도면을 참조하여 본 발명의 실시예를 보다 상세하게 설명한다.

도 3 는 본 발명에 따라 전면기판 상에 형성되는 서스틴 전극 및 스캔 전극의 형성 방법을 설명하기 위한 도면으로서, 전면기판(20) 상에는 스트라이프 형태를 갖는 다수개의 서스틴 전극(21)과 스캔 전극(22)들이 형성되며, 각 서스틴 전극(21) 및 스캔 전극(22) 상에는 그들 전극들에 인가된 전압을 유지시키기 위한 버스 전극(23)들이 형성된다. 또한, 인접된 서스틴 전극(21)과 스캔 전극(22) 전극은  $d_1'$  만큼의 간격을 갖으며, 여기서,  $d_1'$  는 종래의 서스틴 전극과 스캔 전극 사이의 간격인  $d_1$  과 동일한 크기이다.

도면에서, 방전유지전극셀은 각각 하나의 서스틴 전극(21), 버스 전극(23) 및 스캔 전극(22)으로 이루어지며, 예를 들어, 어느 하나의 방전유지전극셀에서의 서스틴 전극과 이웃하는 다른 하나의 방전유지전극셀에서의 서스틴 전극이 근접되도록 형성되며, 스캔 전극의 경우에도 이웃하는 방전유지전극셀들 사이에서 마찬가지로 근접되도록 형성된다.

따라서, 각각의 방전유지전극셀들은  $d_2'$  만큼의 간격을 갖게 되며, 본 발명에 따른 방전유지전극셀들간의 간격인  $d_2'$  는 종래의 방전유지전극셀들간의 간격인  $d_2$  에 비해 더 짧다. 즉, 서스틴 전극(21)과 스캔 전극(22)간의 간격인  $d_1$  또는  $d_1'$  에 비해 종래의 방전유지전극셀들간의 간격인  $d_2$  는 약  $3d_1$  의 크기이지만, 본 발명에 따른 방전유지전극셀들간의 간격인  $d_2'$  는  $d_1$  에 비해 2배의 크기를 갖는다. 따라서 종래의 이웃하는 전극셀들간의 간격을 줄임으로써, 기판 상에 형성시키는 방전유지전극셀들의 수를 증가시켜 집적도를 향상시킬 수 있다.

또한 방전유지전극셀들간의 간격을 줄임으로써, 서스틴 전극 및 스캔 전극의 폭을 증가시킬 수 있기 때문에 방전 면적을 증가시킬 수 있게 되며, 이에 따라, PDP의 전체적인 휘도를 향상시킬 수 있다.

### 발명의 효과

이상에서와 같이, 본 발명에 따른 PDP 제조 방법은 전면기판 상에 형성되는 방전유지전극셀들의 형성시에 이웃하는 전극셀들간의 근접된 전극들이 동일한 전극이 위치되도록 서스틴 전극 및 스캔 전극을 형성함으로써, 인접된 전극셀들간의 방전 현상이 발생하는 것을 방지할 수 있으며, 또한, 각 전극셀들간의 간격을 줄임으로써 집적도를 향상시킬 수 있으며, 이에 따라, 전체적인 휘도를 향상시킬 수 있다.

한편, 여기에서는 본 발명의 특정 실시예에 대하여 설명하고 도시하였지만, 당업자에 의하여 이에 대한 수정과 변형을 할 수 있다. 따라서, 이하, 특허청구의 범위는 본 발명의 진정한 사상과 범위에 속하는 한 모든 수정과 변형을 포함하는 것으로 이해할 수 있다.

### (57) 청구의 범위

#### 청구항 1

배면기판 상에 스트라이프 형태를 갖는 다수개의 어드레스전극을 형성하는 단계; 상기 어드레스전극을 포함한 배면기판 전면에 제 1 유전체층을 도포하는 단계; 상기 제 1 유전체층이 도포된 배면기판 상에 격벽을 형성하는 단계; 전면기판 상에 방전을 일으키기 위하여 스트라이프 형태로 소정 간격 이격되어 형성되는 서스틴 전극 및 스캔 전극과, 상기 서스틴 전극 및 스캔 전극에 인가된 전압을 유지시키기 위하여 상기 서스틴 전극 및 스캔 전극 상에 형성되는 버스 전극으로 이루어진 다수개의 방전유지전극셀들을 형성하는 단계; 상기 방전유지전극셀들을 포함한 상기 전면기판 전면에 제 2 유전체층 및 보호층을 적층하는 단계; 상기 격벽의 개재하에 상기 배면기판과 전면기판을 합착시키는 단계를 포함하는 PDP의 제조 방법에 있어서, 상기 방전유지전극셀의 서스틴 전극 및 스캔 전극은 이웃하는 방전유지전극셀들간의 근접된 전극들이 동일한 전극이 되도록 형성하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 제조 방법.

### 도면

#### 도면1

