

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2006-523080

(P2006-523080A)

(43) 公表日 平成18年10月5日(2006.10.5)

(51) Int. Cl.
H02J 17/00 (2006.01)F I
H02J 17/00

テーマコード (参考)

B

審査請求 未請求 予備審査請求 未請求 (全 15 頁)

(21) 出願番号 特願2006-507904 (P2006-507904)
 (86) (22) 出願日 平成16年4月5日 (2004.4.5)
 (85) 翻訳文提出日 平成17年12月5日 (2005.12.5)
 (86) 国際出願番号 PCT/NZ2004/000067
 (87) 国際公開番号 W02004/091069
 (87) 国際公開日 平成16年10月21日 (2004.10.21)
 (31) 優先権主張番号 525219
 (32) 優先日 平成15年4月9日 (2003.4.9)
 (33) 優先権主張国 ニュージーランド (NZ)

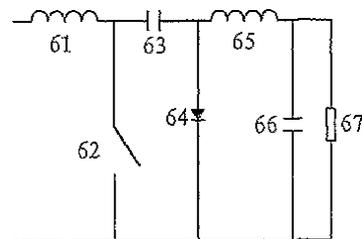
(71) 出願人 505378035
 オークランド ユニサービス エルティ
 ーディー
 ニュージーランド国 オークランド 10
 01, 70 シモンズストリート, レベル
 10
 (74) 代理人 100096024
 弁理士 柏原 三枝子
 (72) 発明者 ボーイズ, ジョン
 ニュージーランド国 オークランド 13
 10, バークデイル, アイランド ベイ
 ロード 15エイ

最終頁に続く

(54) 【発明の名称】 減結合回路

(57) 【要約】

トラック内の交流回路から誘導的に取る電力が、少なくとも部分的にスイッチング回路(62)によって電源周波数と非同期であるスイッチング回路によって減結合されている共振回路(65、66)によって受信される。スイッチオン時間とオフ時間を制御して、出力電力と、スイッチオン時間で除したスイッチオフ時間の関数である出力電圧または出力電流を調整する。



【特許請求の範囲】

【請求項 1】

交流電流電力源から誘導的に電力を受信するスイッチ可能な回路であって、受信した電力の周波数で実質的に共振し、スイッチを動作させることで前記電源から減結合することが可能であり、当該スイッチが電源周波数に無関係な周波数で周期的に動作する回路において、論理的にロスのない出力電圧と論理的にロスのない出力電流が、スイッチがオフであるフラクショナル時間によって除したスイッチがオンであるフラクショナル時間の関数であることを特徴とする回路。

【請求項 2】

請求項 1 に記載のスイッチ可能な回路において、前記出力電圧又は出力電流の一方が、前記フラクショナル時間オフで除したフラクショナル時間オンの逆関数であることを特徴とする回路。

10

【請求項 3】

請求項 1 に記載の交流電流電力源から誘導的に電力を受信するスイッチ可能な回路において、前記回路の観察 Q が、前記スイッチがオンであるフラクショナル時間を適宜選択することによって、動作中にゼロに低減されることを特徴とする回路。

【請求項 4】

請求項 1 に記載のスイッチ可能な回路において、前記スイッチ可能な回路が全波整流器と単方向性のスイッチングコンポーネントを使用していることを特徴とする回路。

【請求項 5】

請求項 1 に記載のスイッチ可能な回路において、前記回路が前記電流源に誘導的に接続されたピックアップコイルを使用しており、直列共振回路が当該ピックアップコイルに使用されていることを特徴とする回路。

20

【請求項 6】

請求項 1 に記載のスイッチ可能な回路において、前記回路が前記電流源に誘導的に接続されたピックアップコイルを使用しており、並列共振回路が当該ピックアップコイルに使用されていることを特徴とする回路。

【請求項 7】

請求項 1 に記載の回路において、前記スイッチ可能な回路が当該回路の出力サイドにバック - ブースト構成を使用していることを特徴とする回路。

30

【請求項 8】

請求項 5 に記載の回路において、前記スイッチが直列に配置されたスイッチであることを特徴とする回路。

【請求項 9】

請求項 1 に記載の回路において、前記スイッチ可能な回路が当該回路の出力サイドにチューク構成を使用していることを特徴とする回路。

【請求項 10】

請求項 7 に記載の回路において、前記スイッチが並列に配置されたスイッチであることを特徴とする回路。

【請求項 11】

請求項 1 に記載のスイッチ可能な回路において、前記スイッチが前記電源周波数より高く、電源周波数に無関係の周波数で、前記出力電圧あるいは電流を調整する可変オン / オフ時間を伴って連続的にスイッチすることを特徴とする回路。

40

【請求項 12】

請求項 1 に記載のスイッチ可能な回路において、前記スイッチが前記電源周波数より低い周波数で、前記出力電圧あるいは電流を調整する可変オン / オフ時間を伴って連続的にスイッチすることを特徴とする回路。

【請求項 13】

請求項 1 に記載のスイッチ可能な回路において、前記出力電圧が前記ピックアップコイルに誘導される電圧より高いあるいは低いことを特徴とする回路。

50

【請求項 14】

請求項 1 に記載のスイッチ可能な回路において、単一のコンポーネントの故障による故障モードが同定可能であり、前記回路がこの故障が生じた場合に自己破壊しないことを特徴とする回路。

【請求項 15】

請求項 11 に記載のスイッチ可能な回路において、最大回路電流が飽和可能な直列リアクタによって制限されることを特徴とする回路。

【請求項 16】

交流電流電力源から誘導的に電力を受信するスイッチ可能な回路を制御する方法であって、前記受信回路が前記電源の動作周波数で実質的に共振し、前記スイッチが前記電源から前記受信回路を実質的に減結合するべく周期的に動作し、前記スイッチが前記電源周波数に無関係な周波数で周期的に閉じ、理論的にロスのない出力電流と理論的にロスのない出力電圧が、スイッチがオフのサイクルあたりの時間で除したスイッチがオンのサイクルあたりの時間の関数であり、前記スイッチが閉じている周期的時間が、所望の出力電流または出力電圧のいずれかを維持するために調整されることを特徴とする方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電流搬送導体からの誘導電力伝送による電力伝送と、レシーバを減結合させることによる電流搬送導体から電力レシーバへ伝送される電力量の制御に関する。

20

【背景技術】

【0002】

発明の背景

誘導電力伝送は、導体から誘導結合されており、これらの導体から誘導伝送によって電力レシーバで受信する交流電力を当てにしている。この電力の受信は、電界集中装置によって及び/又は電力レシーバを電力周波数に同調させることによって増大させることができる。

【0003】

本明細書は、導体中の電流の周波数であるいはこの周波数近傍で共振する回路をレシーバが有するシステムに関する。誘導電力伝送用の公知の回路は、同調回路が離調して電力の流れが減少するときに実質的に無効電力を生じることがある。

30

【0004】

問題点

不必要な無効電力が流れる問題は、「離調」コントローラとして知られているコントローラを用いることによってほとんど完全に克服することができるが、設計者が行いうる選択が非常に制限されている。これらのコントローラは、負荷から同調回路の接続を切り離すことによって稼動し、これは、誘導電力受信回路から負荷を減結合させることによる。この減結合は、電力周波数より遅いレートで生じたり、あるいは、電力周波数より早いレートで生じることもある。いずれの場合も、電源から取った平均電力は低減する。結合時間と減結合時間の関係は変化することがあり、コントローラは負荷に部分的に変化する減結合するように効率的に稼動する。

40

【0005】

誘導電力レシーバに並列回路トポロジィが用いられている場合は、最大負荷電流が固定され、出力電圧を増加させることによってのみ短い過渡状態において電力が増加する。ほとんどの装置は電圧検知型であるので、これを受け入れることはできない。反対に、電力受信回路が直列の同調回路であれば、最大出力電圧は固定であるが、過渡的なサージ電流によって電力が増加する。ここで、平均出力電圧はスイッチデューティサイクルによって設定することができるが、必要に応じて電流が過渡的に増加することがある。しかしながら、これらの過渡的なサージは、ピックアップコイルと同調コンデンサにかかる高電圧に対応するものであり、これも受け入れられない。

50

【0006】

従来技術

共振誘導電力伝送は公知である。例えば、Turner et al. の米国特許第4,914,539号は、エアラインの座席に電力を供給する誘導電力伝送システムを記載している。この明細書は、正の (positive-going) 回路の一部としての共振回路をショートさせることによって同期調整した共振電力レシーバを記載している。この回路は、実質的にサイクルあたり1/4サイクル未満の共振回路の短絡が、回路のリアクタンスを変化させるよう構成されている。回路のリアクタンスの変化が、回路の共振をシフトさせ、入手可能な電力が減少する。しかしながら、実質的には無効電力フローがトラック導体とレシーバの間に存在し、したがって、これは出力の減結合ではない。

10

【0007】

国際公開W001/71882号は、同期スイッチが電力波形の立ち上がりハーフサイクルの部分で並列共振回路をショートさせる共振回路を記載している。この回路は、スイッチあるいは負荷がオープン状態で止まった場合に、危険な状態を誘発することがある。

【0008】

米国特許第5,293,308号は、トラック導体からレシーバへの電力フローが本質的に完全に減結合できる共振回路が開示されている。ここでは、非同期スイッチが並列共振回路をショートさせるか、あるいは要求されるあらゆるスイッチング周波数で直列共振回路の少なくとも一部をオープンにする。いずれの場合も、共振回路に伝送される電力を、ほぼゼロに低減することができる。スイッチのデューティサイクルの変化が、あらゆる要求される出力電力を最大限まで提供する。最小電力状態において、逆の無効電力フローは本質的に存在しない。

20

【0009】

本発明の目的

本発明は、誘導電力伝送用共振レシーバを切り替え可能に減結合して、伝送パワーが、最大電圧あるいは最大電流の制限が小さい非常に広いレンジの結合状態を受け入れるように調整可能とする方法を提供することを目的とする。

【0010】

本発明の更なる目的は、制御回路の故障モードを知って、保護手段を組み入れて回路がスイッチ故障あるいはレシーバ負荷の故障に対して安全に停止するようにすることである。最後に、本発明の更なる目的は、少なくとも有益な選択を公共に提供することである。

30

【0011】

発明の記載

本発明の特徴の一つは、交流電力源から誘導的に電力を受信するスイッチ可能な回路に関し、この回路は、受信した電力の周波数で実質的に共振するが、電源周波数に無関係な周波数で周期的に動作するスイッチを動作させることによって電源から減結合することができ、理論的にロスのない出力電圧と理論的にロスのない出力電流が、スイッチオフであるフラクショナル時間によって除したスイッチがオンであるフラクショナル時間の関数であることである。

【0012】

好ましくは、出力電圧または出力電流の一方が、フラクショナル時間オフで除したフラクショナル時間オンの逆関数である。

40

【0013】

好ましくは、前記回路の観察したQは、前記スイッチがオンであるフラクショナル時間を好適に選択することによって動作中にゼロに低減されうる。

【0014】

好ましくは、前記スイッチ可能な回路が、全波整流器と、単方向性スイッチングコンポネントを用いている。

【0015】

好ましくは、前記回路が電流源に誘導的に接続されたピックアップコイルを用いており

50

、このピックアップコイルに直列共振回路が使用されている。

【0016】

好ましくは、前記回路が電流源に誘導的に接続されたピックアップコイルを用いており、このピックアップコイルに並列共振回路が使用されている。

【0017】

好ましくは、前記スイッチ可能な回路が回路の出力側にバック・ブースト構成を使用している。

【0018】

好ましくは、前記スイッチが直列に配列されたスイッチである。

【0019】

好ましくは、前記スイッチ可能な回路が、回路の出力側にチューク (Cuk) 構成を使用している。

【0020】

好ましくは、前記スイッチが並列に配列されたスイッチである。

【0021】

好ましくは、前記スイッチが電源周波数より高く、電源周波数に無関係な周波数で、可変オン/オフ時間を伴って連続的に切り替わっており、出力電圧あるいは電流を調整する。

【0022】

代替的に、このスイッチは電源周波数より低い周波数で、可変オン/オフ時間を伴って連続的に切り替わっており、出力電圧及び電流を調整する。

【0023】

好ましくは、出力電圧はピックアップコイルに誘導された電圧よりも高くても、あるいは低くてもよい。

【0024】

好ましくは、シングルコンポーネントの故障を原因とする故障モードが同定可能であり、このような故障が生じた場合に回路は自己破壊しない。

【0025】

好ましくは、最大回路電流が直列に接続した飽和リアクタによって制限されている。

【0026】

本発明のその他の特徴は、交流電流電力源から誘導的に受信する電力用のスイッチ可能な回路を制御する方法に関し、この受信回路が電源動作周波数で実質的に共振し、このスイッチが周期的に動作して、前記受信回路を電源から実質的に減結合し、前記スイッチが前記電源周波数と無関係な周波数で周期的に閉じ、理論的にロスのない出力電流と理論的にロスのない出力電圧がスイッチがオフであるサイクル時間で除したスイッチがオンであるサイクル時間の関数であり、スイッチが閉じられる周期的時間が調整されて、所望の出力電流または出力電圧を維持することである。

【0027】

図1を参照すると、電源11から電力を受信するインダクタ12とコンデンサ13でなる並列共振回路を用いたレシーバ回路への入力部が示されている。電源11の出力は14で全波整流される。

【0028】

図2は、全波整流器24を伴うインダクタ22とコンデンサ23でなる直列同調共振回路を用いたレシーバ回路の入力部を示す。整流器24は平滑コンデンサ25によってシャントされる。

【0029】

図3は、図1に示す出力に接続すると公知のレシーバ回路となり、全波整流器14からのその出力は、ブーストインダクタ31を介して抵抗35と平滑コンデンサ34でなる負荷回路へ整流器33を介して印加される。非同期スイッチ32は負荷をショートさせることができ、本質的に電源からレシーバを完全に減結合させる動作をする。このような状態

10

20

30

40

50

においては、この回路は電源からほんのわずかな電力を受け取る。

【0030】

図4を図1の出力に接続すると、バックコントローラを伴う並列共振レシーバとなる。

【0031】

図5を図1の出力に接続すると、バック・ブーストコントローラを伴う並列共振レシーバとなる。ここでは、整流器14からの出力が、バックブーストインダクタ52と非同期スイッチ51と整流器53を介して負荷回路54と55に供給される。スイッチ51が閉じたときに減結合となる。

【0032】

図6を図1に示す出力に接続すると、チューク制御回路を伴う並列共振レシーバとなる。ここで、整流器14からの出力が、チュークインダクタ61、非同期スイッチ62、コンデンサ63および整流器64を介して負荷回路65、66、67に供給される。

10

【0033】

スイッチ62が閉じたときに減結合となる。

【0034】

図3を図2の出力に接続すると、平滑コンデンサ25にかかる直列同調共振回路のDC出力が、ブーストインダクタ31を介し、整流器33を介して抵抗35の負荷回路と平滑コンデンサ34に接続される。非同期スイッチ33が上述の電源周波数と同じ周波数でスイッチされると負荷へ制御電力が流れ、スイッチ33がオンになると、電力が負荷に伝送されず、オフになると伝送される。このスイッチオフに伴って、この回路の出力電圧が次第に安定するが、電力フローは制御できなくなる。この回路は、電源から減結合することができない。

20

【0035】

図4を図2の出力に接続すると、公知のレシーバ回路ができる。全波整流器24と、平滑DCコンデンサ25からの出力が、バックインダクタ43と整流器42を介して通常コンデンサ44と抵抗45でなる負荷回路に与えられる。

【0036】

非同期スイッチ41は電力の伝送を変える働きをする。スイッチ41が開いていれば、電力は負荷に伝送されず、逆に閉じていれば伝送される。スイッチ41が開いているときに、整流器42はバックインダクタ43に連続的な電流フローを提供する。更に、スイッチ41が開いているときは、本質的に、電源からレシーバを完全に減結合する。このような状態では、回路は電源からほんのわずかの電力を受信するだけである。

30

【0037】

図5を図2の出力に接続すると、バック・ブースト制御回路を伴う直列共振レシーバができる。スイッチ51は、コンデンサ54と抵抗55を具える負荷回路にバック・ブーストインダクタ52と整流器53を介して電力を供給する。スイッチを開くことによって、共振回路への電力フローが防止されて減結合となり、負荷の二次側の電力フローを防止することにもなる。

【0038】

図6を図2の出力に接続すると、チュークコントロール回路を伴う直列共振レシーバとなる。二次側のインダクタ61が、非同期スイッチ62、チュークコンデンサ63、および整流器64を介して、インダクタ65、コンデンサ66および抵抗67を具える負荷回路に電力を供給する。スイッチの動作は、効果的に減結合を提供する。

40

【表 1】

図	チューニング	制御 減結合能力	理論的出力電流 (I_o)	理論的出力電圧 (V_o)	観 察 Q	理論的 出力電力
1+3	並列	有	$\frac{\pi}{2\sqrt{2}} \frac{IM}{L} (1-D)$	$\frac{2\sqrt{2}}{\pi} \omega MI Q \frac{1}{(1-D)}$	$\frac{\pi}{2\sqrt{2}} \frac{V_o}{\omega MI} (1-D)$	$\omega I^2 \frac{M^2}{L} Q$
1+4	並列	無	$\frac{\pi}{2\sqrt{2}} \frac{IM}{L} \frac{1}{D}$	$\frac{2\sqrt{2}}{\pi} \omega MI Q D$	$\frac{\pi}{2\sqrt{2}} \frac{V_o}{\omega MI} \frac{1}{D}$	$\omega I^2 \frac{M^2}{L} Q$
1+5	並列	有	$\frac{\pi}{2\sqrt{2}} \frac{IM}{L} \frac{(1-D)}{D}$	$\frac{2\sqrt{2}}{\pi} \omega MI Q \frac{D}{(1-D)}$	$\frac{\pi}{2\sqrt{2}} \frac{V_o}{\omega MI} \frac{(1-D)}{D}$	$\omega I^2 \frac{M^2}{L} Q$
1+6	並列	有	$\frac{\pi}{2\sqrt{2}} \frac{IM}{L} \frac{D}{(1-D)}$	$\frac{2\sqrt{2}}{\pi} \omega MI Q \frac{(1-D)}{D}$	$\frac{\pi}{2\sqrt{2}} \frac{V_o}{\omega MI} \frac{D}{(1-D)}$	$\omega I^2 \frac{M^2}{L} Q$
2+3	直列	無	$\frac{2\sqrt{2}}{\pi} \frac{IM}{L} Q (1-D)$	$\frac{\pi}{2\sqrt{2}} \omega MI \frac{1}{(1-D)}$	$\frac{\pi}{2\sqrt{2}} \frac{LI_o}{MI} \frac{1}{(1-D)}$	$\omega I^2 \frac{M^2}{L} Q$
2+4	直列	有	$\frac{2\sqrt{2}}{\pi} \frac{IM}{L} Q \frac{1}{D}$	$\frac{\pi}{2\sqrt{2}} \omega MID$	$\frac{\pi}{2\sqrt{2}} \frac{LI_o}{MI} D$	$\omega I^2 \frac{M^2}{L} Q$
2+5	直列	有	$\frac{2\sqrt{2}}{\pi} \frac{IM}{L} Q \frac{(1-D)}{D}$	$\frac{\pi}{2\sqrt{2}} \omega MI \frac{D}{(1-D)}$	$\frac{\pi}{2\sqrt{2}} \frac{LI_o}{MI} \frac{D}{(1-D)}$	$\omega I^2 \frac{M^2}{L} Q$
2+6	直列	有	$\frac{2\sqrt{2}}{\pi} \frac{IM}{L} Q \frac{D}{(1-D)}$	$\frac{\pi}{2\sqrt{2}} \omega MI \frac{(1-D)}{D}$	$\frac{\pi}{2\sqrt{2}} \frac{LI_o}{MI} \frac{(1-D)}{D}$	$\omega I^2 \frac{M^2}{L} Q$

表 1

【0039】

これらの全ての回路のパフォーマンスは、その理論的出力電圧及び理論的出力電流によって比較することができ、全結果が表 1 に与えられている。ここで、 I はトラック電流、 M はトラックとレシーバコイルの間の相互インピーダンス、 L はレシーバコイルのインダクタンス、 D は各回路のスイッチ（すなわち、32、41、51、62）がオンであるときのフラクショナル時間、 ω はトラック周波数、 V_o は出力電圧、 I_o は出力電流である。唯一の制御量は D であり、理論的 maximum 出力電力は、回路の Q の設計（レシーバコイルのクオリティファクタ）によって変化する。ここで、新規な観察を行い、特定の動作状態下での共振回路で生じる平均共振の測定値である観察 Q （回路が動作している間に観察者が実際に見たものとして決定される）が表 1 にリストされている。 D を変化させることによって観察 Q が本質的にゼロに低減するのであれば、回路は本質的に減結合することができる。したがって、図 1+4 と図 2+3 でできる回路を除くすべての回路は、本質的に完全

10

20

30

40

50

に減結合できる。

【0040】

部分的に制御可能な減結合回路

制御回路3は、直列回路2と組み合わせたときに、完全に減結合できない。すなわち、スイッチが開くと出力に電力が供給される。しかしながら、短期間の間に直列コンデンサがチャージして、回路は更なる出力を防止し、効果的に出力を減結合するという利点がある。したがって、この回路は電源周波数より高いスイッチング周波数で動作するが、電源周波数より低い周波数での安全なスイッチングに好適である。

【0041】

制御可能な減結合回路

図5および6の制御回路は、本質的に、直列または並列の同調共振回路に完全に減結合することができ、誘導スイッチング回路に適用するにおいてこれらの回路をユニークなものにしている。これらの結果は全く予想されないものである。例えば、図5のバック-ブースト回路は、図2による直列共振入力のため図4の構成と同じように見え、直列同調回路とともに動作することが期待される。しかし、図1の並列共振回路と共に動作することは期待されないが、実際は動作する。図1+3および図2+4の公知のレシーバは、高速スイッチングまたは低速スイッチングのいずれを用いても制御することができるが、図5及び6の新規な回路は、高速スイッチングコントローラと共に動作させるべきである。

10

【0042】

並列同調回路(図1+3)の通常の動作では、出力電流が固定で、入力電圧は同調回路の最大許容Qに正比例して増加し得る。同様に、図2+4の回路では、出力電圧は名目上固定であるが、電流は、共振回路の許容Qによっては増加することができる。しかしながら、実際は、時間が経過するにつれてピックアップコイルと導体を流れる電流間の相互インダクタンスが変化するため、これらを理想の値とするのは難しい。従って、図1+3では、出力電流は最悪のケースの状態が必要とされる電流より多くなくてはならず、図2+4の出力電流についても同様である。

20

【0043】

したがって、実際は、回路は常に非理想的な状態で動作する。

【0044】

直列共振モードでは、図5および6の両回路の出力電流は、ピックアップコイルに生じる電圧以上あるいは以下に好適に制御された出力電圧を有する一方で、電力フローはレシーバの電流と観察Qに依存している。

30

【0045】

したがって、Mの大きな変化を補償することができる。このことは、広いレンジで動作可能とするユニークな特徴である。同様に、並列共振モードでは、図5および6の双方の出力電流を、共振レシーバ内のいずれかの公称設計ポイント以上あるいは以下に好適に制御することができ、Mが大きく変化しても一定の電流バッテリチャージに要求されるような、定出力電流を可能とする。ここでは、電力フローは、レシーバの電圧と観察Qに依存している。これらの利点は、以下に説明する実施例によって明確になる。

【表 2】

図	誘導電圧 ωMI	短絡電流 $\frac{MI}{L}$	観 察 Q; D @ 定格電力	観 察 Q; D @ 最大電力 300V	最大実現可能 電力出力 @300V	観 察 Q; D @ 150% 定格電力
1+3	40V	3A	7.5 ; 0.1	8.33 ; 0	1kW	不可
2+4	360V	0.333A	7.5 ; 0.75	∞ ; 0.75	∞ (実際の Q により制限)	11.25 ; 0.75
2+5	360V	0.333A	7.5 ; 0.429	∞ ; 0.429	∞ (実際の Q により制限)	11.25 ; 0.429
2+5	90V	1.33 A	7.5 ; 0.75	∞ ; 0.75	∞ (実際の Q により制限)	11.25 ; 0.75

表 2 : 電力 900W、出力 300VDC 用レシーバ

10

【表 3】

図	誘導電圧 ωMI	短絡電流 $\frac{MI}{L}$	観 察 Q; D	出力電圧 (V)	出力電力 (W)
1+3	28V	2.1	11.9 ; 0	300	700 (Max)
2+4	252V	0.233	15.3 ; 1	280 (Max)	900
2+5	252V	0.233	15.3 ; 0.517	300	900
2+5	63V	0.931	15.3 ; 0.82	300	900

表 3 : 電力 900W、出力 300VDC、M=70% 用レシーバ

20

【表 4】

図	誘導電圧 ωMI	短絡電流 $\frac{MI}{L}$	観 察 Q; D	出力電圧 (V)	出力電力 (W)
1+3	20V	1.5	16.66 ; 0	300	500 (Max)
2+4	180V	0.167	29.9 ; 1	200 (Max)	900
2+5	180V	0.167	29.9 ; 0.6	300	900
2+5	45V	0.665	29.9 ; 0.857	300	900

表 4 : 電力 900W、出力 300VDC、M=50% 用レシーバ

30

【0046】

40

表 2 において、図 1 + 3 及び図 2 + 4 の公知技術のレシーバを、新規レシーバ (図 2 + 5) の二つの設計と比較して、新規レシーバの有益な特性を示している。各レシーバは、300VDC での期待出力 900W、および設計 Q を 7.5 として設計されたものとする。

【0047】

通常の動作での、公称誘導電圧、短絡電流、および動作 D が各レシーバについて示されている。この表は、出力電圧制御が望まれている場合に、図 1 + 3 の公知のレシーバの出力は制限されているが、直列同調共振入力を伴うレシーバは、実際の観測 Q によってのみ制限される。観測 Q 1 - 10 は、実用上使用される典型的な値である。いくつかのケースでは、コンポネントが十分に正確であることはありそうもないので、これより大きな値が

50

使用されることはありそうもない。システムを同調状態に保持する追加の手段が導入されるのであれば、最大20のQの値が可能である。

【0048】

表3および表4は、電圧レシーバと電流搬送導体間の相互カップリングが低減したとき（レシーバが機械的に電流搬送導体に整列していない場合に生じる）の各レシーバの可能出力との効果を示す。実際には電力送出手が実際のQによって制限されることがあるにもかかわらず、図2+5（あるいは2+6）の新規レシーバのみが、示されている条件下で、所望の出力電圧と、電力送出手の双方を理論的に送出手することができる。図1+3は、Mの低減に伴って電力が厳しく制限され、図2+4は必要な電圧出力を提供することができない。

10

【0049】

回路の技術的な利点

IPTアプリケーションに使用する従来のレシーバは、図1+3のものであり、表に示すように、観察Qを7.5とする設計を実行するものである。しかしながら、負荷が電圧感知型であるほとんどの場合、あらゆる種類の電力サージが不可能であり、単純に瞬間的な過負荷に合致しない。更に、レシーバが電流搬送導体に対して整合しておらず、相互インダクタンスが30%減少する（表3）ような場合は、表に示すように最大出力電力が30%低減する。

【0050】

現存の知識を用いて、図2+4をこれらの図の上で改良することができる。ここでは、通常の負荷を接続することができる。観察Qを増加させることによって50%の電力サージを接続することができるが、所望の出力電圧を保って不整合の問題を補償することができない。サージ電圧と低減したMの双方によって、共振コンポネントに非常に高い電圧が起る。

20

【0051】

図5および6の新規な回路では、図2+4と同じレシーバのデザインを使用することができる。これらの場合、電力サージを接続することができ、低減されたMの値も合致するが、共振電圧はやはり非常に高い。これらの場合、観察Qの値は図2+4のQと同じである。

【0052】

しかしながら、新規発明においては、完全に異なるデザインのレシーバを使用することができる（表2、3および4に示すように）。この場合、レシーバのデザインは、図2+4の0.75と同じスイッチデューティサイクルを有するように選択される。このレシーバの公称短絡電流と誘導電圧は全く異なる。このレシーバは、150%のサージを受け入れることができ、共振コンポネントに過剰な高電圧を生じることなく、Mの不整合による30%の降下を受け入れることができる。すべてのケースにおいて、共振電圧（MIQに等しい）は、1kV未満である。この図は、電力出力に150%のサージを生成するのに約4kVの共振電圧が求められる図2+4と対照的である。

30

【0053】

上述した最後の実施例では、図2+5の出力DC電圧が、レシーバコイルの誘導電圧より非常に高い。しかしながら、その他の状況では、低出力電圧を生成する非常に高い共振電圧を容易に得ることができ、スイッチを低電流でスイッチングすることができる。

40

【0054】

図2+5について示した上述の利点は、図2+6についても同じである。所望の電圧制御出力について上述したとおり、バッテリーチャージ出力用に図1+5および図1+6の回路を用いて、図1+3および図2+4の公知のレシーバを越える同様の利点を有する制御出力電流を提供することができる。

【0055】

変形例

すべてのIPT回路の理想的な制御方法は、減結合であり、短絡回路からオープン回路

50

のレンジにわたる負荷の状態に関係なく、スイッチを常に動作させてレシーバ回路を減結合とし、電流搬送導体からレシーバコイルへ電力が伝送されないようにすることである。スイッチを機能させ続けることで、この理想的な状態は常に実現される。しかしながら、減結合が不可能な回路及び/又はスイッチが故障してしまった回路用に、飽和可能なインダクタをピックアップコイルあるいはその同調コンデンサに配置することで保護機能を実現することができる。潜在的に危険な共振が生じると、この飽和可能なインダクタがレシーバコイルを離調し、電流搬送導体から実電力フローを低減させる。減結合は、相当な無効電力フローが生じる場合は実現されないが、爆発あるいは火災のリスクは非常に少なくなる。

【0056】

10

産業上の利用可能性

本発明は移動車両の電力供給、アイソレーションが要求されるために電源から離れている装置の電力供給、および離れたところにある装置への供給電力の制御に利用される。

【図面の簡単な説明】

【0057】

本発明の新規であると考えられるこれらの特徴およびその他の特徴は、実施例を記載した以下の説明から明らかになる。添付の部分的図面を参照して、潜在的レシーバ回路は、図1または図2のいずれかをレシーバ完成体の共振部として具え、図3、4、5あるいは6のいずれか一つを制御部として具える。このように、8つの潜在的レシーバが可能であり、これらは表1に記載されている。

20

【図1】図1は、制御していない並列共振レシーバを示す。

【図2】図2は、制御していない直列共振レシーバを示す。

【図3】図3は、ブースト構成における制御回路を示す図である。

【図4】図4は、バック構成における制御回路を示す図である。

【図5】図5は、バック-ブースト構成における制御回路を示す図である。

【図6】図6は、チューク構成における制御回路を示す図である。

【0058】

8つの潜在的レシーバは、下記の図の組み合わせによって構築される。一番目の図はレシーバの共振入力部に関するものであり、二番目の図はコントローラのタイプに関する。

30

図1 + 3は、公知技術のレシーバ減結合回路を示す。

図1 + 4は、減結合できない理論上のレシーバ回路を示す。

図1 + 5は、本発明の新規な回路を示す。

図1 + 6は、本発明の新規な回路を示す。

図2 + 3は、減結合できない潜在的レシーバ回路を示す。

図2 + 4は、公知のレシーバ減結合スイッチ回路を示す。

図2 + 5は、本発明の新規な回路を示す。

図2 + 6は、本発明の新規な回路を示す。

【 図 1 】

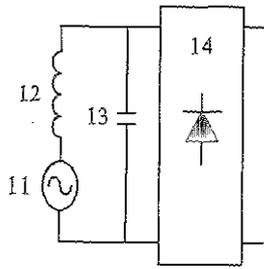


Figure 1

【 図 2 】

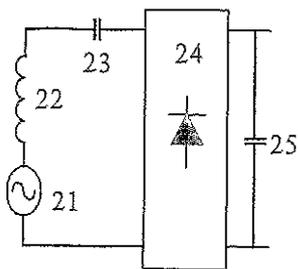


Figure 2

【 図 5 】

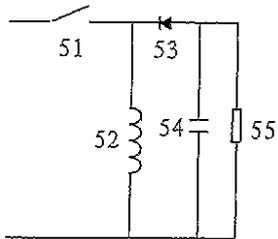


Figure 5

【 図 3 】

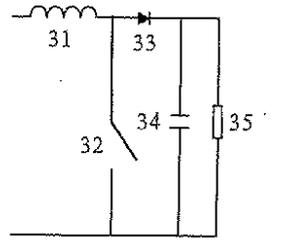


Figure 3

【 図 4 】

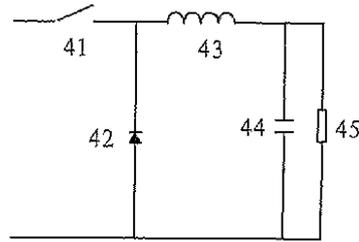


Figure 4

【 図 6 】

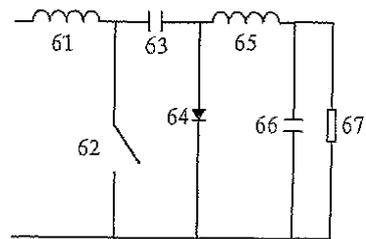


Figure 6

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/NZ2004/000067
A. CLASSIFICATION OF SUBJECT MATTER Int. Cl. ⁷ : H02J 5/00; H01F 38/14 According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) DWPI : IPC H02J 3/-, 5/-, H02M 7/-, H01F 38/14 and keywords: (inductive, switch, resonant, control, rectify, detune, decouple) and similar terms. ESP@CE & key words: inductive, power, transfer, control		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P,A	US 6705441 B1 (BOYS et al.) 16 March 2004 The Entire Document	
A	US 6483202 B1 (BOYS) 19 November 2002 The Entire Document	
P,A	US 6621183 B1 (BOYS) 16 September 2003 The Entire Document	
A	US 6317338 B1 (BOYS) 13 November 2001 The Entire Document	
P,A	US 6686823 B2 (ARNTZ et al.) 3 February 2004 The Entire Document	
<input type="checkbox"/> Further documents are listed in the continuation of Box C <input checked="" type="checkbox"/> See patent family annex		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "E" earlier application or patent but published on or after the international filing date "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "O" document referring to an oral disclosure, use, exhibition or other means "&" document member of the same patent family "P" document published prior to the international filing date but later than the priority date claimed		
Date of the actual completion of the international search 13 July 2004		Date of mailing of the international search report 19 JUL 2004
Name and mailing address of the ISA/AU AUSTRALIAN PATENT OFFICE PO BOX 200, WODEN ACT 2606, AUSTRALIA E-mail address: pct@ipaustralia.gov.au Facsimile No. (02) 6285 3929		Authorized officer AMOD PRADHAN Telephone No : (02) 6283 2510

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/NZ2004/000067

This Annex lists the known "A" publication level patent family members relating to the patent documents cited in the above-mentioned international search report. The Australian Patent Office is in no way liable for these particulars which are merely given for the purpose of information.

Patent Document Cited in Search Report		Patent Family Member					
US	6705441	AU	74620/00	AU	772748	CA	2383644
		EP	1219000	WO	2001/18936		
US	6483202	AU	12654/99	EP	1032963	NZ	329195
		TW	415896	WO	1999/26329		
US	6621183	AU	17898/99	EP	1050094	TW	416172
US	6317338	AU	752159	AU	75564/98	CA	2288877
		EP	1010229	WO	1998/50993		
US	6686823		NONE				

Due to data integration issues this family listing may not include 10 digit Australian applications filed since May 2001.

END OF ANNEX

フロントページの続き

(81) 指定国 AP(BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(72) 発明者 コビック, グラント, アンソニー
ニュージーランド国 オークランド 1 3 3 3, サンドリンガム, ハーバーストックロード 2 8