



(12) 发明专利

(10) 授权公告号 CN 109075420 B

(45) 授权公告日 2020.11.03

(21) 申请号 201780025627.4

(22) 申请日 2017.04.25

(65) 同一申请的已公布的文献号
申请公布号 CN 109075420 A

(43) 申请公布日 2018.12.21

(30) 优先权数据
16166973.4 2016.04.26 EP

(85) PCT国际申请进入国家阶段日
2018.10.25

(86) PCT国际申请的申请数据
PCT/CN2017/081886 2017.04.25

(87) PCT国际申请的公布数据
W02017/186099 EN 2017.11.02

(73) 专利权人 华为技术有限公司
地址 518129 广东省深圳市龙岗区坂田华为总部办公楼

(72) 发明人 克里斯托夫·施普兰格尔

(54) 发明名称

印刷电路板和波导之间的射频互连

(57) 摘要

一种系统,包括:波导(100),其具有带有第一端(102)的开口104的主体;和印刷电路板PCB(106),其具有底侧(106b)和相对的顶侧(106a),其中,所述PCB(106)包括从所述PCB(106)的所述底侧(106b)至所述顶侧(106a)以层堆叠布置的接地层(108)、介电材料层(110)和信号层(112),其中,所述介电材料层(110)布置在所述接地层(108)与所述信号层(112)之间,其中,所述信号层(112)包括耦合焊盘(114)以及均连接至所述耦合焊盘(114)的第一输出传输线(116)和第二输出传输线(118),还包括所述接地层(108)中的非导电槽(120),还包括穿过所述介电材料层(110)将所述耦合焊盘(114)电连接到所述接地层(108)的电壁(122);其中,所述波导(100)的所述第一端(102)布置在所述底侧(106b)上并且与所

提托·科基诺斯

阿杰·巴布·冈图帕里

法比奥·摩根

布鲁诺·比斯孔蒂尼

(74) 专利代理机构 北京同立钧成知识产权代理有限公司 11205

代理人 杨文娟 臧建明

(51) Int.Cl.

H01P 5/107 (2006.01)

(56) 对比文件

CN 104485500 A, 2015.04.01

CN 104485500 A, 2015.04.01

CN 203119074 U, 2013.08.07

CN 203119074 U, 2013.08.07

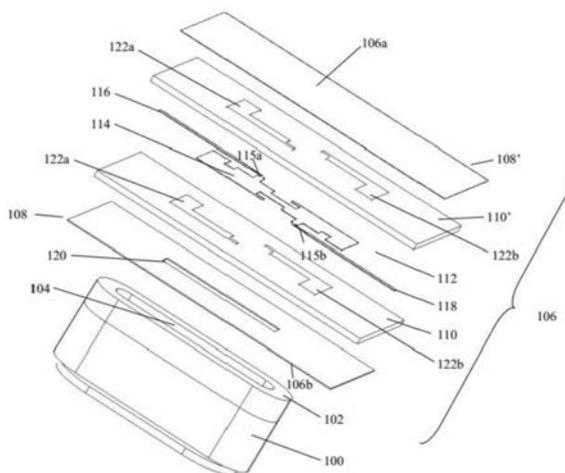
CN 1620738 A, 2005.05.25

US 5793263 A, 1998.08.11

审查员 张莹

权利要求书3页 说明书7页 附图7页

述接地层(108)电连接;其中,所述开口(104)、所述非导电槽(120)和所述耦合焊盘(114)对齐,使得在所述层堆叠的堆叠方向上,所述开口(104)、所述非导电槽(120)和所述耦合焊盘(114)至少部分重叠。



1. 一种系统,包括:

波导(100),其具有主体,所述主体具有带有开口(104)的第一端(102);和

印刷电路板PCB(106),其具有底侧(106b)和相对的顶侧(106a),其中,所述PCB(106)包括从所述PCB(106)的所述底侧(106b)至所述顶侧(106a)以层堆叠布置的接地层(108)、介电材料层(110)和信号层(112),其中,所述介电材料层(110)布置在所述接地层(108)与所述信号层(112)之间,其中,所述信号层(112)包括耦合焊盘(114)以及均连接至所述耦合焊盘(114)的第一输出传输线(116)和第二输出传输线(118);

其中,所述PCB还包括所述接地层(108)中的非导电槽(120);

其中,所述PCB还包括穿过所述介电材料层(110)将所述耦合焊盘(114)电连接到所述接地层(108)的电壁;

其中,所述开口(104)、所述非导电槽(120)和所述耦合焊盘(114)在所述层堆叠的堆叠方向上至少部分重叠;

其中,所述PCB(106)的每个层设置有通孔,该通孔用于容纳用于将所述PCB(106)拧到所述波导(100)上的螺钉(202),并且每个层的通孔对齐使得通孔在堆叠方向上重合,由此形成从所述PCB(106)的顶侧(106a)延伸到所述PCB(106)的底侧(106b)的孔,其中,从所述PCB(106)的顶侧(106a)延伸到所述PCB(106)的底侧(106b)的所述孔与所述波导(100)中的开口(104)、所述非导电槽(120)和所述耦合焊盘(114)不重叠;

其中,所述通孔被金属化并且形成所述电壁的一部分;

其中,所述信号层(112)的所述通孔以及因此从所述PCB(106)的顶侧(106a)延伸到所述PCB(106)的底侧(106b)的所述孔被布置为紧邻所述耦合焊盘(114),以使所述信号层(112)的所述通孔的中心轴与所述波导开口(104)的对称点之间的距离在所述波导(100)的所述开口(104)的宽度的60%至300%之间;

其中,所述系统还包括在所述波导(100)的所述第一端(102)和所述PCB(106)的所述底侧(106b)之间附接到所述波导(100)的所述第一端(102)的阶梯式阻抗变换器。

2. 根据权利要求1所述的系统,其中,所述信号层(112)的所述通孔以及因此从所述PCB(106)的顶侧(106a)延伸到所述PCB(106)的底侧(106b)的所述孔被布置为紧邻所述耦合焊盘(114),以使所述信号层(112)的所述通孔的中心轴与所述波导开口(104)的对称点之间的距离在所述波导(100)的所述开口(104)的宽度的100%至250%之间。

3. 根据权利要求1所述的系统,其中,所述电壁(122)布置在所述耦合焊盘(114)的至少一个边缘部分(124)上并与之接触。

4. 根据权利要求1至3中任一项所述的系统,其中,所述耦合焊盘(114)以及所述第一和第二输出传输线(116, 118)相对于所述耦合焊盘(114)的对称点是点对称的。

5. 根据权利要求1至3中任一项所述的系统,其中,所述耦合焊盘(114)以及所述第一和第二输出传输线(116, 118)相对于延伸穿过所述耦合焊盘(114)的对称点的轴是镜像对称的,所述轴垂直于所述耦合焊盘(114)的主延伸方向,其中,所述耦合焊盘(114)的所述主延伸方向是所述耦合焊盘(114)具有其最大延伸的方向。

6. 根据权利要求1至3中任一项所述的系统,其中,所述电壁至少由至少在所述信号层(112)和所述接地层(108)之间延伸穿过所述介电材料层(110)的多个导电通孔(602)形成。

7. 根据权利要求1至3中任一项所述的系统,其中,所述电壁包括分开的第一和第二电

壁部分(122a, 122b),从而形成所述第一和第二输出传输线(116, 118)延伸穿过的至少两个开口(502, 504)。

8. 根据权利要求1至3中任一项所述的系统,

其中,所述PCB还包括所述信号层(112)中的第一阻抗匹配部分(115a)和第二阻抗匹配部分(115b);

其中,所述第一输出传输线(116)通过所述第一阻抗匹配部分(115a)连接到所述耦合焊盘(114);和

其中,所述第二输出传输线(118)通过所述第二阻抗匹配部分(115b)连接到所述耦合焊盘(114)。

9. 根据权利要求1至3中任一项所述的系统,其中,所述层堆叠还包括另外的介电材料层(110')和另外的接地层(108');

其中,所述另外的介电材料层(110')布置在所述信号层(112)上;和

其中,所述另外的接地层(108')布置在所述另外的介电层(110')上。

10. 根据权利要求9所述的系统,其中,所述电壁(122)还将所述另外的接地层(108')电连接到所述耦合焊盘(114)和所述接地层(108)。

11. 一种具有底侧(106b)和相对的顶侧(106a)的印刷电路板PCB(106),其中所述PCB(106)包括从所述PCB(106)的所述底侧(106b)到所述顶侧(106a)以层堆叠布置的接地层(108)、介电材料层(110)和信号层(112),其中,所述介电材料层(110)布置在所述接地层(108)和所述信号层(112)之间,其中,所述信号层(112)包括耦合焊盘(114)以及均连接至所述耦合焊盘(114)的第一输出传输线(116)和第二输出传输线(118);

还包括所述接地层(108)中的非导电槽(120);

还包括穿过所述介电材料层(110)将所述耦合焊盘(114)电连接到所述接地层(108)的电壁(122);

其中,所述非导电槽(120)和所述耦合焊盘(114)在所述层堆叠的堆叠方向上至少部分地重叠;

其中,所述PCB(106)的每个层设置有通孔,该通孔用于容纳用于将所述PCB(106)拧到波导(100)上的螺钉(202),并且每个层的通孔对齐使得通孔在堆叠方向上重合,由此形成从所述PCB(106)的顶侧(106a)延伸到所述PCB(106)的底侧(106b)的孔,其中,从所述PCB(106)的顶侧(106a)延伸到所述PCB(106)的底侧(106b)的所述孔与所述波导(100)中第一端(102)的开口(104)、所述非导电槽(120)和所述耦合焊盘(114)不重叠;

其中,所述通孔被金属化并且形成所述电壁的一部分;

其中,所述信号层(112)的所述通孔以及因此从所述PCB(106)的顶侧(106a)延伸到所述PCB(106)的底侧(106b)的所述孔被布置为紧邻所述耦合焊盘(114),以使所述信号层(112)的所述通孔的中心轴与所述波导开口(104)的对称点之间的距离在所述波导(100)的所述开口(104)的宽度的60%至300%之间;

其中,还包括在所述波导(100)的所述第一端(102)和所述PCB(106)的所述底侧(106b)之间附接到所述波导(100)的所述第一端(102)的阶梯式阻抗变换器。

12. 根据权利要求11所述的印刷电路板PCB(106),其中,所述信号层(112)的所述通孔以及因此从所述PCB(106)的顶侧(106a)延伸到所述PCB(106)的底侧(106b)的所述孔被布

置为紧邻所述耦合焊盘(114),以使所述信号层(112)的所述通孔的中心轴与所述波导开口(104)的对称点之间的距离在所述波导(100)的所述开口(104)的宽度的100%至250%之间。

印刷电路板和波导之间的射频互连

技术领域

[0001] 本发明涉及一种包括波导和印刷电路板 (printed circuit board, PCB) 的系统以及所述印刷电路板本身。

背景技术

[0002] 在高频/毫米波 (millimeter wave, mmW) 应用中经常使用矩形波导来以最小的功率损耗和/或信号失真来发送或过滤 mmW 信号。此外, 基于矩形波导的传输线/滤波器通常通过在铝中铣削矩形腔而由铝块建立。因此, 其体积庞大、笨重, 并且与整个无线电系统的其它部件 (例如, RF 收发器或天线) 物理不兼容, 而且经常开发在印刷电路板 (PCB) 上。因此, 对于基于 PCB 的射频部件与基于波导的部件的集成而言, 需要精心设计的从矩形波导到基于 PCB 的传输线/从基于 PCB 的传输线到矩形波导 (例如, 微带线、带状线等) 的信号转换。例如, 在 5G mmW 大规模 MIMO 系统中, 其中多个收发器在单个无线电单元内集成和相干操作, 这种转换应该尽可能紧凑, 并且优选实现多个功能。

发明内容

[0003] 因此, 需要提供一种非常紧凑的包括波导和 PCB 的系统以及所述 PCB 本身。本发明的目的通过所附独立权利要求中提供的解决方案来实现。在相应从属权利要求中进一步定义了本发明的有利实现方式。

[0004] 在第一方面, 提供了一种系统, 包括: 波导, 其具有带有开口的第一端的主体; 和具有底侧和相对顶侧的印刷电路板 PCB, 其中, 所述 PCB 包括从所述 PCB 的底侧到顶侧以层堆叠布置的接地层、介电材料层以及信号层, 其中, 所述介电层布置在所述接地层和所述信号层之间, 其中, 所述信号层包括耦合焊盘以及均连接至所述耦合焊盘的第一和第二输出传输线, 还包括所述接地层中的非导电槽; 还包括穿过所述介电层将所述耦合焊盘电连接到所述接地层的电壁, 其中, 所述波导的所述第一端布置在所述底侧上并且与所述接地层电连接, 其中, 所述开口、所述非导电槽和耦合焊盘对齐, 使得在所述层堆叠的堆叠方向上, 所述开口、所述槽和所述耦合焊盘至少部分地重叠。

[0005] 因此, 由于本发明的上述解决方案, 通过使用电流概念, 不需要反向短路, 因此可以提供包括所述波导和所述 PCB 的非常紧凑的系统, 其中, 所述系统同时作为功率分配器/平衡转换器 (balun)。因此, 所提出的解决方案特别适用于在所述波导和所述印刷电路板之间需要高集成度的应用。

[0006] 在根据第一方面所述系统的第一种实现方式中, 所述电壁布置在所述耦合焊盘的至少一个边缘部分上并与之接触。

[0007] 这是用于在所述耦合焊盘和所述接地层之间提供电接触, 以及为确保所述耦合焊盘和所述接地层之间的电接触, 所述电壁与耦合焊盘的某些边缘部分电接触的一种实现方式。因此, 为了确保所述耦合焊盘与所述接地层之间的电接触, 仅需要最小面积的所述耦合焊盘。

[0008] 在根据第一方面所述系统的第二中实现方式中,所述耦合焊盘以及所述第一和第二输出传输线相对于所述耦合焊盘的对称点是点对称的。

[0009] 在根据第一方面所述系统的第三种实现方式中,所述耦合焊盘以及所述第一和第二输出传输线相对于延伸穿过所述耦合焊盘的对称点的轴是镜像对称的,所述轴垂直于所述耦合焊盘的主延伸方向,其中,所述耦合焊盘的主延伸方向是耦合焊盘具有其最大延伸的方向。

[0010] 这是用于提供所述耦合焊盘的特定形状也用于高度集成目的的另一替代方案,并且有助于提供作为所述信号层的一部分的紧凑耦合焊盘。

[0011] 在根据第一方面的第四种实现方式中,所述电壁至少由至少在所述信号层和所述接地层之间延伸穿过所述介电材料层的多个导电通孔形成。

[0012] 因此,由于导电(电镀)通孔的布置,提供了所述电壁的非常简单的实现方式,因为导电通孔可以在制造工艺中容易地制造。由于所述通孔的布置以及由于这些通孔至少在所述信号层和所述接地层之间延伸穿过所述介电材料层,所述信号层和所述接地层之间的电接触可以以简单的方式实现。

[0013] 在根据第一方面的第五种实现方式中,所述电壁包括分开的所述第一和第二电壁部分。

[0014] 具体地,由于所述第一和第二电壁部分之间的这种开口的布置,可以引导所述输出传输线以尽可能最短的方式远离所述耦合焊盘是可能的并且,例如,不必绕过整个耦合焊盘,但是可以在所述第一电壁部分和所述第二电壁部分限定的开口内穿过所述耦合焊盘。因此,使所述第一和第二输出传输线远离耦合焊盘的有效方式是可能的。

[0015] 在根据第一方面的第六种实现方式中,第一阻抗匹配部分和第二阻抗匹配部分设置在所述信号层中,其中,所述第一输出传输线通过所述第一阻抗匹配部分连接到所述耦合焊盘,并且所述第二输出传输线通过所述第二阻抗匹配部分连接到所述耦合焊盘。

[0016] 由于所述阻抗匹配部分的布置,可以实现从所述耦合焊盘到所述第一输出传输线 and 第二输出传输线的功率传输的最大化以及信号反射的最小化。

[0017] 在根据第一方面的第七种实现方式中,所述层堆叠还包括另外的介电材料层和另外的接地层,其中,所述另外的介电材料层布置在所述信号层上,并且所述另外的接地层布置在所述另外的介电材料层上。

[0018] 因此,原则上所述耦合焊盘不仅可以耦合到所述接地层,还可以耦合到所述另外的接地层,使得所述耦合焊盘经由所述电壁耦合到所述接地层和所述另外的接地层。

[0019] 在根据第一方面的第八种实现方式中,所述电壁还将所述另外的接地层电连接到所述耦合焊盘和所述接地层。

[0020] 由此,可以在所述接地层和所述另外的接地层之间形成电连接。

[0021] 在根据第一方面的第九种实现方式中,所述PCB的每个层设置有通孔,该通孔用于容纳用于将所述PCB拧到所述波导上的螺钉,并且每个层的通孔被对齐,使得所述通孔在堆叠方向上重合,由此形成从所述PCB的顶侧延伸到所述PCB的底侧的孔,其中,从所述PCB的顶侧延伸到所述PCB的底侧的所述孔与所述波导中的开口、所述非导电槽和所述耦合焊盘不重叠。

[0022] 由此,所述PCB与所述波导的紧密固定是可能的,并且所述接地层与所述波导的壁

之间的良好电接触也是可能的。由于从所述PCB的顶侧延伸到底侧的所述通孔与所述波导中的开口和所述非导电槽不重叠,所以整个系统的整体操作和功能不受通孔设置的影响。

[0023] 在根据第一方面的第十种实现方式中,所述通孔被金属化(电镀)并形成所述电壁的一部分。由于所述通孔的内壁的金属化,所述耦合焊盘和所述接地层之间的电接触是可能的。由于所述通孔至少部分地用作所述电壁的一部分,因此必须布置更少的附加通孔。此外,所述通孔的内壁的金属化可以在制造工艺中容易地实现,并因此节省制造成本。

[0024] 在根据第一方面的第十一种实现方式中,所述通孔布置成紧邻所述耦合焊盘以使所述信号层的所述通孔的中心轴与所述波导的所述开口的中心点之间的距离在所述波导的所述开口的宽度的60%到300%之间,优选在所述波导的所述开口的宽度的100%到250%之间。

[0025] 由此,可以尽可能好地将所述耦合焊盘机械地固定在其位置上,并且尽可能靠近所述波导的开口在所述耦合焊盘上施加应力。

[0026] 在根据第一方面的第十二种实现方式中,所述系统还包括在所述波导的第一端和所述PCB的底侧之间附接到所述波导的开口端的基于波导的阶梯式阻抗变换器。

[0027] 由此,可以使所述波导的尺寸与非导电槽的平面处的期望阻抗水平相匹配。因此,也可以在所述PCB上实现非常紧凑和小尺寸的非导电槽和耦合焊盘。

[0028] 根据本发明的第二方面,提供了一种印刷电路板PCB,其具有底侧和相对的顶侧,其中,所述PCB包括从所述PCB的底侧到顶侧以层堆叠布置的接地层、介电材料层和信号层,其中,所述介电材料层设置在所述接地层与所述信号层之间,其中,所述信号层包括耦合焊盘以及均连接到所述耦合焊盘的第一输出传输线和第二输出传输线;还包括所述接地层中的非导电槽;还包括穿过所述介电材料层将所述耦合焊盘电连接到所述接地层的电壁,其中,所述非导电槽和所述耦合焊盘对齐,使得在所述层堆叠的堆叠方向上,所述非导电槽和所述耦合焊盘至少部分重叠。

[0029] 从而可以提供非常紧凑的PCB板,其可以用来提供由波导和PCB板构成的系统,其中该系统不需要任何波导反向短路。

附图说明

[0030] 本发明的上述方面和实现方式将结合附图在以下具体实施例的描述中进行解释,其中:

[0031] 图1示出了根据本发明实施例的系统的分解图。

[0032] 图2示出了波导和PCB之间的过渡的示意性剖面图。

[0033] 图3示出了根据本发明实施例的包括波导和PCB的系统的另一个示意性剖面图。

[0034] 图4示出了根据本发明实施例的包括波导和PCB的另一系统的另一个示意性剖面图。

[0035] 图5示出了根据本发明实施例的PCB的信号层的俯视图。

[0036] 图6的左侧示出了根据本发明实施例的PCB的俯视图并且右侧示出了PCB的仰视图。

[0037] 图7示出了根据本发明实施例的PCB的信号层上的立体侧视图。

[0038] 图8示出了包括根据本发明的PCB和天线阵列的布置的俯视图。

[0039] 图9示出了根据本发明的所提出的解决方案的频率上的模拟S参数。

[0040] 图10示出了根据本发明实施例的PCB的第一输出传输线和第二输出传输线之间的模拟相位差。

具体实施方式

[0041] 一般而言, 必须注意, 本申请中描述的所有结构、设备、元件、单元和装置等均可由软件或硬件元件或其任何类型的组合实施。由本申请中描述的各个实体实施的所有步骤以及所描述的由各个实体实施的功能均旨在表示相应实体适于或用于执行相应步骤及功能。即使在特定实施例的以下描述中, 由通用实体执行的特定功能或步骤并未反映在执行该特定步骤或功能的该实体的特定细节元件的描述中, 本领域技术人员应该理解, 这些元件和功能可在相应的硬件或软件元件或其任何类型的组合中实施。进一步地, 本发明的方法及其各个步骤体现在各个所述装置元件的功能中。

[0042] 图1中示出了包括波导100和PCB106的系统。如图所示, 波导100具有带有第一端102和开口104的主体。开口104在图1中示为细长开口104。开口104的长度限定为开口104在开口104的主延伸方向上的延伸, 其中, 所述主延伸方向是开口104具有最大延伸的方向。开口104的宽度垂直于开口104的长度。此外, 在图1的分解图中, PCB 106在堆叠方向上包括接地层108、介电材料层110和信号层112。在这种情况下, 可以从图1中看出, 在信号层112之上并且因而在耦合焊盘114之上的另外的介电材料层110'和另外的接地层108'仅是可选特征, 并不是实现本发明所必需的。因此, 基本元件是从PCB 106的底侧106b起在堆叠方向上的接地层108、介电材料层110以及电壁122a, 122b和信号层112。

[0043] 具体地, 信号层112包括耦合焊盘114和第一输出传输线116以及第二输出传输线118。如图1所示, 第一输出传输线116和第二输出传输线118可以分别经由第一阻抗匹配部分115a和第二阻抗匹配部分115b与耦合焊盘114连接。另外, 如图1所示, 包括第一输出传输线116和第二输出传输线118以及耦合焊盘114的结构可以相对于耦合焊盘114的对称点是点对称的, 所述对称点是耦合焊盘114的中心点。此外, 在一个示例中, 第一输出传输线116和第二输出传输线118可以是微带线。

[0044] 此外, 在图1的系统的堆叠方向上, 接地层108上设置了介电材料层110, 其中, 电壁延伸穿过介电材料层110, 使得耦合焊盘114穿过介电材料层110电连接到接地层108。在这种情况下, 电壁由第一电壁部分122a和第二电壁部分122b组成, 二者均布置在介电材料层110内, 以至少覆盖耦合焊盘114的边缘部分124。在一种实现方式中, 可以从图1中看出, 电壁122a, 122b可以通过通孔而不是提供细长部分122a, 122b来实现。此外, 接地层108包括非导电槽120。在图1所示的实施例中, 非导电槽120被布置成使得在堆叠方向上非导电槽120与细长开口104重叠。此外, 接地层108电连接到波导100, 并且波导100的开口104与非导电槽120和耦合焊盘114至少部分重叠。

[0045] 此外, 波导100和/或接地层108, 108'和/或信号层112和/或电壁122可以由导电材料制成, 例如, 铜或铝。在这种情况下, 需要非导电槽120来将从波导100到第一输出传输线116和第二输出传输线118的场通过电壁122a, 122b耦合。在这种情况下, 如上所述, 可选地, 附加的另外的介电材料层110'可以布置在信号层112上。另外的接地层108'可以在堆叠方向上设置在另外的介电材料层110'上。此外, 在另外的介电材料层110'内, 电壁122a, 122b

还在与介电材料层110内相同的位置上延伸进入另外的介电材料层110'，并且优选具有与介电材料层110内相同的尺寸。由此，信号层112可以经由分别设置在介电材料层110和另外的介电材料层110'上的电壁122同时电耦合到接地层108和另外的接地层108'。此外，介电壁122a, 122b被成形，以确保适当的场分布。

[0046] 此外，在波导100的第一端102上可以连接有阶梯式阻抗变换器，并且在阶梯式阻抗变换器的相对第二端上可以连接PCB 106的底侧106b。从而，可以在PCB 106的底侧106b的底表面上实现阶梯式阻抗变换器的相对端的小占用面积。

[0047] 根据图1的这种结构，来自波导的输入信号被PCB 106内设置的耦合焊盘114分成两个分离的信号，其中，这些信号优选地具有相等的幅度并且相位差180°。PCB上用于转换和功率分配功能所需的面积特别小，并且PCB 106的顶侧106a上不需要波导反向短路。在根据本发明的结构中，如现有技术中的，也可以使耦合焊盘114的尺寸更小。

[0048] 图2示出了根据本发明实施例的系统的示意性剖面图。在图中，波导100电连接到PCB 106的接地层108, 108'。由波导100以及PCB 106构成的系统通过螺钉202固定。螺钉202从PCB 106的顶侧106a延伸越过PCB 106的底侧106b，以便将PCB 106的接地平面固定并电连接到波导100。螺钉202在堆叠方向上与非导电槽120分离，使得螺钉202和非导电槽120以及开口104不重叠在一起。另外，介电材料层110在堆叠方向上设置在接地层108上。介电材料层110上设置有信号层112，随后是另外的(可选的)介电材料层110'。另外的介电材料层110'上设置有另外的(可选的)接地层108'。螺钉202分别延伸穿过从PCB 106的顶侧106a延伸到PCB 106的底侧106b的通孔。螺钉202在波导100、接地层108、信号层112中的耦合焊盘114和另外的接地层108'之间实现良好的电接触并且实现系统各元件的紧密固定。

[0049] 图3示出了本发明另一个实施例的另一示意性剖面图。在图中，再次，PCB 106连接到波导100。另外，在堆叠方向上，可以设置接地层108、介电材料层110、信号层112、另外的介电材料层110'和另外的接地层108'。

[0050] 图4示出了本发明另一个实施例的另一个示意性剖面图。在堆叠方向上，波导100的第一端102附着在PCB 106的底侧106b上。此外，在堆叠方向上，可以设置底层108、介电材料层110、信号层112、另外的介电材料层110'、另外的信号层112'、另外的介电材料层110''以及另外的接地层108'。

[0051] 图5示出了根据本发明另一实施例的PCB的信号层的俯视图。在图中，电壁被分成两个电壁部分，即第一电壁部分122a和第二电壁部分122b。这两个电壁部分122a和122b彼此分离，由此形成第一开口502和第二开口504，第一输出传输线116和第二输出传输线118能够至少部分地延伸穿过第一开口502和第二开口504。此外，第一电壁部分122a和第二电壁部分122b均分别接触耦合焊盘114的边缘部分124。第一电壁部分122a和第二电壁部分122b均延伸穿过介电材料层110并接触接地层108，使得耦合焊盘114电耦合到接地层108。在这种情况下，波导100的开口104、非导电槽120和耦合焊盘114在堆叠方向上对齐，使得开口104、非导电槽120和耦合焊盘114至少部分重叠，这也可以在图5中看到。耦合焊盘114以及第一输出传输线116和第二输出传输线118相对于耦合焊盘114的中心点是点对称的。

[0052] 在这种情况下，应该注意的是，第一电壁部分122a和第二电壁部分122b在图5中示出为细长部分，因此消耗了介电材料层110的大部分体积。然而，电壁122a, 122b接触耦合焊盘114的边缘部分124通常是足够的，因此，可以使电壁122a, 122b的尺寸比图5中所示的要

小得多。具体地,可以使第一电壁部分122a和第二电壁部分122b小到每个电壁部分122a和122b的一部分与耦合焊盘114的边缘部分124重叠。此外,第一电壁部分122a和第二电壁部分122b可以由至少从所述耦合焊盘延伸到接地层108穿过介电材料层110的一系列通孔组成或包括这一系列通孔,而不是细长的连续电壁部分122a和122b。选择通孔之间的距离,使得对于使用该系统发送的最低频率的信号,所述通孔形成电壁。

[0053] 此外,图6示出了在左侧示出了PCB 106的信号层112并且在右侧示出了PCB 106的接地层108的本发明另一个实施例。深灰色结构表示铜材料,亮灰色结构表示孔和通孔。此外,黑色结构表示无铜区域。在左侧示出了信号层112,从左侧图的顶部到左侧图的底部依次设置三个分离的耦合焊盘114。这些耦合焊盘114中的每一个以及第一输出传输线116和第二输出传输线118相对于耦合焊盘114的中心点是点对称的。此外,通过将多个通孔602串联排列,而将第一电壁部分122a和第二电壁部分122b设置紧邻每个耦合焊盘,使得电壁部分122a和122b中的每个由多个通孔602构成。此外,螺钉孔(通孔)202'被设置为紧邻耦合焊盘114。在这种情况下,螺钉孔202'的中心与波导开口104的中心之间的距离最小可以是波导开口的宽度的0.6倍。在一个优选的实现方式中,该距离应该在波导开口的宽度的100%-250%之间,也取决于所使用的螺钉的直径和对应的通孔。

[0054] 耦合焊盘的偏心馈送有利于将螺钉紧密地放置到耦合焊盘114上。因此,可以将螺钉202尽可能靠近每个耦合焊盘114而布置,从而确保了将每个耦合焊盘114紧密地机械固定在结构中并将机械应力尽可能高地施加在每个耦合焊盘114上。此外,特别是由于耦合焊盘114的点对称布置,耦合焊盘114与螺钉202的非常密集的布置是可能的。图6的右半部分示出了PCB 106的接地层108,其具有非导电槽120、通孔602和螺钉孔202'。

[0055] 此外,图7以信号层112的透视图示出了本发明的另一个实施例,其中,耦合焊盘114相对于延伸穿过耦合焊盘114的对称点的轴是镜像对称的,所述轴垂直于耦合焊盘114的主延伸方向,其中,所述主延伸方向为耦合焊盘114的最大延伸方向。此外,电壁由四个电壁部分122a、b、c和d构成,这四个电壁部分分别在相应的边缘部分124上至少部分地接触耦合焊盘114。

[0056] 此外,图8示出了本发明的PCB以及第一辐射器811a、第二辐射器811b、第三辐射器812a和第四辐射器812b。第一、第二、第三和第四辐射器811a、811b、812a和812b排列成列,其中,每列可以包含一个第一辐射器811a、一个第二辐射器811b、一个第三辐射器812a和一个第四辐射器812b。然而,每列也可以包含四个以上的辐射器。此外,在第二辐射器811b和第三辐射器812a之间,耦合焊盘114以及第一输出传输线116和第二输出传输线118以点对称的方式设置。此外,第一输出传输线116与第一辐射器811a和第二辐射器811b连接。此外,第三辐射器812a和第四辐射器812b与第二输出传输线118连接。另外,第一电壁部分122a和第二电壁部分122b通过多个通孔602实现。另外在垂直于所述列的方向上,螺钉202尽可能靠近耦合焊盘114而设置,以便确保耦合焊盘114的紧密固定。

[0057] 第一辐射器811a和第二辐射器811b类似于第一子阵列,并且第三辐射器812a和第四辐射器812b类似于第二子阵列,其中,两个子阵列以 180° 相位差被馈送。由于耦合焊盘114与通孔602的紧凑布置,所以两个子阵列之间的距离也可以最小化并且列宽度可以最小化。这对于大倾斜角度的旁瓣会带来更好的性能。

[0058] 此外,图9示出了指示y轴上的S-参数(以dB为单位)和x轴上的对应频率(以GHz为

单位)的曲线图,并且示出了本发明的模拟S参数。可以从图9中看出,在大约15%的相对带宽内,回波损耗优于15dB,在约20%的相对带宽内,回波损耗优于10dB。

[0059] 此外,图10示出了PCB 106的第一输出传输线116和第二输出传输线118之间的模拟相位差,其中,可以清楚地看到在整个模拟频率范围内相位差稳定在 180° 。图中所示的相位跳变可以忽略不计,因为这是由模拟程序中的相位回绕造成的。因此波导转换同时具有平衡转换器的功能。

[0060] 已经结合本文中的各个实施例对本发明进行了描述。然而,通过研究附图、公开内容和所附权利要求,在实践所要求保护的本发明过程中,本领域技术人员可以理解并实现对所附实施例进行的其它改变。在这些权利要求中,词语“包括”不排除其它元件或步骤,并且不定冠词“一个”或“一种”不排除复数情况。单个处理器或另一单元可以实现权利要求中记载的若干项目的功能。相互不同的从属权利要求中记载了某些措施这一单纯事实并不意味着这些措施的组合不能被有利地使用。计算机程序可存储/分布在合适的介质上,诸如与其它硬件一起或者作为其它硬件的一部分提供的光存储介质或者固态介质,还可以以其它形式分布,诸如通过因特网或者其它有线或无线通信系统。

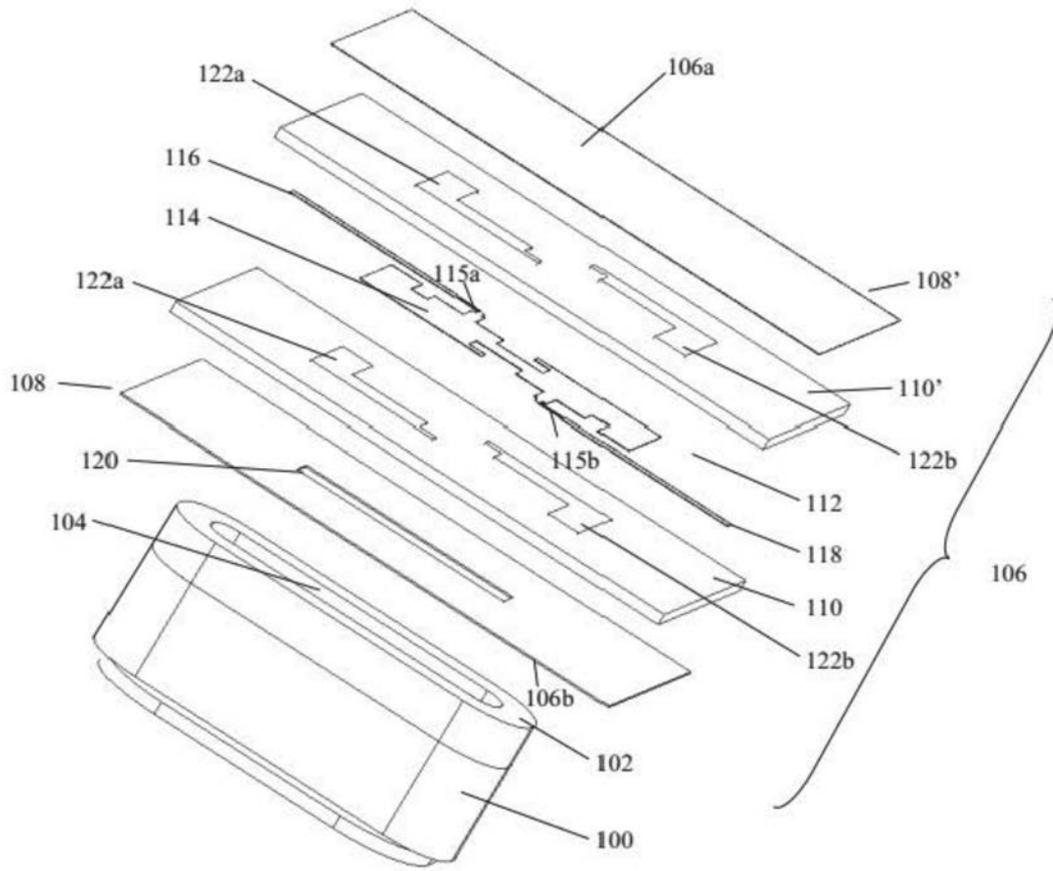


图1

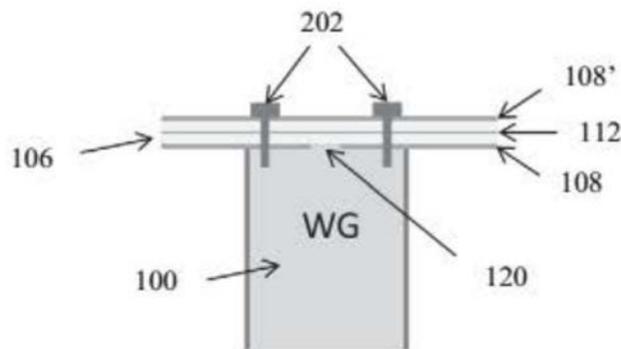


图2

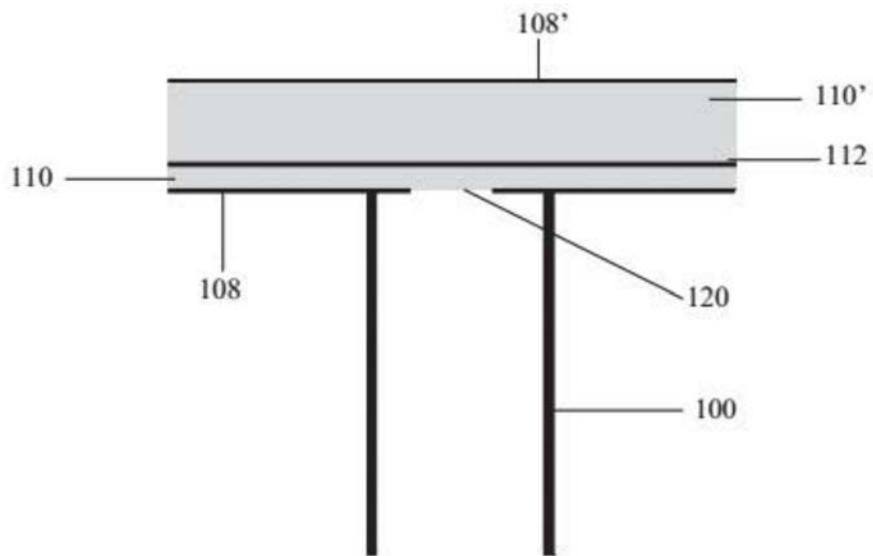


图3

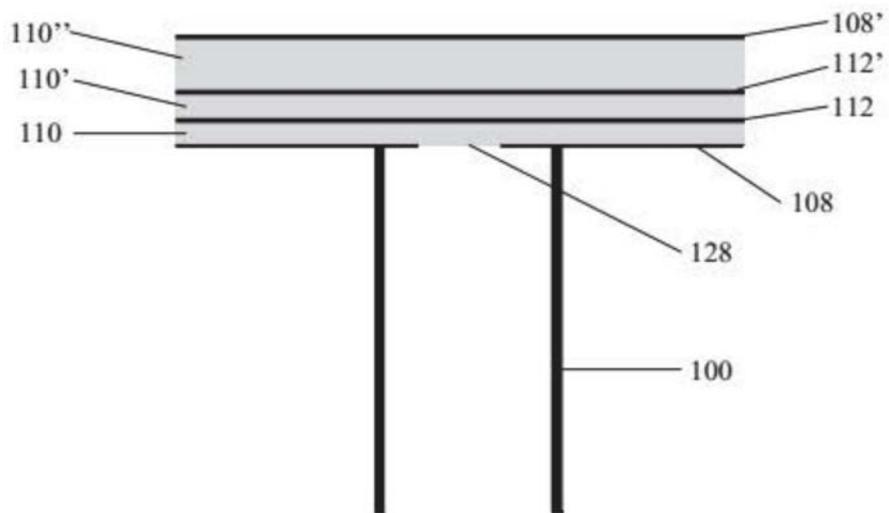


图4

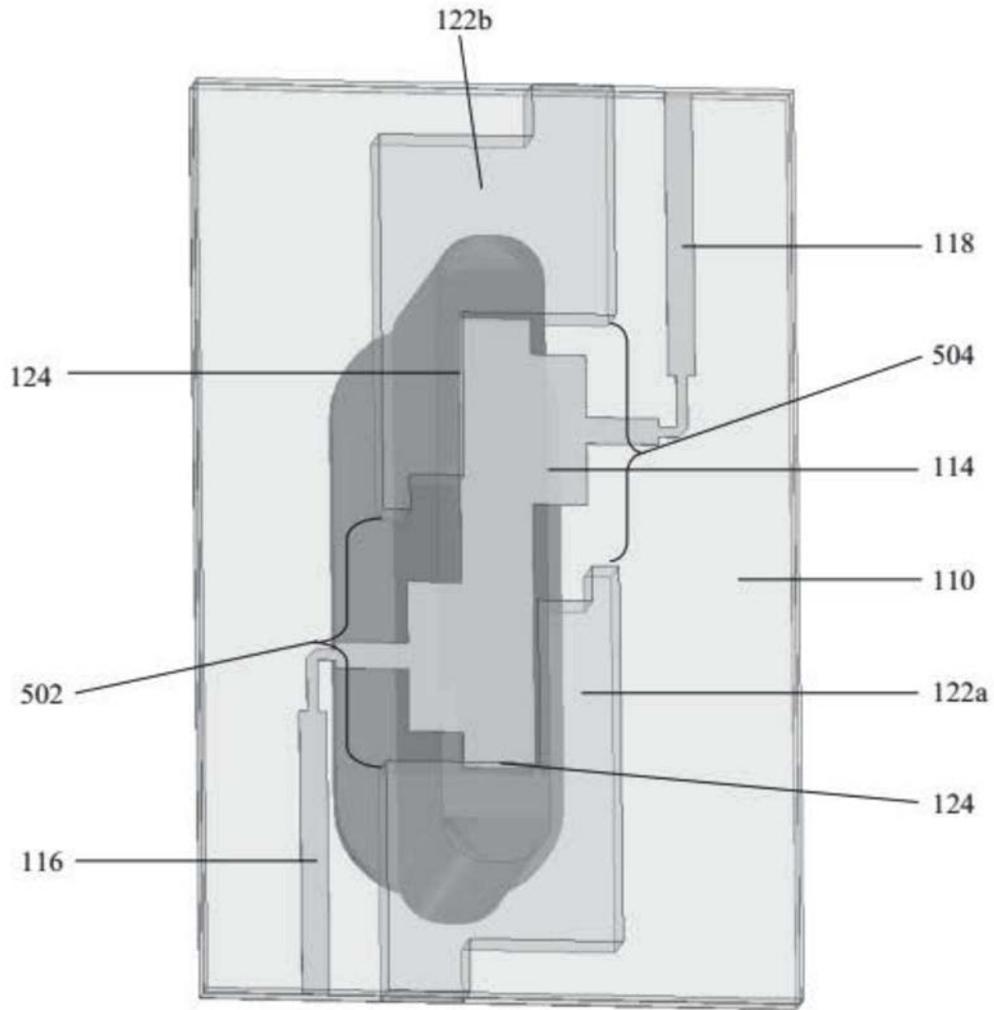


图5

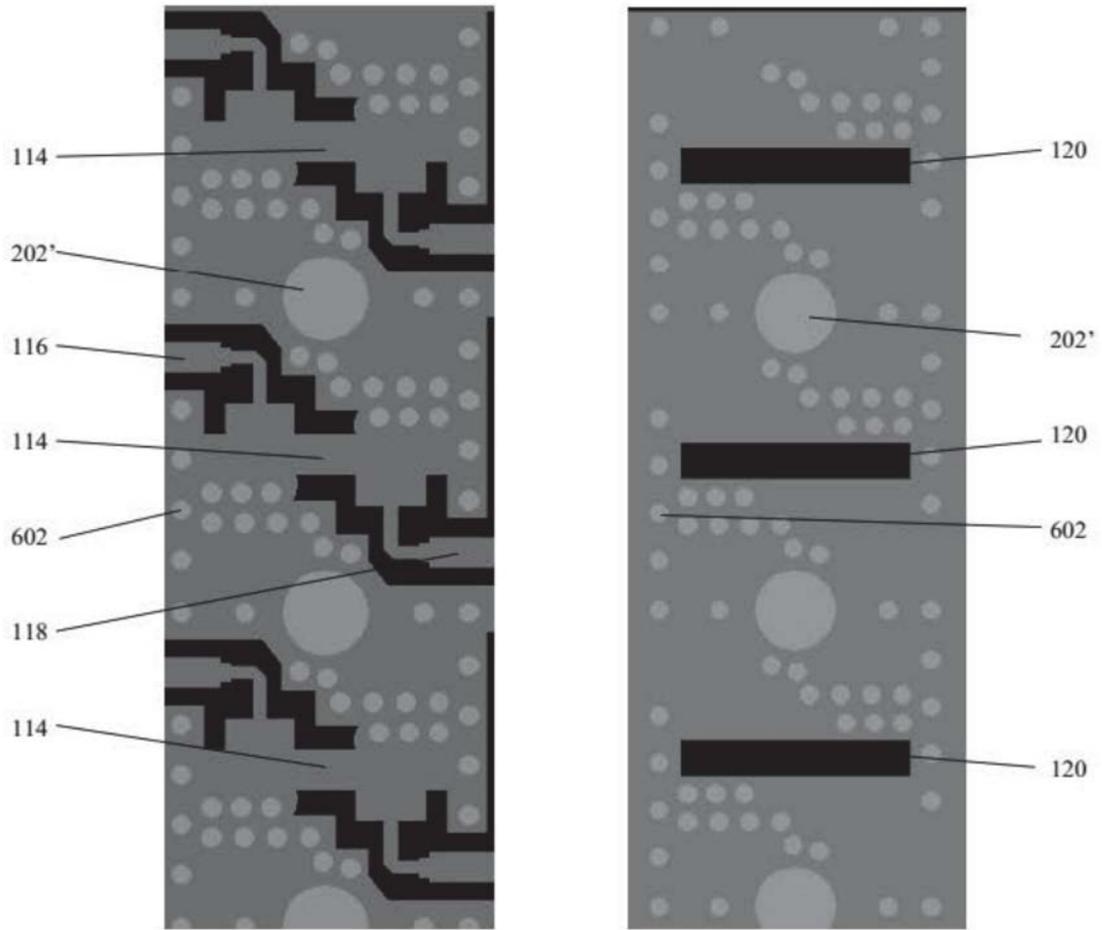


图6

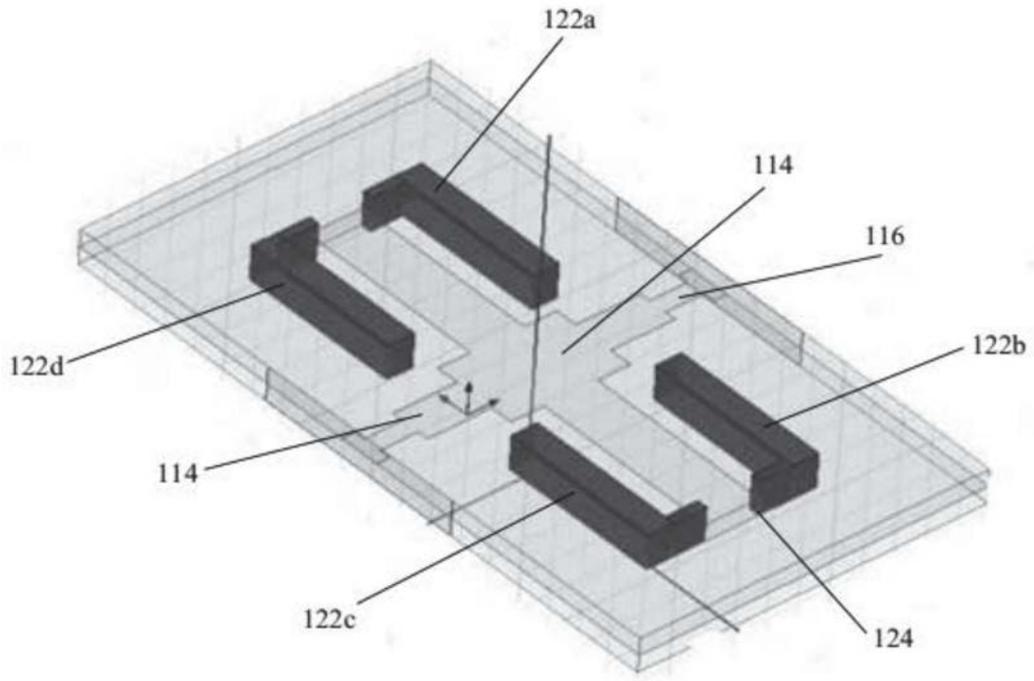


图7

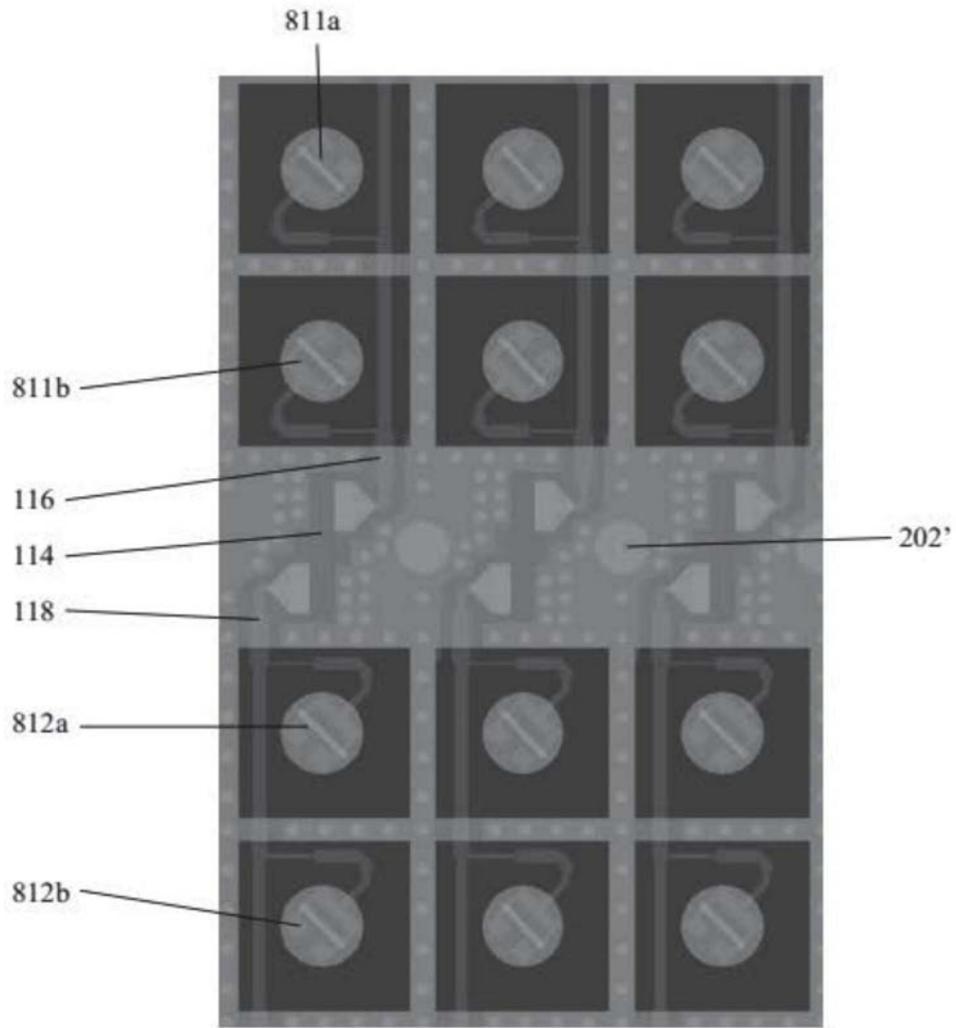


图8

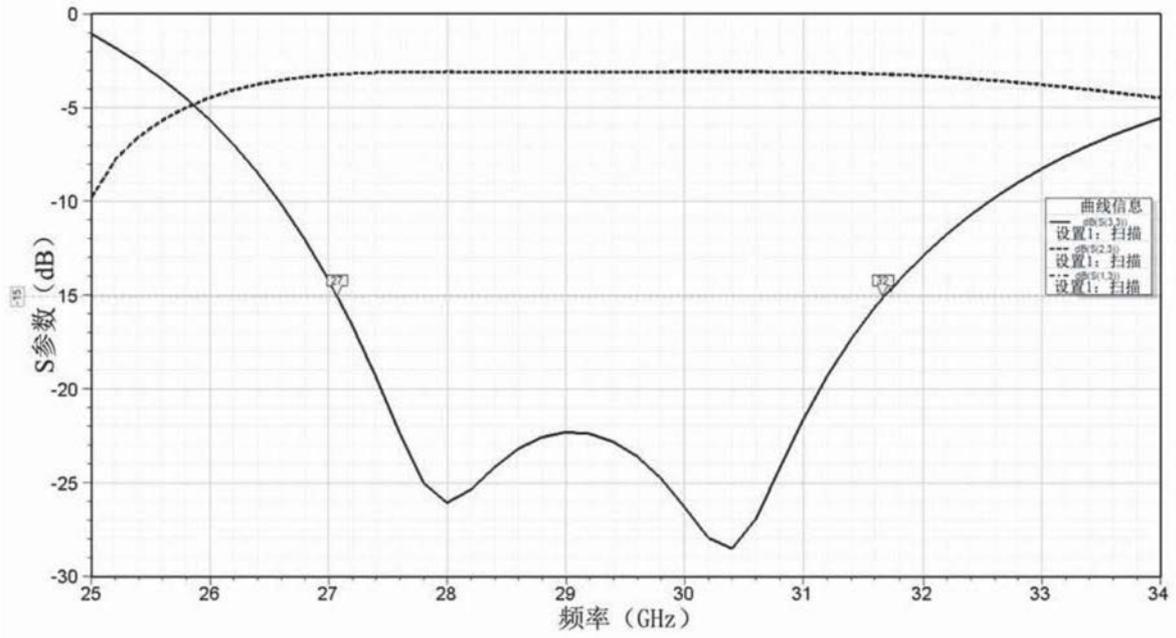


图9

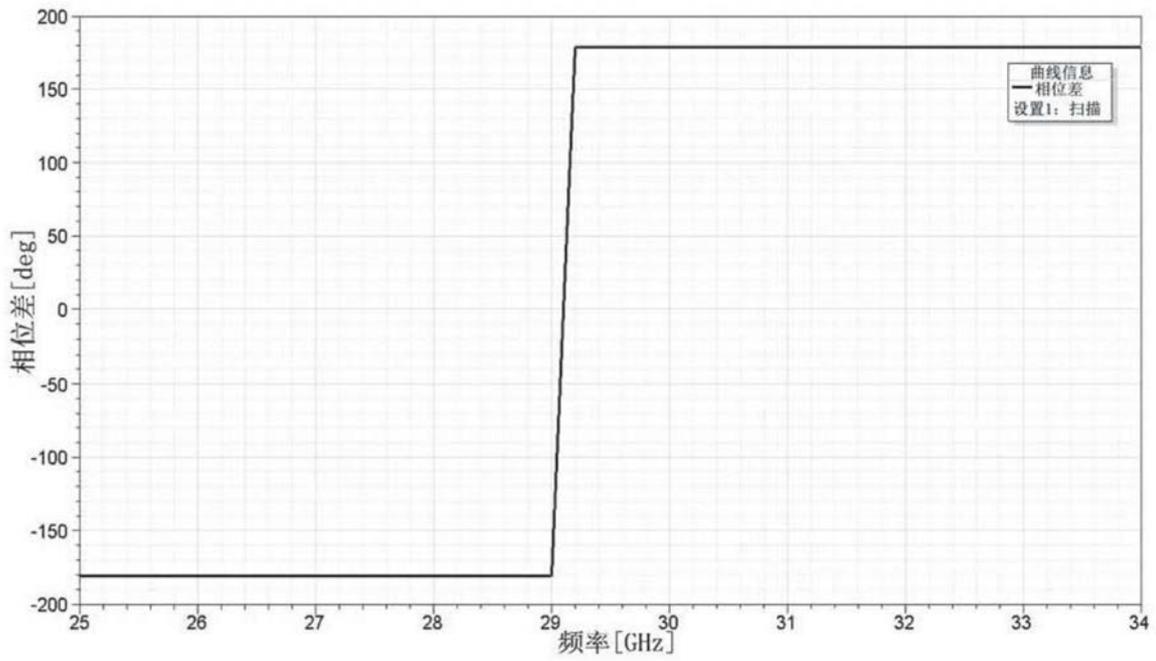


图10