(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년04월11일
(11) 등록번호 10-1611169
(24) 등록일자 2016년04월05일

(51) 국제특허분류(Int. Cl.)
H03M 13/11 (2006.01) *H03M 13/15* (2015.01)
(21) 출원번호 10-2012-0005257
(22) 출원일자 2012년01월17일
심사청구일자 2015년01월20일
(65) 공개번호 10-2012-0083858
(43) 공개일자 2012년07월26일
(30) 우선권주장
1020110005049 2011년01월18일 대한민국(KR)
(뒷면에 계속)
(56) 선행기술조사문헌
KR1020090060106 A
KR1020090092196 A
KR1020050025085 A

(73) 특허권자
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)
(72) 발명자
정홍실
서울특별시 영등포구 여의대방로43나길 25 (신길동, 삼환아파트) 102동 2003호
윤성렬
경기도 수원시 영통구 영통로290번길 26 벽적골8단지아파트 811동 806호
(뒷면에 계속)
(74) 대리인
권혁록, 이정순

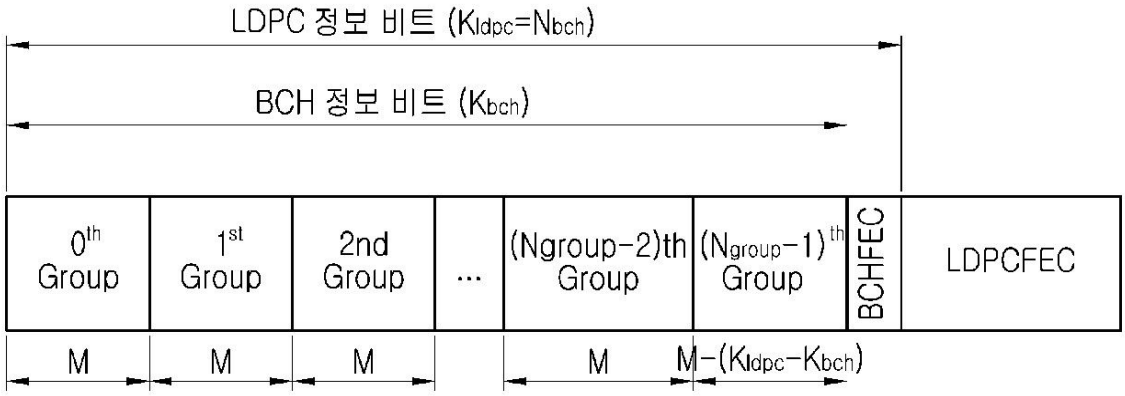
전체 청구항 수 : 총 29 항 심사관 : 조춘근

(54) 발명의 명칭 **통신/방송 시스템에서 데이터 송수신 장치 및 방법**

(57) 요 약

본 발명은 통신/방송 시스템에서 패리티 검사 행렬을 이용한 부호화 및 복호화를 수행하는 경우 단축 및 천공을 수행하기 위한 것으로서, 송신단의 동작 방법은, 0-패딩될 비트될 비트들의 개수를 결정하는 과정과, 모든 비트들이 0으로 패딩될 비트 그룹들의 개수(N_{pad})를 결정하는 과정과, 단축 패턴(shortening pattern)에 의해 지시되는 0번째 내지 N_{pad}-1 번째 비트 그룹들 내의 모든 비트들을 0으로 패딩하는 과정과, BCH(Bose Chaudhuri Hocquenghem) 정보 비트들에서 패딩되지 아니한 비트 위치들에 정보 비트들을 매핑하는 과정과, LDPC(Low Density Parity Check) 정보 비트들을 생성하기 위해 상기 BCH 정보 비트들을 BCH 부호화하는 과정과, 0-패딩된 부호어(codeword)를 생성하기 위해 상기 LDPC 정보 비트들을 LDPC 부호화하는 과정을 포함한다. 여기서, 상기 단축 패턴은, 6, 5, 4, 9, 3, 2, 1, 8, 0, 7, 10, 11으로 정의되는 비트 그룹들의 순서로서 정의된다.

대 표 도 - 도4a



(72) 발명자

양현구

서울특별시 강남구 도곡로14길 14-1 (도곡동, 파크힐) 204호

알레인 모레드

영국 런던 미들섹스 TW18 4QE 스테인즈 사우스 스트리트 커뮤니케이션즈 하우스

이즈밀 구티어레즈

영국 런던 미들섹스 TW18 4QE 스테인즈 사우스 스트리트 커뮤니케이션 하우스

(30) 우선권주장

1020110014393 2011년02월18일 대한민국(KR)

1020110026181 2011년03월24일 대한민국(KR)

명 세 서

청구범위

청구항 1

통신/방송 시스템에서 송신단의 동작 방법에 있어서,

0-패딩될 비트들의 개수를 결정하는 과정과,

모든 비트들이 0으로 패딩될 비트 그룹들의 개수(N_{pad})를 결정하는 과정과,

단축 패턴(shortening pattern)에 의해 지시되는 0번째 내지 N_{pad}-1 번째 비트 그룹들 내의 모든 비트들을 0-패딩하는 과정과,

0-패딩되지 아니한 나머지 비트 위치들에 입력 정보 비트들을 매핑하여 BCH(Bose Chaudhuri Hocquenghem) 정보 비트들을 생성하는 과정과,

상기 BCH 정보 비트들을 BCH 부호화하여 LDPC(Low Density Parity Check) 정보 비트들을 생성하는 과정과,

상기 LDPC 정보 비트들을 LDPC 부호화하여 LDPC 부호어(codeword)를 생성하는 과정을 포함하며,

상기 단축 패턴은, 6, 5, 4, 9, 3, 2, 1, 8, 0, 7, 10, 11으로 정의되는 비트 그룹들의 순서로서 정의되는 것을 특징으로 하는 방법.

청구항 2

제1항에 있어서,

상기 비트 그룹들 각각은, 패리티 검사 행렬의 정보 비트들에 대응되는 부분 행렬에서 열의 패턴이 반복되는 간격의 약수인 미리 정의된 개수의 비트들을 포함하는 것을 특징으로 하는 방법.

청구항 3

제1항에 있어서,

N_{pad} 번째 비트 그룹에서 적어도 하나의 비트를 0으로 패딩하는 과정을 더 포함하는 것을 특징으로 하는 방법.

청구항 4

제1항에 있어서,

상기 LDPC 부호어에서 0-패딩된 비트들을 제거하는 과정을 더 포함하는 것을 특징으로 하는 방법.

청구항 5

통신/방송 시스템에서 송신단의 동작 방법에 있어서,

LDPC(Low Density Parity Check) 정보 비트들을 LDPC 부호화하여 LDPC 부호어(codeword)를 생성하는 과정과,

상기 LDPC 부호어의 패리티(parity) 비트들에서 천공(puncturing)될 비트들의 개수(N_{punc})를 결정하는 과정과,

모든 비트들이 천공될 패리티 비트 그룹들의 개수(N_{punc_group})를 결정하는 과정과,

천공 패턴(puncturing pattern)에 의해 지시되는 0번째 내지 N_{punc_group}-1번째 패리티 비트 그룹들 내의 모든 비트들을 천공하는 과정을 포함하며,

상기 천공 패턴은 29, 45, 43, 27, 32, 35, 40, 38, 0, 19, 8, 16, 41, 4, 26, 36, 30, 2, 13, 42, 46, 24, 37, 1, 33, 11, 44, 28, 20, 9, 34, 3, 17, 6, 21, 14, 23, 7, 22, 47, 5, 10, 12, 15, 18, 25, 31, 39로 정의되는 패리티 비트 그룹들의 순서로서 정의되는 것을 특징으로 하는 방법.

청구항 6

제5항에 있어서,

상기 패리티 비트 그룹들 각각은, 패리티 검사 행렬의 패리티에 대응되는 부분 행렬에서 열의 패턴이 반복되는 간격의 약수인 미리 정의된 개수의 비트들을 포함하는 것을 특징으로 하는 방법.

청구항 7

제5항에 있어서,

N_{punc_group}번째 비트 그룹에서 적어도 하나의 비트를 천공하는 과정을 더 포함하는 것을 특징으로 하는 방법.

청구항 8

제5항에 있어서,

천공된 부호어를 송신하는 과정을 더 포함하는 것을 특징으로 하는 방법.

청구항 9

통신/방송 시스템에서 수신단의 동작 방법에 있어서,

단축(shortenning)된 부호어(codeword)를 수신하는 과정과,

0-패딩된 비트들의 개수를 결정하는 과정과,

모든 비트들이 0으로 패딩된 비트 그룹들의 개수(N_{pad})를 결정하는 과정과,

단축 패턴(shortening pattern)에 의해 지시되는 0번째 내지 N_{pad}-1번째 비트 그룹들 내의 모든 비트들과 대응되는 값들을 단축된 LDPC(Low Density Parity Check) 정보 비트들을 나타내는 값들로 설정하는 과정과,

0-패딩되지 아니한 나머지 비트 위치들에 입력 정보 비트들과 대응되는 값들을 수신된 단축된 부호어에 따라 설정하여 LDPC 디코더 입력 값들을 생성하는 과정과,

상기 LDPC 디코더 입력 값들을 LDPC 복호화하여 LDPC 정보 비트들을 생성하는 과정과,

상기 LDPC 정보 비트들을 BCH(Bose Chaudhuri Hocquenghem) 복호화하여 BCH 정보 비트들을 생성하는 과정을 포함하며,

상기 단축 패턴은, 6, 5, 4, 9, 3, 2, 1, 8, 0, 7, 10, 11으로 정의되는 비트 그룹들의 순서로서 정의되는 것을 특징으로 하는 방법.

청구항 10

제9항에 있어서,

상기 비트 그룹들 각각은, 패리티 검사 행렬의 정보 비트들에 대응되는 부분 행렬에서 열의 패턴이 반복되는 간격의 약수인 미리 정의된 개수의 비트들을 포함하는 것을 특징으로 하는 방법.

청구항 11

제9항에 있어서,

N_{pad}번째 비트 그룹의 일부 비트들에 대응되는 LDPC 디코더 입력 값들을 단축된 LDPC 정보 비트를 나타내는 값들로 설정하는 과정을 더 포함하는 것을 특징으로 하는 방법.

청구항 12

통신/방송 시스템에서 수신단의 동작 방법에 있어서,

천공(puncturing)된 부호어(codeword)를 수신하는 과정과,

천공된 LDPC(Low Density Parity Check) 부호어의 패리티 비트들에서 천공된 비트들의 개수를 결정하는 과정과,

모든 비트들이 천공된 패리티 비트 그룹들의 개수(N_{punc_group})를 결정하는 과정과,

천공 패턴(puncturing pattern)에 의해 지시되는LDPC 부호어의 0번째 내지 N_{punc_group}-1번째 패리티 비트 그룹들 내의 모든 패리티 비트들과 대응되는 값들을 천공된 패리티 비트를 나타내는 값들로 설정하는 과정과,

상기 천공이 되지 않은 나머지 패리티 비트들과 대응되는 값들을 수신된 천공된 부호어에 따라 설정하는 과정을 포함하며,

상기 천공 패턴은 29, 45, 43, 27, 32, 35, 40, 38, 0, 19, 8, 16, 41, 4, 26, 36, 30, 2, 13, 42, 46, 24, 37, 1, 33, 11, 44, 28, 20, 9, 34, 3, 17, 6, 21, 14, 23, 7, 22, 47, 5, 10, 12, 15, 18, 25, 31, 39로 정의되는 패리티 비트 그룹들의 순서로서 정의되는 것을 특징으로 하는 방법.

청구항 13

제12항에 있어서,

상기 패리티 비트 그룹들 각각은, 패리티 검사 행렬의 패리티에 대응되는 부분 행렬에서 열의 패턴이 반복되는 간격의 약수인 미리 정의된 개수의 비트들을 포함하는 것을 특징으로 하는 방법.

청구항 14

제12항에 있어서,

상기 LDPC 부호어의 N_{punc_group}번째 패리티 비트 그룹 내의 일부 비트들에 대응되는 LDPC 디코더 입력 값들을 천공된 패리티 비트를 나타내는 값들로 설정하는 과정을 더 포함하는 것을 특징으로 하는 방법.

청구항 15

통신/방송 시스템에서 송신단 장치에 있어서,

단축 패턴(shortening pattern)에 의해 지시되는 0번째 내지 N_{pad}-1 번째 비트 그룹들 내의 모든 비트들을 0으로 패딩하고, 0-패딩되지 아니한 나머지 비트 위치들에 입력 정보 비트들을 매핑하여 BCH(Bose Chaudhuri Hocquenghem) 정보 비트들을 생성하는 패딩부와, 상기 N_{pad}는 모든 비트들이 0-패딩될 비트 그룹들의 개수를 의미하며,

상기 BCH 정보 비트들을 BCH 부호화하여 LDPC(Low Density Parity Check) 정보 비트들을 생성하고, 상기 LDPC 정보 비트들을 LDPC 부호화하여 LDPC 부호어(codeword)를 생성하는 부호화부를 포함하며,

상기 단축 패턴은, 6, 5, 4, 9, 3, 2, 1, 8, 0, 7, 10, 11으로 정의되는 비트 그룹들의 순서로서 정의되는 것을 특징으로 하는 장치.

청구항 16

제15항에 있어서,

상기 비트 그룹들 각각은, 패리티 검사 행렬의 정보 비트들에 대응되는 부분 행렬에서 열의 패턴이 반복되는 간격의 약수인 미리 정의된 개수의 비트들을 포함하는 것을 특징으로 하는 장치.

청구항 17

제15항에 있어서,

상기 패딩부는, N_{pad} 번째 비트 그룹에서 적어도 하나의 비트를 0으로 패딩하는 것을 특징으로 하는 장치.

청구항 18

제15항에 있어서,

상기 LDPC 부호어에서 0-패딩된 비트들을 제거하는 천공부를 더 포함하는 것을 특징으로 하는 장치.

청구항 19

제15항에 있어서,

상기 패딩부는, 0-패딩될 비트될 비트들의 개수를 결정하고, 모든 비트들이 0으로 패딩될 비트 그룹들의 개수(N_{pad})를 결정하는 것을 특징으로 하는 장치.

청구항 20

통신/방송 시스템에서 송신단 장치에 있어서,

LDPC(Low Density Parity Check) 정보 비트들을 LDPC 부호화하여 부호어(codeword)를 생성하는 부호화부와,

상기 부호어의 패리티(parity) 비트들에서 천공(puncturing)될 비트들의 개수(N_{punc})를 결정하고, 모든 비트들이 천공될 패리티 비트 그룹들의 개수(N_{punc_group})를 결정하고, 천공 패턴(puncturing pattern)에 의해 지시되는 0번째 내지 N_{punc_group}-1번째 패리티 비트 그룹들 내의 모든 비트들을 천공하는 천공부와,

천공된 부호어를 송신하는 송신부를 포함하며,

상기 천공 패턴은 29, 45, 43, 27, 32, 35, 40, 38, 0, 19, 8, 16, 41, 4, 26, 36, 30, 2, 13, 42, 46, 24, 37, 1, 33, 11, 44, 28, 20, 9, 34, 3, 17, 6, 21, 14, 23, 7, 22, 47, 5, 10, 12, 15, 18, 25, 31, 39로 정의되는 패리티 비트 그룹들의 순서로서 정의되는 것을 특징으로 하는 장치.

청구항 21

제20항에 있어서,

상기 패리티 비트 그룹들 각각은, 패리티 검사 행렬의 패리티에 대응되는 부분 행렬에서 열의 패턴이 반복되는 간격의 약수인 미리 정의된 개수의 비트들을 포함하는 것을 특징으로 하는 장치.

청구항 22

제20항에 있어서,

상기 천공부는, N_{punc_group}번째 비트 그룹에서 적어도 하나의 비트를 천공하는 것을 특징으로 하는 장치.

청구항 23

통신/방송 시스템에서 수신단 장치에 있어서,

단축(shortenning)된 부호어(codeword)를 수신하는 수신부와,

단축 패턴(shortening pattern)에 의해 지시되는 0번째 내지 N_{pad}-1번째 비트 그룹들 내의 모든 정보 비트들과 대응되는 값들을 단축된 LDPC 정보 비트들을 나타내는 값들로 설정하고, 0-패딩되지 아니한 나머지 비트 위치들에 입력 정보 비트들과 대응되는 값들을 수신된 단축된 부호어에 따라 설정하여 LDPC 디코더 입력 값들을 생성하는 단축 비트 복원부와, 상기 N_{pad}는 모든 비트들이 0으로 패딩된 비트 그룹들의 개수를 의미하며,

상기 LDPC 디코더 입력 값들을 LDPC 복호화하여 LDPC 정보 비트들을 생성하고, 상기 LDPC 정보 비트들을 BCH(Bose Chaudhuri Hocquenghem) 복호화하여 BCH 정보 비트들을 생성하는 복호화부를 포함하며,

상기 단축 패턴은, 6, 5, 4, 9, 3, 2, 1, 8, 0, 7, 10, 11으로 정의되는 비트 그룹들의 순서로서 정의되는 것을 특징으로 하는 장치.

청구항 24

제23항에 있어서,

상기 비트 그룹들 각각은, 패리티 검사 행렬의 정보 비트들에 대응되는 부분 행렬에서 열의 패턴이 반복되는 간격의 약수인 미리 정의된 개수의 비트들을 포함하는 것을 특징으로 하는 장치.

청구항 25

제23항에 있어서,

상기 단축 비트 복원부는, N_{pad}번째 비트 그룹의 일부 비트들에 대응되는 LDPC 디코더 입력 값들을 단축된 LDPC 정보 비트를 나타내는 값들로 설정하는 것을 특징으로 하는 장치.

청구항 26

제23항에 있어서,

상기 단축 비트 복원부는, 0-패딩된 비트들의 개수를 결정하고, 모든 비트들이 0으로 패딩된 비트 그룹들의 개수(N_{pad})를 결정하는 것을 특징으로 하는 장치.

청구항 27

통신/방송 시스템에서 수신단 장치에 있어서,

천공(puncturing)된 부호어(codeword)를 수신하는 수신부와,

천공된 LDPC(Low Density Parity Check)부호어의 패리티 비트들에서 천공된 비트들의 개수를 결정하고, 모든 비트들이 천공된 패리티 비트 그룹들의 개수(N_{punc_group})를 결정하고, 천공 패턴(puncturing pattern)에 의해 지시되는 LDPC 부호어의 0번째 내지 N_{punc_group}-1번째 패리티 비트 그룹들 내의 모든 패리티 비트들과 대응되는 값들을 천공된 패리티 비트를 나타내는 값들로 설정하고, 상기 천공이 되지 않은 나머지 패리티 비트들과 대응되는 값들을 수신된 천공된 부호어에 따라 설정하는 천공 비트 복원부를 포함하며,

상기 천공 패턴은 29, 45, 43, 27, 32, 35, 40, 38, 0, 19, 8, 16, 41, 4, 26, 36, 30, 2, 13, 42, 46, 24, 37, 1, 33, 11, 44, 28, 20, 9, 34, 3, 17, 6, 21, 14, 23, 7, 22, 47, 5, 10, 12, 15, 18, 25, 31, 39로 정의되는 패리티 비트 그룹들의 순서로서 정의되는 것을 특징으로 하는 장치.

청구항 28

제27항에 있어서,

상기 패리티 비트 그룹들 각각은, 패리티 검사 행렬의 패리티에 대응되는 부분 행렬에서 열의 패턴이 반복되는 간격의 약수인 미리 정의된 개수의 비트들을 포함하는 것을 특징으로 하는 장치.

청구항 29

제27항에 있어서,

상기 천공 비트 복원부는, 상기 LDPC 부호어의 N_{punc_group}번째 패리티 비트 그룹 내의 일부 비트들에 대응되는 LDPC 디코더 입력 값들을 천공된 패리티 비트를 나타내는 값들로 설정하는 것을 특징으로 하는 장치.

발명의 설명

기 술 분 야

[0001] 본 발명은 통신/방송 시스템에 관한 것이다.

배 경 기 술

[0002] 통신/방송 시스템에서, 링크(link) 성능은 채널의 여러 가지 잡음(noise)과 페이딩(fading) 현상 및 심벌 간 간섭(ISI : inter-symbol interference)에 의해 현저히 저하될 수 있다. 따라서 차세대 이동 통신, 디지털 방송 및 휴대 인터넷과 같이 높은 데이터 처리량과 신뢰도를 요구하는 고속 디지털 통신/방송 시스템들을 구현하기 위해서, 잡음과 페이딩 및 심벌 간 간섭을 극복하기 위한 기술을 개발하는 것이 요구된다. 잡음 등을 극복하기 위한 연구의 일환으로서, 최근에는 정보의 왜곡을 효율적으로 복원하여 통신 및 방송의 신뢰도를 높이기 위한 방법으로서 오류정정부호(error-correcting code)에 대한 연구가 활발히 이루어지고 있다.

[0003] 1960년대에 Gallager에 의해서 처음 소개된 LDPC(Low Density Parity Check) 부호는 당시 기술 수준에서 구현하기 어려운 복잡도로 인해 오랫동안 잊혀져 왔다. 하지만, 1993년 Berrou와 Glavieux, Thitimajshima에 의해 제안된 터보(turbo) 부호가 셰논(Shannon)의 채널 용량에 근접하는 성능을 보임에 따라, 상기 터보 부호의 성능과 특성에 대한 많은 해석이 이루어지면서 반복 복호(iterative decoding)와 그래프를 기반으로 하는 채널 부호화에 대한 많은 연구가 진행되었다. 이를 계기로 1990년대 후반에 상기 LDPC 부호에 대해 재연구되면서 상기 LDPC 부호에 대응되는 터너(Tanner) 그래프상에서 합-곱(sum-product) 알고리즘에 기반한 반복 복호(iterative decoding)를 적용하여 복호화를 수행하면 셰논의 채널 용량에 근접하는 성능을 가지게 됨이 밝혀졌다.

[0004] LDPC 부호는 일반적으로 패리티 검사행렬(parity-check matrix)로 정의되며 터너 그래프로 통칭되는 이분(bipartite) 그래프를 이용하여 표현될 수 있다. LDPC 부호화기는 K_{ldpc}개 비트들로 구성되어 있는 LDPC 정보어를 입력받아 N_{ldpc}개 비트들로 구성되는 LDPC 부호어(codeword)를 생성한다. 이하 설명의 편의를 위해,

K_{ldpc}개 비트들을 포함하는 정보어를 입력 받아 N_{ldpc}개 비트들로 구성되는 부호어를 가정한다. 즉, K_{ldpc}개의 입력 비트들인 LDPC 정보어 $I=[i_0,i_1,i_2,\cdots,i_{K_{ldpc}-1}]$를 LDPC 부호화하면, LDPC 부호어 $c=[c_0,c_1,c_2,c_3,\cdots,c_{N_{ldpc}-1}]$가 생성된다. 즉, 상기 LDPC 부호어는 다수의 비트들로 구성되어 있는 비트열이며, LDPC 부호어 비트는 각각의 비트들을 의미한다. 또한 상기 LDPC 정보어는 다수의 비트들로 구성되어 있는 비트열이며, 정보 비트는 정보어를 구성하는 각각의 비트를 의미한다. 이때, 시스테메틱(systematic) 부호인 경우, LDPC 부호어 $c=[c_0,c_1,c_2,c_3,\cdots,c_{N_{ldpc}-1}]=[i_0,i_1,\cdots,i_{K_{ldpc}-1},p_0,p_1,\cdots,p_{N_{parity}-1}]$로 구성된다. 여기서, $P=[p_0,p_1,\cdots,p_{N_{parity}-1}]$는 패리티 비트들이고, 패리티 비트들의 개수 $N_{parity}=N_{ldpc}-K_{ldpc}$이다.

[0005] 상기 LDPC 부호화는 하기 <수학식 1>과 같은 조건을 만족하는 부호어를 결정하는 과정을 포함한다.

수학식 1

[0006] $$H \cdot c^T = 0 \quad \text{where} \quad c=[c_0,c_1,c_2,\ldots,c_{N_{ldpc}-1}]$$

[0007] 상기 <수학식 1>에서, 상기 H는 패리티 검사 행렬, 상기 c는 부호어, 상기 c_i는 부호어의 i번째 비트, 상기 N_{ldpc}는 부호어 길이를 의미한다.

[0008] 상기 패리티 검사 행렬 H는 N_{ldpc}개의 열(column)들로 구성되어 있으며 i번째 열(column)은 i번째 부호어 비트 c_i와 연관 관계가 있음을 의미한다.

[0009] 일반적으로, LDPC 부호에 따르면, 정보어 길이 및 부호어 길이가 K_{ldpc} 및 N_{ldpc}로 이미 결정된 상황에서 부호화가 수행된다. 그러므로, K_{ldpc}보다 더 짧은 길이의 정보어가 입력되거나, N_{ldpc}보다 더 짧은 길이의 부호어를 생성하고자 하는 경우, 적절한 방법이 필요하다. 예를 들어, K_1의 길이를 가지는 정보어가 부호화기에 입력되는 경우, 송신단은 $K_{ldpc}-K_1$개 비트들을 단축(shortening)한다. K_1는 부호화기에서 요구하는 정보어의 길이(K_{ldpc})보다 작다. 또한, 필요한 패리티의 길이 $N_{txparity}$가 상기 패리티 길이 N_{parity}보다 작을 경우, 송신단은 $N_{parity}-N_{txparity}$개 비트들을 천공(puncturing)한다. 상기 $N_{txparity}$는 실제 전송 되는 패리티의 길이로서, K_1와 전송에 필요한 부호율에 따라 결정된다.

[0010] 정보어 및 패리티의 길이를 고려하여 일부 비트가 상기 단축 또는 천공되는 경우, 어느 비트를 단축 또는 천공하느냐에 따라 부호어의 성능이 크게 달라질 수 있다. 따라서, 최적의 성능을 유지하도록 상기 단축되는 비트 및 천공되는 비트들을 선택하기 위한 대안이 제시되어야 한다.

발명의 내용

해결하려는 과제

[0011] 따라서, 본 발명의 목적은 통신/방송 시스템에서 최적의 성능을 유지하며 단축 및 천공 비트들을 선택하기 위한 장치 및 방법을 제공함에 있다.

과제의 해결 수단

[0012] 상기 목적을 달성하기 위한 본 발명의 제1견지에 따르면, 통신/방송 시스템에서 송신단의 동작 방법은, 0-패딩될 비트될 비트들의 개수를 결정하는 과정과, 모든 비트들이 0으로 패딩될 비트 그룹들의 개수(N_{pad})를 결정하는 과정과, 단축 패턴(shortening pattern)에 의해 지시되는 0번째 내지 N_{pad}-1 번째 비트 그룹들 내의 모든 비트들을 0으로 패딩하는 과정과, BCH(Bose Chaudhuri Hocquenghem) 정보 비트들에서 패딩되지 아니한 비트 위치들에 정보 비트들을 매핑하는 과정과, LDPC(Low Density Parity Check) 정보 비트들을 생성하기 위해 상기 BCH 정보 비트들을 BCH 부호화하는 과정과, 0-패딩된 부호어(codeword)를 생성하기 위해 상기 LDPC 정보 비트들을 LDPC 부호화하는 과정을 포함한다. 여기서, 상기 단축 패턴은, 6, 5, 4, 9, 3, 2, 1, 8, 0, 7, 10, 11으로 정의되는 비트 그룹들의 순서로서 정의된다.

[0013] 상기 목적을 달성하기 위한 본 발명의 제2견지에 따르면, 통신/방송 시스템에서 송신단의 동작 방법은, 부호어(codeword)를 생성하기 위해 LDPC(Low Density Parity Check) 정보 비트들을 LDPC 부호화하는 과정과, 상기 부호어의 패리티(parity) 비트들에서 천공(puncturing)될 비트들의 개수(N_{punc})를 결정하는 과정과, 모든 비트들이 천공될 패리티 비트 그룹들의 개수(N_{punc_group})를 결정하는 과정과, 천공 패턴(puncturing pattern)에 의해 지시되는 0번째 내지 N_{punc_group}-1번째 패리티 비트 그룹들 내의 모든 비트들을 천공하는 과정을 포함한다. 상기 천공 패턴은 29, 45, 43, 27, 32, 35, 40, 38, 0, 19, 8, 16, 41, 4, 26, 36, 30, 2, 13, 42, 46, 24, 37, 1, 33, 11, 44, 28, 20, 9, 34, 3, 17, 6, 21, 14, 23, 7, 22, 47, 5, 10, 12, 15, 18, 25, 31, 39로 정의되는 패리티 비트 그룹들의 순서로서 정의된다.

[0014] 상기 목적을 달성하기 위한 본 발명의 제3견지에 따르면, 통신/방송 시스템에서 수신단의 동작 방법은, 단축(shortenning)된 부호어(codeword)를 수신하는 과정과, 0-패딩된 비트들의 개수를 결정하는 과정과, 모든 비트들이 0으로 패딩된 비트 그룹들의 개수(N_{pad})를 결정하는 과정과, 단축 패턴(shortening pattern)에 의해 지시되는 0번째 내지 N_{pad}-1번째 비트 그룹들 내의 모든 정보 비트들에 대응되는 LDPC(Low Density Parity Check) 디코더(decoder) 입력 값들을 단축된 LDPC 정보 비트들을 나타내는 값들로 설정하는 과정과, 패딩되지 아니한 정보 비트들에 대응되는 LDPC 디코더 입력 값들을 수신된 단축된 부호어에 따라 설정하는 과정과, LDPC 정보 비트들을 생성하기 위해 상기 LDPC 디코더 입력 값들을 LDPC 복호화하는 과정과, BCH(Bose Chaudhuri Hocquenghem) 정보 비트들을 생성하기 위해 상기 LDPC 정보 비트들을 BCH 복호화하는 과정을 포함한다. 상기 단축 패턴은, 6, 5, 4, 9, 3, 2, 1, 8, 0, 7, 10, 11으로 정의되는 비트 그룹들의 순서로서 정의된다.

[0015] 상기 목적을 달성하기 위한 본 발명의 제4견지에 따르면, 통신/방송 시스템에서 수신단의 동작 방법은, 천공(puncturing)된 부호어(codeword)를 수신하는 과정과, 천공된 부호어의 LDPC(Low Density Parity Check) 패리티 비트들에서 천공된 비트들의 개수를 결정하는 과정과, 모든 비트들이 천공된 패리티 비트 그룹의 개수(N_{punc_group})를 결정하는 과정과, 천공 패턴(puncturing pattern)에 의해 지시되는 LDPC 부호어의 0번째 내지 N_{punc_group}-1번째 패리티 비트 그룹들 내의 모든 패리티 비트들에 대응되는 LDPC 디코더(decoder) 입력 값들을 천공된 패리티 비트를 나타내는 값들로 설정하는 과정과, 상기 LDPC 부호어의 천공되지 아니한 나머지 패리티 비트들에 대응되는 LDPC 디코더 입력 값들을 수신된 천공된 부호어의 수신 값에 따라 설정하는 과정을 포함한다. 상기 천공 패턴은 29, 45, 43, 27, 32, 35, 40, 38, 0, 19, 8, 16, 41, 4, 26, 36, 30, 2, 13, 42, 46, 24, 37, 1, 33, 11, 44, 28, 20, 9, 34, 3, 17, 6, 21, 14, 23, 7, 22, 47, 5, 10, 12, 15, 18, 25, 31, 39로 정의되는 패리티 비트 그룹들의 순서로서 정의된다.

[0016] 상기 목적을 달성하기 위한 본 발명의 제5견지에 따르면, 통신/방송 시스템에서 송신단 장치는, 단축 패턴(shortening pattern)에 의해 지시되는 0번째 내지 N_{pad}-1 번째 비트 그룹들 내의 모든 비트들을 0으로 패딩하고, BCH(Bose Chaudhuri Hocquenghem) 정보 비트들에서 패딩되지 아니한 비트 위치들에 정보 비트들을 매핑하는 패딩부와, 상기 N_{pad}는 모든 비트들이 0으로 패딩될 비트 그룹들의 개수를 의미하며, LDPC(Low Density Parity Check) 정보 비트들을 생성하기 위해 상기 BCH 정보 비트들을 BCH 부호화하고, 0-패딩된 부호어(codeword)를 생성하기 위해 상기 LDPC 정보 비트들을 LDPC 부호화하는 부호화부를 포함한다. 상기 단축 패턴은, 6, 5, 4, 9, 3, 2, 1, 8, 0, 7, 10, 11으로 정의되는 비트 그룹들의 순서로서 정의된다.

[0017] 상기 목적을 달성하기 위한 본 발명의 제6견지에 따르면, 통신/방송 시스템에서 송신단 장치는, 부호어(codeword)를 생성하기 위해 LDPC(Low Density Parity Check) 정보 비트들을 LDPC 부호화하는 부호화부와, 상기 부호어의 패리티(parity) 비트들에서 천공(puncturing)될 비트들의 개수(N_{punc})를 결정하고, 모든 비트들이

천공될 패리티 비트 그룹들의 개수(N_{punc_group})를 결정하고, 천공 패턴(puncturing pattern)에 의해 지시되는 0번째 내지 N_{punc_group}-1번째 패리티 비트 그룹들 내의 모든 비트들을 천공하는 천공부와, 천공된 부호어를 송신하는 송신부를 포함한다. 여기서, 상기 천공 패턴은 29, 45, 43, 27, 32, 35, 40, 38, 0, 19, 8, 16, 41, 4, 26, 36, 30, 2, 13, 42, 46, 24, 37, 1, 33, 11, 44, 28, 20, 9, 34, 3, 17, 6, 21, 14, 23, 7, 22, 47, 5, 10, 12, 15, 18, 25, 31, 39로 정의되는 패리티 비트 그룹들의 순서로서 정의된다.

[0018] 상기 목적을 달성하기 위한 본 발명의 제7견지에 따르면, 통신/방송 시스템에서 수신단 장치는, 단축(shortenning)된 부호어(codeword)를 수신하는 수신부와, 단축 패턴(shortening pattern)에 의해 지시되는 0번째 내지 N_{pad}-1번째 비트 그룹들 내의 모든 정보 비트들에 대응되는 LDPC(Low Density Parity Check) 디코더(decoder) 입력 값들을 단축된 LDPC 정보 비트들을 나타내는 값들로 설정하고, 패딩되지 아니한 정보 비트들에 대응되는 LDPC 디코더 입력 값들을 수신된 단축된 부호어에 따라 설정하는 단축 비트 복원부와, 상기 N_{pad}는 모든 비트들이 0으로 패딩될 비트 그룹들의 개수를 의미하며, LDPC 정보 비트들을 생성하기 위해 상기 LDPC 디코더 입력 값들을 LDPC 복호화하고, BCH(Bose Chaudhuri Hocquenghem) 정보 비트들을 생성하기 위해 상기 LDPC 정보 비트들을 BCH 복호화하는 복호화부를 포함한다. 상기 단축 패턴은, 6, 5, 4, 9, 3, 2, 1, 8, 0, 7, 10, 11으로 정의되는 비트 그룹들의 순서로서 정의된다.

[0019] 상기 목적을 달성하기 위한 본 발명의 제8견지에 따르면, 통신/방송 시스템에서 수신단 장치는, 천공(puncturing)된 부호어(codeword)를 수신하는 수신부와, 천공된 부호어의 LDPC(Low Density Parity Check) 패리티 비트들에서 천공된 비트들의 개수를 결정하고, 모든 비트들이 천공된 패리티 비트 그룹의 개수(N_{punc_group})를 결정하고, 천공 패턴(puncturing pattern)에 의해 지시되는 LDPC 부호어의 0번째 내지 N_{punc_group}-1번째 패리티 비트 그룹들 내의 모든 패리티 비트들에 대응되는 LDPC 디코더(decoder) 입력 값들을 천공된 패리티 비트를 나타내는 값들로 설정하고, 상기 LDPC 부호어의 천공되지 아니한 나머지 패리티 비트들에 대응되는 LDPC 디코더 입력 값들을 수신된 천공된 부호어의 수신 값에 따라 설정하는 천공 비트 복원부를 포함한다. 상기 천공 패턴은 29, 45, 43, 27, 32, 35, 40, 38, 0, 19, 8, 16, 41, 4, 26, 36, 30, 2, 13, 42, 46, 24, 37, 1, 33, 11, 44, 28, 20, 9, 34, 3, 17, 6, 21, 14, 23, 7, 22, 47, 5, 10, 12, 15, 18, 25, 31, 39로 정의되는 패리티 비트 그룹들의 순서로서 정의된다.

발명의 효과

[0020] 통신/방송 시스템에서 패리티 검사 행렬의 특성을 고려하여 열들을 그룹화하고, 각 열 그룹에 대응되는 비트 그룹을 단위로 단축 및 천공을 수행함으로써, 다양한 길이의 정보 비트들을 부호화 및 복호화함과 동시에 최적의 성능을 유지할 수 있다.

도면의 간단한 설명

[0021] 도 1은 본 발명의 실시 예에 따른 통신/방송 시스템에서 사용 가능한 패리티 검사 행렬의 예를 도시한 도면,

도 2는 본 발명의 실시 예에 따른 통신/방송 시스템에서 송신단의 블록 구성을 도시하는 도면,

도 3a 내지 도 3c는 본 발명의 실시 예에 따른 통신/방송 시스템에서 패리티 검사 행렬 및 부호어의 관계식을 도시하는 도면,

도 4a 및 도 4b는 본 발명의 실시 예에 따른 통신/방송 시스템에서 정보 비트들을 그룹핑을 도시하는 도면,

도 5a 및 도 5b는 본 발명의 실시 예에 따른 통신/방송 시스템에서 패리티 비트들의 그룹핑을 도시하는 도면,

도 6은 본 발명의 실시 예에 따른 통신/방송 시스템에서 패딩 절차를 도시하는 도면,

도 7a 및 도 7b은 본 발명의 실시 예에 따른 통신/방송 시스템에서 송신단의 동작 절차를 도시하는 도면,

도 8a 및 도 8b은 본 발명의 실시 예에 따른 통신/방송 시스템에서 수신단의 동작 절차를 도시하는 도면,

도 9는 본 발명의 실시 예에 따른 통신/방송 시스템에서 송신단의 블록 구성을 도시하는 도면,

도 10은 본 발명의 실시 예에 따른 통신/방송 시스템에서 수신단의 블록 구성을 도시하는 도면.

발명을 실시하기 위한 구체적인 내용

[0022] 이하 본 발명의 바람직한 실시 예를 첨부된 도면의 참조와 함께 상세히 설명한다. 그리고, 본 발명을 설명함에 있어서, 관련된 공지기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단된 경우, 그 상세한 설명은 생략한다.

[0023] 이하 본 발명은 통신/방송 시스템에서 LDPC 부호에 따른 부호어에 성능 저하 없이 일부 비트를 단축 또는 천공하기 위한 기술에 대해 설명한다.

[0024] 이하, 본 발명은 유럽 디지털 방송 표준(standard)의 하나인 DVB-T2(Digital Video Broadcasting the 2nd Generation Terrestrial) 시스템 및 표준화 중인 DVB-NGH(Digital Video Broadcasting Next Genration Handheld) 시스템에서 정의하고 있는 용어 및 명칭들을 사용한다. 하지만, 본 발명이 상기 용어 및 명칭들에 의해 한정되는 것은 아니며, 부호화 및 복호화를 수행하는 다른 시스템에도 동일하게 적용될 수 있다.

[0025] 본 발명은 도 1에 도시된 바와 같은 구조의 패리티 검사 행렬을 고려한다. 상기 도 1에 도시된 패리티 검사 행렬은 부호어가 정보어를 그대로 포함하는 시스테메틱(systematic) 구조이다. 이하, 본 발명은 상기 도 1의 패리티 검사 행렬을 기반으로 설명하나, 본 발명이 적용 가능한 범위가 상기 도 1과 같은 패리티 검사 행렬에 제한되는 것은 아니다.

[0026] 상기 도 1에서, N_{ldpc}은 LDPC 부호어의 길이를 의미하며, 또한, 상기 도 1의 패리티 검사 행렬의 열들의 길이를 의미한다. K_{ldpc}은 정보어의 길이를 의미하며, 또한, 상기 도 1의 정보어 부분 행렬(110)의 열들의 길이를 의미한다. 상기 LDPC 부호어 또는 상기 정보어의 길이는 상기 LDPC 부호어 또는 상기 정보어에 포함되는 비트들의 개수를 의미한다. 따라서, 상기 '정보어'는 '정보 비트들(information bits)'로 지칭될 수 있다. M은 정보어에 대응되는 부분 행렬(110)에서 열의 패턴이 반복되는 간격, Q_{ldpc}는 상기 정보어에 대응되는 부분 행렬(110)에서 각 열이 쉬프트(shift)되는 크기로서, 정수 M 및 Q_{ldpc}의 값은 $Q_{ldpc}=\frac{N_{ldpc}-K_{ldpc}}{M}$ 이 성립하도록 결정된다. 이때, $\frac{K_{ldpc}}{M}$ 도 정수가 된다. 상기 M 및 상기 Q_{ldpc}의 값은 부호어 길이와 부호율에 따라 달라질 수 있다.

[0027] 상기 도 1을 참고하면, 패리티 검사 행렬은 상기 정보어에 대응되는 부분 행렬(110) 및 패리티에 대응되는 부분 행렬(120)로 구분된다. 상기 정보어에 대응되는 부분 행렬(110)은 K_{ldpc}개의 열(column)들을 포함하고, 상기 패리티에 대응되는 부분 행렬(120)은 $N_{parity}=N_{ldpc}-K_{ldpc}$개의 열들을 포함한다. 상기 패리티 검사 행렬의 행(row)의 개수는 상기 패리티에 대응되는 부분 행렬(120)의 열의 개수 $N_{ldpc}-K_{ldpc}$와 동일하다.

[0028] 상기 패리티 검사 행렬의 K_{ldpc}번째 열(column)부터 $N_{ldpc}-1$번째 열을 포함하는 상기 패리티에 대응되는 부분 행렬(120)에서. 무게-1(weight-1), 즉, 1값을 가지는 원소들의 위치는 이중 대각(dual diagonal) 구조를 가진다. 따라서, 상기 패리티에 대응되는 부분 행렬(120)에 포함되는 열들 중, 상기 $N_{ldpc}-1$번째 열을 제외한 나머지 열들의 차수(degree)는 모두 2이며, 상기 마지막 $N_{ldpc}-1$번째 열의 차수는 1이다.

[0029] 상기 도 1을 참고하면, 상기 패리티 검사 행렬에서 즉, 0번째 열부터 $K_{ldpc}-1$번째 열을 포함하는 정보어 부분 행렬(110)의 구조는 다음과 같은 규칙에 따른다. 첫째, 패리티 검사 행렬에서 정보어에 대응되는 K_{ldpc}개의 열

들은 $\frac{K_{ldpc}}{M}$ 개의 열 그룹(column group)들로 구분된다. 동일한 열 그룹 내에 속한 열들은 서로 Q_{ldpc}만큼 쉬프트된 관계를 가진다. 둘째, i번째 $\left(i=0,1,\cdots,\frac{K_{ldpc}}{M}\right)$ 열 그룹의 0번째 열의 차수를 D_i라 하고, 1이 있는 각 행(row)의 위치를 $R_{i,0}^{(0)},R_{i,0}^{(1)},\cdots,R_{i,0}^{(D_i-1)}$ 이라 하면, i번째 열 그룹 내의 j번째 열에서 무게-1이 위치한 행의 인덱스 $R_{i,j}^{(k)}$ 는 하기 <수학식 2>와 같이 결정된다.

수학식 2

$$R_{i,j}^{(k)}=\left(R_{i,(j-1)}^{(k)}+Q_{ldpc}\right)\bmod\left(N_{ldpc}-K_{ldpc}\right)$$
$$(k=0,1,2,\ldots D_i-1)\left(i=0,1,\ldots,\frac{K_{ldpc}}{M}\right)(j=1,2,\ldots,M)$$

[0030]

[0031] 상기 <수학식 2>에서, 상기 $R_{i,j}^{(k)}$ 는 i번째 열 그룹 내의 j번째 열에서 k번째 무게-1이 있는 행의 인덱스, 상기 $R_{i,(j-1)}^{(k)}$는 i번째 열 그룹 내의 j-1번째 열에서 k번째 무게-1이 있는 행의 인덱스, 상기 Q_{ldpc}는 상기 정보어에 대응되는 부분 행렬에서 각 열이 쉬프트되는 크기, 상기 N_{ldpc}은 LDPC 부호어의 길이, 상기 K_{ldpc}은 정보어의 길이, 상기 D_i는 i번째 열 그룹에 속하는 열들의 차수, 상기 M은 하나의 열 그룹에 속하는 열 개수를 의미한다.

[0032] 상기 <수학식 2>에 의하면, $R_{i,0}^{(k)}$ 값만을 알면 i번째 열 그룹내의 k번째 무게-1이 있는 행의 인덱스를 알 수 있음이 나타난다. 그러므로, 각각의 열 그룹내의 0번째 열에서 k번째 무게-1이 있는 행의 인덱스 값을 저장하면, 상기 도 1의 구조를 갖는 패리티 검사 행렬의 무게-1이 있는 열과 행의 위치가 파악될 수 있다.

[0033] 상술한 규칙들에 따르면, i번째 열 그룹에 속하는 열들의 차수는 모두 D_i로 동일하다. 상기 규칙들에 따라 상기 패리티 검사 행렬에 대한 정보를 저장하고 있는 LDPC 부호는 다음과 같이 간략하게 표현될 수 있다.

[0034] 구체적인 예로서, N_{ldpc}가 30, K_{ldpc}가 15, Q_{ldpc}가 3인 경우, 3개의 열 그룹들의 0번째 열들 각각에서 무게-1이 위치한 행의 위치 정보는 하기 <수학식 3>과 같은 수열들로 표현될 수 있다. 하기 <수학식 3>과 같은 수열들은 '무게-1 위치 수열(weight-1 position sequence)'이라 지칭될 수 있다.

수학식 3

$$R_{1,0}^{(1)}=1,R_{1,0}^{(2)}=2,R_{1,0}^{(3)}=8,R_{1,0}^{(4)}=10,$$
$$R_{2,0}^{(1)}=0,R_{2,0}^{(2)}=9,R_{2,0}^{(3)}=13,$$
$$R_{3,0}^{(1)}=0,R_{3,0}^{(2)}=14.$$

[0035]

[0036] 상기 <수학식 3>에서, 상기 $R_{i,j}^{(k)}$ 는 i번째 열 그룹 내의 j번째 열에서 k번째 무게-1이 있는 행의 인덱스를 의미

한다.

[0037] 상기 각 열 그룹의 0번째 열에서 1이 위치한 행의 인덱스를 나타내는 상기 <수학식 3>과 같은 무게-1 위치 수열들은 하기 <표 1>과 같이 보다 간략하게 표현될 수 있다.

표 1

[0038]

1 2 8 10
0 9 13
0 14

[0039] 상기 <표 1>은 패리티 검사 행렬에서 무게-1, 다시 말해, 1 값을 가지는 원소의 위치를 나타낸 것으로서, i번째 무게-1 위치 수열은 i번째 열 그룹에 속한 0번째 열에서 무게-1이 있는 행의 인덱스들로 표현된다. 상기 <표 1>을 이용하면, 30×15 크기의 패리티 검사 행렬의 15×15 크기의 정보어 부분 행렬이 생성될 수 있다. 그리고, 15×15 크기의 패리티 부분 행렬은 이중 대각 구조를 가지도록 미리 결정되어 있기 때문에, 상기 <표 1>을 이용하면, 30×15 크기의 패리티 검사 행렬이 생성될 수 있다.

[0040] 도 2는 본 발명의 실시 예에 따른 통신/방송 시스템에서 송신단의 블록 구성을 도시하고 있다.

[0041] 상기 도 2에 도시된 바와 같이, 상기 송신단은 제어부(202), 제로(0)패딩부(204), BCH(Bose, Chaudhuri, Hocquenghem)부호부(206), LDPC부호부(208), 그리고 천공부(210)를 포함하여 구성된다. 부호화부는 상기 BCH부호부(260) 및 상기 LDPC부호부(208)를 포함할 수 있다. 또는, 부호화부는 상기 제로패딩부(204), 상기 BCH부호부(260),상기 LDPC부화화부(208), 상기 천공부(210)를 포함할 수 있다.

[0042] 상기 제로패딩부(204)는 정보 비트들에 0 값을 가지는 적어도 하나의 비트를 패딩한다. 즉, 상기 제로패딩부(204)는 입력되는 정보 비트들에 적어도 하나의 0 값을 가지는 비트를 패딩함으로써, 상기 BCH부호부(206)의 입력 비트열 길이를 만족시킨다. 예를 들어, 상기 제로패딩부(204)는 적어도 하나의 0 비트의 위치를 결정한 후, 정보 비트들에 추가 패딩할 수 있다. 다른 예로, 상기 제로패딩부(204)는 모두 0 비트로 구성된 상기 BCH부호부(206)의 입력 비트열 길이의 0 비트열에서 0 비트가 아닌 위치의 0 비트들을 상기 정보 비트들로 대체할 수 있다. 구체적으로 설명하면, K_1의 길이를 가지는 정보 비트들 $S=[s_0,s_1,\cdots,s_{K_1-1}]$이 상기 제로패딩부(204)로 입력된다. 상기 제로패딩부(204)는 상기 제어부(202)로부터 0-패딩에 대한 정보를 제공받는다. 상기 0-패딩에 대한 정보는 0으로 패딩될 비트들의 개수, 0으로 패딩될 비트들의 위치 중 적어도 하나를 포함한다. 그리고, 상기 제로패딩부(204)는 상기 0-패딩에 대한 정보를 이용하여 비트들을 0으로 패딩함으로써, K_{bch}의 길이를 가지는 BCH 정보 비트들 $M=[m_0,m_1,\cdots,m_{K_{bch}-1}]$을 생성한다. 상기 0으로 패딩될 비트들의 위치 및 개수를 결정하는 과정은 이하 상세히 설명한다.

[0043] BCH 정보 비트들 $M=[m_0,m_1,\cdots,m_{K_{bch}-1}]$에 대한 BCH 부호화를 수행함으로써, 상기 BCH부호부(206)는 ($K_{ldpc}-K_{bch}$)개의 BCH 패리티 비트들을 생성하고, BCH 부호어 $I_{ldpc}=[i_0,i_1,\cdots,i_{K_{ldpc}-1}]$를 생성한다. 상기 BCH 부호어 $I_{ldpc}=[i_0,i_1,\cdots,i_{K_{ldpc}-1}]$는 LDPC 부호화를 위한 LDPC 정보 비트들로서, 상기 LDPC부호부(208)로 입력된다. 상기 BCH 부호화는 널리 알려진 기술로서, "Bose, R. C.; Ray-Chaudhuri, D. K. (March 1960), "On A Class of Error Correcting Binary Group Codes", Information and Control 3 (1): 68-79, ISSN 0890-5401" 등의 문헌에 개시되어 있으므로, 본 발명은 구체적인 설명을 생략한다.

[0044] 상기 LDPC 정보 비트들 $I_{ldpc}=[i_0,i_1,\cdots,i_{K_{ldpc}-1}]$에 대한 LDPC 부호화를 수행함으로써, 상기 LDPC부호부(208)는 LDPC 부호어 $C_{ldpc}=[c_0,c_1,\cdots,c_{N_{ldpc}-1}]$를 생성한다. 즉, 상기 LDPC부호부(208)는 패리티 검사 행렬을 이용하여 LDPC 부호어를 생성한다.

[0045] 상기 천공부(210)는 상기 LDPC 부호어 $C_{ldpc}=[c_0,c_1,0,c_{N_{ldpc}-1}]$를 제공받고, 상기 LDPC 부호어에서 일부 비트들을 천공한다. 상기 천공부(210)는 상기 천공과 더불어 상기 제로패딩부(204)에 의해 패딩된 비트들을 제거할 수 있다. 이 경우, 상기 천공부(210)는 '제로 제거 및 천공부'라 지칭될 수 있다. 상기 패딩된 비트들을 제거하는 기능이 배제된 경우, 상기 제로패딩부(204)도 생략될 수 있다. 즉, 상기 제로패딩부(204)에서 비트들을 패딩하고, BCH 정보 비트들을 생성하는 대신, 상기 제어부(220)는 상기 LDPC부호부(208)에서 사용되는 패리티 검사 행렬에서 상기 패딩된 비트에 대응되는 열을 제거할 수 있다. 그리고, 상기 대응되는 열이 제거된 패리티 검사 행렬은 메모리(memory)에 저장될 수 있다. 상기 패딩된 비트에 대응되는 적어도 하나의 열이 제거됨으로써, 0 비트들을 패딩하고, 제거하는 과정이 없더라도 동일한 결과가 얻어질 수 있다.

[0046] 상기 제어부(202)는 상기 제로패딩부(204)로 0으로 패딩될 비트들의 위치 및 개수 중 적어도 하나를 결정하기 위한 정보를 제공하며, 상기 BCH부호부(206)로 BCH 패리티 비트의 개수 및 위치 중 적어도 하나에 대한 정보를 제공하며, 상기 LDPC부호부(208)로 부호율, 부호어 길이, 패리티 검사 행렬 등을 제공하며, 상기 천공부(210)로 천공되는 비트들의 개수 및 위치 중 적어도 하나를 결정하기 위한 정보를 제공한다. 만일, 상기 천공부(210)가 제로 제거 기능을 가지는 경우, 상기 제어부(202)는 상기 제로삽입부(204)로의 지시와 동일하게 0으로 패딩될 비트들의 위치 및 개수 중 적어도 하나를 결정하기 위한 정보를 상기 천공부(210)로 제공한다. 또한, 상기 제로패딩부(204), 상기 BCH부호부(206), 상기 천공부(210)의 동작이 불필요한 경우, 상기 제어부(202)는 상기 제로패딩부(204), 상기 BCH부호부(206), 상기 천공부(210)가 동작하지 아니하도록 제어할 수 있다.

[0047] 상술한 구성에서, 상기 제로패딩부(204)에 의해 비트가 0으로 패딩된 후, 상기 0으로 패딩된 비트는 천공부(210)에 의해 제거되기 때문에, 상기 0으로 패딩된 비트들은 송신되지 아니한다. 이와 같이 부호화 전에 비트들을 패딩하고, 부호화 후 패딩된 비트를 제거하는 것을 단축(shortening)이라 한다. 즉, 상기 단축은 부호화 전 비트들을 0으로 패딩하는 것 및 부호화 후 0으로 패딩된 비트들을 제거하는 것을 포함한다.

[0048] 상기 도 2에 도시된 실시 예의 경우, 상기 제로패딩부(204)의 출력은 상기 BCH부호부(206)로 입력된다. 하지만, 본 발명의 다른 실시 예에 따라, 상기 BCH부호부(206)가 생략될 수 있다. 즉, 시스템은 BCH 부호를 사용하지 아니할 수 있으며, 이 경우, 상기 제로패딩부(204)의 출력은 상기 LDPC부호부(208)로 직접 입력될 수 있다. 본 발명의 또 다른 실시 예에 따라, 상기 BCH부호부(206) 및 상기 제로패딩부(204)의 위치가 서로 교체될 수 있다. 즉, 패딩되기 전의 최초 정보 비트들이 상기 BCH부호부(206)로 입력되고, 상기 BCH부호부(206)의 출력이 상기 제로패딩부(204)로 제공되고, 상기 제로패딩부(204)의 출력이 상기 LDPC부호부(208)로 제공될 수 있다.

[0049] 본 발명의 실시 예에 따른 송신단은 단축 또는 천공될 비트들의 위치 정보를 인덱스 순서를 미리 정의한 바에 따라 미리 저장하고 있거나, 또는, 미리 정의된 규칙에 따라 연산을 통해 결정한 후, 단축 또는 천공되는 비트들의 개수에 기초하여 정보 비트들 또는 LDPC 부호어에서 단축 또는 천공 대상의 비트들의 위치를 선택할 수 있다. 이하 설명의 편의를 위해, 본 발명은 단축되는 비트들의 순서를 '단축 패턴', 천공되는 비트들의 순서를 '천공 패턴'이라 칭한다. 상기 단축 패턴 및 상기 천공 패턴은 후술되는 천공되는 패리티 비트 그룹의 순서 또는 단축되는 비트 그룹의 순서를 의미한다.

[0050] 본 발명은 가변 길이의 입력 비트열에 대하여 상기 단축 및 천공을 적용하기 위해 단축 패턴 및 천공 패턴을 결정하고, 단축/천공되는 비트들의 개수 및 단축/천공 패턴에 따라 단축/천공되는 비트들을 선택한다.

[0051] 단축 및 천공의 구체적인 예를 들면 다음과 같다. 상기 제로패딩부(204)로 입력되는 정보 비트들의 길이 K_l는 5, 상기 BCH부호부(206)의 입력 비트열인 BCH 정보 비트들의 길이 K_{bch}는 8, 상기 LDPC부호부(208)의 입력 비트열인 LDPC 정보 비트들의 길이 K_{ldpc}는 10, 상기 LDPC부호부(208)의 출력 비트열인 LDPC 부호어의 길이 N_{ldpc}는 20인 경우, 단축되는 비트 개수 $K_{bch}-K_l$는 3(=8-5)이다. 이때, 단축 패턴은 {7, 1, 4, 6, 2, 8, 3, 5, 0, 9}, 천공 패턴은 {1, 4, 8, 6, 3, 0, 2, 5, 7, 9}으로 정의되고, 천공 비트 개수가 4라 가정하면, 단축

및 천공은 다음과 같이 수행된다.

[0052] 예를 들어, 상기 제로패딩부(204)로 $S=[s_0,s_1,s_2,s_3,s_4]$가 입력되면, BCH 정보 비트들 $M=[m_0,m_1,m_2,m_3,m_4,m_5,m_6,m_7]$이 출력된다. 단축 비트 개수가 3이므로, 상기 단축 패턴 내에서 앞선 3개의 값들이 사용된다. 상기 단축 패턴 내에서 앞선 3개의 값들이 7, 1, 4 이므로 m_7, m_1, m_4의 위치에서 단축이 이루어진다. 다시 말해, m_7, m_1, m_4의 위치의 비트들이 0으로 패딩되고, 비트가 패딩되지 않은 위치에 상기 입력 비트들 $S=[s_0,s_1,s_2,s_3,s_4]$가 순차적으로 매핑된다. 즉, 상기 제로패딩부(204)에서 출력되는 BCH 정보 비트들 $M=[m_0,m_1,m_2,m_3,m_4,m_5,m_6,m_7]$은 $[s_0,0,s_1,s_2,0,s_3,s_4,0]$이다. 상기 M은 상기 BCH 부호부(206)으로 입력되고, 상기 LDPC부호부(208)의 입력 비트열, 즉, LDPC 정보 비트들인 BCH 부호어 $I_{ldpc}=[i_0,i_1,i_2,i_3,i_4,i_5,i_6,i_7,i_8,i_9]$가 출력된다. 상기 BCH 부호는 시스테메틱(systematic) 부호로서, 부호어에 BCH 정보 비트들이 그대로 존재 한다. 그러므로, LDPC 정보 비트들 즉, 상기 BCH 부호의 출력 비트열은 하기 <수학식 4>와 같다.

수학식 4

[0053]
$$
\begin{aligned}
I_{ldpc} &= \{i_0, i_1, i_2, i_3, i_4, i_5, i_6, i_7, i_8, i_9\} \\
&= \{m_0, m_1, m_2, m_3, m_4, m_5, m_6, m_7, p_{bch,0}, p_{bch,1}\} \\
&= \{s_0, 0, s_1, s_2, 0, s_3, s_4, 0, p_{bch,0}, p_{bch,1}\}
\end{aligned}
$$

[0054] 상기 <수학식 4>에서, I_{ldpc}는 BCH 부호어, i_j은 LDPC 정보 비트들인 BCH 부호어의 j번째 비트, 상기 m_j는 0로 패딩된 비트들을 포함하는 비트열의 j번째 비트로서 LDPC 정보 비트들의 j번째 BCH 정보 비트, 상기 $p_{bch,j}$는 LDPC 정보 비트들의 j번째 패리티 비트, 상기 s_j는 정보 비트들의 j번째 비트를 의미한다.

[0055] 상기 LDPC부호부(208)의 출력 비트열 C_{ldpc}는 하기와 <수학식 5>과 같다.

수학식 5

[0056]
$$
\begin{aligned}
C_{ldpc} &= \{c_0, c_1, \cdots, c_{19}\} \\
&= \{i_0, i_1, i_2, i_3, i_4, i_5, i_6, i_7, i_8, i_9, p_0, p_1, p_2, p_3, p_4, p_5, p_6, p_8, p_9\} \\
&= \{s_0, 0, s_1, s_2, 0, s_3, s_4, 0, p_{bch,0}, p_{bch,1}, p_0, p_1, p_2, p_3, p_4, p_5, p_6, p_7, p_8, p_9\}
\end{aligned}
$$

[0057] 상기 <수학식 5>에서, 상기 C_{ldpc}는 LDPC 부호어, 상기 c_j는 LDPC 부호어의 j번째 비트, 상기 i_j는 LDPC 정보 비트들인 BCH 부호어의 j번째 비트, 상기 s_j는 LDPC 정보 비트들의 j번째 BCH 정보 비트, 상기 $p_{bch,j}$는 LDPC 정보 비트들의 j번째 패리티 비트, 상기 p_j는 LDPC 부호어의 j번째 패리티 비트를 의미한다.

[0058] LDPC 부호어인 상기 출력 비트열 C_{ldpc}는 천공부(210)로 입력되며, 상기 제로 패딩부(204)에 의해 0으로 패딩

된 비트들이 제거되고, 천공 패턴에 따라 4개의 패리티 비트들이 천공된다. 상기 천공 패턴 내에서 앞선 4개의 값들이 1, 4, 8, 6이므로, p_1, p_4, p_8, p_6이 천공된다. 이 경우, 단축 및 천공된 출력 비트열은 하기 <수학식 6>과 같다.

수학식 6

[0059] $$\{s_0, s_1, s_2, s_3, s_4, p_{bch,0}, p_{bch,1}, p_0, p_2, p_3, p_5, p_7, p_9\}$$

[0060] 상기 <수학식 6>에서, 상기 s_j는 정보 비트들의 j번째 비트, 상기 $p_{bch,j}$는 LDPC 정보 비트들인 BCH 부호어의 j번째 패리티 비트, 상기 p_j는 LDPC 부호어의 j번째 패리티 비트를 의미한다.

[0061] 상술한 바와 같이, 가변 길이의 정보 비트들 S에 대하여 상기 단축 및 천공하는 경우, 송신단은 단축 패턴 및 천공 패턴을 결정하고, 상기 단축 패턴 및 상기 천공 패턴에서 단축 및 천공되는 비트들의 개수만큼의 값들을 이용하여 단축 및 천공되는 비트들의 위치를 결정한다.

[0062] 특히, 상기 도 1과 같은 구조를 갖는 패리티 검사 행렬을 기반으로 하여 LDPC 부호화를 수행하는 경우, 단축 및 천공되는 비트들의 순서는 정보 비트들 및 패리티 비트들의 그룹 단위로 결정될 수 있다. 즉, 본 발명은 정보 비트들 및 패리티 비트들을 일정 개수의 비트들을 포함하는 다수의 비트 그룹들로 나누고, 상기 비트 그룹들에 대하여 단축 및 천공되는 그룹의 순서를 결정한 후, 상기 비트 그룹 단위로 결정된 단축 패턴 및 천공 패턴에 따라 필요한 개수만큼의 비트들을 단축 및 천공한다.

[0063] 상술한 단축 및 천공 과정에서, 패딩은 상기 BCH부호부(206)의 입력 비트들에 대하여 수행되며, 상기 BCH부호부(206)의 입력 비트의 순서가 상기 LDPC부호부(208)의 입력 비트의 순서와 동일하다. 또한, LDPC 부호와 BCH 부호의 연접한 성능은 LDPC 부호어의 성능이 더 우세하므로(dominant), 단축의 순서는 LDPC 부호어의 특성을 기반으로 결정될 수 있다. 특히, 상기 단축의 순서를 결정함에 있어서, LDPC 부호가 상기 도 1의 구조를 갖는 패리티 검사 행렬에 기초하는 경우, 상기 패리티 검사 행렬의 열 그룹에 상응하는 정보 비트 그룹을 단위로 단축 순서가 결정될 수 있다.

[0064] 이하 본 발명은 패리티 검사 행렬과 단축 및 천공에 대하여 관계를 설명하고, 상기 도 1과 같은 구조의 패리티 검사 행렬을 이용하여 LDPC 부호화를 수행하는 하는 시스템을 위한 단축 패턴 및 천공 패턴을 결정하는 과정을 상세히 설명한다.

[0065] 도 3a 내지 도 3c는 본 발명의 실시 예에 따른 통신/방송 시스템에서 패리티 검사 행렬 및 부호어의 관계식을 도시하고 있다.

[0066] 도 3a는 패리티 검사 행렬과 부호어의 관계를 도시하고 있다. 상술한 바와 같이, 조건 $Hc^T=0$이 만족되며, 부호어 $c=[c_0,c_1,c_2,c_3,c_4,c_5,c_6,c_7]$ 중 c_0, c_1, c_2, c_3은 정보 비트들이고, c_4, c_5, c_6, c_7은 패리티 비트들이다. 저건 $Hc^T=0$를 다르게 표현하면 도 3b와 같다. 상기 도 3b를 참고하면, 패리티 검사 행렬 H 및 부호어 c의 곱은 각 부호어 비트 및 패리티 검사 행렬의 각 행(column)의 곱 들의 합으로서 표현될 수 있다. 즉, $Hc^T=0$는 부호어 비트들과 패리티 검사 행렬의 각각의 행들의 선형 결합으로 이루어진다.

즉, 부호어 비트 $c_i(0 \le i \le 7)$이 '0'인 경우 패리티 검사행렬의 i번째 열 h_i는 '0'과 곱해지므로 h_i는 선형 결합되지 아니하는 것과 동일하다. 즉, 비트 c_i가 단축될 경우, $c_i=0$이므로, 패리티 검사 행렬에 있어서 i번째 열 h_i가 삭제되는 것과 동일한 결과가 야기된다. 그러므로, 어떤 비트들을 단축할지 결정하는 것은 패리티 검사 행렬의 열들 중 어떤 열을 삭제할지 결정하는 것과 등가의 문제이다. 또한, 본 발명은 앞서 단축 과정을 비트를 0으로 패딩한 후 부호화하고, 부호화된 비트들 중 상기 패딩된 비트들을 제거하는 것에 기반하여 설명하였으나, 이는 패리티 검사 행렬에서 0으로 패딩되는 비트에 상응하는 열들을 제거한 패리티 검사 행렬을 기반으로 부호화하는 것과 동일하다.

[0067] 이하 설명되는 단축 과정에 있어서, 본 발명은 비트가 0으로 패딩되는 위치의 순서를 단축 패턴으로 정의하고, 비트를 0으로 패딩한 후 부호화하고, 부호어에서 상기 단축 패턴에 따라 패딩된 비트들을 제거한다. 하지만, 본 발명의 다른 실시 예에 따라, 상기 단축 패턴은 비트가 0으로 패딩되는 위치의 순서가 아닌, 부호어에 입력되는 정보 비트들이 입력되는 위치의 순서를 결정하기 위해 사용될 수 있다. 상기 단축 패턴은 비트가 0으로 패딩되는 위치들의 순서를 나타낸다. 따라서, 부호어에서 정보 비트들이 매핑되는 위치들의 순서는 상기 단축 패턴을 이용하여 얻어질 수 있다. 즉, 상기 단축 패턴을 역순으로 읽으면 정보 비트들이 매핑되는 위치들의 순서가 될 수 있다. 따라서, 상기 단축 과정은 상기 단축 패턴의 역순으로 상기 부호어에 입력되는 정보 비트들이 매핑될 위치들을 결정하고, 정보 비트들이 매핑되지 아니하는 비트들에 '0'를 매핑하여 부호화한 후, 부호어에서 0이 매핑된 비트들을 제거함으로써 수행될 수 있다.

[0068] 또한, 이하 설명되는 천공 과정에 있어서, 본 발명은 천공 되는 비트들을 선택하는 순서를 천공 패턴으로 정의하고, 상기 천공 패턴에 따라 비트들을 천공한다. 하지만, 본 발명의 다른 실시 예에 따라, 상기 천공 패턴은 상기 천공될 비트 위치의 순서가 아닌, 천공되지 아니할 비트들의 순서를 결정하기 위해 사용될 수 있다. 상기 천공 패턴은 천공되는 비트들의 순서를 나타내므로, 상기 천공 패턴을 역순으로 읽으면 천공되지 아니하는 비트들의 순서가 된다. 따라서, 상기 천공 과정은 상기 천공 패턴의 역순으로 천공되지 아니하는 비트들을 결정하고, 나머지 비트들을 천공함으로써 수행될 수 있다. 특히, 가변 길이가 아닌 고정 길이에 대하여 천공을 수행하는 경우, 천공되지 아니하는 비트들은 상기 천공 패턴에 기초하여 결정될 수 있다.

[0069] 또한, 도 3c를 참고하면, 패리티 검사 행렬 H 및 부호어 c의 곱은 각 행(row)별로 표현 될 수 있다. 즉, 4개의 행(row)는 4개의 수식들(531 내지 534)로 표현될 수 있다. 단축되는 비트들의 경우, 단축되는 비트의 위치만 알면 송신단 및 수신단은 '0'이 입력되었다는 것을 알 수 있다. 그러나, 천공되는 비트들의 경우, 천공되는 위치를 알아도 수신단은 해당 비트가 '0'이었는지 '1'이었는지 알 수 없으므로, 알 수 없는 값으로 처리 한다. 그러므로, 천공 되는 비트와 관계가 있는 열의 위치에 '1'을 포함하는 있는 행(row)의 수식에 영향을 줄 수 있다. 따라서, 천공 되는 비트들을 결정할 경우, 패리티 검사 행렬에서 천공 되는 비트와 관련된 열의 위치에 '1'을 포함하는 행들의 특성이 고려되어야 한다.

[0070] 상기 패리티 검사 행렬의 열의 위치가 변경되는 것은 단지 부호어 비트들의 위치가 변경되는 것과 같다. 그러므로, 패리티 검사 행렬의 열의 위치가 변경되는 경우, 단축되는 정보 비트들의 위치 및 천공 되는 패리티 비트들의 위치도 동일한 패턴으로 변경하면 동일한 성능이 보장될 수 있다. 이 경우, 부호어 집합은 변하지 아니한다, 예를 들어, 상기 도 3b와 같이, 패리티 검사 행렬의 열(column)들이 $h_0,h_1,h_2,h_3,h_4,h_5,h_6,h_7$일 때 단축되는 비트의 위치가 c_0, c_3이라고 하자. 열의 위치를 $[h'_0,h'_1,h'_2,h'_3,h'_4,h'_5,h'_6,h'_7]=[h_2,h_1,h_4,h_5,h_7,h_6,h_3,h_0]$로 변경 하면, 패리티 검사 행렬의 0번째 열이 7번째 열로 변경되고, 3번째 열은 6번째 열로 변경되었으므로, c'_7, c'_6이 단축 되면 동일한 성능이 보장될 수 있다.

[0071] 상술한 바와 같이, LDPC 부호어의 정보 비트 길이 K_{ldpc} 및 부호어 길이 N_{ldpc}보다 입력 정보 비트들 길이

K_I 및 출력 부호어 길이 $K_I+N_{tx\,parity}$가 작을 경우에 단축 및 천공이 적용된다. 일반적으로, 천공되는 비트들은 부호어 c_0 부터 $c_{N_{ldpc}-1}$ 내의 모든 비트들 중에서 또는 상기 부호어의 패리티 비트들 중에서 선택될 수 있다. 이하, 본 발명은 패리티 비트들 중에서만 천공 비트들을 선택하는 경우를 가정하여 설명한다. 이때, 입력 정보 비트 길이 K_I가 가변인 경우, 즉, K_I가 1 이상 K_{ldpc} 이하인 경우, 가변 길이에 대한 단축 및 천공의 순서가 요구된다. 즉, 1개 비트 단축할 경우에서부터 $K_{ldpc}-1$ 개 비트들을 단축하는 경우까지의 단축 패턴 및 1개 비트를 천공하는 경우에서부터 $N_{parity}-1$ 개 비트들을 천공하는 경우까지의 천공 패턴이 정의되어야 한다.

[0072] 이하, 본 발명은 상기 도 1의 구조를 갖는 패리티 검사 행렬을 전제하여 비트 그룹 단위의 단축 및 천공 순서를 결정하는 과정을 설명하고, 단축 및 천공 순서를 상세히 설명한다.

[0073] 먼저, 정보 비트에 대한 단축 순서는 다음과 같이 결정된다.

[0074] 모든 BCH 정보 비트들 $M=\{m_0,m_1,\cdots,m_{K_{bch}-1}\}$에 대하여, 각 비트 그룹은 하기 <수학식 7>와 같이 표현될 수 있다.

수학식 7

[0075]
$$X_j=\left\{m_k \mid j=\left\lfloor \frac{k}{(M/A_s)} \right\rfloor, 0\le k<K_{bch}\right\} \quad for\ 0\le j<N_{group}$$

[0076] 상기 <수학식 7>에서, 상기 X_j는 j번째 정보 비트 그룹, 상기 m_k는 BCH 정보 비트들의 k번째 BCH 정보 비트, 상기 M은 상기 도 1에서 도시한 형태의 패리티 검사 행렬의 하나의 열 그룹에 포함되는 열 개수로서, 하나의 비트 그룹에 포함되는 비트 개수, 상기 A_s는 정보어의 비트 그룹의 크기를 결정하는 변수, 상기 $*x+$는 x를 초과하지 않는 최대 정수로서, 일 예로 $*2.3+$은 2이고, 상기 K_{bch}는 BCH 정보 비트들의 길이, 상기 N_{group}은 정보 비트 그룹의 개수로서 $(\frac{K_{bch}}{M/A_s})$ 이다. 상기 (x)는 x를 초과하는 최소 정수로서, 일 예로 (2.3)은 3이다. 상기 A_s는 M의 약수인 임의의 정수로서, 정보어의 각 비트 그룹의 크기를 결정한다. 즉, 각 비트 그룹의 크기는 (M/A_s)이다. 예를 들어, 상기 A_s는 1일 수 있다. 상기 비트 그룹의 크기에 따라 본 발명의 실시 예에 따른 시스템의 성능이 달라질 수 있다. 예를 들어, 상기 각 비트 그룹의 크기가 상기 패리티 검사 행렬의 열 그룹에 포함되는 열의 개수의 약수가 되는 경우, 성능이 향상될 수 있다. 따라서, 상기 A_s는 시스템의 성능을 위해 적절한 값으로 선택될 수 있다.

[0077] 상기 <수학식 7>와 같이 정보 비트 그룹들을 구성한 경우, 정보 비트 그룹은 도 4a 및 도 4b에 도시된 바와 같다. 상기 도 4a 및 도 4b를 참고하면, 각 비트 그룹은 M개 비트들을 포함하며, 마지막 비트 그룹은 $a\le M-(K_{ldpc}-K_{bch})$개 비트들을 포함한다. 여기서, 상기 a는 BCH 부호의 패리티 비트들이 포함된 그룹의 개

수를 의미한다. 상기 도 4a는 상기 a가 1인 경우, 상기 도 4b는 상기 a가 2인 경우를 도시하고 있다. 상기 BCH 부호를 사용하지 아니하는 시스템의 경우, 상기 K_{bch} 및 상기 K_{ldpc}가 동일함은 자명하다.

[0078] 본 발명은 비트 그룹 단위로 단축 패턴을 정의한다. 이때, 상술한 바와 같이, BCH 정보 비트들은 LDPC 정보 비트들 중 BCH 부호의 패리티 비트를 제외한 나머지 비트들과 동일하므로, 본 발명은 LDPC 정보 비트들을 고려하여 단축의 순서를 결정한다. 이때, 본 발명은 주어진 패리티 검사 행렬을 기반으로 단축의 순서를 결정한다. 상기 주어진 패리티 검사 행렬을 기반으로 단축의 순서를 결정하는 과정은 다음과 같다.

[0079] 상기 도 1과 같은 구조의 패리티 검사 행렬에서, 정보어 부분 행렬(110)은 M개의 연속된 열들(columns)로 구성된 열 그룹들로 나누어질 수 있다. 따라서, 상기 M개 비트들로 구성된 열 그룹 내의 각 열에 대응되는 LDPC 정보 비트들이 상기 <수학식 7>과 같이 정보 비트 그룹으로 구성될 수 있다.

[0080] 즉, 상기 도 4a의 0번째 비트 그룹은 상기 도 1의 0번째 열 그룹에 대응된다. 그리고, 0번째 비트 그룹은 적어도 하나의 비트를 포함하고, 상기 도 4a의 0번째 비트 그룹 내의 각 비트는 상기 도 1의 0번째 열 그룹 내의 각 열에 대응된다. 또한, 상기 도 4a의 i번째 비트 그룹은 상기 도 1의 i번째 열 그룹 내의 열들과 대응되는 비트들을 포함한다. 이에 따라, 상기 단축 패턴은 패리티 검사 행렬에서 열(column) 그룹들 단위로 삭제할 열(column) 그룹의 순서를 결정함으로써 결정될 수 있다. 다시 말해, 열 그룹의 삭제 순서를 각 열 그룹에 대응되는 정보 비트 그룹의 순서로 전환한 것이 단축 패턴이 될 수 있다.

[0081] 상기 단축 패턴은 단축되는 비트들의 순서 또는 단축되는 비트 그룹들의 순서를 의미한다. 만일, 상기 단축 패턴이 비트 그룹들의 순서로 정의되는 경우, 각 단축되는 비트 그룹 내에서 단축되는 비트들의 순서는 다양하게 정의될 수 있다. 동일 그룹에 속한 비트들은 동일한 차수(degree) 및 사이클(cycle) 성능을 가지므로, 비트 단위로 단축 순서를 결정하는 방식과 동일한 성능이 얻어질 수 있다.

[0082] 다음으로, 패리티 비트에 대한 천공 순서는 다음과 같이 결정된다.

[0083] 도 5a 및 도 5b는 본 발명의 실시 예에 따른 통신/방송 시스템에서 패리티 비트들의 그룹핑을 도시하고 있다.

[0084] 도 5a에 도시된 바와 같이, 모든 LDPC 패리티 비트들 $[p_0, p_1, \cdots, p_{N_{ldpc}-K_{ldpc}-1}]$은 (M/A_p)개 비트들로 구성된 $Q_{ldpc} \in A_p$개의 그룹들로 나누어 진다. 여기서, 상기 Q_{ldpc}는 패리티 비트 개수 $N_{parity}=N_{ldpc}-K_{ldpc}$를 (M/A_p)으로 나눈 값과 동일하다. 상기 A_p는 패리티의 비트 그룹의 크기를 결정하는 변수이다. 각 패리티 비트 그룹은 하기 <수학식 8>과 같이 정의될 수 있다.

수학식 8

[0085] $$P_j = \left\{ p_k \mid k \bmod \left(Q_{ldpc} \cdot A_p\right) = j, 0 \le k < N_{ldpc} - K_{ldpc} \right\} \quad for\ 0 \le j < \left(Q_{ldpc} \cdot A_p\right)$$

[0086] 상기 <수학식 8>에서, 상기 P_j는 j번째 패리티 비트 그룹, 상기 p_k는 k번째 패리티 비트, 상기 Q_{ldpc}는 패리티 비트 그룹의 개수, 상기 A_p는 패리티의 비트 그룹의 크기를 결정하는 변수, 상기 N_{ldpc}는 LDPC 부호어의 길이, 상기 K_{ldpc}는 LDPC 정보 비트들의 길이를 의미한다. 여기서, 상기 A_p는 M의 약수인 임의의 정수로서, 패리티의 각 비트 그룹의 크기 및 개수를 결정한다. 즉, 각 패리티 비트 그룹의 크기는 (M/A_p)이고, 패리티 그룹의 개수는 $Q_{ldpc} \in A_p$이다. 예를 들어, 상기 A_p가 1이면, 패리티 비트 그룹의 크기

는 M이다.

[0087] 도 5b에 도시된 바와 같이, 패리티 비트들을 하기 <수학식 9>에 따라 변환하면 하기 <수학식 10>과 같이 정의되는 패리티 비트 그룹들이 구성될 수 있다. 하기 <수학식 9>은 패리티 비트들의 인터리빙(interleaving) 효과를 야기한다.

수학식 9

[0088] $$d_{M\cdot t+s} = p_{Q_{ldpc}\cdot s+t} \text{ for } 0 \le s < M, 0 \le t < Q_{ldpc}$$

[0089] 상기 <수학식 9>에서, 상기 d_j는 변환 후의 j번째 패리티 비트, 상기 p_j는 변환 전의 j번째 패리티 비트, 상기 Q_{ldpc}는 A_p는 패리티 비트 그룹 개수를 의미한다.

수학식 10

[0090] $$P_j = \left\{ d_j \mid j = \left\lfloor \frac{k}{(M/A_p)} \right\rfloor, 0 \le k < N_{ldpc} - K_{ldpc} \right\} \text{ for } 0 \le j < (M/A_p)$$

[0091] 상기 <수학식 10>에서, 상기 p_j는 변환 전의 j번째 패리티 비트 그룹, 상기 d_j는 변환 후의 j번째 패리티 비트, 상기 M은 상기 도 1에 도시된 형태의 패리티 검사 행렬의 하나의 열 그룹에 포함되는 열의 개수, 상기 A_p는 패리티의 비트 그룹의 크기를 결정하는 변수, 상기 N_{ldpc}는 LDPC 부호어의 길이, 상기 K_{ldpc}는 LDPC 정보 비트들의 길이를 의미한다. 여기서, 상기 A_p는 M의 약수인 임의의 정수로서, 패리티의 각 비트 그룹의 크기 및 개수를 결정한다. 즉, 각 패리티 비트 그룹의 크기는 (M/A_p)이고, 패리티 비트 그룹의 개수는 Q_{ldpc}는 A_p이다. 예를 들어, 상기 A_p는 1일 수 있다.

[0092] 상기 <수학식 9> 및 상기 <수학식 10>에 나타난 j번째 패리티 그룹 p_j을 구성하는 패리티 비트들은 동일하다. 다시 말해, 각 패리티 그룹을 구성하는 패리티 비트들은 변경되지 아니한다. 단, 패리티 비트들의 위치를 상기 <수학식 9>에 따라 변환하면, 변환 후의 비트들 d_j를 기반으로 연속된 비트들이 하나의 그룹으로 구성되므로, 처리상 편리성이 증가된다. 패리티 비트들을 패리티 비트 그룹 단위로 천공하는 것은 상기 <수학식 9>, 상기 <수학식 10>, 상기 도 5a, 상기 도 5b와 같은 변환 절차 없이도 수행될 수 있다.

[0093] 동일 그룹 내의 비트들은 동일한 차수와 동일한 사이클 특성을 가지므로, 그룹 단위로 천공 패턴을 결정하면 비트 단위로 최적의 천공 패턴을 찾는 것과 동일한 성능이 보장된다. 그러므로, 본 발명은 패리티 비트 그룹을 단위로 천공 패턴을 결정한다.

[0094] 상술한 바와 같이, 주어진 (N_{ldpc}, K_{ldpc}) 길이의 부호에 대하여 N_{short}개 비트를 단축하고 N_{punc}개 비트를 천공할 때, 최적의 단축되는 비트들과 천공되는 비트들의 순서인 단축 패턴 및 천공 패턴을 결정하는 규칙은 다음과 같다.

[0095] BCH 부호와 LDPC 부호를 연접하여 사용할 경우, BCH 부호의 패리티 비트들은 단축되지 아니함이 바람직하다. 그

러므로, BCH 부호의 패리티 비트들을 포함하는 그룹은 가장 늦은 단축 순서를 가지며, 상기 BCH 부호의 패리티 비트들을 포함하는 그룹에서 단축되는 비트들의 개수는 $a \le M-(K_{ldpc}-K_{bch})$ 개로 결정된다. 여기서, 상기 a는 BCH 패리티 비트들을 포함하는 그룹들의 개수이다. 만일, BCH 부호의 패리티 비트의 개수가 상기 비트 그룹의 비트의 개수 M 보다 크면, 2개 이상의 그룹들이 가장 늦은 단축 순서를 가질 수 있다. 상기 도 4의 경우, BCH 부호의 패리티 비트들은 맨 마지막 그룹에 포함된다. 상기 BCH 부호의 패리티 비트들의 위치는 부호율 및 부호의 크기에 따라 달라 질 수 있다.

[0096] 본 발명의 실시 예에 따른 단축 패턴 및 천공 패턴은 다음과 같은 규칙들에 따라 결정될 수 있다.

[0097] [규칙 1] 주어진 (N_{ldpc}, K_{ldpc}) 길이의 부호에 대하여, 정보 비트의 개수가 고정인 경우 및 가변인 경우 서로 다른 단축 패턴 및 천공 패턴이 정의된다. 정보 비트의 개수가 고정인 경우, 하나의 길이에 대하여서만 최적의 단축 천공 비트 패턴을 결정하면 충분하다, 하지만, 정보 비트의 개수가 가변인 경우, 다수의 길이들에 대하여 최적의 단축 패턴 및 천공 패턴이 필요하다.

[0098] [규칙 2] 변조 방식에 따라 달라지는 단축 패턴 및 천공 패턴이 정의된다.

[0099] [규칙 3] 단축 및 천공 비율에 따라 달라지는 다른 단축 패턴 및 천공 패턴이 정의된다. 예를 들어, 하기 <수학식 11>과 같이 상기 단축되는 비트의 개수 및 천공되는 비트의 개수 사이의 관계식이 적용될 수 있다. 이 경우, 상수 A 및 상수 B 값에 따라 상기 단축 및 천공 비율이 결정된다.

수학식 11

[0100] $$N_{punc} = \lfloor A \cdot N_{short} - B \rfloor$$

[0101] 상기 <수학식 11>에서, 상기 N_{punc}는 천공 비트 개수, 상기 N_{short}는 단축 비트 개수, 상기 A 및 상기 B는 단축 및 천공 비율을 결정하는 상수들을 의미한다. 상기 A는 0보다 큰 상수로서, 상기 천공과 단축의 비율을 의미한다. 다시 말해, 상기 A의 값은 부호화율과 관계된다. 상기 B는 양수, 음수 또는 0일 수 있는 값으로서, 보정 팩터(factor)이다. 실제 천공을 하는 비트의 개수 N_{punc} 값은 상기 <수학식 11>을 기반으로 얻어진 N_{punc}값에서 사용되는 변조 방식 및 전송 방식 등을 고려하여 보정할 수도 있음은 자명하다. 일 예로, 실제 전송되는 부호어 비트의 개수를 변조방식을 구성하는 비트의 배수로 만들기 위하여 상기 <수학식 11>을 기반으로 얻어진 N_{punc}는 보정이 가능하다

[0102] 상기 <수학식 11>에 따르면, 상기 A 및 상기 B의 값에 따라서 주어진 단축 비트 개수 N_{short}에 대응되는 천공 비트 개수 N_{punc}가 결정된다. 따라서, 상기 A 및 상기 B의 값에 따라서 다른 천공 패턴 내지 단축 패턴이 정의된다.

[0103] 이하 본 발명은 단축 패턴 및 천공 패턴을 결정하는 과정에 대하여 상세히 설명한다.

[0104] [단계 1] 본 발명은 LDPC 부호어 비트들을 (M/A_s)개 비트들을 포함하는 정보 비트 그룹들 및 (M/A_p)개 비트들을 포함하는 패리티 비트 그룹들로 구분한다.

[0105] [단계 2] 본 발명은 다수의 정보 비트 그룹들 중 단축되는 정보 비트 그룹을 결정한다. 단축되는 정보 비트 그룹은 패리티 검사 행렬 중 삭제되는 열 그룹에 대응된다. 적절한 열 그룹이 삭제되었을 때, 최적의 부호화 성능

이 유지될 수 있다.

[0106] [단계 3] 본 발명은 상기 단축되는 비트 그룹 또는 단축되는 비트들의 개수를 기반으로 상기 <수학식 11>에 따라 천공될 패리티 비트 개수를 결정하고, 천공 비트 개수에 대응되는 패리티 비트 그룹들 개수만큼 천공할 패리티 비트 그룹을 선택한다. 즉, Z개 비트 그룹이 단축된 경우, $Z_S(M/A_s)$개 비트가 단축된 것이므로, $Y=*\frac{Z_S(M/A_s)-B}{(M/A_p)}+$ 개의 패리티 비트 그룹이 천공되어야 한다, 이에 따라, 본 발명은 패리티 검사 행렬에서 천공이 되어도 우수한 성능을 보장할 수 있는 패리티 부분(part)의 Y개의 열 그룹들에 대응되는 패리티 비트 그룹들을 선택하고, 상기 패리티 검사 행렬에서 패리티의 선택된 열 그룹들에 대응되는 패리티 비트 그룹을 천공하도록 천공 패턴을 정의한다. 상기 패리티 검사 행렬 내의 패리티 부분의 열 그룹들은 패리티 비트 그룹들 내의 비트들에 대응되는 패리티 부분의 열들을 의미한다. 이때, 패리티 검사 행렬의 행 차수(row degree)가 일정하도록 Y개의 열 그룹들이 선택된다.

[0107] [단계 4] 본 발명은 모든 비트 그룹들이 선택될 때까지 상기 단계 2 및 상기 단계 3을 반복한다.

[0108] 이하, 본 발명은 상기 도 1의 구조를 갖는 다수의 패리티 검사 행렬을 위해 상술한 바와 같이 정의된 단축 패턴 및 천공 패턴의 예들을 설명한다. 이하, 본 발명은 A_s=1, A_p=1의 경우를 예로 들어 설명한다.

[0109] LDPC 부호어 길이 (N_{ldpc}) 및 부호율 (R)에 대하여 하기 <표 2>와 같이 LDPC 정보 비트들의 길이(K_{ldpc}), 그룹에 포함되는 비트 개수(M), 비트 그룹의 개수(N_{group}), 패리티 비트 그룹 개수 ($N_{parity\,group}$)이 결정될 수 있다. 상기 비트 그룹의 개수(N_{group})는 BCH 패리티 비트의 개수에 따라 달라질 수 있다. 여기서, 상기 M은 상기 도 1과 같은 구성의 패리티 검사 행렬의 하나의 열 그룹에 포함되는 열들의 개수를 나타낸다. 즉, 상기 M은 A_s=1, A_p=1인 경우에 하나의 패리티 비트 그룹 및 하나의 비트 그룹에 포함되는 비트 개수를 의미한다.

표 2

[0110]

N_{ldpc}	R	K_{ldpc}	M	N_{group}	N_{parity_group} (= Q_{ldpc})	패리티 검사 행렬
16200	1/3	5400	360	15	30	표3
16200	1/5	3240	360	9	36	표4
4320	2/3	2880	72	40	20	표5
4320	1/2	2160	72	30	30	표6
4320	1/3	1440	72	20	40	표7
4320	1/4	1080	72	15	45	표8 또는 표 44
4320	1/5	864	72	12	48	표9 또는 표 45

[0111] LDPC 부호어 길이 N_{ldpc}가 16200, 부호율 R이 1/3, M이 360인 경우, 패리티 검사 행렬은 <표 3>과 같다. 패리티 검사 행렬을 표현함에 있어서, 일반적으로 하기 <표 3>과 같이 열 그룹 인덱스는 배제될 수 있다.

표 3

i	i번째 열 그룹의 0번째 열에서 1이 위치한 행의 인덱스
1	416 8909 4156 3216 3112 2560 2912 6405 8593 4969 6723 6912
2	8978 3011 4339 9312 6396 3957 7288 5485 6031 10218 2226 3575
3	3383 10059 1114 10008 10147 9384 4290 434 5139 3536 1965 2291
4	2797 3693 7615 7077 743 1941 8716 6215 3840 5140 4582 5420
5	6110 8551 1515 7404 4879 4946 5383 1831 3441 9569 10472 4305
6	1505 5682 7778
7	7172 6830 6626
8	7281 3941 3505
9	10270 8669 914
10	3622 7563 9388
11	9930 5058 4554
12	4844 9609 2707
13	6883 3237 1714
14	4768 3878 10017
15	10127 3334 8267

[0112]

[0113] LDPC 부호어 길이 N_{ldpc}가 16200, 부호율 R이 1/5, M이 360인 경우, 패리티 검사 행렬은 <표 4>와 같다.

표 4

i	i번째 열 그룹의 0번째 열에서 1이 위치한 행의 인덱스
1	6295 9626 304 7695 4839 4936 1660 144 11203 5567 6347 12557
2	10691 4988 3859 3734 3071 3494 7687 10313 5964 8069 8296 11090
3	10774 3613 5208 11177 7676 3549 8746 6583 7239 12265 2674 4292
4	11869 3708 5981 8718 4908 10650 6805 3334 2627 10461 9285 11120
5	7844 3079 10773
6	3385 10854 5747
7	1360 12010 12202
8	6189 4241 2343
9	9840 12726 4977

[0114]

[0115] LDPC 부호어 길이 N_{ldpc}가 4320, 부호율 R이 2/3, M이 72인 경우, 패리티 검사 행렬은 <표 5>와 같다.

표 5

i	i번째 열 그룹의 0번째 열에서 1이 위치한 행의 인덱스
0	56 291 315 374 378 665 682 713 740 884 923 927 1193 1203 1293 1372 1419 1428
1	1 17 113 402 406 504 559 597 686 697 817 878 983 1007 1034 1142 1231 1431
2	2 205 350 428 538 605 866 973 1008 1182 1252 1303 1319 1337 1346 1387 1417 1422
3	50 158 244 424 455 597 830 889 900 945 978 1040 1052 1059 1101 1150 1254 1382
4	41 53 269 316 449 604 704 752 937 952 1021 1031 1044 1068 1104 1265 1327 1348
5	601 911 1020 1260
6	151 674 732 1240
7	1099 1250 1348 1366
8	1115 1124 1394 1414
9	66 250 875 1040
10	525 603 916 1402
11	529 561 913 1089
12	1110 1243 1280 1372
13	137 656 1316 1369
14	5 458 1043 1381
15	1122 1171 1187 1335
16	18 130 312 1209
17	30 534 705 1294
18	272 727 955 1192
19	925 1287 1385 1437
20	11 446 1281 1408
21	614 716 787 1340
22	615 1147 1411 1416
23	284 865 1151 1414
24	202 689 1088 1144
25	459 633 838 941
26	46 301 1229 1367
27	476 1031 1120 1418
28	138 336 560 1419
29	168 357 536 938
30	1001 1052 1162 1414
31	349 1039 1353 1426
32	146 203 530 549
33	510 545 979 1108
34	479 1069 1106 1244
35	743 1019 1275 1348
36	427 721 1023 1435
37	73 842 1296 1435
38	323 1106 1140 1428
39	1074 1235 1353 1391

[0116]

[0117] LDPC 부호어 길이 N_{ldpc}가 4320, 부호율 R이 1/2, M이 72인 경우, 패리티 검사 행렬은 이하 <표 6>과 같다.

표 6

i	i번째 열 그룹의 0번째 열에서 1이 위치한 행의 인덱스
0	142 150 213 247 507 538 578 828 969 1042 1107 1315 1509 1584 1612 1781 1934 2106 2117
1	3 17 20 31 97 466 571 580 842 983 1152 1226 1261 1392 1413 1465 1480 2047 2125
2	49 169 258 548 582 839 873 881 931 995 1145 1209 1639 1654 1776 1826 1865 1906 1956
3	148 393 396 486 568 806 909 965 1203 1256 1306 1371 1402 1534 1664 1736 1844 1947 2055
4	185 191 263 290 384 769 981 1071 1202 1357 1554 1723 1769 1815 1842 1880 1910 1926 1991
5	424 444 923 1679
6	91 436 535 978
7	362 677 821 1695
8	1117 1392 1454 2030
9	35 840 1477 2152
10	1061 1202 1836 1879
11	242 286 1140 1538
12	111 240 481 760
13	59 1268 1899 2144
14	737 1299 1395 2072
15	34 288 810 1903
16	232 1013 1365 1729
17	410 783 1066 1187
18	113 885 1423 1560
19	760 909 1475 2048
20	68 254 420 1867
21	283 325 334 970
22	168 321 479 554
23	378 836 1913 1928
24	101 238 964 1393
25	304 460 1497 1588
26	151 192 1075 1614
27	297 313 677 1303
28	329 447 1348 1832
29	582 831 984 1900

[0118]

[0119] LDPC 부호어 길이 N_{ldpc}가 4320, 부호율 R이 1/3, M이 72인 경우, 패리티 검사 행렬은 <표 7>과 같다.

표 7

i	i번째 열 그룹의 0번째 열에서 1이 위치한 행의 인덱스
0	22 451 529 665 1424 1566 1843 1897 1940 2069 2334 2760 2833
1	287 303 321 644 874 1110 1132 1175 1266 1377 1610 1819 2517
2	58 183 247 821 965 1315 1558 1802 1969 2013 2095 2271 2627
3	181 285 1171 1208 1239 1468 1956 1992 2083 2253 2456 2664 2859
4	209 1067 1240 2698
5	970 1201 2099 2388
6	211 1820 2602 2630
7	471 1101 1972 2244
8	254 793 2546 2680
9	147 761 1495 2794
10	75 1108 2256 2842
11	178 796 1309 1763
12	1820 2157 2470 2686
13	998 1502 1728 2431
14	1385 1432 1919 2730
15	244 972 1673 1902
16	583 1333 1645 2675
17	316 664 1086 2854
18	776 997 2287 2825
19	537 1719 1746 2728

[0120]

[0121] LDPC 부호어 길이 N_{ldpc}가 4320, 부호율 R이 1/4, M이 72인 경우, 패리티 검사 행렬은 <표 8>과 같다.

표 8

	열 그룹의 0번째 열에서 1이 위치한 행의 인덱스
0	1343 1563 2745 3039
1	1020 1147 1792 2609
2	2273 2320 2774 2976
3	665 2539 2669 3010
4	581 1178 1922 2998
5	633 2559 2869 2907
6	876 1213 2191 2261
7	916 1217 1632 2798
8	500 992 1230 2630
9	1842 2038 2169 2312
10	595 679 1206 1486
11	1087 2681 2894 3123
12	73 185 355 1381 1672 1998 2406 2577 2600 2834 3084 3115 3150
13	22 65 390 1022 1046 1465 1498 1682 1879 2108 2164 2203 3106
14	127 213 714 816 1031 1456 1815 2097 2183 2404 2934 2999 3153

[0122]

[0123] LDPC 부호어 길이 N_{ldpc}가 4320, 부호율 R이 1/5, M이 72인 경우, 패리티 검사 행렬은 <표 9>와 같다.

표 9

	열 그룹의 0번째 열에서 1이 위치한 행의 인덱스
0	384 944 1269 2266
1	407 1907 2268 2594
2	1047 1176 1742 1779
3	304 890 1817 2645
4	102 316 353 2250
5	488 811 1662 2323
6	31 2397 2468 3321
7	102 514 828 1010 1024 1663 1737 1870 2154 2390 2523 2759 3380
8	216 383 679 938 970 975 1668 2212 2300 2381 2413 2754 2997
9	536 889 993 1395 1603 1691 2078 2344 2545 2741 3157 3334 3377
10	694 1115 1167 2548
11	1266 1993 3229 3415

[0124]

[0125] 본 발명의 제1실시 예에 따라, 상기 <표 3>과 같이 N_{ldpc}가 16200, R이 1/3 인 패리티 검사 행렬을 기반으로 BPSK 또는 QPSK 변조 방식을 사용하고, <수학식 11>의 A=5/3, B=0인 경우, 단축 패턴은 하기 <표 10>, 천공 패턴은 하기 <표 11>과 같이 정의될 수 있다.

표 10

Order of information bits group to be shortened								
16200, 1/3 BPSK/QPSK	$\pi_s(0)$	$\pi_s(1)$	$\pi_s(2)$	$\pi_s(3)$	$\pi_s(4)$	$\pi_s(5)$	$\pi_s(6)$	$\pi_s(7)$
	$\pi_s(8)$	$\pi_s(9)$	$\pi_s(10)$	$\pi_s(11)$	$\pi_s(12)$	$\pi_s(13)$	$\pi_s(14)$	
	13	12	11	10	4	9	8	3
	7	6	2	5	1	14	0	

[0126]

[0127] 상기 $\pi_s(x)$는 x번째로 단축되는 비트 그룹의 인덱스를 의미한다. 즉, 0번째로 단축되는 비트 그룹의 인덱스 $\pi_s(0)$는 13으로서, 13번째 비트 그룹인 X_{13}이 0번째로, 다시 말해, 가장 먼저 단축된다.

표 11

Order of parity bits group to be punctured								
16200, 1/3 BPSK/QPSK	$\pi_p(0)$	$\pi_p(1)$	$\pi_p(2)$	$\pi_p(3)$	$\pi_p(4)$	$\pi_p(5)$	$\pi_p(6)$	$\pi_p(7)$
	$\pi_p(8)$	$\pi_p(9)$	$\pi_p(10)$	$\pi_p(11)$	$\pi_p(12)$	$\pi_p(13)$	$\pi_p(14)$	$\pi_p(15)$
	$\pi_p(16)$	$\pi_p(17)$	$\pi_p(18)$	$\pi_p(19)$	$\pi_p(20)$	$\pi_p(21)$	$\pi_p(22)$	$\pi_p(23)$
	$\pi_p(24)$	$\pi_p(25)$	$\pi_p(26)$	$\pi_p(27)$	$\pi_p(28)$	$\pi_p(29)$		
	27	7	3	13	17	9	1	20
	24	29	26	21	15	22	4	0
	23	10	14	8	18	6	25	11
	2	19	12	28	5	16		

[0128]

[0129] 상기 $\pi_p(x)$는 x번째로 천공되는 패리티 비트 그룹의 인덱스를 의미한다. 즉, 0번째로 천공되는 패리티 비트 그룹의 인덱스 $\pi_p(0)$는 27으로서, 27번째 패리티 비트 그룹인 P_{27} 이 0번째로, 다시 말해, 가장 먼저 천공된다.

[0130] 본 발명의 제2실시 예에 따라, 상기 <표 3>과 같이 N_{ldpc}가 16200, R이 1/3 인 패리티 검사 행렬을 기반으로 BPS 내지 QPSK 변조 방식을 사용하고, 상기 <수학식 11>의 A=7/4, B=0인 경우, 단축 패턴은 하기 <표 12>, 천공 패턴은 하기 <표 13>과 같이 정의될 수 있다.

표 12

Order of information bits group to be shortened								
16200, 1/3 BPSK/QPSK	$\pi_s(0)$	$\pi_s(1)$	$\pi_s(2)$	$\pi_s(3)$	$\pi_s(4)$	$\pi_s(5)$	$\pi_s(6)$	$\pi_s(7)$
	$\pi_s(8)$	$\pi_s(9)$	$\pi_s(10)$	$\pi_s(11)$	$\pi_s(12)$	$\pi_s(13)$	$\pi_s(14)$	
	13	12	11	10	4	9	3	2
	8	7	6	1	5	14	0	

[0131]

[0132] 상기 $\pi_s(x)$는 x번째로 단축되는 비트 그룹의 인덱스를 의미한다. 즉, 0번째로 단축되는 비트 그룹의 인덱스 $\pi_s(0)$는 13으로서, 13번째 비트 그룹인 X_{13}이 0번째로, 다시 말해, 가장 먼저 단축된다.

표 13

Order of parity bits group to be punctured								
16200, 1/3 BPSK/QPSK	$\pi_p(0)$	$\pi_p(1)$	$\pi_p(2)$	$\pi_p(3)$	$\pi_p(4)$	$\pi_p(5)$	$\pi_p(6)$	$\pi_p(7)$
	$\pi_p(8)$	$\pi_p(9)$	$\pi_p(10)$	$\pi_p(11)$	$\pi_p(12)$	$\pi_p(13)$	$\pi_p(14)$	$\pi_p(15)$
	$\pi_p(16)$	$\pi_p(17)$	$\pi_p(18)$	$\pi_p(19)$	$\pi_p(20)$	$\pi_p(21)$	$\pi_p(22)$	$\pi_p(23)$
	$\pi_p(24)$	$\pi_p(25)$	$\pi_p(26)$	$\pi_p(27)$	$\pi_p(28)$	$\pi_p(29)$		
	27	7	3	13	17	9	24	1
	20	29	21	26	23	15	10	4
	22	28	14	8	18	6	2	19
	11	0	16	5	25	12		

[0133]

[0134] 상기 $\pi_p(x)$는 x번째로 천공되는 패리티 비트 그룹의 인덱스를 의미한다. 즉, 0번째로 천공되는 패리티 비트 그룹의 인덱스 $\pi_p(0)$는 27으로서, 27번째 패리티 비트 그룹인 P_{27} 이 0번째로, 다시 말해, 가장 먼저

천공된다.

[0135] 본 발명의 제3실시 예에 따라, 상기 <표 3>과 같이 N_{ldpc}가 16200, R이 1/3 인 패리티 검사 행렬을 기반으로 BPSK 또는 QPSK 변조 방식을 사용하고, <수학식 11>의 A=9/5, B=0인 경우, 단축 패턴은 하기 <표 14>, 천공 패턴은 하기 <표 15>와 같이 정의될 수 있다.

표 14

[0136]

Order of information bits group to be shortened								
16200, 1/3 BPSK/QPSK	$\pi_s(0)$	$\pi_s(1)$	$\pi_s(2)$	$\pi_s(3)$	$\pi_s(4)$	$\pi_s(5)$	$\pi_s(6)$	$\pi_s(7)$
	$\pi_s(8)$	$\pi_s(9)$	$\pi_s(10)$	$\pi_s(11)$	$\pi_s(12)$	$\pi_s(13)$	$\pi_s(14)$	
	13	12	11	10	4	9	3	8
	7	2	6	5	1	14	0	

[0137] 상기 $\pi_s(x)$는 x번째로 단축되는 비트 그룹의 인덱스를 의미한다. 즉, 0번째로 단축되는 비트 그룹의 인덱스 $\pi_s(0)$는 13으로서, 13번째 비트 그룹인 X_{13}이 0번째로, 다시 말해, 가장 먼저 단축된다.

표 15

[0138]

Order of parity bits group to be punctured								
16200, 1/3 BPSK/QPSK	$\pi_p(0)$	$\pi_p(1)$	$\pi_p(2)$	$\pi_p(3)$	$\pi_p(4)$	$\pi_p(5)$	$\pi_p(6)$	$\pi_p(7)$
	$\pi_p(8)$	$\pi_p(9)$	$\pi_p(10)$	$\pi_p(11)$	$\pi_p(12)$	$\pi_p(13)$	$\pi_p(14)$	$\pi_p(15)$
	$\pi_p(16)$	$\pi_p(17)$	$\pi_p(18)$	$\pi_p(19)$	$\pi_p(20)$	$\pi_p(21)$	$\pi_p(22)$	$\pi_p(23)$
	$\pi_p(24)$	$\pi_p(25)$	$\pi_p(26)$	$\pi_p(27)$	$\pi_p(28)$	$\pi_p(29)$		
	27	7	3	13	17	9	24	1
	20	29	21	26	15	22	4	0
	10	23	14	8	19	11	18	5
	28	6	16	2	12	25		

[0139] 상기 $\pi_p(x)$는 x번째로 천공되는 패리티 비트 그룹의 인덱스를 의미한다. 즉, 0번째로 천공되는 패리티 비트 그룹의 인덱스 $\pi_p(0)$는 27으로서, 27번째 패리티 비트 그룹인 P_{27} 이 0번째로, 다시 말해, 가장 먼저 천공된다.

[0140] 본 발명의 제4실시 예에 따라, 상기 <표 3>과 같이 N_{ldpc}가 16200, R이 1/3 인 패리티 검사 행렬을 기반으로 16 QAM 변조 방식을 사용하고, 상기 <수학식 11>의 A=5/3, B=0인 경우, 단축 패턴은 하기 <표 16>, 천공 패턴은 하기 <표 17>과 같이 정의될 수 있다.

표 16

[0141]

Order of information bits group to be shortened								
16200, 1/3 16 QAM	$\pi_s(0)$	$\pi_s(1)$	$\pi_s(2)$	$\pi_s(3)$	$\pi_s(4)$	$\pi_s(5)$	$\pi_s(6)$	$\pi_s(7)$
	$\pi_s(8)$	$\pi_s(9)$	$\pi_s(10)$	$\pi_s(11)$	$\pi_s(12)$	$\pi_s(13)$	$\pi_s(14)$	
	13	4	12	11	3	10	9	8
	2	7	6	1	5	14	0	

표 17

Order of parity bits group to be punctured								
16200, 1/3 16 QAM	$\pi_P(0)$	$\pi_P(1)$	$\pi_P(2)$	$\pi_P(3)$	$\pi_P(4)$	$\pi_P(5)$	$\pi_P(6)$	$\pi_P(7)$
	$\pi_P(8)$	$\pi_P(9)$	$\pi_P(10)$	$\pi_P(11)$	$\pi_P(12)$	$\pi_P(13)$	$\pi_P(14)$	$\pi_P(15)$
	$\pi_P(16)$	$\pi_P(17)$	$\pi_P(18)$	$\pi_P(19)$	$\pi_P(20)$	$\pi_P(21)$	$\pi_P(22)$	$\pi_P(23)$
	$\pi_P(24)$	$\pi_P(25)$	$\pi_P(26)$	$\pi_P(27)$	$\pi_P(28)$	$\pi_P(29)$		
	27	7	1	19	12	15	26	21
	9	23	29	3	14	18	28	10
	24	22	4	20	8	6	17	2
	13	5	25	11	16	0		

[0142]

[0143] 본 발명의 제5실시 예에 따라, 상기 <표 3>과 같이 N_{ldpc}가 16200, R이 1/3 인 패리티 검사 행렬을 기반으로, 16 QAM 변조 방식을 사용하고, 상기 <수학식 11>의 A=7/4, B=0인 경우, 단축 패턴은 하기 <표 18>, 천공 패턴은 하기 <표 19>와 같이 정의될 수 있다.

표 18

Order of information bits group to be shortened								
16200, 1/3 16 QAM	$\pi_s(0)$	$\pi_s(1)$	$\pi_s(2)$	$\pi_s(3)$	$\pi_s(4)$	$\pi_s(5)$	$\pi_s(6)$	$\pi_s(7)$
	$\pi_s(8)$	$\pi_s(9)$	$\pi_s(10)$	$\pi_s(11)$	$\pi_s(12)$	$\pi_s(13)$	$\pi_s(14)$	
	13	4	12	11	3	10	9	8
	2	7	6	1	5	14	0	

[0144]

표 19

Order of parity bits group to be punctured								
16200, 1/3 16 QAM	$\pi_P(0)$	$\pi_P(1)$	$\pi_P(2)$	$\pi_P(3)$	$\pi_P(4)$	$\pi_P(5)$	$\pi_P(6)$	$\pi_P(7)$
	$\pi_P(8)$	$\pi_P(9)$	$\pi_P(10)$	$\pi_P(11)$	$\pi_P(12)$	$\pi_P(13)$	$\pi_P(14)$	$\pi_P(15)$
	$\pi_P(16)$	$\pi_P(17)$	$\pi_P(18)$	$\pi_P(19)$	$\pi_P(20)$	$\pi_P(21)$	$\pi_P(22)$	$\pi_P(23)$
	$\pi_P(24)$	$\pi_P(25)$	$\pi_P(26)$	$\pi_P(27)$	$\pi_P(28)$	$\pi_P(29)$		
	27	7	1	20	13	15	29	24
	3	26	21	9	18	23	8	28
	10	14	22	4	17	11	2	19
	6	12	25	16	0	5		

[0145]

[0146] 본 발명의 제6실시 예에 따라, 상기 <표 3>과 같이 N_{ldpc}가 16200, R이 1/3 인 패리티 검사 행렬을 기반으로, 16 QAM 변조 방식을 사용하고, <수학식 11>의 A=9/5, B=0인 경우, 단축 패턴은 하기 <표 20>, 천공 패턴은 하기 <표 21>과 같이 정의될 수 있다.

표 20

Order of information bits group to be shortened								
16200, 1/3 16 QAM	$\pi_s(0)$	$\pi_s(1)$	$\pi_s(2)$	$\pi_s(3)$	$\pi_s(4)$	$\pi_s(5)$	$\pi_s(6)$	$\pi_s(7)$
	$\pi_s(8)$	$\pi_s(9)$	$\pi_s(10)$	$\pi_s(11)$	$\pi_s(12)$	$\pi_s(13)$	$\pi_s(14)$	
	13	12	4	11	3	10	9	2
	8	7	6	1	5	14	0	

[0147]

표 21

Order of parity bits group to be punctured								
16200, 1/3 16 QAM	$\pi_p(0)$	$\pi_p(1)$	$\pi_p(2)$	$\pi_p(3)$	$\pi_p(4)$	$\pi_p(5)$	$\pi_p(6)$	$\pi_p(7)$
	$\pi_p(8)$	$\pi_p(9)$	$\pi_p(10)$	$\pi_p(11)$	$\pi_p(12)$	$\pi_p(13)$	$\pi_p(14)$	$\pi_p(15)$
	$\pi_p(16)$	$\pi_p(17)$	$\pi_p(18)$	$\pi_p(19)$	$\pi_p(20)$	$\pi_p(21)$	$\pi_p(22)$	$\pi_p(23)$
	$\pi_p(24)$	$\pi_p(25)$	$\pi_p(26)$	$\pi_p(27)$	$\pi_p(28)$	$\pi_p(29)$		
	27	7	3	13	1	19	15	25
	21	23	29	28	9	22	18	8
	14	10	24	0	5	17	11	4
	20	6	2	12	16	26		

[0148]

[0149] 본 발명의 제7실시 예에 따라, 상기 <표 4>와 같이 N_{ldpc}가 16200, R이 1/5 인 패리티 검사 행렬을 기반으로, BPSK 또는 QPSK 변조 방식을 사용하고, <수학식 11>의 A=7/2, B=0인 경우, 단축 패턴은 하기 <표 22>, 천공 패턴은 하기 <표 23>과 같이 정의될 수 있다.

표 22

Order of information bits group to be shortened									
16200, 1/5 BPSK/QPSK	$\pi_s(0)$	$\pi_s(1)$	$\pi_s(2)$	$\pi_s(3)$	$\pi_s(4)$	$\pi_s(5)$	$\pi_s(6)$	$\pi_s(7)$	$\pi_s(8)$
	7	3	6	5	2	4	1	8	0

[0150]

표 23

Order of parity bits group to be punctured									
16200, 1/5 BPSK/QPSK	$\pi_p(0)$	$\pi_p(1)$	$\pi_p(2)$	$\pi_p(3)$	$\pi_p(4)$	$\pi_p(5)$	$\pi_p(6)$	$\pi_p(7)$	$\pi_p(8)$
	$\pi_p(9)$	$\pi_p(10)$	$\pi_p(11)$	$\pi_p(12)$	$\pi_p(13)$	$\pi_p(14)$	$\pi_p(15)$	$\pi_p(16)$	$\pi_p(17)$
	$\pi_p(18)$	$\pi_p(19)$	$\pi_p(20)$	$\pi_p(21)$	$\pi_p(22)$	$\pi_p(23)$	$\pi_p(24)$	$\pi_p(25)$	$\pi_p(26)$
	$\pi_p(27)$	$\pi_p(28)$	$\pi_p(29)$	$\pi_p(30)$	$\pi_p(31)$	$\pi_p(32)$	$\pi_p(33)$	$\pi_p(34)$	$\pi_p(35)$
	27	14	29	32	5	12	21	0	33
	25	18	20	28	35	2	8	10	31
	11	7	24	22	17	4	23	1	16
	34	19	6	13	30	15	3	26	9

[0151]

[0152] 본 발명의 제8실시 예에 따라, 상기 <표 4>와 같이 N_{ldpc}가 16200, R이 1/5 인 패리티 검사 행렬을 기반으로, BPSK 또는 QPSK 변조 방식을 사용하고, <수학식 11>의 A=11/3, B=0인 경우, 단축 패턴은 하기 <표 24>, 천공 패턴은 하기 <표 25>와 같이 정의될 수 있다.

표 24

Order of information bits group to be shortened									
16200, 1/5 BPSK/QPSK	$\pi_s(0)$	$\pi_s(1)$	$\pi_s(2)$	$\pi_s(3)$	$\pi_s(4)$	$\pi_s(5)$	$\pi_s(6)$	$\pi_s(7)$	$\pi_s(8)$
	7	6	3	5	2	4	1	8	0

[0153]

표 25

[0154]

Order of parity bits group to be punctured									
16200, 1/5 BPSK/QPSK	$\pi_p(0)$	$\pi_p(1)$	$\pi_p(2)$	$\pi_p(3)$	$\pi_p(4)$	$\pi_p(5)$	$\pi_p(6)$	$\pi_p(7)$	$\pi_p(8)$
	$\pi_p(9)$	$\pi_p(10)$	$\pi_p(11)$	$\pi_p(12)$	$\pi_p(13)$	$\pi_p(14)$	$\pi_p(15)$	$\pi_p(16)$	$\pi_p(17)$
	$\pi_p(18)$	$\pi_p(19)$	$\pi_p(20)$	$\pi_p(21)$	$\pi_p(22)$	$\pi_p(23)$	$\pi_p(24)$	$\pi_p(25)$	$\pi_p(26)$
	$\pi_p(27)$	$\pi_p(28)$	$\pi_p(29)$	$\pi_p(30)$	$\pi_p(31)$	$\pi_p(32)$	$\pi_p(33)$	$\pi_p(34)$	$\pi_p(35)$
	27	14	29	26	33	12	19	5	21
	0	31	34	22	17	24	2	8	10
	7	23	35	30	4	18	1	20	11
	25	32	16	6	13	3	15	9	28

[0155] 본 발명의 제9실시 예에 따라, 상기 <표 4>와 같이 N_{ldpc}가 16200, R이 1/5 인 패리티 검사 행렬을 기반으로, BPSK 또는 QPSK 변조 방식을 사용하고, <수학식 11>의 A=15/4, B=0인 경우, 단축 패턴은 하기 <표 26>, 천공 패턴은 하기 <표 27>과 같이 정의될 수 있다.

표 26

[0156]

Order of information bits group to be shortened									
16200, 1/5 BPSK/QPSK	$\pi_s(0)$	$\pi_s(1)$	$\pi_s(2)$	$\pi_s(3)$	$\pi_s(4)$	$\pi_s(5)$	$\pi_s(6)$	$\pi_s(7)$	$\pi_s(8)$
	7	6	3	5	2	4	1	8	0

표 27

[0157]

Order of parity bits group to be punctured									
16200, 1/5 BPSK/QPSK	$\pi_p(0)$	$\pi_p(1)$	$\pi_p(2)$	$\pi_p(3)$	$\pi_p(4)$	$\pi_p(5)$	$\pi_p(6)$	$\pi_p(7)$	$\pi_p(8)$
	$\pi_p(9)$	$\pi_p(10)$	$\pi_p(11)$	$\pi_p(12)$	$\pi_p(13)$	$\pi_p(14)$	$\pi_p(15)$	$\pi_p(16)$	$\pi_p(17)$
	$\pi_p(18)$	$\pi_p(19)$	$\pi_p(20)$	$\pi_p(21)$	$\pi_p(22)$	$\pi_p(23)$	$\pi_p(24)$	$\pi_p(25)$	$\pi_p(26)$
	$\pi_p(27)$	$\pi_p(28)$	$\pi_p(29)$	$\pi_p(30)$	$\pi_p(31)$	$\pi_p(32)$	$\pi_p(33)$	$\pi_p(34)$	$\pi_p(35)$
	27	14	29	26	33	12	19	5	21
	0	31	34	22	17	24	2	8	10
	7	23	35	30	4	18	1	11	20
	25	32	16	6	13	3	15	9	28

[0158] 본 발명의 제10실시 예에 따라, 상기 <표 4>와 같이 N_{ldpc}가 16200, R이 1/5 인 패리티 검사 행렬을 기반으로, 16 QAM 변조 방식을 사용하고, <수학식 11>의 A=7/2, B=0인 경우, 단축 패턴은 하기 <표 28>, 천공 패턴은 하기 <표 29>와 같이 정의될 수 있다.

표 28

[0159]

Order of information bits group to be shortened									
16200, 1/5 16QAM	$\pi_s(0)$	$\pi_s(1)$	$\pi_s(2)$	$\pi_s(3)$	$\pi_s(4)$	$\pi_s(5)$	$\pi_s(6)$	$\pi_s(7)$	$\pi_s(8)$
	7	6	3	5	2	4	1	8	0

표 29

Order of parity bits group to be punctured									
16200, 1/5 16 QAM	$\pi_p(0)$	$\pi_p(1)$	$\pi_p(2)$	$\pi_p(3)$	$\pi_p(4)$	$\pi_p(5)$	$\pi_p(6)$	$\pi_p(7)$	$\pi_p(8)$
	$\pi_p(9)$	$\pi_p(10)$	$\pi_p(11)$	$\pi_p(12)$	$\pi_p(13)$	$\pi_p(14)$	$\pi_p(15)$	$\pi_p(16)$	$\pi_p(17)$
	$\pi_p(18)$	$\pi_p(19)$	$\pi_p(20)$	$\pi_p(21)$	$\pi_p(22)$	$\pi_p(23)$	$\pi_p(24)$	$\pi_p(25)$	$\pi_p(26)$
	$\pi_p(27)$	$\pi_p(28)$	$\pi_p(29)$	$\pi_p(30)$	$\pi_p(31)$	$\pi_p(32)$	$\pi_p(33)$	$\pi_p(34)$	$\pi_p(35)$
	27	14	29	32	26	21	12	5	33
	20	0	35	24	2	7	9	17	31
	19	23	30	6	18	1	11	8	16
	25	34	4	13	22	28	3	10	15

[0160]

[0161] 본 발명의 제11실시 예에 따라, 상기 <표 4>와 같이 N_{ldpc}가 16200, R이 1/5 인 패리티 검사 행렬을 기반으로, 16 QAM 변조 방식을 사용하고, <수학식 11>의 A=11/3, B=0인 경우, 단축 패턴은 하기 <표 30>, 천공 패턴은 하기 <표 31>과 같이 정의될 수 있다.

표 30

Order of information bits group to be shortened									
16200, 1/5 16QAM	$\pi_s(0)$	$\pi_s(1)$	$\pi_s(2)$	$\pi_s(3)$	$\pi_s(4)$	$\pi_s(5)$	$\pi_s(6)$	$\pi_s(7)$	$\pi_s(8)$
	7	6	3	5	2	4	1	8	0

[0162]

표 31

Order of parity bits group to be punctured									
16200, 1/5 16 QAM	$\pi_p(0)$	$\pi_p(1)$	$\pi_p(2)$	$\pi_p(3)$	$\pi_p(4)$	$\pi_p(5)$	$\pi_p(6)$	$\pi_p(7)$	$\pi_p(8)$
	$\pi_p(9)$	$\pi_p(10)$	$\pi_p(11)$	$\pi_p(12)$	$\pi_p(13)$	$\pi_p(14)$	$\pi_p(15)$	$\pi_p(16)$	$\pi_p(17)$
	$\pi_p(18)$	$\pi_p(19)$	$\pi_p(20)$	$\pi_p(21)$	$\pi_p(22)$	$\pi_p(23)$	$\pi_p(24)$	$\pi_p(25)$	$\pi_p(26)$
	$\pi_p(27)$	$\pi_p(28)$	$\pi_p(29)$	$\pi_p(30)$	$\pi_p(31)$	$\pi_p(32)$	$\pi_p(33)$	$\pi_p(34)$	$\pi_p(35)$
	27	13	29	26	33	22	6	20	0
	32	35	11	17	21	25	7	2	9
	31	8	14	30	1	18	23	4	16
	19	10	34	3	12	24	5	15	28

[0163]

[0164] 본 발명의 제12실시 예에 따라, 상기 <표 4>와 같이 N_{ldpc}가 16200, R이 1/5 인 패리티 검사 행렬을 기반으로, 16 QAM 변조 방식을 사용하고, <수학식 11>의 A=15/4, B=0인 경우, 단축 패턴은 하기 <표 32>, 천공 패턴은 하기 <표 33>과 같이 정의될 수 있다.

표 32

Order of information bits group to be shortened									
16200, 1/5 16QAM	$\pi_s(0)$	$\pi_s(1)$	$\pi_s(2)$	$\pi_s(3)$	$\pi_s(4)$	$\pi_s(5)$	$\pi_s(6)$	$\pi_s(7)$	$\pi_s(8)$
	7	6	3	5	2	4	1	8	0

[0165]

표 33

Order of parity bits group to be punctured									
16200, 1/5 16 QAM	$\pi_P(0)$	$\pi_P(1)$	$\pi_P(2)$	$\pi_P(3)$	$\pi_P(4)$	$\pi_P(5)$	$\pi_P(6)$	$\pi_P(7)$	$\pi_P(8)$
	$\pi_P(9)$	$\pi_P(10)$	$\pi_P(11)$	$\pi_P(12)$	$\pi_P(13)$	$\pi_P(14)$	$\pi_P(15)$	$\pi_P(16)$	$\pi_P(17)$
	$\pi_P(18)$	$\pi_P(19)$	$\pi_P(20)$	$\pi_P(21)$	$\pi_P(22)$	$\pi_P(23)$	$\pi_P(24)$	$\pi_P(25)$	$\pi_P(26)$
	$\pi_P(27)$	$\pi_P(28)$	$\pi_P(29)$	$\pi_P(30)$	$\pi_P(31)$	$\pi_P(32)$	$\pi_P(33)$	$\pi_P(34)$	$\pi_P(35)$
	13	26	28	29	33	22	20	6	32
	0	11	2	35	17	21	24	7	9
	31	30	14	18	8	1	23	4	25
	16	10	19	3	12	5	15	27	34

[0166]

[0167] 본 발명의 제13실시 예에 따라, 상기 <표 8>과 같이 N_{ldpc}가 4320, R이 1/4 인 패리티 검사 행렬을 기반으로, BPSK, QPSK 또는 16 QAM 변조 방식을 사용하고, <수학식 11>의 A=7/4, B=0 또는 A=9/5, B=0인 경우, 단축 패턴은 하기 <표 34>, 천공 패턴은 하기 <표 35>과 같이 정의될 수 있다.

표 34

Order of information bits group to be shortened									
4320, 1/4 BPSK/QPSK/16QAM	$\pi_s(0)$	$\pi_s(1)$	$\pi_s(2)$	$\pi_s(3)$	$\pi_s(4)$	$\pi_s(5)$	$\pi_s(6)$	$\pi_s(7)$	$\pi_s(8)$
	$\pi_s(9)$	$\pi_s(10)$	$\pi_s(11)$	$\pi_s(12)$	$\pi_s(13)$	$\pi_s(14)$			
	11	10	9	8	7	6	5	4	3
	2	14	13	12	1	0			

[0168]

표 35

Order of parity bits group to be punctured									
4320, 1/4 BPSK/ QPSK/16QAM	$\pi_P(0)$	$\pi_P(1)$	$\pi_P(2)$	$\pi_P(3)$	$\pi_P(4)$	$\pi_P(5)$	$\pi_P(6)$	$\pi_P(7)$	$\pi_P(8)$
	$\pi_P(9)$	$\pi_P(10)$	$\pi_P(11)$	$\pi_P(12)$	$\pi_P(13)$	$\pi_P(14)$	$\pi_P(15)$	$\pi_P(16)$	$\pi_P(17)$
	$\pi_P(18)$	$\pi_P(19)$	$\pi_P(20)$	$\pi_P(21)$	$\pi_P(22)$	$\pi_P(23)$	$\pi_P(24)$	$\pi_P(25)$	$\pi_P(26)$
	$\pi_P(27)$	$\pi_P(28)$	$\pi_P(29)$	$\pi_P(30)$	$\pi_P(31)$	$\pi_P(32)$	$\pi_P(33)$	$\pi_P(34)$	$\pi_P(35)$
	$\pi_P(36)$	$\pi_P(37)$	$\pi_P(38)$	$\pi_P(39)$	$\pi_P(40)$	$\pi_P(41)$	$\pi_P(42)$	$\pi_P(43)$	$\pi_P(44)$
	26	14	1	36	42	8	16	12	4
	20	10	2	31	7	27	41	18	39
	28	15	0	3	5	6	9	11	13
	17	19	21	22	23	24	25	29	30
	32	33	34	35	37	38	40	43	44

[0169]

[0170] 본 발명의 제14실시 예에 따라, 상기 <표 9>와 같이 N_{ldpc}가 4320, R이 1/5 인 패리티 검사 행렬을 기반으로, BPSK 또는 QPSK 변조 방식을 사용하고, <수학식 11>의 A=15/4, B=0인 경우, 단축 패턴은 하기 <표 36>, 천공 패턴은 하기 <표 37>과 같이 정의될 수 있다.

표 36

Modulation and Code rate		N_{group}	Order of bits group to be shortened $\pi_S(j)$ $(0 \le j < N_{group})$								
			$\pi_S(0)$	$\pi_S(1)$	$\pi_S(2)$	$\pi_S(3)$	$\pi_S(4)$	$\pi_S(5)$	$\pi_S(6)$	$\pi_S(7)$	$\pi_S(8)$
			$\pi_S(9)$	$\pi_S(10)$	$\pi_S(11)$						
BPSK	1/5	12	6	5	4	9	3	2	1	8	0
			7	10	11						

[0171]

[0172] BCH 부호의 패리티 비트의 개수가 M=72 이상일 경우, $\pi_s(11)$=11 삭제될 수 있다.

표 37

[0173]

Modulation and Code rate		Order of parity group to be punctured, $\{\pi_p(j), 0 \le j < Q_{ldpc} = 48\}$																
		$\pi_p(0)$	$\pi_p(1)$	$\pi_p(2)$	$\pi_p(3)$	$\pi_p(4)$	$\pi_p(5)$	$\pi_p(6)$	$\pi_p(7)$	$\pi_p(8)$	$\pi_p(9)$	$\pi_p(10)$	$\pi_p(11)$	$\pi_p(12)$	$\pi_p(13)$	$\pi_p(14)$	$\pi_p(15)$	$\pi_p(16)$	$\pi_p(17)$
		$\pi_p(18)$	$\pi_p(19)$	$\pi_p(20)$	$\pi_p(21)$	$\pi_p(22)$	$\pi_p(23)$	$\pi_p(24)$	$\pi_p(25)$	$\pi_p(26)$	$\pi_p(27)$	$\pi_p(28)$	$\pi_p(29)$	$\pi_p(30)$	$\pi_p(31)$	$\pi_p(32)$	$\pi_p(33)$	$\pi_p(34)$	$\pi_p(35)$
		$\pi_p(36)$	$\pi_p(37)$	$\pi_p(38)$	$\pi_p(39)$	$\pi_p(40)$	$\pi_p(41)$	$\pi_p(42)$	$\pi_p(43)$	$\pi_p(44)$	$\pi_p(45)$	$\pi_p(46)$	$\pi_p(47)$						
BPSK	1/5	29	45	43	27	32	35	40	38	0	19	8	16	41	4	26	36	30	2
		13	42	46	24	37	1	33	11	44	28	20	9	34	3	17	6	21	14
		23	7	22	47	5	10	12	15	18	25	31	39						

[0174] 본 발명의 제15실시 예에 따라, 상기 <표 9>와 같이 N_{ldpc}가 4320, R이 1/5 인 패리티 검사 행렬을 기반으로, BPSK 또는 QPSK 변조 방식을 사용하고, <수학식 11>의 A=15/4, B=525인 경우, 단축 패턴은 하기 <표 38>, 천공 패턴은 하기 <표 39>와 같이 정의될 수 있다.

표 38

[0175]

Order of information bits group to be shortened									
4320, 1/5 BPSK/QPSK	$\pi_s(0)$	$\pi_s(1)$	$\pi_s(2)$	$\pi_s(3)$	$\pi_s(4)$	$\pi_s(5)$	$\pi_s(6)$	$\pi_s(7)$	$\pi_s(8)$
	$\pi_s(9)$	$\pi_s(10)$	$\pi_s(11)$						
	6	5	4	3	2	1	0	9	8
	7	10	11						

[0176] BCH 부호의 패리티 비트의 개수가 M=72 이상일 경우, $\pi_s(11)$=11 삭제될 수 있다.

표 39

[0177]

Order of parity bits group to be punctured								
4320, 1/5 BPSK/QPSK	$\pi_p(0)$	$\pi_p(1)$	$\pi_p(2)$	$\pi_p(3)$	$\pi_p(4)$	$\pi_p(5)$	$\pi_p(6)$	$\pi_p(7)$	$\pi_p(8)$
	$\pi_p(9)$	$\pi_p(10)$	$\pi_p(11)$	$\pi_p(12)$	$\pi_p(13)$	$\pi_p(14)$	$\pi_p(15)$	$\pi_p(16)$	$\pi_p(17)$
	$\pi_p(18)$	$\pi_p(19)$	$\pi_p(20)$	$\pi_p(21)$	$\pi_p(22)$	$\pi_p(23)$	$\pi_p(24)$	$\pi_p(25)$	$\pi_p(26)$
	$\pi_p(27)$	$\pi_p(28)$	$\pi_p(29)$	$\pi_p(30)$	$\pi_p(31)$	$\pi_p(32)$	$\pi_p(33)$	$\pi_p(34)$	$\pi_p(35)$
	$\pi_p(36)$	$\pi_p(37)$	$\pi_p(38)$	$\pi_p(39)$	$\pi_p(40)$	$\pi_p(41)$	$\pi_p(42)$	$\pi_p(43)$	$\pi_p(44)$
	$\pi_p(45)$	$\pi_p(46)$	$\pi_p(47)$						
	29	45	42	27	40	0	39	34	31
	16	5	37	19	8	33	41	2	47
	13	10	24	21	28	35	1	44	26
	30	43	36	3	12	17	6	20	9
	23	32	46	25	4	15	11	22	7
	18	38	14						

[0178] 본 발명의 제16실시 예에 따라, 상기 <표 9>와 같이 N_{ldpc}가 4320, R이 1/5인 패리티 검사 행렬을 기반으로, BPSK 또는 QPSK 변조 방식을 사용하고, <수학식 11>의 A=7/2, B=0인 경우, 단축 패턴은 하기 <표 40>, 천공 패턴은 하기 <표 41>과 같이 정의될 수 있다.

표 40

Order of information bits group to be shortened									
4320, 1/5 BPSK/QPSK	$\pi_s(0)$	$\pi_s(1)$	$\pi_s(2)$	$\pi_s(3)$	$\pi_s(4)$	$\pi_s(5)$	$\pi_s(6)$	$\pi_s(7)$	$\pi_s(8)$
	$\pi_s(9)$	$\pi_s(10)$	$\pi_s(11)$						
	6	5	4	3	2	9	1	0	8
	7	10	11						

[0179]

[0180] BCH 부호의 패리티 비트의 개수가 M=72 이상일 경우, $\pi_s(11)$=11 삭제될 수 있다.

표 41

Order of parity bits group to be punctured									
4320, 1/5 BPSK/QPSK	$\pi_p(0)$	$\pi_p(1)$	$\pi_p(2)$	$\pi_p(3)$	$\pi_p(4)$	$\pi_p(5)$	$\pi_p(6)$	$\pi_p(7)$	$\pi_p(8)$
	$\pi_p(9)$	$\pi_p(10)$	$\pi_p(11)$	$\pi_p(12)$	$\pi_p(13)$	$\pi_p(14)$	$\pi_p(15)$	$\pi_p(16)$	$\pi_p(17)$
	$\pi_p(18)$	$\pi_p(19)$	$\pi_p(20)$	$\pi_p(21)$	$\pi_p(22)$	$\pi_p(23)$	$\pi_p(24)$	$\pi_p(25)$	$\pi_p(26)$
	$\pi_p(27)$	$\pi_p(28)$	$\pi_p(29)$	$\pi_p(30)$	$\pi_p(31)$	$\pi_p(32)$	$\pi_p(33)$	$\pi_p(34)$	$\pi_p(35)$
	$\pi_p(36)$	$\pi_p(37)$	$\pi_p(38)$	$\pi_p(39)$	$\pi_p(40)$	$\pi_p(41)$	$\pi_p(42)$	$\pi_p(43)$	$\pi_p(44)$
	$\pi_p(45)$	$\pi_p(46)$	$\pi_p(47)$						
	45	29	43	27	32	35	40	38	0
	19	8	46	41	16	5	37	25	2
	13	33	11	1	22	42	28	36	9
	20	24	6	3	17	31	44	34	10
	26	21	39	47	14	18	12	23	4
	30	7	15						

[0181]

[0182] 본 발명의 제17실시 예에 따라, 상기 <표 7>과 같이 N_{ldpc}가 4320, R이 1/3인 패리티 검사 행렬을 기반으로, BPSK 또는 QPSK 변조 방식을 사용하고, <수학식 11>의 A=9/5, B=380인 경우, 단축 패턴은 하기 <표 42>, 천공 패턴은 하기 <표 43>과 같이 정의될 수 있다.

표 42

Order of information bits group to be shortened									
4320, 1/3 BPSK/QPSK	$\pi_s(0)$	$\pi_s(1)$	$\pi_s(2)$	$\pi_s(3)$	$\pi_s(4)$	$\pi_s(5)$	$\pi_s(6)$	$\pi_s(7)$	$\pi_s(8)$
	$\pi_s(9)$	$\pi_s(10)$	$\pi_s(11)$	$\pi_s(12)$	$\pi_s(13)$	$\pi_s(14)$	$\pi_s(15)$	$\pi_s(16)$	$\pi_s(17)$
	$\pi_s(18)$	$\pi_s(19)$							
	17	16	15	14	13	12	11	10	9
	8	7	6	5	4	3	1	2	0
	18	19							

[0183]

[0184] BCH 부호의 패리티 비트의 개수가 M=72 이상일 경우, $\pi_s(19)$=19 삭제될 수 있다.

표 43

Order of parity bits group to be punctured									
4320, 1/3 BPSK/QPSK	$\pi_p(0)$	$\pi_p(1)$	$\pi_p(2)$	$\pi_p(3)$	$\pi_p(4)$	$\pi_p(5)$	$\pi_p(6)$	$\pi_p(7)$	$\pi_p(8)$
	$\pi_p(9)$	$\pi_p(10)$	$\pi_p(11)$	$\pi_p(12)$	$\pi_p(13)$	$\pi_p(14)$	$\pi_p(15)$	$\pi_p(16)$	$\pi_p(17)$
	$\pi_p(18)$	$\pi_p(19)$	$\pi_p(20)$	$\pi_p(21)$	$\pi_p(22)$	$\pi_p(23)$	$\pi_p(24)$	$\pi_p(25)$	$\pi_p(26)$
	$\pi_p(27)$	$\pi_p(28)$	$\pi_p(29)$	$\pi_p(30)$	$\pi_p(31)$	$\pi_p(32)$	$\pi_p(33)$	$\pi_p(34)$	$\pi_p(35)$
	$\pi_p(36)$	$\pi_p(37)$	$\pi_p(38)$	$\pi_p(39)$					
	25	42	49	51	55	53	57	34	23
	32	21	40	30	47	20	38	28	46
	31	39	52	33	41	22	24	26	27
	29	35	36	37	43	44	45	48	50
	54	56	58	59					

[0185]

[0186] 상기 도 3을 참고하여 설명한 바와 같이, 상기 패리티 검사 행렬의 열 그룹의 위치를 변경할 경우, 이에 상응하도록 단축 패턴도 변경될 수 있다. 예를 들어, 차수가 높은 열 그룹이 패리티 검사 행렬의 가장 앞 부분으로 배치될 수 있다.

[0187] LDPC 부호어 길이 N_{ldpc}가 4320, 부호율 R이 1/4, M이 72인 경우, 상기 <표 8>의 패리티 검사 행렬은 하기 <표 44>와 같이 변경 가능하다.

표 44

	열 그룹의 0번째 열에서 1이 위치한 행의 인덱스
0	127 213 714 816 1031 1456 1815 2097 2183 2404 2934 2999 3153
1	22 65 390 1022 1046 1465 1498 1682 1879 2108 2164 2203 3106
2	73 185 355 1381 1672 1998 2406 2577 2600 2834 3084 3115 3150
3	1087 2681 2894 3123
4	595 679 1206 1486
5	1842 2038 2169 2312
6	500 992 1230 2630
7	916 1217 1632 2798
8	876 1213 2191 2261
9	633 2559 2869 2907
10	581 1178 1922 2998
11	665 2539 2669 3010
12	2273 2320 2774 2976
13	1020 1147 1792 2609
14	1343 1563 2745 3039

[0188]

[0189] 부호어 길이 N_{ldpc}가 4320, 부호율 R이 1/5, M이 72인 경우, 상기 <표 9>의 패리티 검사 행렬은 하기 <표 45>와 같이 변경 가능하다.

표 45

	열 그룹의 0번째 열에서 1이 위치한 행의 인덱스
0	102 514 828 1010 1024 1663 1737 1870 2154 2390 2523 2759 3380
1	216 383 679 938 970 975 1668 2212 2300 2381 2413 2754 2997
2	536 889 993 1395 1603 1691 2078 2344 2545 2741 3157 3334 3377
3	1047 1176 1742 1779
4	304 890 1817 2645
5	102 316 353 2250
6	488 811 1662 2323
7	31 2397 2468 3321
8	407 1907 2268 2594
9	384 944 1269 2266
10	694 1115 1167 2548
11	1266 1993 3229 3415

[0190]

[0191] 상기 변경된 패리티 검사 행렬을 기반으로 LDPC 부호화를 수행하는 시스템에서, 상기 도 3을 참고하여 설명한 바와 같이, 변경된 패리티 검사 행렬에 상응하게 단축 패턴도 변경이 가능하다. 그러나, 패리티 검사 행렬의 정보어 파트 행렬만 변경되는 것이므로, 천공 패턴은 동일하게 사용할 수 있다.

[0192] 본 발명의 제18실시 예에 따라, 상기 <표 44>과 같이 N_{ldpc}가 4320, R이 1/4인 패리티 검사 행렬을 기반으로, BPSK, QPSK 또는 16 QAM 변조 방식을 사용하고, <수학식 11>의 A=7/4, B=0 또는 A=5/9, B=0인 경우, 단축 패턴은 하기 <표 46>, 천공 패턴은 하기 <표 47>과 같이 정의될 수 있다.

표 46

Order of information bits group to be shortened									
4320, 1/4 BPSK/QPSK	$\pi_s(0)$	$\pi_s(1)$	$\pi_s(2)$	$\pi_s(3)$	$\pi_s(4)$	$\pi_s(5)$	$\pi_s(6)$	$\pi_s(7)$	$\pi_s(8)$
	$\pi_s(9)$	$\pi_s(10)$	$\pi_s(11)$	$\pi_s(12)$	$\pi_s(13)$	$\pi_s(14)$			
	3	4	5	6	7	8	9	10	11
	12	0	1	2	13	14			

[0193]

[0194] BCH 부호의 패리티 비트의 개수가 M=72 이상일 경우, $\pi_s(14)$=14 삭제될 수 있다.

표 47

Order of parity bits group to be punctured									
4320, 1/4 BPSK/QPSK	$\pi_p(0)$	$\pi_p(1)$	$\pi_p(2)$	$\pi_p(3)$	$\pi_p(4)$	$\pi_p(5)$	$\pi_p(6)$	$\pi_p(7)$	$\pi_p(8)$
	$\pi_p(9)$	$\pi_p(10)$	$\pi_p(11)$	$\pi_p(12)$	$\pi_p(13)$	$\pi_p(14)$	$\pi_p(15)$	$\pi_p(16)$	$\pi_p(17)$
	$\pi_p(18)$	$\pi_p(19)$	$\pi_p(20)$	$\pi_p(21)$	$\pi_p(22)$	$\pi_p(23)$	$\pi_p(24)$	$\pi_p(25)$	$\pi_p(26)$
	$\pi_p(27)$	$\pi_p(28)$	$\pi_p(29)$	$\pi_p(30)$	$\pi_p(31)$	$\pi_p(32)$	$\pi_p(33)$	$\pi_p(34)$	$\pi_p(35)$
	$\pi_p(36)$	$\pi_p(37)$	$\pi_p(38)$	$\pi_p(39)$	$\pi_p(40)$	$\pi_p(41)$	$\pi_p(42)$	$\pi_p(43)$	$\pi_p(44)$
	26	14	1	36	42	8	16	12	4
	20	10	2	31	7	27	41	18	39
	28	15	0	3	5	6	9	11	13
	17	19	21	22	23	24	25	29	30
	32	33	34	35	37	38	40	43	44

[0195]

[0196] 본 발명의 제19실시 예에 따라, 상기 <표 45>과 같이 N_{ldpc}가 4320, R이 1/5인 패리티 검사 행렬을 기반으로, BPSK 또는 QPSK 변조 방식을 사용하고, <수학식 11>의 A=15/4, B=0인 경우, 단축 패턴은 하기 <표 48>, 천공 패턴은 하기 <표 49>와 같이 정의될 수 있다.

표 48

Order of information bits group to be shortened									
4320, 1/5 BPSK/QPSK	$\pi_s(0)$	$\pi_s(1)$	$\pi_s(2)$	$\pi_s(3)$	$\pi_s(4)$	$\pi_s(5)$	$\pi_s(6)$	$\pi_s(7)$	$\pi_s(8)$
	$\pi_s(9)$	$\pi_s(10)$	$\pi_s(11)$						
	7	6	5	2	4	3	8	1	9
	0	10	11						

[0197]

[0198] BCH 부호의 패리티 비트의 개수가 M=72 이상일 경우, '$\pi_s(11)$=11'은 삭제될 수 있다.

표 49

Order of parity bits group to be punctured									
4320, 1/5 BPSK/QPSK	$\pi_p(0)$	$\pi_p(1)$	$\pi_p(2)$	$\pi_p(3)$	$\pi_p(4)$	$\pi_p(5)$	$\pi_p(6)$	$\pi_p(7)$	$\pi_p(8)$
	$\pi_p(9)$	$\pi_p(10)$	$\pi_p(11)$	$\pi_p(12)$	$\pi_p(13)$	$\pi_p(14)$	$\pi_p(15)$	$\pi_p(16)$	$\pi_p(17)$
	$\pi_p(18)$	$\pi_p(19)$	$\pi_p(20)$	$\pi_p(21)$	$\pi_p(22)$	$\pi_p(23)$	$\pi_p(24)$	$\pi_p(25)$	$\pi_p(26)$
	$\pi_p(27)$	$\pi_p(28)$	$\pi_p(29)$	$\pi_p(30)$	$\pi_p(31)$	$\pi_p(32)$	$\pi_p(33)$	$\pi_p(34)$	$\pi_p(35)$
	$\pi_p(36)$	$\pi_p(37)$	$\pi_p(38)$	$\pi_p(39)$	$\pi_p(40)$	$\pi_p(41)$	$\pi_p(42)$	$\pi_p(43)$	$\pi_p(44)$
	$\pi_p(45)$	$\pi_p(46)$	$\pi_p(47)$						
	29	45	43	27	32	35	40	38	0
	19	8	16	41	4	26	36	30	2
	13	42	46	24	37	1	33	11	44
	28	20	9	34	3	17	6	21	14
	23	7	22	47	5	10	12	15	18
	25	31	39						

[0199]

[0200] 본 발명의 제20실시 예에 따라, 상기 <표 45>과 같이 N_{ldpc}가 4320, R이 1/5인 패리티 검사 행렬을 기반으로, BPSK 또는 QPSK 변조 방식을 사용하고, <수학식 11>의 A=15/4, B=525인 경우, 단축 패턴은 하기 <표 50>, 천공 패턴은 하기 <표 51>와 같이 정의될 수 있다.

표 50

Order of information bits group to be shortened									
4320, 1/5 BPSK/QPSK	$\pi_s(0)$	$\pi_s(1)$	$\pi_s(2)$	$\pi_s(3)$	$\pi_s(4)$	$\pi_s(5)$	$\pi_s(6)$	$\pi_s(7)$	$\pi_s(8)$
	$\pi_s(9)$	$\pi_s(10)$	$\pi_s(11)$						
	7	6	5	4	3	8	9	2	1
	0	10	11						

[0201]

[0202] BCH 부호의 패리티 비트의 개수가 M=72 이상일 경우, '$\pi_s(11)$=11'은 삭제될 수 있다.

표 51

Order of parity bits group to be punctured									
4320, 1/5 BPSK/QPSK	$\pi_p(0)$	$\pi_p(1)$	$\pi_p(2)$	$\pi_p(3)$	$\pi_p(4)$	$\pi_p(5)$	$\pi_p(6)$	$\pi_p(7)$	$\pi_p(8)$
	$\pi_p(9)$	$\pi_p(10)$	$\pi_p(11)$	$\pi_p(12)$	$\pi_p(13)$	$\pi_p(14)$	$\pi_p(15)$	$\pi_p(16)$	$\pi_p(17)$
	$\pi_p(18)$	$\pi_p(19)$	$\pi_p(20)$	$\pi_p(21)$	$\pi_p(22)$	$\pi_p(23)$	$\pi_p(24)$	$\pi_p(25)$	$\pi_p(26)$
	$\pi_p(27)$	$\pi_p(28)$	$\pi_p(29)$	$\pi_p(30)$	$\pi_p(31)$	$\pi_p(32)$	$\pi_p(33)$	$\pi_p(34)$	$\pi_p(35)$
	$\pi_p(36)$	$\pi_p(37)$	$\pi_p(38)$	$\pi_p(39)$	$\pi_p(40)$	$\pi_p(41)$	$\pi_p(42)$	$\pi_p(43)$	$\pi_p(44)$
	$\pi_p(45)$	$\pi_p(46)$	$\pi_p(47)$						
	29	45	42	27	40	0	39	34	31
	16	5	37	19	8	33	41	2	47
	13	10	24	21	28	35	1	44	26
	30	43	36	3	12	17	6	20	9
	23	32	46	25	4	15	11	22	7
	18	38	14						

[0203]

[0204] 본 발명의 제21실시 예에 따라, 상기 <표 45>과 같이 N_{ldpc}가 4320, R이 1/5인 패리티 검사 행렬을 기반으로, BPSK 또는 QPSK 변조 방식을 사용하고, <수학식 11>의 A=7/2, B=0인 경우, 단축 패턴은 하기 <표 52>, 천공 패턴은 하기 <표 53>와 같이 정의될 수 있다.

표 52

Order of information bits group to be shortened									
4320, 1/5 BPSK/QPSK	$\pi_s(0)$	$\pi_s(1)$	$\pi_s(2)$	$\pi_s(3)$	$\pi_s(4)$	$\pi_s(5)$	$\pi_s(6)$	$\pi_s(7)$	$\pi_s(8)$
	$\pi_s(9)$	$\pi_s(10)$	$\pi_s(11)$						
	7	6	5	4	3	2	8	9	1
	0	10	11						

[0205]

[0206] BCH 부호의 패리티 비트의 개수가 M=72 이상일 경우, '$\pi_s(11)$=11'은 삭제될 수 있다.

표 53

Order of parity bits group to be punctured									
4320, 1/5 BPSK/QPSK	$\pi_p(0)$	$\pi_p(1)$	$\pi_p(2)$	$\pi_p(3)$	$\pi_p(4)$	$\pi_p(5)$	$\pi_p(6)$	$\pi_p(7)$	$\pi_p(8)$
	$\pi_p(9)$	$\pi_p(10)$	$\pi_p(11)$	$\pi_p(12)$	$\pi_p(13)$	$\pi_p(14)$	$\pi_p(15)$	$\pi_p(16)$	$\pi_p(17)$
	$\pi_p(18)$	$\pi_p(19)$	$\pi_p(20)$	$\pi_p(21)$	$\pi_p(22)$	$\pi_p(23)$	$\pi_p(24)$	$\pi_p(25)$	$\pi_p(26)$
	$\pi_p(27)$	$\pi_p(28)$	$\pi_p(29)$	$\pi_p(30)$	$\pi_p(31)$	$\pi_p(32)$	$\pi_p(33)$	$\pi_p(34)$	$\pi_p(35)$
	$\pi_p(36)$	$\pi_p(37)$	$\pi_p(38)$	$\pi_p(39)$	$\pi_p(40)$	$\pi_p(41)$	$\pi_p(42)$	$\pi_p(43)$	$\pi_p(44)$
	$\pi_p(45)$	$\pi_p(46)$	$\pi_p(47)$						
	45	29	43	27	32	35	40	38	0
	19	8	46	41	16	5	37	25	2
	13	33	11	1	22	42	28	36	9
	20	24	6	3	17	31	44	34	10
	26	21	39	47	14	18	12	23	4
	30	7	15						

[0207]

[0208] 본 발명은 상기 <표 10> 내지 상기 <표 43> 및 상기 <표 46> 내지 상기 <표 53>을 통해 부호어 길이, 부호율, 천공 및 단축 패턴, 변조 방식에 따른 단축 패턴 및 천공 패턴을 설명하였다.

[0209] LDPC 부호어 길이 N_{ldpc}가 16200, 부호율 R이 1/3, M이 360인 경우, 또 다른 패리티 검사 행렬은 하기 <표 54>와 같을 수 있다.

표 54

i	열 그룹의 0 번째 열에서 1이 위치한 행의 인덱스
0	77 182 354 816 916 958 1055 1261 1553 1874 2211 2490 2999 3267 3975 5018 5952 6198 6343 7027 7045 7751 7923 8649 9010 9022 9380 9956 10204 10339
1	5 612 1724 1737 1911 1914 2108 2496 2809 4037 5838 6950 8049 8081 9480 9512 9724 9745 9952 10203 10207 10270 10463 10486 10499 10515 10663 10678 10706 10741
2	22 345 1938 3636 4016 5293 6424 6589 7426 7547 8102 9038 9095 9127 9174 9239 9279 9810 10347 10403 10408 10591 10610 10632 10660 10721 10754 10765 10773 10791
3	17 3435 7278 9952
4	1442 2518 3132 7541
5	5464 9226 10615 10658
6	426 2473 8459 10750
7	1862 2111 6236 10546
8	1010 9922 10591 10735
9	29 2663 6553 10749
10	5652 7265 7789 10708
11	4534 5497 10784
12	345 3027 10761
13	2823 4127 10668
14	84 4800 9068

[0210]

[0211] 본 발명의 제22실시 예에 따라, 상기 <표 54>와 같이 N_{ldpc}가 16200, R이 1/3인 패리티 검사 행렬을 기반으로, BPSK 또는 QPSK 변조 방식을 사용하고, <수학식 11>의 A=9/5, B=0인 경우, 단축 패턴은 하기 <표 55>, 천공 패턴은 하기 <표 56>과 같이 정의될 수 있다.

표 55

Order of information bits group to be shortened								
	$\pi_s(0)$	$\pi_s(1)$	$\pi_s(2)$	$\pi_s(3)$	$\pi_s(4)$	$\pi_s(5)$	$\pi_s(6)$	$\pi_s(7)$
	$\pi_s(8)$	$\pi_s(9)$	$\pi_s(10)$	$\pi_s(11)$	$\pi_s(12)$	$\pi_s(13)$	$\pi_s(14)$	
16200, 1/3 BPSK/QPSK	10	9	2	13	12	8	11	1
	7	6	5	4	0	14	3	

[0212]

표 56

Order of parity bits group to be punctured								
	$\pi_p(0)$	$\pi_p(1)$	$\pi_p(2)$	$\pi_p(3)$	$\pi_p(4)$	$\pi_p(5)$	$\pi_p(6)$	$\pi_p(7)$
	$\pi_p(8)$	$\pi_p(9)$	$\pi_p(10)$	$\pi_p(11)$	$\pi_p(12)$	$\pi_p(13)$	$\pi_p(14)$	$\pi_p(15)$
	$\pi_p(16)$	$\pi_p(17)$	$\pi_p(18)$	$\pi_p(19)$	$\pi_p(20)$	$\pi_p(21)$	$\pi_p(22)$	$\pi_p(23)$
	$\pi_p(24)$	$\pi_p(25)$	$\pi_p(26)$	$\pi_p(27)$	$\pi_p(28)$	$\pi_p(29)$		
16200, 1/3 BPSK/QPSK	5	19	9	23	13	27	2	17
	21	0	25	15	7	4	11	20
	28	8	14	24	12	3	1	6
	26	22	10	16	18	29		

[0213]

[0214] LDPC 부호어 길이 N_{ldpc}가 16200, 부호율 R이 1/5, M이 360인 경우, 또 다른 패리티 검사 행렬은 하기 <표 57>과 같을 수 있다.

표 57

i	열 그룹의 0 번째 열에서 1이 위치한 행의 인덱스
0	188 518 775 1694 1820 3394 3986 4140 4224 5236 5783 6313 6371 6792 7067 7084 7173 7445 7549 7973 9043 9219 9942 10111 10258 10300 10353 10707 10769 10796 11079 11661 12025 12042 12702 12838
1	7 25 392 557 625 838 1377 2223 2396 3058 3335 3348 3363 3918 4040 4128 4899 5189 5474 5838 6040 6124 7777 8220 8783 9299 9785 10924 11083 11902 12381 12513 12758 12834 12871 12950
2	76 4691 7180 7325 11292
3	6454 8048 12058 12946
4	3953 4932 10808 12700
5	4605 9117 9921 10662
6	2984 8202 10670 12877
7	4357 6205 7370 10403
8	5559 9847 10911 11147

[0215]

[0216] 본 발명의 제23실시 예에 따라, 상기 <표 57>과 같이 N_{ldpc}가 16200, R이 1/5인 패리티 검사 행렬을 기반으로, BPSK 또는 QPSK 변조 방식을 사용하고, <수학식 11>의 A=4/15, B=0인 경우, 단축 패턴은 하기 <표 58>, 천공 패턴은 하기 <표 59>와 같이 정의될 수 있다.

표 58

Order of information bits group to be shortened									
	$\pi_s(0)$	$\pi_s(1)$	$\pi_s(2)$	$\pi_s(3)$	$\pi_s(4)$	$\pi_s(5)$	$\pi_s(6)$	$\pi_s(7)$	$\pi_s(8)$
16200, 1/5 BPSK/QPSK	2	6	5	1	4	3	0	8	7

[0217]

표 59

Order of parity bits group to be punctured									
	$\pi_P(0)$	$\pi_P(1)$	$\pi_P(2)$	$\pi_P(3)$	$\pi_P(4)$	$\pi_P(5)$	$\pi_P(6)$	$\pi_P(7)$	$\pi_P(8)$
	$\pi_P(9)$	$\pi_P(10)$	$\pi_P(11)$	$\pi_P(12)$	$\pi_P(13)$	$\pi_P(14)$	$\pi_P(15)$	$\pi_P(16)$	$\pi_P(17)$
	$\pi_P(18)$	$\pi_P(19)$	$\pi_P(20)$	$\pi_P(21)$	$\pi_P(22)$	$\pi_P(23)$	$\pi_P(24)$	$\pi_P(25)$	$\pi_P(26)$
	$\pi_P(27)$	$\pi_P(28)$	$\pi_P(29)$	$\pi_P(30)$	$\pi_P(31)$	$\pi_P(32)$	$\pi_P(33)$	$\pi_P(34)$	$\pi_P(35)$
16200, 1/5 BPSK/QPSK	4	11	17	27	1	14	24	31	6
	9	20	33	16	22	29	3	8	19
	26	7	13	30	34	0	10	18	25
	5	21	32	28	2	15	23	12	35

[0218]

[0219] 본 발명은 상기 <표 55> 내지 상기 <표 56> 및 상기 <표 58> 내지 상기 <표 59>을 통해 부호어 길이, 부호율, 천공 및 단축 패턴, 변조 방식에 따른 단축 패턴 및 천공 패턴을 설명하였다.

[0220] 이하, 본 발명은 상기 도 2의 구성을 참고하여 상기 <표 10> 내지 상기 <표 43>, 상기 <표 46> 내지 상기 <표 53>, 상기 <표 55> 내지 상기 <표 56> 및 상기 <표 58> 내지 상기 <표 59>와 같은 단축 패턴 및 천공 패턴을 이용하여 그룹 단위의 단축 및 천공을 수행하는 과정을 설명한다.

[0221] 상기 제어부(202)는 상기 제로패딩부(204)로 BCH 정보 비트들의 길이 K_{bch}의 값 및 정보 비트들의 길이 K_I의 값을 제공한다. 또한, 상기 제어부(202)는 천공될 비트 개수 또는 천공될 패리티 비트 그룹 개수를 결정하고, 상기 천공부(210)로 천공될 비트 개수 또는 천공될 패리티 비트 그룹 개수를 통지한다.

[0222] 상기 제로패딩부(204)는 상기 K_{bch}의 값 및 상기 K_I의 값과 상기 <표 10> 내지 상기 <표 43>, 상기 <표 46> 내지 상기 <표 53>, 상기 <표 55> 내지 상기 <표 56> 및 상기 <표 58> 내지 상기 <표 59> 중 적어도 하나와 같은 단축 패턴들에 따라 해당 위치들에 0의 값을 가지는 비트들을 패딩하고, 나머지 위치들에 상기 정보 비트들을 매핑한다. 구체적으로 설명하면, 상기 제로패딩부(204)는 하기 <수학식 12>와 같이 모든 비트들이 0으로 패딩되는 그룹의 개수를 결정한다.

수학식 12

[0223]
$$N_{pad} = \left\lfloor \frac{K_{bch} - K_I}{M} \right\rfloor$$

[0224] 상기 <수학식 12>에서, 상기 N_{pad}는 모든 비트들이 0으로 패딩되는 그룹의 개수, 상기 K_{bch}는 BCH 정보 비트들의 개수, 상기 K_I는 정보 비트들의 개수, 상기 M은 그룹에 포함되는 비트 개수를 의미한다. 예를 들어, 하나의 그룹에 72개 비트들이 포함되면, 상기 M은 72이다.

[0225] 즉, N_{pad}개의 정보 비트 그룹 $X_{\pi_s(0)}$, $X_{\pi_s(1)}$, …, $X_{\pi_s(N_{pad}-1)}$에 대하여, 그룹들의 모든 비트들이 0으로 패딩된다. 다시 말해, 상기 제로패딩부(204)는 정보 비트 그룹 $X_{\pi_s(0)}$, $X_{\pi_s(1)}$, …, $X_{\pi_s(N_{pad}-1)}$에 포함되는 모든 비트들의 값을 0으로 설정한다. 그리고, 상기 제로패딩부(204)는 정보 비트 그룹 $X_{\pi_s(N_{pad})}$에서 $K_{bch}-K_I-M\times N_{pad}$개 비트들을 추가적으로 패딩한다. 예를 들어, 상기 정보 비트 그룹 $X_{\pi_s(N_{pad})}$에서 0으로 패딩되는 비트들은 전단 또

는 후단 $K_{bch}-K_I-M$ 또는 N_{pad}개 비트들일 수 있다. 그리고, 상기 제로패딩부(204)는 BCH 정보 비트들 중에서 패딩되지 아니한 비트 위치들에 K_I개의 정보 비트들을 순차적으로 매핑한다. 여기서, 단축 패턴을 나타내는 $\pi_s(x)$는 부호율, 변조 방식, 단축 및 천공 비율에 따라 결정되는 값으로, 상기 <표 10> 내지 상기 <표 43>, 상기 <표 46> 내지 상기 <표 53>, 상기 <표 55> 내지 상기 <표 56> 및 상기 <표 58> 내지 상기 <표 59> 중 적어도 하나에서 정의된 바와 같다. 상술한 단축 패턴은 송신단에 의해 결정되거나 또는 미리 메모리에 저장되어 있을 수 있다. 여기서, 상기 X_j는 상기 <수학식 7>에 나타난 j번째 비트 그룹을 의미한다.

[0226] 하나의 그룹에 포함되는 비트 개수 M이 정보 비트들 개수보다 크거나 같은 경우, 마지막 단축 순서의 그룹에 대응되는 패리티 검사 행렬의 열 그룹의 차수는 큰 것이 바람직하다. 그러므로, 마지막 단축 순서의 그룹 $X_{\pi_s(N_{infogroup})}=0$으로 할 수 있다. 이 경우, 상기 제로패딩부(204)는 다음과 같이 동작한다. 상기 제로패딩부(204)는 하기 <수학식 13>와 같이 모든 비트들이 0으로 패딩되는 그룹의 개수를 결정한다.

수학식 13

[0227]

$$\text{If } 0 < K_I \le M, \quad N_{pad} = N_{group} - 1$$

$$\text{Otherwise}, \quad N_{pad} = \left\lfloor \frac{K_{bch} - K_I}{M} \right\rfloor$$

[0228] 상기 <수학식 13>에서, 상기 K_I는 정보 비트들 길이, 상기 M은 하나의 그룹에 포함되는 비트 개수, 상기 N_{pad}는 모든 비트들이 0으로 패딩되는 그룹의 개수, 상기 N_{group}은 비트 그룹 개수, 상기 K_{bch}는 BCH 정보 비트들의 개수를 의미한다.

[0229] 즉, N_{pad}개의 정보 비트 그룹 $X_{\pi_s(0)}$, $X_{\pi_s(1)}$, …, $X_{\pi_s(N_{pad}-1)}$에 대하여, 그룹들의 모든 비트들이 0으로 패딩된다. 다시 말해, 상기 제로패딩부(204)는 N_{pad}개의 정보 비트 그룹 $X_{\pi_s(0)}$, $X_{\pi_s(1)}$, …, $X_{\pi_s(N_{pad}-1)}$에 포함되는 모든 비트들의 값을 0으로 설정한다. 만일, N_{pad}가 $N_{group}-1$와 동일한 경우, 상기 제로패딩부(204)는 정보 비트 그룹 $X_{\pi_s(N_{group}-1)}$에 포함되는 $M-K_I$개 정보 비트들을 0으로 패딩한다. 예를 들어, 상기 정보 비트 그룹 $X_{\pi_s(N_{group}-1)}$에서 0으로 패딩되는 비트들은 전단 또는 후단 $M-K_I$개 비트들일 수 있다. 반면, N_{pad}가 $N_{group}-1$와 동일하지 아니하면, 상기 제로패딩부(204)는 정보 비트 그룹 $\pi_{s(N_{pad})}$에 포함되는 $K_{bch}-K_I-M$ 또는 N_{pad}개 비트들을 0으로 패딩한다. 예를 들어, 상기 그룹 $X_{\pi_s(N_{pad})}$에서 0으로 패딩되는 비트들은 전단 또는 후단 $K_{bch}-K_I-M$ 또는 N_{pad}개 비트들일 수 있다. 여기서, 단축 패턴을 나타내는 $\pi_s(x)$는 부호율, 변조 방식, 단축 및 천공 비율에 따라 결정되는 값으로, 상기 <표 10> 내지 상기 <표 43>, 상기 <표 46> 내지 상기 <표 53>, 상기 <표 55> 내지 상기 <표 56> 및 상기 <표 58> 내지 상기 <표 59> 중 적어도 하나에서 정의된 바와 같다. 여기서, 상기 X_j는 상기 <수학식 7>에 나타난 j번째 비트 그룹을 의미한다.

[0230] 상기 천공부(210)는 주어진 천공 비트의 개수 N_{punc}에 대하여 하기 <수학식 14>와 같이 모든 비트들이 천공될 그룹 개수를 결정한다.

수학식 14

[0231] $$N_{punc_group} = \left\lfloor \frac{N_{punc}}{M} \right\rfloor \quad for \ 0 \le N_{punc} < N_{ldpc} - K_{ldpc}$$

[0232] 상기 <수학식 14>에서, 상기 $N_{punc\ group}$는 모든 비트들이 천공될 그룹 개수, 상기 N_{punc}는 천공될 비트의 개수, 상기 M은 하나의 패리티 비트 그룹에 포함되는 비트 개수, 상기 N_{ldpc}는 LDPC 부호어의 길이, 상기 K_{ldpc}는 LDPC 정보 비트들의 개수를 의미한다. 예를 들어, 하나의 패리티 비트 그룹에 72 비트들이 포함되는 경우, 상기 M은 72이다.

[0233] 상기 천공부(210)는 상기 $N_{punc\ group}$개의 패리티 비트 그룹 $P_{\pi_p(0)}$, $P_{\pi_p(1)}$, …, $P_{\pi_p(N_{punc\ group}-1)}$내의 모든 패리티 비트들을 천공한다. 그리고, 상기 천공부(210)는 패리티 비트 그룹 $P_{\pi_p(N_{punc\ group})}$에서 ($N_{punc}$-$M$$N_{punc\ group}$)개 비트들을 추가적으로 천공한다. 예를 들어, 상기 그룹 $P_{\pi_p(N_{punc\ group})}$에서 천공되는 비트들은 전단 또는 후단의 ($N_{punc}$-$M$$N_{punc\ group}$)개 비트들일 수 있다. 여기서, 천공 패턴을 나타내는 상기 $\pi_p(x)$는 부호율, 부호어 길이, 변조 방식, 천공 및 단축 비율에 따라 결정되는 값으로, 상기 <표 10> 내지 상기 <표 43>, 상기 <표 46> 내지 상기 <표 53>, 상기 <표 55> 내지 상기 <표 56> 및 상기 <표 58> 내지 상기 <표 59> 중 적어도 하나에서 정의된 바와 같다. 상술한 천공 패턴은 송신단에 의해 결정되거나 또는 미리 메모리에 저장되어 있을 수 있다. 여기서, 상기 X_j는 상기 <수학식 8> 또는 상기 <수학식 10>에 나타난 j번째 비트 그룹을 의미한다.

[0234] 또한, 상기 천공부(210)는 상기 제로 패딩부(204)에서 패딩된 비트들을 제거 할 수 있다. 본 발명은 단축과 천공을 모두 고려하여 설명하였으나, 단축 및 천공은 독립적으로 수행될 수 있다.

[0235] 이하, 본 발명은 도 6를 참고하여 단축 과정을 설명한다.

[0236] 600단계에서, 상기 <수학식 12>와 같이 N_{pad}를 구한다. 상기 N_{pad}는 모든 비트들이 단축되는 비트 그룹의 개수이다. 상기 M값은 부호어 길이 N_{ldpc}가 4320일 경우 M=72이며, 상기 N_{ldpc}가 16200일 경우 M=360이다. 602단계에서, 상기 N_{pad}개의 비트 그룹들($X_{\pi_s(0)}$, $X_{\pi_s(1)}$, …, $X_{\pi_s(N_{pad}-1)}$) 내의 모든 비트들이 0으로 패딩된다. 상기 $\pi_s(x)$은 상기 <표 10> 내지 상기 <표 43>, 상기 <표 46> 내지 상기 <표 53>, 상기 <표 55> 내지 상기 <표 56> 및 상기 <표 58> 내지 상기 <표 59> 중 적어도 하나에서 정의한 정보 비트 그룹의 인덱스 값으로 부호율과 변조 방식과 천공과 단축의 비율에 따라 달라지는 값이다. 604단계에서, 비트 그룹 $X_{\pi_s(N_{pad})}$의 마지막 비트부터 (K_{bch}-K_I-$M$$N_{pad}$)개 비트들이 0으로 패딩된다. 또는, 비트 그룹 $X_{\pi_s(N_{pad})}$의 첫 비트부터 (K_{bch}-K_I-$M$$N_{pad}$)개 비트들이 0으로 패딩될 수 있다. 상기 604단계는 패딩될 비트 개수에 따라 생략될 수 있다. 예를 들어, (K_{bch}-K_I-$M$$N_{pad}$)가 0인 경우, 즉 패딩될 비트 수가 M의 배수인 경우, 상기 604단계의 추가적인 패딩 단계는 생략될 수 있다. 606단계에서, 상기 패딩되지 아니한 비트 위치들에 입력되는 정보 비트

들이 매핑된다.

[0237] 예를 들어, N_{ldpc}는 4320, R은 1/4, A는 7/4, B는 0이고, BPSK변조 방식을 사용할 경우, LDPC 비트 그룹의 개수는 15이며 한 그룹 내의 비트들의 개수는 72이다. 만약 입력되는 비트의 개수 K_I는 300이고, 입력되는 비트 $S=[i_0,i_1,\cdots,i_{299}]$이고, BCH 정보 비트들의 개수 $K_{bch}=980$이라 하자. 상기 600단계에 의하여 $N_{pad}=\frac{980-300}{72}=9$ 이다. 상기 단계 602에 의하여 9개의 비트 그룹 $X_{\pi_s(0)}$, $X_{\pi_s(1)}$, $X_{\pi_s(2)}$, $X_{\pi_s(3)}$, $X_{\pi_s(4)}$, $X_{\pi_s(5)}$, $X_{\pi_s(6)}$, $X_{\pi_s(7)}$, $X_{\pi_s(8)}$, 즉, X_{11}, X_{10}, X_9, X_8, X_7, X_6, X_5, X_4, X_3의 모든 비트들이 0으로 패딩된다. 단계 604에 의하여, $X_{\pi_s(9)}$의 마지막 비트들부터 $K_{bch}-K_I-M\times N_{pad}=980-300-72\times 9=32$ 개 비트들에 '0'를 패딩한다. 단계 606에 의하여, 상기 0으로 패딩되지 아니한 비트 위치들에 상기 $S=[i_0,i_1,\cdots,i_{299}]$들이 차례로 매핑된다.

[0238] 이하 본 발명은 상술한 바와 같이 단축 및 천공을 수행하는 송신단 및 수신단의 동작 및 구성을 도면을 참고하여 상세히 설명한다.

[0239] 도 7a 및 도 7b는 본 발명의 실시 예에 따른 통신/방송 시스템에서 송신단의 동작 절차를 도시하고 있다.

[0240] 상기 도 7a 및 상기 도 7b를 참고하면, 상기 송신단은 701단계에서 패딩될 비트 개수를 결정한다. 상기 패딩될 비트는 단축되는 비트로서, 부호화를 위한 입력 비트 개수, 즉, BCH 정보 비트 개수가 제공되는 정보 비트 개수보다 큰 때 발생한다. 즉, 상기 송신단은 상기 부호화를 위한 입력 비트 개수인 BCH 정보 비트 개수에서 정보 비트 개수를 감산함으로써, 상기 0으로 패딩될 비트 개수를 결정한다.

[0241] 이어, 상기 송신단은 703단계로 진행하여 단축 패턴을 결정한다. 즉, 상기 송신단은 미리 정의된 적어도 하나의 단축 패턴을 저장하고 있으며, 저장된 적어도 하나의 단축 패턴 중 현재 조건에 대응되는 단축 패턴을 선택한다. 예를 들어, 상기 단축 패턴은 부호어 길이, 부호율, 단축 및 천공 비율, 변조 방식 등에 따라 정의될 수 있다. 예를 들어, 적어도 하나의 단축 패턴은 정보 비트들을 일정 개수 단위로 분할한 비트 그룹 단위로 정의되어 있다. 예를 들어, 상기 적어도 하나의 단축 패턴은 상기 <표 10>, 상기 <표 12>, 상기 <표 14>, 상기 <표 16>, 상기 <표 18>, 상기 <표 20>, 상기 <표 22>, 상기 <표 24>, 상기 <표 26>, 상기 <표 28>, 상기 <표 30>, , 상기 <표 32>, 상기 <표 34>, 상기 <표 36>, 상기 <표 38>, 상기 <표 40>, 상기 <표 42>, 상기 <표 46>, 상기 <표 48>, 상기 <표 50>, 상기 <표 52>, 상기 <표 55>, 상기 <표 58> 중 적어도 하나를 포함할 수 있다. 본 발명의 다른 실시 예에 따라, 상기 송신단은, 상기 단축 패턴을 미리 저장하지 아니하고, 현재 조건에 따라 상기 단축 패턴을 생성할 수 있다. 예를 들어, 상기 생성되는 단축 패턴은 상기 <표 10>, 상기 <표 12>, 상기 <표 14>, 상기 <표 16>, 상기 <표 18>, 상기 <표 20>, 상기 <표 22>, 상기 <표 24>, 상기 <표 26>, 상기 <표 28>, 상기 <표 30>, , 상기 <표 32>, 상기 <표 34>, 상기 <표 36>, 상기 <표 38>, 상기 <표 40>, 상기 <표 42>, 상기 <표 46>, 상기 <표 48>, 상기 <표 50>, 상기 <표 52>, 상기 <표 55>, 상기 <표 58> 중 적어도 하나를 포함할 수 있다.

[0242] 상기 단축 패턴을 결정한 후, 상기 송신단은 705단계로 진행하여 모든 비트들이 0으로 패딩될 비트 그룹 개수(N_{pad})를 결정한다. 상기 모든 비트들이 0으로 패딩될 비트 그룹은 모든 비트들이 단축될 비트 그룹을 의미한다. 즉, 상기 송신단은 상기 0으로 패딩될 비트 개수를 비트 그룹 당 비트 개수로 나누고, 나눗셈 결과보다 작은 최대 정수 값을 상기 N_{pad}로 결정한다. 만일, 상기 정보 비트 개수가 하나의 비트 그룹에 포함되는 비트 개수보다 작은 경우, 상기 정보 비트들은 하나의 비트 그룹에 모두 포함될 수 있다. 따라서, 이 경우, 상기 N_{pad}은 전체 비트 그룹 개수보다 1 작은 값이 된다.

[0243] 이어, 상기 송신단은 707단계로 진행하여 상기 N_{pad}가 0보다 큰지 확인한다. 다시 말해, 상기 송신단은 상기 모

든 비트들이 0으로 패딩될 비트 그룹이 적어도 하나 존재하는지 판단한다. 만일, 상기 N_{pad}가 0보다 크지 아니한 경우, 상기 송신단은 이하 709단계를 생략하고, 이하 711단계로 진행한다.

[0244] 반면, 상기 N_{pad}가 0보다 크면, 상기 송신단은 709단계로 진행하여 상기 705단계에서 결정된 단축 패턴에 의해 지시되는 0번째 내지 N_{pad}-1번째 비트 그룹들 내의 모든 비트들을 0으로 패딩한다. 이어, 상기 송신단은 711단계로 진행하여 N_{pad}번째 비트 그룹 내의 일부 비트들을 0 비트들로 설정한다. 이때, 상기 N_{pad}번째 비트 그룹에서 상기 0 비트들로 설정되는 일부 비트들은 미리 정의된 규칙에 따라 선택된다. 예를 들어, 상기 0 비트들로 설정되는 일부 비트들은 상기 N_{pad}번째 비트 그룹 전단 또는 후단의 일부 비트들일 수 있다. 단, 상기 0번째 내지 상기 N_{pad}-1번째 비트 그룹들 내의 모든 비트들을 0으로 패딩함으로써 모든 비트들의 패딩이 완료된 경우, 상기 711단계는 생략될 수 있다. 그리고, 상기 송신단은 713단계로 진행하여 BCH 정보 비트들에서 패딩되지 아니한 비트 위치들에 정보 비트들을 매핑한다. 즉, 상기 송신단은 상기 709단계 내지 상기 713단계를 통해 상기 단축 패턴에 의해 지시되는 순서에 따른 비트 그룹들의 비트들을 패딩하고, 나머지 비트들의 위치에 상기 정보 비트들을 매핑한다.

[0245] 이후, 상기 송신단은 715단계로 진행하여 패딩된 정보 비트들에 대한, 즉, BCH 정보 비트들에 대한 부호화를 수행한다. 이때, 상기 송신단은 다수의 부호화 기법들을 연접하여 수행할 수 있다. 예를 들어, 상기 송신단은 BCH 부호화 및 LDPC 부호화를 순차적으로 수행할 수 있다. 이 경우, 상기 송신단은 상기 BCH 정보 비트들에 대한 BCH 부호화를 수행하고, LDPC 정보 비트들, 즉, 상기 BCH 부호화 결과 생성된 BCH 부호어에 대한 LDPC 부호화를 수행할 수 있다. 본 발명의 다른 실시 예에 따라, 상기 송신단은 상기 BCH 정보 비트들, 즉, 상기 0으로 패딩된 정보 비트들에 대한 LDPC 부호화만을 수행할 수 있다. 상기 BCH 부호화 없이 상기 LDPC 부호화만 수행되는 경우, 상기 BCH 정보 비트들은 LDPC 정보 비트들로 지칭될 수 있다.

[0246] 상기 부호화를 수행한 후, 상기 송신단은 717단계로 진행하여 천공될 비트 개수를 결정한다. 예를 들어, 상기 송신단은 단축된 비트 개수 및 부호화율에 관계된 값에 따라, 다시 말해, 천공 및 단축 비율에 따라 상기 천공될 비트 개수를 결정할 수 있다. 예를 들어, 상기 단축된 비트 개수 및 부호화율에 관계된 값은 상기 <수학식 11>과 같이 정의될 수 있다. 또한, 상기 송신단은 상기 패리티 검사 행렬의 구조 내지 입력 비트들의 개수를 고려하여 천공될 비트의 개수를 결정할 수 있다.

[0247] 상기 천공될 비트 개수를 결정한 후, 상기 송신단은 719단계로 진행하여 천공 패턴을 결정한다. 즉, 상기 송신단은 미리 정의된 적어도 하나의 천공 패턴을 저장하고 있으며, 저장된 적어도 하나의 천공 패턴 중 현재 조건에 대응되는 천공 패턴을 선택한다. 예를 들어, 상기 천공 패턴은 부호어 길이, 부호율, 단축 및 천공 비율, 변조 방식 등에 따라 정의될 수 있다. 예를 들어, 적어도 하나의 천공 패턴은 패리티 비트들을 일정 개수 단위로 분할한 패리티 비트 그룹 단위로 정의된다. 예를 들어, 상기 적어도 하나의 천공 패턴은 상기 <표 11>, 상기 <표 13>, 상기 <표 15>, 상기 <표 17>, 상기 <표 19>, 상기 <표 21>, 상기 <표 23>, 상기 <표 25>, 상기 <표 27>, 상기 <표 29>, 상기 <표 31>, 상기 <표 33>, 상기 <표 35>, 상기 <표 37>, 상기 <표 39>, 상기 <표 41>, 상기 <표 43>, 상기 <표 47>, 상기 <표 49>, 상기 <표 51>, 상기 <표 53>, 상기 <표 56>, 상기 <표 59> 중 적어도 하나를 포함할 수 있다. 본 발명의 다른 실시 예에 따라, 상기 송신단은, 상기 천공 패턴을 미리 저장하지 아니하고, 현재 조건에 따라 상기 천공 패턴을 생성할 수 있다. 예를 들어, 상기 생성되는 천공 패턴은 상기 <표 11>, 상기 <표 13>, 상기 <표 15>, 상기 <표 17>, 상기 <표 19>, 상기 <표 21>, 상기 <표 23>, 상기 <표 25>, 상기 <표 27>, 상기 <표 29>, 상기 <표 31>, 상기 <표 33>, 상기 <표 35>, 상기 <표 37>, 상기 <표 39>, 상기 <표 41>, 상기 <표 43>, 상기 <표 47>, 상기 <표 49>, 상기 <표 51>, 상기 <표 53>, 상기 <표 56>, 상기 <표 59> 중 적어도 하나를 포함할 수 있다.

[0248] 상기 천공 패턴을 결정한 후, 상기 송신단은 721단계로 진행하여 모든 패리티 비트들이 천공될 패리티 비트 그룹 개수(N_{punc_group})를 결정한다. 즉, 상기 송신단은 상기 천공될 패리티 비트 개수를 패리티 비트 그룹 당 비트 개수로 나누고, 나눗셈 결과보다 작은 최대 정수 값을 상기 N_{punc_group} 로 결정한다. 만일, 상기 천공되지 아니할 비트 개수가 하나의 패리티 비트 그룹에 포함되는 비트 개수보다 작은 경우, 상기 천공되지 아니할 비트들은 하나의 패리티 비트 그룹에 모두 포함될 수 있다. 따라서, 이 경우, 상기 N_{punc_group}은 전체 패리티 비트 그룹 개수보다 1 작은 값이 된다.

[0249] 이어, 상기 송신단은 723단계로 진행하여 상기 N_{punc_group}이 0보다 큰지 확인한다. 다시 말해, 상기 송신단은 상기

모든 패리티 비트들이 천공될 패리티 비트 그룹이 적어도 하나 존재하는지 판단한다. 만일, 상기 N_{punc_group}이 0보다 크지 아니한 경우, 상기 송신단은 이하 725단계를 생략하고, 이하 727단계로 진행한다.

[0250] 반면, 상기 N_{punc_group}이 0보다 크면, 상기 송신단은 725단계로 진행하여 상기 719단계에서 결정된 천공 패턴에 의해 지시되는 0번째 내지 N_{punc_group}-1번째 패리티 비트 그룹들 내의 모든 패리티 비트들을 천공한다. 이어, 상기 송신단은 727단계로 진행하여 천공 패턴에 의해 지시되는 N_{punc_group}번째 패리티 비트 그룹 내의 일부 비트들을 천공한다. 이때, 상기 N_{punc_group}번째 패리티 비트 그룹에서 천공되는 일부 비트들은 미리 정의된 규칙에 따라 선택된다. 예를 들어, 상기 천공되는 일부 비트들은 상기 N_{punc_group}번째 패리티 비트 그룹 내의 전단 또는 후단의 일부 비트들일 수 있다. 즉, 상기 송신단은 상기 725단계 및 상기 727단계를 통해 상기 천공 패턴에 의해 지시되는 순서에 따른 패리티 비트 그룹들 내의 비트들을 순차적으로 천공한다. 단, 상기 0번째 내지 상기 N_{punc_group}-1번째 패리티 비트 그룹들 내의 모든 비트들을 천공함으로써 N_{punc_group}개 비트들의 천공이 완료된 경우, 상기 727단계는 생략될 수 있다.

[0251] 이어, 상기 송신단은 729단계로 진행하여 부호화 수행 전에 0으로 패딩된 비트들을 제거한다. 다시 말해, 상기 송신단은 상기 709단계 및 상기 711단계에서 패딩된 비트들을 제거한다. 이후, 상기 송신단은 731단계로 진행하여 천공 및 단축된 부호어를 송신한다.

[0252] 도 8a 및 도 8b는 본 발명의 실시 예에 따른 통신/방송 시스템에서 수신단의 동작 절차를 도시하고 있다.

[0253] 상기 도 8a 및 상기 도 8b를 참고하면, 상기 수신단은 801단계에서 단축 및 천공된 부호어가 수신되는지 확인한다.

[0254] 상기 단축 및 천공된 부호어가 수신되면, 상기 수신단은 803단계로 진행하여 단축된 비트 개수를 결정한다. 상기 단축은 부호화를 위한 입력 비트 개수가 정보 비트 개수보다 큰 때 발생한다. 즉, 상기 수신단은 LDPC 부호어의 정보 비트 개수에서 수신된 천공 및 단축된 코드워드의 정보 비트 개수를 감산함으로써 0으로 패딩된 비트 개수를 결정한다.

[0255] 이어, 상기 수신단은 805단계로 진행하여 적용될 단축 패턴을 결정한다. 즉, 상기 수신단은 미리 정의된 적어도 하나의 단축 패턴을 저장하고 있으며, 저장된 적어도 하나의 단축 패턴 중 현재 조건에 대응되는 단축 패턴을 선택한다. 예를 들어, 상기 단축 패턴은 부호어 길이, 부호율, 단축 및 천공 비율, 변조 방식 등에 따라 정의될 수 있다. 예를 들어, 적어도 하나의 단축 패턴은 정보 비트들을 일정 개수 단위로 분할한 그룹 단위로 정의되어 있다. 예를 들어, 상기 적어도 하나의 단축 패턴은 상기 <표 10>, 상기 <표 12>, 상기 <표 14>, 상기 <표 16>, 상기 <표 18>, 상기 <표 20>, 상기 <표 22>, 상기 <표 24>, 상기 <표 26>, 상기 <표 28>, 상기 <표 30>, 상기 <표 32>, 상기 <표 34>, 상기 <표 36>, 상기 <표 38>, 상기 <표 40>, 상기 <표 42>, 상기 <표 46>, 상기 <표 48>, 상기 <표 50>, 상기 <표 52>, 상기 <표 55>, 상기 <표 58> 중 적어도 하나를 포함할 수 있다. 본 발명의 다른 실시 예에 따라, 상기 수신단은, 상기 단축 패턴을 미리 저장하지 아니하고, 현재 조건에 따라 상기 단축 패턴을 생성할 수 있다. 예를 들어, 상기 생성된 단축 패턴은 상기 <표 10>, 상기 <표 12>, 상기 <표 14>, 상기 <표 16>, 상기 <표 18>, 상기 <표 20>, 상기 <표 22>, 상기 <표 24>, 상기 <표 26>, 상기 <표 28>, 상기 <표 30>, 상기 <표 32>, 상기 <표 34>, 상기 <표 36>, 상기 <표 38>, 상기 <표 40>, 상기 <표 42>, 상기 <표 46>, 상기 <표 48>, 상기 <표 50>, 상기 <표 52>, 상기 <표 55>, 상기 <표 58> 중 적어도 하나를 포함할 수 있다. 본 발명의 또 다른 실시 예에 따라, 상기 수신단은 별도의 시그널링을 통해 송신단으로부터 지시되는 단축 패턴을 사용할 수 있다.

[0256] 상기 단축 패턴을 결정한 후, 상기 수신단은 807단계로 진행하여 송신단에서 모든 비트들이 단축된 비트 그룹 개수(N_{pad})를 결정한다. 즉, 상기 수신단은 상기 패딩된 비트 개수를 비트 그룹 당 비트 개수로 나누고, 나눗셈 결과보다 작은 최대 정수 값을 상기 N_{pad}로 결정한다. 만일, 상기 수신된 단축 및 천공된 코드워드 내의 정보 비트 개수가 하나의 비트 그룹에 포함되는 비트 개수보다 작은 경우, 상기 수신된 단축 및 천공된 코드워드 내의 적어도 하나의 정보 비트는 하나의 비트 그룹에 모두 포함될 수 있다. 따라서, 이 경우, 상기 N_{pad}는 전체 비트 그룹 개수보다 1 작은 값이 된다.

[0257] 이어, 상기 수신단은 809단계로 진행하여 상기 N_{pad}가 0보다 큰지 확인한다. 다시 말해, 상기 수신단은 상기 모

든 비트들이 0으로 패딩된 비트 그룹이 적어도 하나 존재하는지 판단한다. 만일, 상기 N_{pad}가 0보다 크지 아니한 경우, 상기 수신단은 이하 811단계를 생략하고, 이하 813단계로 진행한다. 이하, 단축된 LDPC 정보 비트들에 대응되는 LDPC 디코더 입력 값(decoder input value)들은 단축된 LDPC 정보 비트들을 나타내는 특정 값으로 설정된다. 예를 들어, 상기 LDPC 디코더 입력 값들은 LLR(Log Likelihood Ratio)에 기초하며, 상기 특정 값은 플러스 무한대(plus infinite) 또는 마이너스 무한대(minus infinite)일 수 있다.

[0258] 반면, 상기 N_{pad}가 0보다 크면, 상기 수신단은 811단계로 진행하여 상기 805단계에서 결정된 단축 패턴에 의해 지시되는 0번째 내지 N_{pad}-1번째 비트 그룹들 내의 모든 정보 비트들에 대응되는 LDPC 디코더 입력 값을 송신단에서 단축된 LDPC 정보 비트를 나타내는 특정 값들로 설정한다.

[0259] 이어, 상기 송신단은 813단계로 진행하여 N_{pad}번째 비트 그룹 내의 전단 또는 후단의 일부 정보 비트들에 대응되는 LDPC 디코더 입력 값을 송신단에서 단축된 LDPC 정보 비트를 나타내는 특정 값들로 설정한다.

[0260] 그리고, 상기 수신단은 815단계로 진행하여 0으로 패딩되지 아니한 정보 비트들에 대응되는 LDPC 디코더 입력 값들을 수신된 천공 및 단축된 부호어에 따른 값들로 설정한다. 예를 들어, 상기 복호화 입력 값이 LLR 값인 경우, 상기 0 비트를 나타내는 값은 0일 확률이 1이고 1일 확률이 0인 경 우의 LLR 값을 의미한다. 즉, 상기 수신단은 상기 811단계 내지 상기 815단계를 통해 송신단에서 부호화를 통해 생성한 LDPC 부호어 중 정보 비트들을 복원한다.

[0261] 이후, 상기 수신단은 817단계로 진행하여 부호화율 및 단축된 비트 개수에 관련된 값, 다시 말해, 천공 및 단축 비율에 따라 천공된 비트 개수를 결정한다. 예를 들어, 상기 부호화율 및 단축된 비트 개수에 관련된 값, 다시 말해, 상기 천공 및 단축 비율은 상기 <수학식 11>과 같이 정의될 수 있다.

[0262] 상기 천공 비트 개수를 결정한 후, 상기 수신단은 819단계로 진행하여 적용될 천공 패턴을 결정한다. 즉, 상기 수신단은 미리 정의된 적어도 하나의 천공 패턴을 저장하고 있으며, 저장된 적어도 하나의 천공 패턴 중 현재 조건에 대응되는 천공 패턴을 선택한다. 예를 들어, 상기 천공 패턴은 부호어 길이, 부호율, 단축 및 천공 비율, 변조 방식 등에 따라 정의될 수 있다. 예를 들어, 적어도 하나의 천공 패턴은 패리티 비트들을 일정 개수 단위로 분할한 그룹 단위로 정의되어 있다. 예를 들어, 상기 적어도 하나의 천공 패턴은 상기 <표 11>, 상기 <표 13>, 상기 <표 15>, 상기 <표 17>, 상기 <표 19>, 상기 <표 21>, 상기 <표 23>, 상기 <표 25>, 상기 <표 27>, 상기 <표 29>, 상기 <표 31>, 상기 <표 33>, 상기 <표 35>, 상기 <표 37>, 상기 <표 39>, 상기 <표 41>, 상기 <표 43>, 상기 <표 47>, 상기 <표 49>, 상기 <표 51>, 상기 <표 53>, 상기 <표 56>, 상기 <표 59> 중 적어도 하나를 포함할 수 있다. 본 발명의 다른 실시 예에 따라, 상기 수신단은, 상기 천공 패턴을 미리 저장하지 아니하고, 현재 조건에 따라 상기 천공 패턴을 생성할 수 있다. 예를 들어, 상기 생성된 천공 패턴은 상기 <표 11>, 상기 <표 13>, 상기 <표 15>, 상기 <표 17>, 상기 <표 19>, 상기 <표 21>, 상기 <표 23>, 상기 <표 25>, 상기 <표 27>, 상기 <표 29>, 상기 <표 31>, 상기 <표 33>, 상기 <표 35>, 상기 <표 37>, 상기 <표 39>, 상기 <표 41>, 상기 <표 43>, 상기 <표 47>, 상기 <표 49>, 상기 <표 51>, 상기 <표 53>, 상기 <표 56>, 상기 <표 59> 중 적어도 하나를 포함할 수 있다. 본 발명의 또 다른 실시 예에 따라, 상기 수신단은 별도의 시그널링을 통해 송신단으로부터 지시되는 천공 패턴을 사용할 수 있다.

[0263] 상기 천공 패턴을 확인한 후, 상기 수신단은 821단계로 진행하여 모든 패리티 비트들이 천공된 패리티 비트 그룹 개수(N_{punc_group})를 결정한다. 즉, 상기 수신단은 상기 천공된 패리티 비트 개수를 그룹 당 비트 개수로 나누고, 나눗셈 결과보다 작은 최대 정수 값을 상기 N_{punc_group}로 결정한다. 만일, 상기 수신된 패리티 비트 개수가 하나의 패리티 비트 그룹에 포함되는 비트 개수보다 작은 경우, 상기 수신된 패리티 비트들은 하나의 패리티 비트 그룹에 모두 포함될 수 있다. 따라서, 이 경우, 상기 N_{punc_group}는 전체 패리티 비트 그룹 개수보다 1 작은 값이 된다.

[0264] 이어, 상기 수신단은 823단계로 진행하여 상기 N_{punc_group}가 0보다 큰지 확인한다. 다시 말해, 상기 수신단은 상기 모든 비트들이 천공된 패리티 비트 그룹이 적어도 하나 존재하는지 판단한다. 만일, 상기 N_{punc_group}가 0보다 크지 아니한 경우, 상기 수신단은 이하 825단계를 생략하고, 이하 827단계로 진행한다.

[0265] 반면, 상기 N_{punc_group}가 0보다 크면, 상기 수신단은 825단계로 진행하여 상기 819단계에서 결정된 천공 패턴에 의해 지시되는 0번째 내지 N_{punc_group}-1번째 패리티 비트 그룹들 내의 모든 비트들에 대응되는 LDPC 디코더 입력 값

들을 천공된 패리티 비트를 나타내는 값들로 설정한다. 예를 들어, 상기 천공된 패리티 비트를 나타내는 값은 패리티 비트가 0일 확률 및 패리티 비트가 1일 확률이 동일한 값일 수 있다.

[0266] 이어, 상기 수신단은 827단계로 진행하여 LDPC 부호어에서 N_{punc_group}번째 패리티 비트 그룹 내의 전단 또는 후단의 일부 비트들에 대응되는 LDPC 디코더 입력 값을 천공된 패리티 비트를 나타내는 값들로 설정한다. 예를 들어, 상기 천공된 패리티 비트를 나타내는 값은 패리티 비트가 0일 확률 및 패리티 비트가 1일 확률이 동일한 값일 수 있다.

[0267] 이어, 상기 수신단은 829단계로 진행하여 천공되지 아니한 나머지 패리티 비트들에 대응되는 LDPC 디코더 입력 값들을 단축 및 천공된 부호어의 수신 값에 따라 설정한다. 즉, 상기 825단계 내지 상기 829단계를 통해, 상기 수신단은 상기 송신단에서 부호화를 통해 생성한 LDPC 부호어 중 패리티 비트들을 복원한다.

[0268] 이후, 상기 수신단은 831단계로 진행하여 상기 복원된 부호어에 대한 복호화를 수행한다. 이때, 상기 수신단은 다수의 복호화 기법들을 연접하여 수행할 수 있다. 예를 들어, 상기 수신단은 LDPC 복호화 및 BCH 복호화를 순차적으로 수행할 수 있다. 이 경우, 상기 수신단은 복원된 LDPC 부호어에 대한 LDPC 복호화를 수행하고, LDPC 복호화 결과 생성된 LDPC 정보 비트들에 대한 BCH 복호화를 수행할 수 있다. 본 발명의 다른 실시 예에 따라, 상기 수신단은 상기 복원된 LDPC 부호어에 대한 LDPC 복호화만을 수행할 수 있다.

[0269] 도 9는 본 발명의 실시 예에 따른 통신/방송 시스템에서 송신단의 블록 구성을 도시하고 있다.

[0270] 상기 도 9에 도시된 바와 같이, 상기 송신단은 제로(0)패딩부(910), 부호화부(920), 천공부(930), 송신부(940), 저장부(960), 제어부(970)를 포함하여 구성된다.

[0271] 상기 제로패딩부(910)는 정보 비트들의 일부 비트를 0으로 패딩함으로써 상기 부호화부(920)로 입력되는 BCH 정보 비트들을 생성한다. 상기 제로패딩부(910)는 상기 제어부(970)로부터 제공되는 정보를 이용하여 0으로 패딩될 비트 개수를 결정하고, 상기 제어부(970)로부터 제공되는 단축 패턴 정보에 따른 위치의 비트들을 0으로 패딩한다. 즉, 상기 제로패딩부(910)는 상기 단축 패턴에 의해 지시되는 순서에 따른 비트 그룹들의 비트들을 패딩하고, 나머지 비트들의 위치에 상기 정보 비트들의 각 비트를 매핑한다. 상기 제로패딩부(910)는 모든 비트들이 0으로 패딩될 비트 그룹 개수(N_{pad})를 결정할 수 있다. 본 발명의 다른 실시 예에 따라, 상기 모든 비트들이 0으로 패딩될 비트 그룹 개수(N_{pad})는 상기 제어부(970)에 의해 결정될 수 있다. 이후, 상기 제로패딩부(910)는 상기 단축 패턴에 의해 지시되는 0번째 내지 N_{pad}-1번째 비트 그룹들 내의 모든 비트들을 0으로 패딩한 후, 상기 단축 패턴에 의해 지시되는 N_{pad}번째 비트 그룹 내의 전단 또는 후단의 일부 비트들을 0으로 패딩한다. 그리고, 상기 제로패딩부(910)는 BCH 정보 비트들에서 패딩되지 아니하는 비트 위치들에 정보 비트들을 매핑한다.

[0272] 상기 부호화부(920)는 상기 제로패딩부(910)에 의해 패딩된 BCH 정보 비트들에 대한 부호화를 수행한다. 상기 부호화부(920)는 하나의 부호화 블록만으로 구성되거나, 또는, 다수의 부호화 블록들이 연접한 구조를 가질 수 있다. 예를 들어, 도시되지 아니하였으나, 상기 부호화부(920) 상기 BCH 부호기 및 LDPC 부호기를 포함할 수 있다. 이 경우, 상기 BCH 부호기는 상기 패딩된 BCH 정보 비트들에 대한 BCH 부호화를 수행하고, 상기 LDPC 부호기는 LDPC 정보 비트, 즉, 상기 BCH 부호화 결과 생성된 BCH 부호어에 대한 LDPC 부호화를 수행할 수 있다. 본 발명의 다른 실시 예에 따라, 상기 부호화부(920)는 상기 BCH 정보 비트들에 대한 LDPC 부호화만을 수행할 수 있다. BCH 부호화 없이 LDPC 부호화만이 수행되는 경우, 상기 BCH 정보 비트들은 LDPC 정보 비트들이라 지칭될 수 있다. 본 발명의 또 다른 실시 예에 따라, 상기 부호화부(920) 외에 다른 하나의 부호화부(미도시)가 상기 제로패딩부(910) 전단에 추가될 수 있다. 예를 들어, 상기 부호화부(920)는 LDPC 부호화를 수행하고, 상기 제로패딩부(910) 전단에 위치한 다른 하나의 부호화부(미도시)는 BCH 부호화를 수행할 수 있다.

[0273] 상기 천공부(930)는 상기 부호화부(920)에 의해 생성된 LDPC 부호어 중 패리티에서 일부 비트를 천공함으로써 상기 부호화부(920)에서 출력된 LDPC 부호어 중 패리티를 송신될 패리티 비트들로 변환한다. 상기 천공부 (930)는 상기 제어부(970)로부터 제공되는 부호화율 및 단축된 비트 개수에 관련된 값, 다시 말해, 천공 및 단축 비율에 따라 천공될 비트 개수를 결정하고, 상기 제어부(970)로부터 제공되는 천공 패턴 정보에 따른 위치의 비트들을 천공한다. 즉, 상기 천공부(930)는 상기 천공 패턴에 의해 지시되는 순서에 따른 패리티 비트 그룹들 내의 비트들을 천공한다.

[0274] 상기 천공부(930)는 상기 부호화부(920)에 의해 생성된 부호어 중 패리티에서 일부 비트를 천공함으로써 상기

부호화부(920)에서 출력된 부호어 중 패리티를 송신 패리티로 변환한다. 상기 천공부 (930)는 상기 제어부(970)로부터 제공되는 정보를 이용하여 천공될 비트 개수를 결정하고, 상기 제어부(970)로부터 제공되는 천공 패턴 정보에 따른 위치의 비트들을 천공한다. 즉, 상기 천공부(930)는 상기 천공 패턴에 의해 지시되는 순서에 따른 패리티 비트 그룹들 내의 비트들을 순차적으로 천공한다. 예를 들어, 부호화율 및 단축된 비트 개수에 관련된 값, 다시 말해, 상기 천공 및 단축 비율은 상기 <수학식 11>과 같이 정의될 수 있다. 그리고, 상기 천공부(930)는 모든 패리티 비트들이 천공될 패리티 비트 그룹 개수(N_{punc_group})를 결정하고, 상기 천공 패턴에 의해 지시되는 0번째 내지 N_{punc_group}-1번째 패리티 비트 그룹들 내의 모든 패리티 비트들을 천공한 후, N_{punc_group} 번째 패리티 비트 그룹 내의 전단 또는 후단의 일부 비트들을 천공한다. 또한, 상기 천공부(930)는 상기 제로삽입부(910)에 의해 0으로 패딩된 비트들을 제거함으로써 상기 부호화부(920)에서 출력된 LDPC 부호어 중 정보 비트들을 송신될 천공 및 단축된 코드워드 내의 정보 비트들로 변환할 수 있다. 이 경우, 상기 천공부(930)는 '제로 제거 및 천공부'라 지칭될 수 있다.

[0275] 상기 0으로 패딩된 비트들을 제거하는 기능이 배제된 경우, 상기 제로패딩부(910)도 생략될 수 있다. 즉, 상기 제로패딩부(910)에서 비트에 0을 패딩함으로써 상기 부호화부(920)를 위한 BCH 정보 비트열을 생성하는 대신, 상기 부호화부(920)에서 사용되는 패리티 검사 행렬에서 상기 0으로 패딩될 비트에 대응되는 열들이 제거될 수 있다. 상기 패딩될 비트에 대응되는 열들이 제거됨으로써, 비트들을 패딩하는 과정이 없더라도 동일한 결과가 얻어질 수 있다. 상기 송신부(940)는 상기 단축 및 천공된 부호어를 변조 및 RF(Radio Freuquency) 처리한 후, 안테나를 통해 송신한다.

[0276] 상기 저장부(960)는 상기 송신단의 동작을 위한 설정 정보, 명령어 등을 저장한다. 특히, 상기 저장부(960)는 비트 그룹 단위로 정의된 적어도 하나의 단축 패턴 및 패리티 비트 그룹 단위로 정의된 적어도 하나의 천공 패턴을 저장한다. 예를 들어, 상기 단축 패턴 및 상기 천공 패턴은 부호어 길이, 부호율, 단축 및 천공 비율, 변조 방식 등에 따라 정의될 수 있다. 예를 들어, 상기 적어도 하나의 단축 패턴은 상기 <표 10>, 상기 <표 12>, 상기 <표 14>, 상기 <표 16>, 상기 <표 18>, 상기 <표 20>, 상기 <표 22>, 상기 <표 24>, 상기 <표 26>, 상기 <표 28>, 상기 <표 30>, 상기 <표 32>, 상기 <표 34>, 상기 <표 36>, 상기 <표 38>, 상기 <표 40>, 상기 <표 42>, 상기 <표 46>, 상기 <표 48>, 상기 <표 50>, 상기 <표 52>, 상기 <표 55>, 상기 <표 58> 중 적어도 하나를 포함할 수 있다. 또한, 상기 적어도 하나의 천공 패턴은 상기 <표 11>, 상기 <표 13>, 상기 <표 15>, 상기 <표 17>, 상기 <표 19>, 상기 <표 21>, 상기 <표 23>, 상기 <표 25>, 상기 <표 27>, 상기 <표 29>, 상기 <표 31>, 상기 <표 33>, 상기 <표 35>, 상기 <표 37>, 상기 <표 39>, 상기 <표 41>, 상기 <표 43>, 상기 <표 47>, 상기 <표 49>, 상기 <표 51>, 상기 <표 53>, 상기 <표 56>, 상기 <표 59> 중 적어도 하나를 포함할 수 있다.

[0277] 상기 제어부(970)는 상기 송신단의 전반적인 기능들을 제어한다. 특히, 상기 제어부(970)는 상기 제로패딩부(910)로 정보 비트들의 길이, 상기 부호화부(920)에서 요구되는 정보 비트들의 길이, 단축 패턴 정보 등을 제공한다. 또한, 상기 제어부(970)는 상기 부호화부(920)로 패리티 검사 행렬을 제공한다. 또한, 상기 제어부(970)는 상기 천공부(930)로 천공 패턴 정보를 제공한다. 또한, 상기 제어부(970)는 상기 제로제거부(940)로 패딩될 비트들의 위치를 판단할 수 있는 정보를 제공한다. 상기 도 9를 참고하여 설명한 본 발명의 실시 예에서, 상기 제로패딩부(910)는 0으로 패딩될 비트의 위치를 판단하고, 비트들을 0으로 패딩한다. 하지만, 본 발명의 다른 실시 예에 따라, 상기 제어부(970)가 상기 패딩될 비트의 위치를 판단하고, 상기 제로패딩부(910)는 상기 제어부(970)가 지시하는 바에 따라 비트들을 0으로 패딩할 수 있다. 또한, 상기 도 9를 참고하여 설명한 본 발명의 실시 예에서, 상기 천공부(930)는 천공 비트의 위치를 판단하고, 천공을 수행한다. 하지만, 본 발명의 다른 실시 예에 따라, 상기 제어부(970)가 상기 천공 비트의 위치를 판단하고, 상기 천공부(930)는 상기 제어부(970)가 지시하는 바에 따라 천공을 수행할 수 있다.

[0278] 도 10은 본 발명의 실시 예에 따른 통신/방송 시스템에서 수신단의 블록 구성을 도시하고 있다.

[0279] 상기 도 10을 참고하면, 상기 수신단은 수신부(1010), 단축비트복원부(1020), 천공비트복원부(1030), 복호화부(1040), 저장부(1050), 제어부(1060)를 포함하여 구성된다.

[0280] 상기 수신부(1010)는 송신단에서 송신된 단축 및 천공된 부호어를 수신한다. 즉, 상기 수신부(1010)는 수신 신호를 RF 처리하고, 복조를 수행함으로써 상기 단축 및 천공된 부호어의 수신 값을 결정한다.

[0281] 상기 단축비트복원부(1020)는 송신단에서 단축된 LDPC 정보 비트를 나타내는 특정 값으로 LDPC 디코더 입력 값들을 설정함으로써, 송신단에서 부호화를 통해 생성된 수신된 단축 및 천공된 부호어 내의 정보 비트들을 복원

한다. 구체적으로, 상기 단축비트복원부(1020)는 단축된 비트 개수를 결정하고, 상기 제어부(1060)로부터 제공되는 단축 패턴을 확인한 후, 모든 비트들이 0으로 패딩된 비트 그룹 개수(N_{pad})를 결정한다. 그리고, 상기 제로 복원부(1420)는 상기 단축 패턴에 의해 지시되는 0번째 내지 N_{pad}-1번째 비트 그룹들 내의 모든 비트들에 대응되는 LDPC 디코더 입력 값들을 단축된 LDPC 정보 비트들을 나타내는 특정 값으로 설정하고, 상기 단축 패턴에 의해 지시되는 N_{pad}번째 비트 그룹 내의 전단 또는 후단의 일부 비트들에 대응되는 LDPC 디코더 입력 값들을 단축된 LDPC 정보 비트들을 나타내는 특정 값으로 설정한다. 상기 LDPC 디코더 입력 값이 LLR에 기초하는 경우, 상기 단축된 LDPC 정보 비트를 나타내는 특정 값은 플러스 무한대 또는 마이너스 무한대일 수 있다. 그리고, 상기 단축비트복원부(1020)는 LDPC 부호어의 정보 비트들에서 0으로 패딩되지 아니한 정보 비트들에 대응되는 LDPC 디코더 입력 값들을 수신된 단축 및 천공된 코드워드에 따라 설정한다.

[0282] 상기 천공비트복원부(1030)는 천공된 비트 위치들에 대응되는 LDPC 디코더 입력 값들을 천공된 패리티 비트를 나타내는 값들로 설정함으로써 송신단에서 부호화를 통해 생성된 패리티를 복원한다. 구체적으로, 상기 천공비트복원부(1030)는 부호화율 및 단축 비트 개수에 관련된 값, 즉, 천공 및 단축 비율에 따라 천공 비트 개수를 결정한다. 예를 들어, 상기 부호화율 및 단축 비트 개수에 관련된 값, 다시 말해, 상기 천공 및 단축 비율은 상기 <수학식 30>과 같이 정의될 수 있다. 그리고, 상기 천공비트복원부(1030)는 모든 비트들이 천공된 패리티 비트 그룹 개수(N_{punc_group})를 결정하고, LDPC 부호어에서 상기 제어부(1060)로부터 제공된 천공 패턴에 의해 지시되는 0번째 내지 N_{punc_group}-1번째 패리티 비트 그룹들 내의 모든 패리티 비트들에 대응되는 LDPC 디코더 입력 값들을 천공된 패리티 비트를 나타내는 값들로 설정한다. 그리고, 상기 천공비트복원부(1030)는 LDPC 부호어에서 상기 천공 패턴에 의해 지시되는 N_{punc_group}번째 패리티 비트 그룹 내의 전단 또는 후단의 일부 비트들에 대응되는 LDPC 디코더 입력 값들을 천공된 패리티 비트를 나타내는 값들로 설정한다. 상기 천공된 패리티 비트를 나타내는 값은 패리티 비트가 0일 확률 및 패리티 비트가 1일 확률이 동일한 값일 수 있다. 이어, 상기 천공비트복원부(1030)는 LDPC 부호어에서 천공되지 아니한 나머지 패리티 비트들에 대응되는 LDPC 디코더 입력 값을 단축 및 천공된 부호어의 수신 값에 따라 설정한다.

[0283] 상기 복호화부(1040)는 상기 단축비트복원부(1020) 및 상기 천공비트복원부(1030)에 의해 복원된 LDPC 부호어에 대한 복호화를 수행한다. 이때, 상기 복호화부(1040)는 다수의 복호화 블록들이 연접한 구조를 가질 수 있다. 예를 들어, 도시되지 아니하였으나, 상기 복호화부(1040)는 LDPC 복호기 및 BCH 복호기를 포함할 수 있다. 이 경우, 상기 LDPC 복호기는 상기 복원된 LDPC 부호어 대한 LDPC 복호화를 수행하고, 상기 BCH 복호기는 상기 LDPC 복호화 결과 생성된 LDPC 정보어에 대한 BCH 부호화를 수행할 수 있다. 본 발명의 다른 실시 예에 따라, 상기 복호화부(1040)는 상기 복원된 LDPC 부호어에 대한 LDPC 복호화만을 수행할 수 있다.

[0284] 상기 저장부(1050)는 상기 수신단의 동작을 위한 설정 정보, 명령어 등을 저장한다. 특히, 상기 저장부(1050)는 그룹 단위로 정의된 적어도 하나의 단축 패턴 및 패리티 그룹 단위로 정의된 적어도 하나의 천공 패턴을 저장한다. 예를 들어, 상기 단축 패턴 및 상기 천공 패턴은 부호어 길이, 부호율, 단축 및 천공 비율, 변조 방식 등에 따라 정의될 수 있다. 예를 들어, 상기 적어도 하나의 단축 패턴은 상기 <표 10>, 상기 <표 12>, 상기 <표 14>, 상기 <표 16>, 상기 <표 18>, 상기 <표 20>, 상기 <표 22>, 상기 <표 24>, 상기 <표 26>, 상기 <표 28>, 상기 <표 30>, 상기 <표 32>, 상기 <표 34>, 상기 <표 36>, 상기 <표 38>, 상기 <표 40>, 상기 <표 42>, 상기 <표 46>, 상기 <표 48>, 상기 <표 50>, 상기 <표 52>, 상기 <표 55>, 상기 <표 58> 중 적어도 하나를 포함할 수 있다. 또한, 상기 적어도 하나의 천공 패턴은 상기 <표 11>, 상기 <표 13>, 상기 <표 15>, 상기 <표 17>, 상기 <표 19>, 상기 <표 21>, 상기 <표 23>, 상기 <표 25>, 상기 <표 27>, 상기 <표 29>, 상기 <표 31>, 상기 <표 33>, 상기 <표 35>, 상기 <표 37>, 상기 <표 39>, 상기 <표 41>, 상기 <표 43>, 상기 <표 47>, 상기 <표 49>, 상기 <표 51>, 상기 <표 53>, 상기 <표 56>, 상기 <표 59> 중 적어도 하나를 포함할 수 있다.

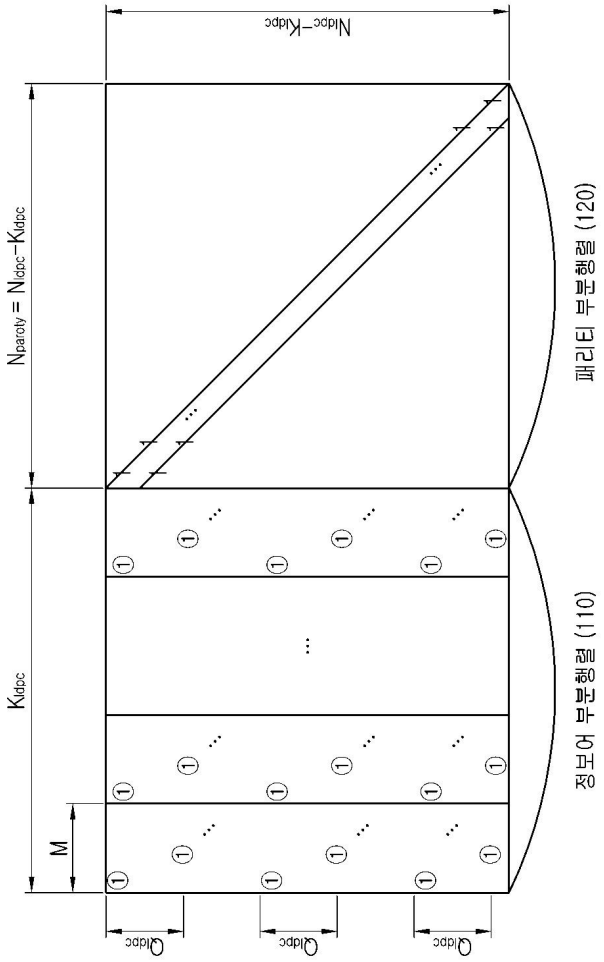
[0285] 상기 제어부(1060)는 상기 송신단의 전반적인 기능들을 제어한다. 특히, 상기 제어부(1060)는 상기 단축비트복원부(1020)로 정보 비트들의 길이, 상기 복호화부(1040)에서 요구되는 정보 비트들의 길이, 단축 패턴 정보 등을 제공한다. 또한, 상기 제어부(1040)는 상기 천공비트복원부(1030)로 천공 패턴 정보를 제공한다. 또한, 상기 제어부(1040)는 상기 복호화부(1040)로 패리티 검사 행렬을 제공한다. 상기 도 10을 참고하여 설명한 본 발명의 실시 예에서, 상기 단축비트복원부(1010)는 패딩된 비트의 위치를 판단하고, 비트들에 대응되는 LDPC 디코더 입력 값들을 패딩된 비트를 나타내는 값으로 설정한다. 하지만, 본 발명의 다른 실시 예에 따라, 상기 제어부(1060)가 상기 패딩된 비트의 위치를 판단하고, 상기 단축비트복원부(1020)는 상기 제어부(1060)가 지시하는 바에 따라 해당 비트들에 대응되는 LDPC 디코더 입력 값들을 패딩된 비트를 나타내는 값으로 설정할 수 있다. 또한, 상기 도 10를 참고하여 설명한 본 발명의 실시 예에서, 상기 천공비트복원부(1030)는 천공된 비트의 위치를

판단하고, 해당 비트들을 천공된 비트를 나타내는 값으로 설정한다. 하지만, 본 발명의 다른 실시 예에 따라, 상기 제어부(1060)가 상기 천공된 비트의 위치를 판단하고, 상기 천공비트복원부(1030)는 상기 제어부(1060)가 지시하는 바에 따라 해당 비트들을 천공된 비트를 나타내는 값으로 설정할 수 있다.

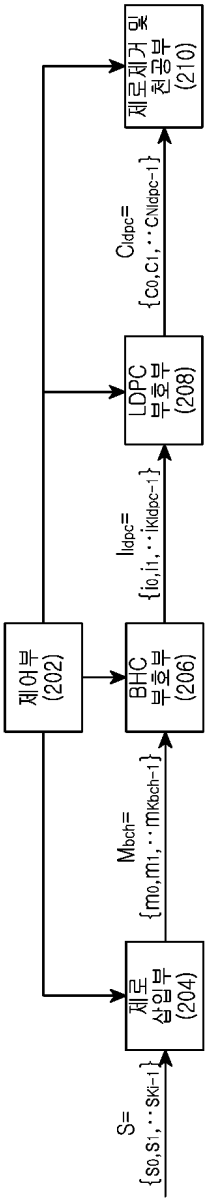
[0286] 한편 본 발명의 상세한 설명에서는 구체적인 실시 예에 관해 설명하였으나, 본 발명의 범위에서 벗어나지 않는 한도 내에서 여러 가지 변형이 가능함은 물론이다. 그러므로 본 발명의 범위는 설명된 실시 예에 국한되어 정해져서는 아니 되며 후술하는 특허청구의 범위뿐만 아니라 이 특허청구의 범위와 균등한 것들에 의해 정해져야 한다.

도면

도면1



도면2

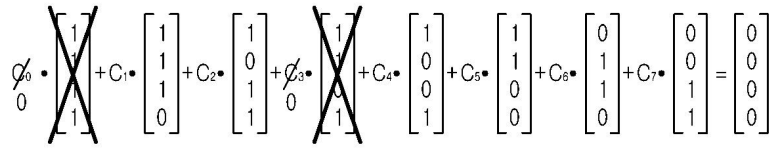


도면3a

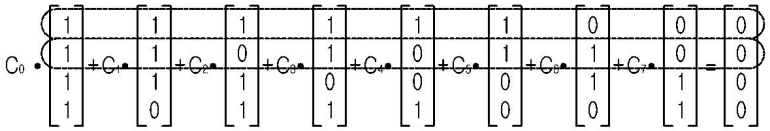
$$\begin{bmatrix} 1 & 1 & 1 & 1 & 1 & 1 & 0 & 0 \\ 1 & 1 & 0 & 1 & 0 & 1 & 1 & 0 \\ 1 & 1 & 1 & 0 & 0 & 0 & 1 & 1 \\ 1 & 0 & 1 & 1 & 1 & 0 & 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} C_0 \\ C_1 \\ C_2 \\ C_3 \\ C_4 \\ C_5 \\ C_6 \\ C_7 \end{bmatrix} = \begin{bmatrix} 0 \\ 0 \\ 0 \\ 0 \end{bmatrix}$$

$$\underline{C} = \underbrace{(C_0, C_1, C_2, C_3}_{\text{정보}}, \underbrace{C_4, C_5, C_6, C_7)}_{\text{패리티}}$$

도면3b

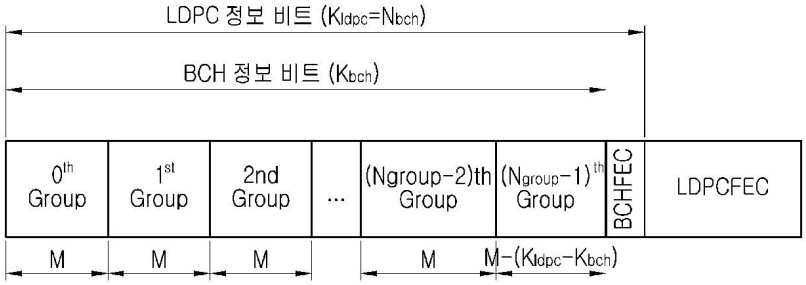


도면3c

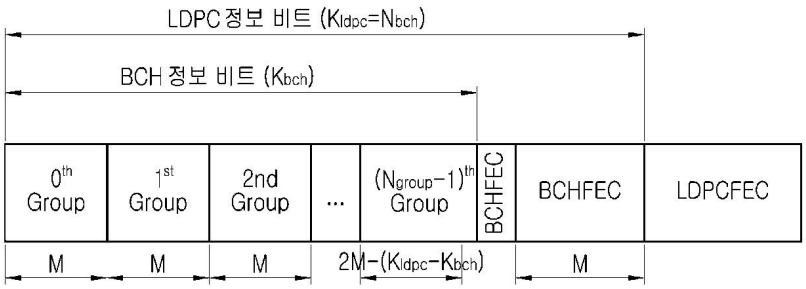


$C_0+C_1+C_2+C_3+C_4+C_5=0$ ~331
$C_0+C_1+C_3+C_5+C_6=0$ ~332
$C_0+C_1+C_2+C_6+C_7=0$ ~333
$C_0+C_2+C_3+C_4+C_7=0$ ~334

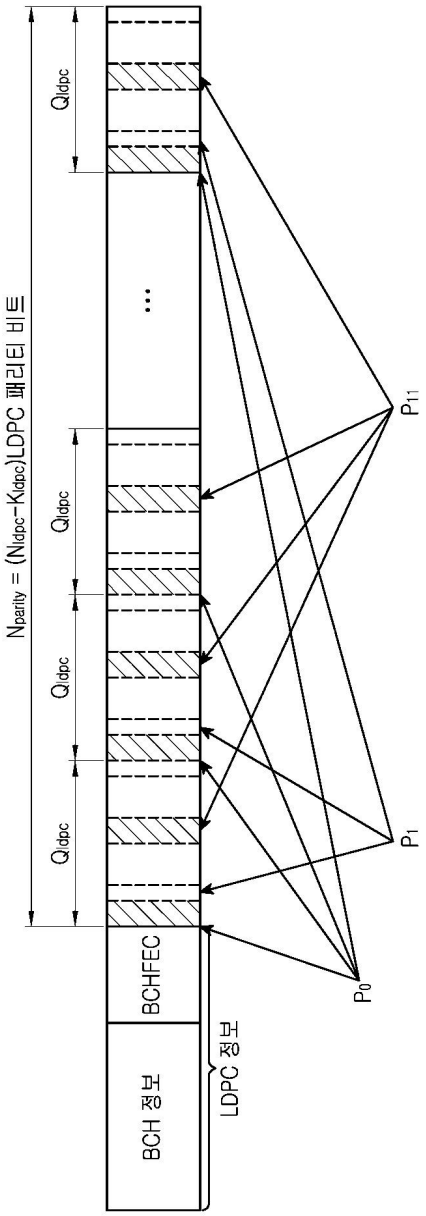
도면4a



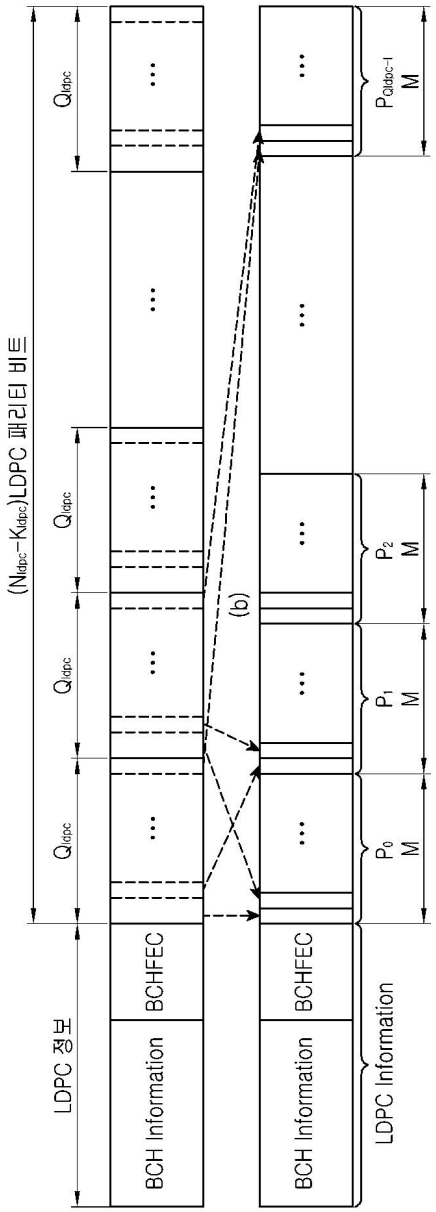
도면4b



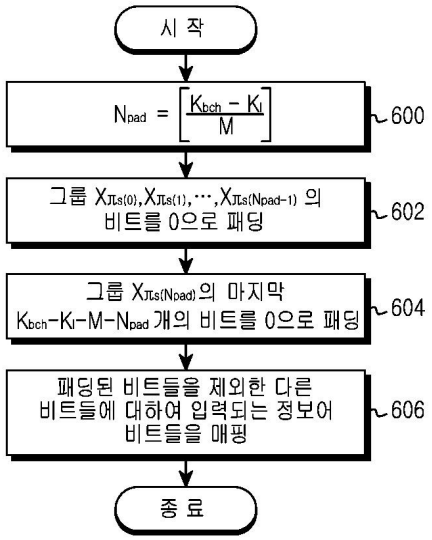
도면5a


Nparity = (Nldpc-Kldpc)LDPC 패리티 비트
Qldpc
Qldpc
Qldpc
Qldpc
...
P11
P1
P0
BCHFEC
BCH 정보
LDPC 정보

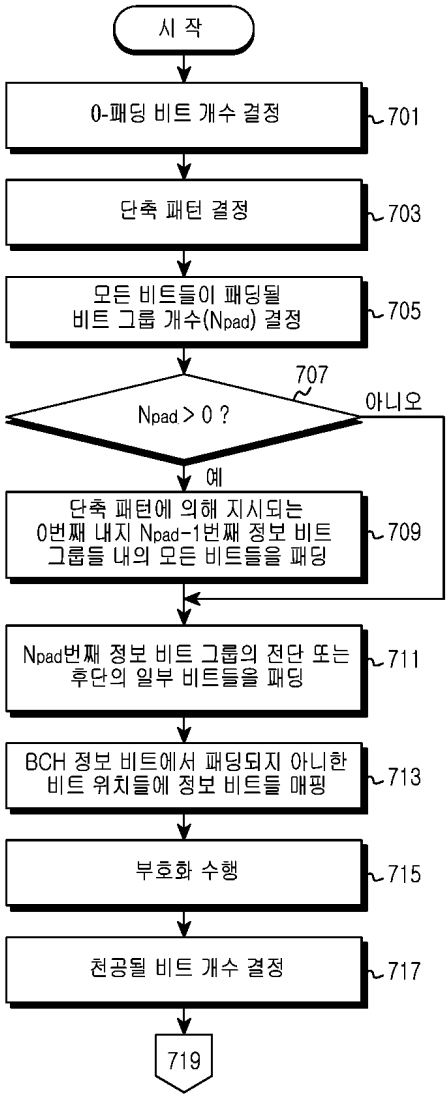
도면5b


(Nldpc-Kldpc)LDPC 패리티 비트
Qldpc
Qldpc
Qldpc
Qldpc
LDPC 정보
BCH Information
BCHFEC
(b)
P0
M
P1
M
P2
M
PQldpc-1
M
BCH Information
BCHFEC
LDPC Information

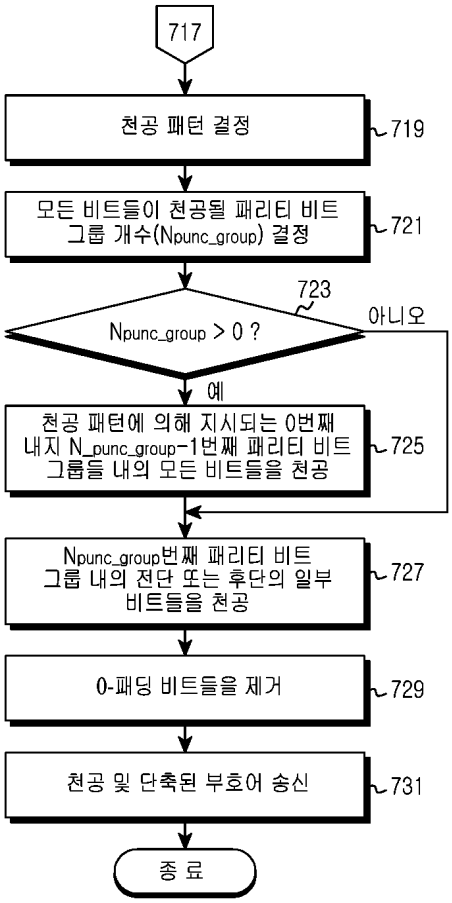
도면6


시 작
$N_{pad} = \left[\frac{K_{bch} - K_l}{M}\right]$
600
그룹 $X_{\pi_s(0)}, X_{\pi_s(1)}, \cdots, X_{\pi_s(N_{pad}-1)}$ 의 비트를 0으로 패딩
602
그룹 $X_{\pi_s(N_{pad})}$의 마지막 $K_{bch}-K_l-M-N_{pad}$ 개의 비트를 0으로 패딩
604
패딩된 비트들을 제외한 다른 비트들에 대하여 입력되는 정보어 비트들을 매핑
606
종 료

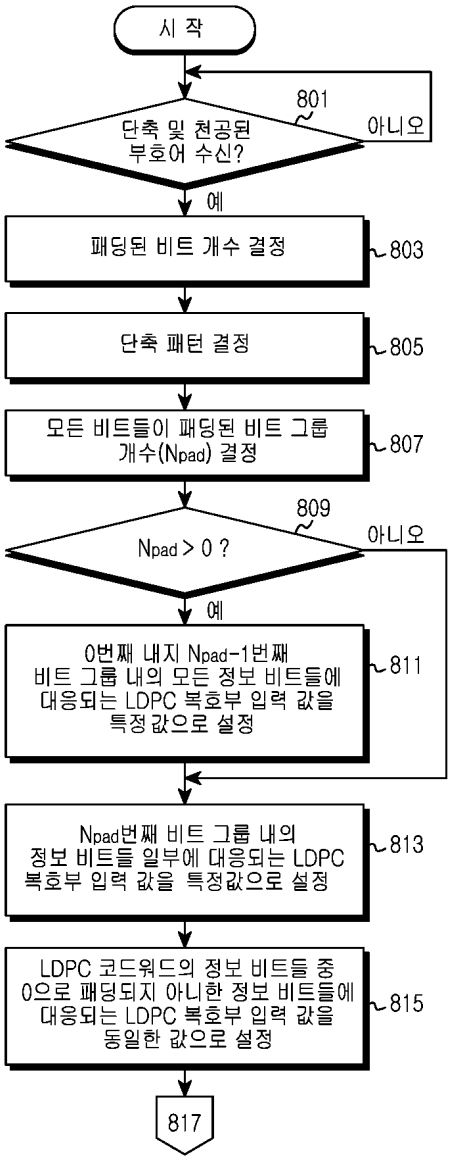
도면7a


시 작
0-패딩 비트 개수 결정
701
단축 패턴 결정
703
모든 비트들이 패딩될 비트 그룹 개수(N_{pad}) 결정
705
707
$N_{pad} > 0$?
아니오
예
단축 패턴에 의해 지시되는 0번째 내지 $N_{pad}-1$번째 정보 비트 그룹들 내의 모든 비트들을 패딩
709
N_{pad}번째 정보 비트 그룹의 전단 또는 후단의 일부 비트들을 패딩
711
BCH 정보 비트에서 패딩되지 아니한 비트 위치들에 정보 비트들 매핑
713
부호화 수행
715
천공될 비트 개수 결정
717
719

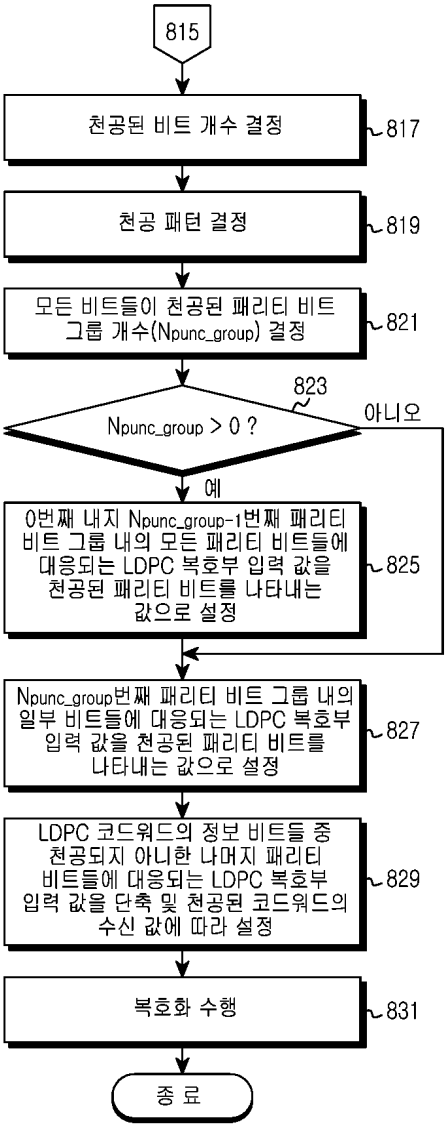
도면7b


717
천공 패턴 결정
719
모든 비트들이 천공될 패리티 비트 그룹 개수(Npunc_group) 결정
721
723
Npunc_group > 0 ?
아니오
예
천공 패턴에 의해 지시되는 0번째 내지 N_punc_group-1번째 패리티 비트 그룹들 내의 모든 비트들을 천공
725
Npunc_group번째 패리티 비트 그룹 내의 전단 또는 후단의 일부 비트들을 천공
727
0-패딩 비트들을 제거
729
천공 및 단축된 부호어 송신
731
종 료

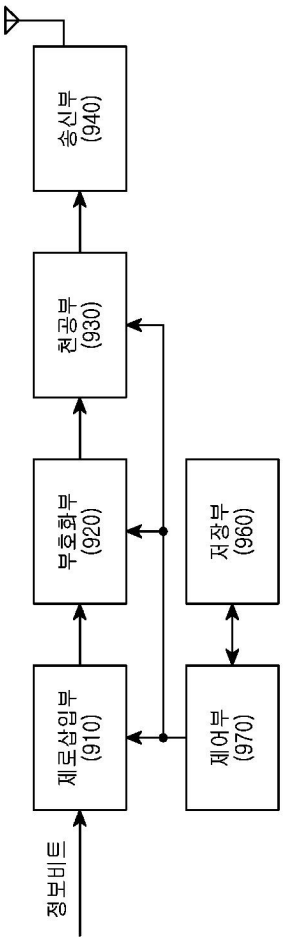
도면8a


시 작
801
단축 및 천공된 부호어 수신?
아니오
예
패딩된 비트 개수 결정
803
단축 패턴 결정
805
모든 비트들이 패딩된 비트 그룹 개수(Npad) 결정
807
809
Npad > 0 ?
아니오
예
0번째 내지 Npad-1번째 비트 그룹 내의 모든 정보 비트들에 대응되는 LDPC 복호부 입력 값을 특정값으로 설정
811
Npad번째 비트 그룹 내의 정보 비트들 일부에 대응되는 LDPC 복호부 입력 값을 특정값으로 설정
813
LDPC 코드워드의 정보 비트들 중 0으로 패딩되지 아니한 정보 비트들에 대응되는 LDPC 복호부 입력 값을 동일한 값으로 설정
815
817

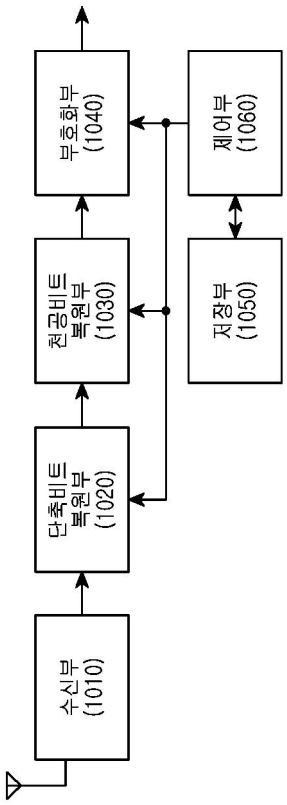
도면8b


815
천공된 비트 개수 결정
817
천공 패턴 결정
819
모든 비트들이 천공된 패리티 비트 그룹 개수(Npunc_group) 결정
821
823
Npunc_group > 0 ?
아니오
예
0번째 내지 Npunc_group-1번째 패리티 비트 그룹 내의 모든 패리티 비트들에 대응되는 LDPC 복호부 입력 값을 천공된 패리티 비트를 나타내는 값으로 설정
825
Npunc_group번째 패리티 비트 그룹 내의 일부 비트들에 대응되는 LDPC 복호부 입력 값을 천공된 패리티 비트를 나타내는 값으로 설정
827
LDPC 코드워드의 정보 비트들 중 천공되지 아니한 나머지 패리티 비트들에 대응되는 LDPC 복호부 입력 값을 단축 및 천공된 코드워드의 수신 값에 따라 설정
829
복호화 수행
831
종 료

도면9



도면10


수신부
(1010)
단축비트
복원부
(1020)
전공비트
복원부
(1030)
부호화부
(1040)
제어부
(1060)
저장부
(1050)