



(12) 发明专利申请

(10) 申请公布号 CN 113241422 A

(43) 申请公布日 2021.08.10

(21) 申请号 202110671878.8

(22) 申请日 2021.06.17

(71) 申请人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路10号

(72) 发明人 张子予 曹方旭

(74) 专利代理机构 北京安信方达知识产权代理
有限公司 11262

代理人 曲鹏

(51) Int. Cl.

H01L 51/52 (2006.01)

H01L 27/32 (2006.01)

G09F 9/30 (2006.01)

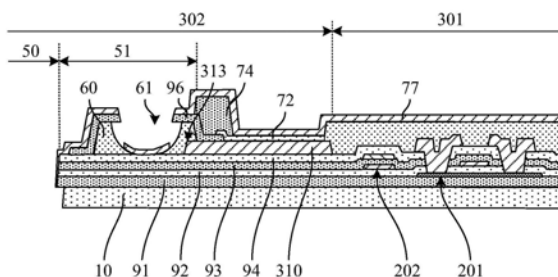
权利要求书3页 说明书29页 附图19页

(54) 发明名称

显示基板和显示装置

(57) 摘要

本公开提供了一种显示基板和显示装置。显示基板包括显示区域和位于所述显示区域至少一侧的边框区域,所述显示区域和边框区域包括至少一个拉伸孔;所述拉伸孔包括孔区和环绕所述拉伸孔的隔断区,所述隔断区设置有环绕所述孔区的第一隔断结构;所述第一隔断结构包括环绕所述孔区的第一隔断层和设置在所述第一隔断层上的第一无机层,所述第一隔断层上设置有环绕所述孔区的隔断槽,所述第一无机层上设置有环绕所述孔区的隔断孔,所述隔断孔和隔断槽连通;位于所述隔断孔周边的第一无机层相对于所述隔断槽的侧壁具有突出部,所述突出部和所述隔断槽的侧壁形成内陷结构。



1. 一种显示基板,包括显示区域和位于所述显示区域至少一侧的边框区域,所述显示区域和边框区域包括至少一个拉伸孔;所述拉伸孔包括孔区和环绕所述拉伸孔的隔断区,所述隔断区设置有环绕所述孔区的第一隔断结构;所述第一隔断结构包括环绕所述孔区的第一隔断层和设置在所述第一隔断层上的第一覆盖层,所述第一隔断层上设置有环绕所述孔区的隔断槽,所述第一覆盖层上设置有环绕所述孔区的隔断孔,所述隔断孔和隔断槽连通;位于所述隔断孔周边的第一覆盖层相对于所述隔断槽的侧壁具有突出部,所述突出部和所述隔断槽的侧壁形成内陷结构。

2. 根据权利要求1所述的显示基板,其中,所述边框区域包括沿着远离所述显示区域方向依次设置的电路区、电源线区和边缘区,所述电源线区包括至少一个拉伸孔;在垂直于所述基底的平面内,所述电源线区包括设置在基底上的至少一层绝缘层和设置在所述至少一层绝缘层上的电源线;所述第一隔断结构中的第一隔断层覆盖所述电源线靠近所述孔区一侧的孔区边缘。

3. 根据权利要求2所述的显示基板,其中,所述第一覆盖层与所述电源线不直接接触。

4. 根据权利要求2所述的显示基板,其中,所述第一隔断结构中远离所述孔区一侧的第一覆盖层搭设在所述电源线上。

5. 根据权利要求2所述的显示基板,其中,所述电源线在所述显示基板平面上的正投影和所述第一覆盖层在所述显示基板平面上的正投影至多部分交叠。

6. 根据权利要求2所述的显示基板,其中,在平行于所述基底的平面内,所述电源线的第一边缘和/或第二边缘为折线,所述第一边缘为所述电源线远离所述显示区域一侧的边缘,所述第二边缘为所述电源线靠近所述显示区域一侧的边缘。

7. 根据权利要求6所述的显示基板,其中,所述第一边缘和/或第二边缘在所述显示基板平面上的正投影与所述拉伸孔在所述显示基板平面上的正投影不重叠。

8. 根据权利要求6所述的显示基板,其中,所述第一边缘远离所述显示区域的一侧设置有第二隔断结构,所述第二隔断结构包括沿着所述第一边缘延伸的第二隔断层和设置在所述第二隔断层上的第二覆盖层,所述第二隔断层上设置有沿着所述第一边缘延伸的隔断槽,所述第二覆盖层上设置有沿着所述第一边缘延伸的隔断孔,所述隔断孔和隔断槽连通;位于所述隔断孔周边的第二覆盖层相对于所述隔断槽的侧壁具有突出部,所述突出部和所述隔断槽的侧壁形成内陷结构。

9. 根据权利要求8所述的显示基板,其中,所述第二隔断结构中的第二隔断层覆盖所述电源线的第二边缘。

10. 根据权利要求8所述的显示基板,其中,所述第二覆盖层与所述电源线不直接接触。

11. 根据权利要求8所述的显示基板,其中,所述第二隔断结构中靠近所述显示区域一侧的第二覆盖层搭设在所述电源线上。

12. 根据权利要求2至11任一项所述的显示基板,其中,所述电源线区还包括连接电极和环绕所述孔区的第一隔断坝,所述连接电极设置在所述电源线上,所述第一隔断坝设置在所述第一隔断结构远离所述孔区的一侧,所述第一隔断坝远离所述孔区的一侧覆盖所述连接电极靠近所述孔区一侧的边缘。

13. 根据权利要求8至11任一项所述的显示基板,其中,所述电源线区还包括连接电极和沿着所述第一边缘延伸的第二隔断坝,所述第二隔断坝设置在所述第二隔断结构靠近所

述显示区域的一侧,所述第二隔断坝靠近显示区域的一侧覆盖所述连接电极靠近所述第一边缘一侧的边缘。

14. 根据权利要求2至11任一项所述的显示基板,还包括设置在第一覆盖层和/或第二覆盖层上方的第三覆盖层,所述第三覆盖层至少覆盖第一覆盖层和/或第二覆盖层,以及所述隔断槽。

15. 根据权利要求14所述的显示基板,其中,所述第一覆盖层远离所述孔区的边缘和第三覆盖层远离所述孔区的边缘基本齐平;和/或所述第二覆盖层远离所述孔区的边缘和第三覆盖层远离所述孔区的边缘基本齐平。

16. 根据权利要求2至11任一项所述的显示基板,其中,所述电源线区还包括连接电极,所述连接电极设置在所述电源线上,所述连接电极靠近所述孔区的一侧覆盖所述搭设所述电源线的所述第一覆盖层的边缘,所述连接电极靠近第一边缘的一侧覆盖所述搭设所述电源线的所述第一覆盖层的边缘。

17. 根据权利要求16所述的显示基板,其中,所述电源线区还包括环绕所述孔区的第一隔断坝,所述第一隔断坝设置在所述第一隔断结构远离所述孔区的一侧,所述第一隔断坝靠近所述孔区的一侧设置在所述第一覆盖层上,所述第一隔断坝远离所述孔区的一侧覆盖所述连接电极靠近所述孔区一侧的边缘。

18. 根据权利要求17所述的显示基板,其中,所述连接电极靠近所述孔区一侧的边缘在所述显示基板平面上的正投影位于所述第一隔断坝在所述显示基板平面上的正投影的范围之内,和/或,所述第一覆盖层远离所述孔区一侧的边缘在所述显示基板平面上的正投影位于所述第一隔断坝在所述显示基板平面上的正投影的范围之内。

19. 根据权利要求8所述的显示基板,其中,所述电源线区还包括沿着所述第一边缘延伸的第二隔断坝,所述第二隔断坝设置在所述第二隔断结构靠近所述显示区域的一侧,所述第二隔断坝远离所述显示区域的一侧设置在所述第二覆盖层上,所述第二隔断坝靠近显示区域的一侧覆盖所述连接电极靠近所述第一边缘一侧的边缘。

20. 根据权利要求19所述的显示基板,其中,所述连接电极远离显示区域一侧的边缘在所述显示基板平面上的正投影位于所述第二隔断坝在所述显示基板平面上的正投影的范围之内,和/或,所述第二覆盖层靠近显示区域一侧的边缘在所述显示基板平面上的正投影位于所述第二隔断坝在所述显示基板平面上的正投影的范围之内。

21. 根据权利要求19所述的显示基板,其中,所述连接电极在所述显示基板平面上的正投影和所述第一覆盖层在所述显示基板平面上的正投影至少具有第一部分交叠;所述连接电极在所述显示基板平面上的正投影和所述第二覆盖层在所述显示基板平面上的正投影至少具有第二部分交叠。

22. 根据权利要求21所述的显示基板,其中,所述第一部分交叠位于第一隔断坝在所述显示基板平面上的正投影的范围之内,所述第二部分交叠位于第二隔断坝在所述显示基板平面上的正投影的范围之内。

23. 根据权利要求22所述的显示基板,其中,所述电源线区还包括阴极,所述阴极设置在所述连接电极上,且包裹第一隔断坝和第二隔断坝。

24. 根据权利要求1至23任一项所述的显示基板,其中,所述显示区域包括设置在基底上的驱动电路层和设置在所述驱动电路层上的发光结构层;第一隔断层和第二隔断层与所

述驱动电路层中的平坦层同层设置,第一隔断坝和第二隔断坝与所述发光结构层中的像素定义层同层设置。

25.一种显示装置,其中,包括权利要求1至24任一项所述的显示基板。

显示基板和显示装置

技术领域

[0001] 本公开涉及但不限于显示技术领域,尤指一种显示基板和显示装置。

背景技术

[0002] 有机发光二极管(Organic Light Emitting Diode,简称OLED)为主动发光显示器件,具有自发光、广视角、高对比度、低功耗、极高反应速度、轻薄、可弯曲和成本低等优点。随着显示技术的不断发展,以OLED为发光器件、由薄膜晶体管(Thin Film Transistor,简称TFT)进行信号控制的柔性显示装置(Flexible Display)已成为目前显示领域的主流产品。

发明内容

[0003] 以下是对本文详细描述的主题的概述。本概述并非是为了限制权利要求的保护范围。

[0004] 一方面,本公开提供了一种显示基板,包括显示区域和位于所述显示区域至少一侧的边框区域,所述显示区域和边框区域包括至少一个拉伸孔;所述拉伸孔包括孔区和环绕所述拉伸孔的隔断区,所述隔断区设置有环绕所述孔区的第一隔断结构;所述第一隔断结构包括环绕所述孔区的第一隔断层和设置在所述第一隔断层上的第一覆盖层,所述第一隔断层上设置有环绕所述孔区的隔断槽,所述第一覆盖层上设置有环绕所述孔区的隔断孔,所述隔断孔和隔断槽连通;位于所述隔断孔周边的第一覆盖层相对于所述隔断槽的侧壁具有突出部,所述突出部和所述隔断槽的侧壁形成内陷结构。

[0005] 在示例性实施方式中,所述边框区域包括沿着远离所述显示区域方向依次设置的电路区、电源线区和边缘区,所述电源线区包括至少一个拉伸孔;在垂直于所述基底的平面内,所述电源线区包括设置在基底上的至少一层绝缘层和设置在所述至少一层绝缘层上的电源线;所述第一隔断结构中的第一隔断层覆盖所述电源线靠近所述孔区一侧的孔区边缘。

[0006] 在示例性实施方式中,所述第一覆盖层与所述电源线不直接接触。

[0007] 在示例性实施方式中,所述第一隔断结构中远离所述孔区一侧的第一覆盖层搭设在所述电源线上。

[0008] 在示例性实施方式中,所述电源线在所述显示基板平面上的正投影和所述第一覆盖层在所述显示基板平面上的正投影至多部分交叠。

[0009] 在示例性实施方式中,在平行于所述基底的平面内,所述电源线的第一边缘和/或第二边缘为折线,所述第一边缘为所述电源线远离所述显示区域一侧的边缘,所述第二边缘为所述电源线靠近所述显示区域一侧的边缘。

[0010] 在示例性实施方式中,所述第一边缘和/或第二边缘在所述显示基板平面上的正投影与所述拉伸孔在所述显示基板平面上的正投影不重叠。

[0011] 在示例性实施方式中,所述第一边缘远离所述显示区域的一侧设置有第二隔断结

构,所述第二隔断结构包括沿着所述第一边缘延伸的第二隔断层和设置在所述第二隔断层上的第二覆盖层,所述第二隔断层上设置有沿着所述第一边缘延伸的隔断槽,所述第二覆盖层上设置有沿着所述第一边缘延伸的隔断孔,所述隔断孔和隔断槽连通;位于所述隔断孔周边的第二覆盖层相对于所述隔断槽的侧壁具有突出部,所述突出部和所述隔断槽的侧壁形成内陷结构。

[0012] 在示例性实施方式中,所述第二隔断结构中的第二隔断层覆盖所述电源线的所述第一边缘。

[0013] 在示例性实施方式中,所述第二覆盖层与所述电源线不直接接触。

[0014] 在示例性实施方式中,所述第二隔断结构中靠近所述显示区域一侧的第二覆盖层搭设在所述电源线上。

[0015] 在示例性实施方式中,所述电源线区还包括连接电极和环绕所述孔区的第一隔断坝,所述连接电极设置在所述电源线上,所述第一隔断坝设置在所述第一隔断结构远离所述孔区的一侧,所述第一隔断坝远离所述孔区的一侧覆盖所述连接电极靠近所述孔区一侧的边缘。

[0016] 在示例性实施方式中,所述电源线区还包括连接电极和沿着所述第一边缘延伸的第二隔断坝,所述第二隔断坝设置在所述第二隔断结构靠近所述显示区域的一侧,所述第二隔断坝靠近显示区域的一侧覆盖所述连接电极靠近所述第一边缘一侧的边缘。

[0017] 在示例性实施方式中,还包括设置在第一覆盖层和/或第二覆盖层上方的第三覆盖层,所述第三覆盖层至少覆盖所述第一覆盖层和/或第二覆盖层,以及所述隔断槽。

[0018] 在示例性实施方式中,所述第一覆盖层远离所述孔区的边缘和第三覆盖层远离所述孔区的边缘基本齐平;和/或所述第二覆盖层远离所述孔区的边缘和第三覆盖层远离所述孔区的边缘基本齐平。

[0019] 在示例性实施方式中,所述电源线区还包括连接电极,所述连接电极设置在所述电源线上,所述连接电极靠近所述孔区的一侧覆盖所述搭设所述电源线的所述第一覆盖层的边缘,所述连接电极靠近第一边缘的一侧覆盖所述搭设所述电源线的所述第一覆盖层的边缘。

[0020] 在示例性实施方式中,所述电源线区还包括环绕所述孔区的第一隔断坝,所述第一隔断坝设置在所述第一隔断结构远离所述孔区的一侧,所述第一隔断坝靠近所述孔区的一侧设置在所述第一覆盖层上,所述第一隔断坝远离所述孔区的一侧覆盖所述连接电极靠近所述孔区一侧的边缘。

[0021] 在示例性实施方式中,所述连接电极靠近所述孔区一侧的边缘在所述显示基板平面上的正投影位于所述第一隔断坝在所述显示基板平面上的正投影的范围之内,和/或,所述第一覆盖层远离所述孔区一侧的边缘在所述显示基板平面上的正投影位于所述第一隔断坝在所述显示基板平面上的正投影的范围之内。

[0022] 在示例性实施方式中,所述电源线区还包括沿着所述第一边缘延伸的第二隔断坝,所述第二隔断坝设置在所述第二隔断结构靠近所述显示区域的一侧,所述第二隔断坝远离所述显示区域的一侧设置在所述第二覆盖层上,所述第二隔断坝靠近显示区域的一侧覆盖所述连接电极靠近所述第一边缘一侧的边缘。

[0023] 在示例性实施方式中,所述连接电极远离显示区域一侧的边缘在所述显示基板平

面上的正投影位于所述第二隔断坝在所述显示基板平面上的正投影的范围之内,和/或,所述第二覆盖层靠近显示区域一侧的边缘在所述显示基板平面上的正投影位于所述第二隔断坝在所述显示基板平面上的正投影的范围之内。

[0024] 在示例性实施方式中,所述连接电极在所述显示基板平面上的正投影和所述第一覆盖层在所述显示基板平面上的正投影至少具有第一部分交叠;所述连接电极在所述显示基板平面上的正投影和所述第二覆盖层在所述显示基板平面上的正投影至少具有第二部分交叠。

[0025] 在示例性实施方式中,所述第一部分交叠位于第一隔断坝在所述显示基板平面上的正投影的范围之内,所述第二部分交叠位于第二隔断坝在所述显示基板平面上的正投影的范围之内。

[0026] 在示例性实施方式中,所述电源线区还包括阴极,所述阴极设置在所述连接电极上,且包裹第一隔断坝和第二隔断坝。

[0027] 在示例性实施方式中,所述显示区域包括设置在基底上的驱动电路层和设置在所述驱动电路层上的发光结构层;第一隔断层和第二隔断层与所述驱动电路层中的平坦层同层设置,第一隔断坝和第二隔断坝与所述发光结构层中的像素定义层同层设置。

[0028] 另一方面,本公开还提供了一种显示装置,包括前述的显示基板。

[0029] 在阅读并理解了附图和详细描述后,可以明白其他方面。

附图说明

[0030] 附图用来提供对本公开技术方案的进一步理解,并且构成说明书的一部分,与本公开的实施例一起用于解释本公开的技术方案,并不构成对本公开的技术方案的限制。附图中各部件的形状和大小不反映真实比例,目的只是示意说明本公开内容。

[0031] 图1为一种显示基板的结构示意图;

[0032] 图2为一种显示基板的结构示意图;

[0033] 图3为一种显示区域的平面结构示意图;

[0034] 图4为一种OLED像素驱动电路的等效电路示意图;

[0035] 图5为一种像素驱动电路的工作时序图;

[0036] 图6为一种显示基板中边框区域的平面结构示意图;

[0037] 图7a和图7b为本公开示例性实施例一种显示基板的剖面结构示意图;

[0038] 图8a至图8c为本公开实施例一种形成驱动结构层等图案后的示意图;

[0039] 图9a至图9c为本公开实施例一种形成隔断层图案后的示意图;

[0040] 图10a至图10f为本公开实施例一种形成隔断槽图案后的示意图;

[0041] 图11a至图11c为本公开实施例一种形成连接电极图案后的示意图;

[0042] 图12a至图12c为本公开实施例一种形成隔断坝图案后的示意图;

[0043] 图13a至图13c为本公开实施例形成一种有机发光层图案后的示意图;

[0044] 图14a至图14c为本公开实施例形成一种阴极图案后的示意图;

[0045] 图15a至图15c为本公开实施例形成一种光学耦合层图案后的示意图;

[0046] 图16a至图16c为本公开实施例形成一种封装层图案后的示意图;

[0047] 图17a和图17b为本公开实施例另一种显示基板的剖面结构示意图;

- [0048] 图18a至图18b为本公开另一种形成隔断槽图案后的示意图；
- [0049] 图19a至图19b为本公开另一种形成第三无机层图案后的示意图；
- [0050] 图20a至图20b为本公开另一种形成连接电极图案后的示意图；
- [0051] 图21a至图21b为本公开另一种形成隔断坝图案后的示意图。
- [0052] 附图标记说明：
- | | | |
|-------------------|-------------|------------|
| [0053] 1—玻璃载板； | 10—基底； | 11—第一有源层； |
| [0054] 12—第一栅电极； | 13—第一源电极； | 14—第一漏电极； |
| [0055] 21—第二有源层； | 22—第二栅电极； | 23—第二源电极； |
| [0056] 24—第二漏电极； | 31—第一电容电极； | 32—第三电容电极； |
| [0057] 41—第二电容电极； | 42—第四电容电极； | 50—孔区； |
| [0058] 51—隔断区； | 60—第一隔断层； | 61—隔断槽； |
| [0059] 70—第二隔断层； | 71—阳极； | 72—连接电极； |
| [0060] 73—像素定义层； | 74—第一隔断坝； | 75—第二隔断坝； |
| [0061] 76—有机发光层； | 77—阴极； | 78—光学耦合层； |
| [0062] 81—第一封装层； | 82—第二封装层； | 83—第三封装层； |
| [0063] 91—第一绝缘层； | 92—第二绝缘层； | 93—第三绝缘层； |
| [0064] 94—第四绝缘层； | 95—平坦层； | 96—第一无机层； |
| [0065] 97—第二无机层； | 98—第三无机层； | 100—显示区域； |
| [0066] 101—第一晶体管； | 102—第一存储电容； | 200—绑定区域； |
| [0067] 201—第二晶体管； | 202—第二存储电容； | 300—边框区域； |
| [0068] 301—电路区； | 302—电源线区； | 303—边缘区； |
| [0069] 310—电源线； | 311—第一边缘； | 312—第二边缘； |
| [0070] 313—孔区边缘； | 500—拉伸孔。 | |

具体实施方式

[0071] 为使本公开的目的、技术方案和优点更加清楚明白，下文中将结合附图对本公开的实施例进行详细说明。注意，实施方式可以以多个不同形式来实施。所属技术领域的普通技术人员可以很容易地理解一个事实，就是方式和内容可以在不脱离本公开的宗旨及其范围的条件下被变换为各种各样的形式。因此，本公开不应该被解释为仅限定在下面的实施方式所记载的内容中。在不冲突的情况下，本公开中的实施例及实施例中的特征可以相互任意组合。为了保持本公开实施例的以下说明清楚且简明，本公开省略了部分已知功能和已知部件的详细说明。本公开实施例附图只涉及到与本公开实施例涉及到的结构，其他结构可参考通常设计

[0072] 在附图中，有时为了明确起见，夸大表示了各构成要素的大小、层的厚度或区域。因此，本公开的一个方式并不一定限定于该尺寸，附图中各部件的形状和大小不反映真实比例。此外，附图示意性地示出了理想的例子，本公开的一个方式不局限于附图所示的形状或数值等。

[0073] 本说明书中的“第一”、“第二”、“第三”等序数词是为了避免构成要素的混同而设置，而不是为了在数量方面上进行限定的。

[0074] 在本说明书中,为了方便起见,使用“中部”、“上”、“下”、“前”、“后”、“竖直”、“水平”、“顶”、“底”、“内”、“外”等指示方位或位置关系的词句以参照附图说明构成要素的位置关系,仅是为了便于描述本说明书和简化描述,而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作,因此不能理解为对本公开的限制。构成要素的位置关系根据描述各构成要素的方向适当地改变。因此,不局限于在说明书中说明的词句,根据情况可以适当地更换。

[0075] 在本说明书中,除非另有明确的规定和限定,术语“安装”、“相连”、“连接”应做广义理解。例如,可以是固定连接,或可拆卸连接,或一体地连接;可以是机械连接,或电连接;可以是直接相连,或通过中间件间接相连,或两个元件内部的连通。对于本领域的普通技术人员而言,可以具体情况理解上述术语在本公开中的具体含义。

[0076] 在本说明书中,晶体管是指至少包括栅电极、漏电极以及源电极这三个端子的元件。晶体管在漏电极(漏电极端子、漏区域或漏电极)与源电极(源电极端子、源区域或源电极)之间具有沟道区域,并且电流能够流过漏电极、沟道区域以及源电极。注意,在本说明书中,沟道区域是指电流主要流过的区域。

[0077] 在本说明书中,第一极可以为漏电极、第二极可以为源电极,或者第一极可以为源电极、第二极可以为漏电极。在使用极性相反的晶体管的情况或电路工作中的电流方向变化的情况等下,“源电极”及“漏电极”的功能有时互相调换。因此,在本说明书中,“源电极”和“漏电极”可以互相调换。

[0078] 在本说明书中,“电连接”包括构成要素通过具有某种电作用的元件连接在一起的情况。“具有某种电作用的元件”只要可以进行连接的构成要素间的电信号的授受,就对其没有特别的限制。“具有某种电作用的元件”的例子不仅包括电极和布线,而且还包括晶体管等开关元件、电阻器、电感器、电容器、其它具有各种功能的元件等。

[0079] 在本说明书中,“平行”是指两条直线形成的角度为 -10° 以上且 10° 以下的状态,因此,也包括该角度为 -5° 以上且 5° 以下的状态。另外,“垂直”是指两条直线形成的角度为 80° 以上且 100° 以下的状态,因此,也包括 85° 以上且 95° 以下的角度的状态。

[0080] 在本说明书中,“膜”和“层”可以相互调换。例如,有时可以将“导电层”换成为“导电膜”。与此同样,有时可以将“绝缘膜”换成为“绝缘层”。

[0081] 本公开中的“约”,是指不严格限定界限,允许工艺和测量误差范围内的数值。

[0082] 图1为一种显示装置的结构示意图。如图1所示,OLED显示装置可以包括时序控制器、数据信号驱动器、扫描信号驱动器、发光信号驱动器和像素阵列,像素阵列可以包括多个扫描信号线(S1到Sm)、多个数据信号线(D1到Dn)、多个发光信号线(E1到Eo)和多个子像素 P_{xij} 。在示例性实施方式中,时序控制器可以将适合于数据信号驱动器的规格的灰度值和控制信号提供到数据信号驱动器,可以将适合于扫描信号驱动器的规格的时钟信号、扫描起始信号等提供到扫描信号驱动器,可以将适合于发光信号驱动器的规格的时钟信号、发射停止信号等提供到发光信号驱动器。数据信号驱动器可以利用从时序控制器接收的灰度值和控制信号来产生将提供到数据信号线D1、D2、D3、……和Dn的数据电压。例如,数据信号驱动器可以利用时钟信号对灰度值进行采样,并且以像素行为单位将与灰度值对应的数据电压施加到数据信号线D1至Dn,n可以是自然数。扫描信号驱动器可以通过从时序控制器接收时钟信号、扫描起始信号等来产生将提供到扫描信号线S1、S2、S3、……和Sm的扫描信

号。例如,扫描信号驱动器可以将具有导通电平脉冲的扫描信号顺序地提供到扫描信号线S1至Sm。例如,扫描信号驱动器可以被构造为移位寄存器的形式,并且可以以在时钟信号的控制下顺序地将以导通电平脉冲形式提供的扫描起始信号传输到下一级电路的方式产生扫描信号,m可以是自然数。发光信号驱动器可以通过从时序控制器接收时钟信号、发射停止信号等来产生将提供到发光信号线E1、E2、E3、……和Eo的发射信号。例如,发光信号驱动器可以将具有截止电平脉冲的发射信号顺序地提供到发光信号线E1至Eo。例如,发光信号驱动器可以被构造为移位寄存器的形式,并且可以以在时钟信号的控制下顺序地将以截止电平脉冲形式提供的发光停止信号传输到下一级电路的方式产生发光信号,o可以是自然数。像素阵列可以包括多个子像素P_{xij}。每个子像素P_{xij}可以连接到对应的数据信号线、对应的扫描信号线和对应的发光信号线,i和j可以是自然数。子像素P_{xij}可以指其中晶体管连接到第i扫描信号线且连接到第j数据信号线的子像素。

[0083] 图2为一种显示基板的结构示意图。如图2所示,在示例性实施方式中,显示基板可以包括显示区域100、位于显示区域100一侧的绑定区域200和位于显示区域100其它侧的边框区域300。显示区域100可以包括规则排列的多个子像素,子像素可以包括像素驱动电路和发光器件,绑定区域200可以包括将信号线连接至外部驱动装置的绑定电路,边框区域300可以包括栅极驱动电路和向多个子像素传输电压信号的第二电源线VSS。

[0084] 目前,柔性OLED显示装置为单轴弯曲,屏幕变形量小,通过在显示基板上开设微孔的方式,可以提高显示基板的拉伸性能。柔性显示基板可以采用岛桥结构,岛桥结构是将发光器件设置在像素岛区,包括微孔的孔区设置在像素岛之间,连接线设置在像素岛之间以及孔区之间的连接桥区。施加外力拉伸显示基板时,形变主要发生在孔区和连接桥区,像素岛区的发光器件基本保持形状,可以保证像素岛区的发光器件不会受到破坏。

[0085] 图3为一种显示区域的平面结构示意图。如图3所示,显示基板的显示区域可以包括以矩阵方式排布的多个像素岛,像素岛可以包括至少一个像素单元P,像素单元P可以包括出射第一颜色光线的第一子像素P1、出射第二颜色光线的第二子像素P2和出射第三颜色光线的第三子像素P3,子像素可以包括像素驱动电路和发光器件。第一子像素P1、第二子像素P2和第三子像素P3中的像素驱动电路分别与扫描信号线、数据信号线和发光信号线连接,像素驱动电路被配置为在扫描信号线和发光信号线的控制下,接收数据信号线传输的数据电压,向发光器件输出相应的电流。第一子像素P1、第二子像素P2和第三子像素P3中的发光器件分别与所在子像素的像素驱动电路连接,发光器件被配置为响应所在子像素的像素驱动电路输出的电流发出相应亮度的光。在示例性实施方式中,第一子像素P1可以是红色(R)子像素,第二子像素P2可以是绿色(G)子像素,第三子像素P3可以是蓝色(B)子像素。在示例性实施方式中,像素单元P可以包括四个子像素,如红色子像素、绿色子像素、蓝色子像素和白色子像素。在示例性实施方式中,像素单元中子像素的形状可以是矩形状、菱形、五边形或六边形。像素单元包括三个子像素时,三个发光单元可以采用水平并列、竖直并列或品字方式排列,像素单元包括四个子像素时,四个发光单元可以采用水平并列、竖直并列或正方形(Square)方式排列,本公开在此不做限定。

[0086] 在示例性实施方式中,显示区域可以包括多个拉伸孔500,拉伸孔500设置在像素岛之间,拉伸孔500配置为增加显示基板的可变形量。在垂直于显示基板的平面上,拉伸孔500中的基底和结构膜层被全部去掉,形成通孔结构,或者,拉伸孔500中的基底和结构膜层

被部分去掉,形成盲孔结构。在平行于显示基板的平面上,拉伸孔的形状可以包括如下任意一种或多种:“I”字形、“T”字形、“L”字形和“H”字形,本公开在此不做限定。

[0087] 在示例性实施方式中,边框区域可以设置多个拉伸孔,边框区域中拉伸孔的设置方式与显示区域中拉伸孔的设置方式可以近似。

[0088] 在示例性实施方式中,像素驱动电路可以是3T1C、4T1C、5T1C、5T2C、6T1C、7T1C或8T2C等结构。图4为一种像素驱动电路的等效电路示意图。如图4所示,像素驱动电路可以包括7个晶体管(第一晶体管T1到第七晶体管T7)、1个存储电容C和7个信号线(第一扫描信号线S1、第二扫描信号线S2、发光信号线E、数据信号线D、初始信号线INIT、第一电源线VDD和第二电源线VSS)。

[0089] 在示例性实施方式中,存储电容C的第一端与第一电源线VDD连接,存储电容C的第二端与第二节点N2连接,即存储电容C的第二端与第三晶体管T3的控制极连接。

[0090] 第一晶体管T1的控制极与第二扫描信号线S2连接,第一晶体管T1的第一极与初始信号线INIT连接,第一晶体管的第二极与第二节点N2连接。当导通电平扫描信号施加到第二扫描信号线S2时,第一晶体管T1将初始化电压传输到第三晶体管T3的控制极,以使第三晶体管T3的控制极的电荷量初始化。

[0091] 第二晶体管T2的控制极与第一扫描信号线S1连接,第二晶体管T2的第一极与第二节点N2连接,第二晶体管T2的第二极与第三节点N3连接。当导通电平扫描信号施加到第一扫描信号线S1时,第二晶体管T2使第三晶体管T3的控制极与第二极连接。

[0092] 第三晶体管T3的控制极与第二节点N2连接,即第三晶体管T3的控制极与存储电容C的第二端连接,第三晶体管T3的第一极与第一节点N1连接,第三晶体管T3的第二极与第三节点N3连接。第三晶体管T3可以称为驱动晶体管,第三晶体管T3根据其控制极与第一极之间的电位差来确定在第一电源线VDD与第二电源线VSS之间流动的驱动电流的量。

[0093] 第四晶体管T4的控制极与第一扫描信号线S1连接,第四晶体管T4的第一极与数据信号线D连接,第四晶体管T4的第二极与第一节点N1连接。第四晶体管T4可以称为开关晶体管、扫描晶体管等,当导通电平扫描信号施加到第一扫描信号线S1时,第四晶体管T4使数据信号线D的数据电压输入到像素驱动电路。

[0094] 第五晶体管T5的控制极与发光信号线E连接,第五晶体管T5的第一极与第一电源线VDD连接,第五晶体管T5的第二极与第一节点N1连接。第六晶体管T6的控制极与发光信号线E连接,第六晶体管T6的第一极与第三节点N3连接,第六晶体管T6的第二极与发光器件的第一极连接。第五晶体管T5和第六晶体管T6可以称为发光晶体管。当导通电平发光信号施加到发光信号线E时,第五晶体管T5和第六晶体管T6通过在第一电源线VDD与第二电源线VSS之间形成驱动电流路径而使发光器件发光。

[0095] 第七晶体管T7的控制极与第一扫描信号线S1连接,第七晶体管T7的第一极与初始信号线INIT连接,第七晶体管T7的第二极与发光器件的第一极连接。当导通电平扫描信号施加到第一扫描信号线S1时,第七晶体管T7将初始化电压传输到发光器件的第一极,以使发光器件的第一极中累积的电荷量初始化或释放发光器件的第一极中累积的电荷量。

[0096] 在示例性实施方式中,发光器件的第二极与第二电源线VSS连接,第二电源线VSS的信号为低电平信号,第一电源线VDD的信号为持续提供高电平信号。第一扫描信号线S1为本显示行像素驱动电路中的扫描信号线,第二扫描信号线S2为上一显示行像素驱动电路中

的扫描信号线,即对于第n显示行,第一扫描信号线S1为S(n),第二扫描信号线S2为S(n-1),本显示行的第二扫描信号线S2与上一显示行像素驱动电路中的第一扫描信号线S1为同一信号线,可以减少显示面板的信号线,实现显示面板的窄边框。

[0097] 在示例性实施方式中,第一晶体管T1到第七晶体管T7可以是P型晶体管,或者可以是N型晶体管。像素驱动电路中采用相同类型的晶体管可以简化工艺流程,减少显示面板的工艺难度,提高产品的良率。在一些可能的实现方式中,第一晶体管T1到第七晶体管T7可以包括P型晶体管和N型晶体管。

[0098] 在示例性实施方式中,第一扫描信号线S1、第二扫描信号线S2、发光信号线E和初始信号线INIT沿水平方向延伸,第二电源线VSS、第一电源线VDD和数据信号线D沿垂直方向延伸。

[0099] 在示例性实施方式中,发光器件可以是有机电致发光二极管(OLED),包括叠设的第一极(阳极)、有机发光层和第二极(阴极)。

[0100] 图5为一种像素驱动电路的工作时序图。下面通过图4示例的像素驱动电路的工作过程说明本公开示例性实施例,图4中的像素驱动电路包括7个晶体管(第一晶体管T1到第六晶体管T7)、1个存储电容C和7个信号线(数据信号线D、第一扫描信号线S1、第二扫描信号线S2、发光信号线E、初始信号线INIT、第一电源线VDD和第二电源线VSS),7个晶体管均为P型晶体管。

[0101] 在示例性实施方式中,像素驱动电路的工作过程可以包括:

[0102] 第一阶段A1,称为复位阶段,第二扫描信号线S2的信号为低电平信号,第一扫描信号线S1和发光信号线E的信号为高电平信号。第二扫描信号线S2的信号为低电平信号,使第一晶体管T1导通,初始信号线INIT的信号提供至第二节点N2,对存储电容C进行初始化,清除存储电容中原有数据电压。第一扫描信号线S1和发光信号线E的信号为高电平信号,使第二晶体管T2、第四晶体管T4、第五晶体管T5、第六晶体管T6和第七晶体管T7断开,此阶段OLED不发光。

[0103] 第二阶段A2,称为数据写入阶段或者阈值补偿阶段,第一扫描信号线S1的信号为低电平信号,第二扫描信号线S2和发光信号线E的信号为高电平信号,数据信号线D输出数据电压。此阶段由于存储电容C的第二端为低电平,因此第三晶体管T3导通。第一扫描信号线S1的信号为低电平信号使第二晶体管T2、第四晶体管T4和第七晶体管T7导通。第二晶体管T2和第四晶体管T4导通使得数据信号线D输出的数据电压经过第一节点N1、导通的第三晶体管T3、第三节点N3、导通的第二晶体管T2提供至第二节点N2,并将数据信号线D输出的数据电压与第三晶体管T3的阈值电压之差充入存储电容C,存储电容C的第二端(第二节点N2)的电压为 $V_d - |V_{th}|$, V_d 为数据信号线D输出的数据电压, V_{th} 为第三晶体管T3的阈值电压。第七晶体管T7导通使得初始信号线INIT的初始电压提供至OLED的第一极,对OLED的第一极进行初始化(复位),清空其内部的预存电压,完成初始化,确保OLED不发光。第二扫描信号线S2的信号为高电平信号,使第一晶体管T1断开。发光信号线E的信号为高电平信号,使第五晶体管T5和第六晶体管T6断开。

[0104] 第三阶段A3,称为发光阶段,发光信号线E的信号为低电平信号,第一扫描信号线S1和第二扫描信号线S2的信号为高电平信号。发光信号线E的信号为低电平信号,使第五晶体管T5和第六晶体管T6导通,第一电源线VDD输出的电源电压通过导通的第五晶体管T5、第

三晶体管T3和第六晶体管T6向OLED的第一极提供驱动电压,驱动OLED发光。

[0105] 在像素驱动电路驱动过程中,流过第三晶体管T3(驱动晶体管)的驱动电流由其栅电极和第一极之间的电压差决定。由于第二节点N2的电压为 $V_{data}-|V_{th}|$,因而第三晶体管T3的驱动电流为:

$$[0106] \quad I=K*(V_{gs}-V_{th})^2=K*[(V_{dd}-V_{d+}|V_{th}|)-V_{th}]^2=K*[(V_{dd}-V_{d})^2$$

[0107] 其中,I为流过第三晶体管T3的驱动电流,也就是驱动OLED的驱动电流,K为常数, V_{gs} 为第三晶体管T3的栅电极和第一极之间的电压差, V_{th} 为第三晶体管T3的阈值电压, V_{d} 为数据信号线D输出的数据电压, V_{dd} 为第一电源线VDD输出的电源电压。

[0108] 在示例性实施方式中,在垂直于显示基板的平面内,显示基板可以包括设置在基底上的驱动结构层、设置在驱动结构层上的发光结构层以及设置在发光元件上的封装层,驱动结构层包括像素驱动电路,发光结构层包括发光器件,发光器件与像素驱动电路连接。

[0109] 图6为一种显示基板中边框区域的平面结构示意图,为图2中E区域的放大图。如图6所示,在平行于显示基板的平面内,边框区域300可以包括沿着远离显示区域的方向依次设置的电路区301、电源线区302和边缘区303。在示例性实施方式中,电路区301可以包括栅极驱动电路(Gate Driver on Array,简称GOA),栅极驱动电路与显示区域中多个子像素的第一扫描线和第二扫描线连接。电源线区302可以包括电源线310,电源线310与显示区域中多个子像素的第二电源线VSS连接。边缘区303可以包括裂缝坝和切割槽,裂缝坝包括在复合绝缘层上设置的多个裂缝,多个裂缝配置为在切割过程中减小显示区域和电路区的受力,避免影响显示区域和电路区的膜层结构,截断裂缝向显示区域和电路区方向传递。切割槽包括在复合绝缘层上设置的凹槽,切割槽配置为在显示基板的所有膜层制备完成后,切割设备分别沿着切割槽进行切割。在示例性实施方式中,电路区301和电源线区302可以不交叠,或者可以存在部分交叠,本公开在此不做限定。

[0110] 在示例性实施方式中,显示区域多个子像素中像素驱动电路所需的低电压从绑定区域的绑定焊盘引入,经过绑定区域后进入边框区域,通过边框区域环形的电源线输送给每个像素驱动电路的第二电源线VSS。由于电源线存在一定的阻抗,电压信号传输存在压降,因此电源线的宽度较大,以提高显示亮度均一性。

[0111] 在示例性实施方式中,电路区301、电源线区302和边缘区303中均可以设置多个拉伸孔500。每个区的多个拉伸孔500可以包括第一方向拉伸孔和第二方向拉伸孔,第一方向拉伸孔是沿着第一方向X延伸的条形状孔,第二方向拉伸孔是沿着第二方向Y延伸的条形状孔,第一方向X与第二方向Y交叉。在示例性实施方式中,在第一方向X,第一方向拉伸孔和第二方向拉伸孔交替设置,第一方向拉伸孔设置在两个第二方向拉伸孔之间,或者,第二方向拉伸孔设置在两个第一方向拉伸孔之间。在第二方向Y,第一方向拉伸孔和第二方向拉伸孔交替设置,第一方向拉伸孔设置在两个第二方向拉伸孔之间,或者,第二方向拉伸孔设置在两个第一方向拉伸孔之间。

[0112] 在示例性实施方式中,电源线区302的电源线310具有折线状的第一边缘311和/或折线状的第二边缘312,第一边缘311为电源线310远离显示区域一侧的边缘,第二边缘312为电源线310靠近显示区域一侧的边缘。在示例性实施方式中,第一边缘311和/或第二边缘312在显示基板平面上的正投影与拉伸孔500在显示基板平面上的正投影没有重叠。

[0113] 在示例性实施方式中,第一边缘可以包括多个第一直线和多个第一折线,第一直

线和第一折线交替设置且相互连接,形成折线状的第一边缘。第二边缘可以包括多个第二直线和多个第二折线,第二直线和第二折线交替设置且相互连接,形成折线状的第二边缘。

[0114] 在示例性实施方式中,第一直线和第二直线可以与第二方向Y平行,第一折线是相对于第一直线向着远离显示区域的方向凸出的折线或者向着靠近显示区域的方向凹进的折线,第二折线是相对于第二直线向着远离显示区域的方向凸出的折线或者向着靠近显示区域的方向凹进的折线。

[0115] 在示例性实施方式中,第一折线或第二折线可以包括依次连接的第一线段、第二线段和第三线段,第一线段可以相对于第一直线或第二直线偏转第一角度,第三线段可以相对于第一直线或第二直线偏转第二角度。

[0116] 在示例性实施方式中,第二线段可以与第二方向Y平行,第一线段和第三线段可以相对于第二线段的中心线对称设置,第二线段的中心线是沿着第一方向X延伸且平分第二线段的直线。

[0117] 在示例性实施方式中,第一方向拉伸孔和第二方向拉伸孔可以分别设置在第一直线的两侧,第一方向拉伸孔和第二方向拉伸孔可以分别设置在第二线段的两侧。例如,以第一折线相对于第一直线向着远离显示区域的方向凸出的折线为例,一个第一方向拉伸孔设置在第一直线远离显示区域的一侧,另一个第二方向拉伸孔设置在第一直线靠近显示区域的一侧。一个第二方向拉伸孔设置在第二线段远离显示区域的一侧,另一个第一方向拉伸孔设置在第二线段靠近显示区域的一侧。

[0118] 本公开示例性实施例通过将电源线310的第一边缘311和/或第二边缘312设置成折线状,第一边缘311和/或第二边缘312在显示基板平面上的正投影与拉伸孔500在显示基板平面上的正投影没有重叠,电源线边缘避开拉伸孔,不仅可以使得电源线边缘不会影响到拉伸孔的应力分布,而且可以有效避免因拉伸孔拉伸变形导致的电源线边缘剥离,进而防止因电源线边缘剥离形成水氧通道导致的封装失效。

[0119] 图7a和图7b为本公开示例性实施例一种显示基板的剖面结构示意图,图7a示意了电路区301和电源线区302交界处的剖面结构,为图6中B-B向的剖视图,图7b示意了电源线区302和边缘区303交界处的剖面结构,为图6中C-C向的剖视图。在示例性实施方式中,拉伸孔可以包括孔区50和环绕孔区50的隔断区51,隔断区51设置有环绕孔区50的第一隔断结构。在垂直于显示基板的平面内,第一隔断结构包括环绕孔区50的第一隔断层60和设置在第一隔断层60上的第一无机层96,第一隔断层60上设置有环绕孔区50的隔断槽61,第一无机层96上设置有环绕孔区50的隔断孔,隔断孔和隔断槽连通。位于隔断孔周边的第一无机层96相对于隔断槽61的侧壁具有突出部,突出部和隔断槽的侧壁形成内陷结构。

[0120] 在示例性实施方式中,第一无机层作为本公开的第一覆盖层。在一些可能的示例性实施方式中,第一覆盖层可以采用金属材料,或者采用与第一隔断层(有机材料)具有不同刻蚀速率的其它材料,本公开在此不做限定。

[0121] 在垂直于基底的平面内,电源线区302可以包括设置在基底10上的复合绝缘层和设置在复合绝缘层上的电源线310。在示例性实施方式中,复合绝缘层可以包括叠设的第一绝缘层91、第二绝缘层91、第三绝缘层93和第四绝缘层94。

[0122] 在示例性实施方式中,第一隔断结构中的第一隔断层60覆盖电源线310靠近孔区50一侧的孔区边缘313,第一隔断结构中远离孔区50一侧的第一无机层96搭设在电源线310

上。

[0123] 在示例性实施方式中,电源线区302可以包括连接电极72,连接电极72设置在电源线310远离基底的一侧,通过搭接方式与电源线310连接。连接电极72靠近孔区50的一侧覆盖第一无机层96的边缘,该第一无机层96是第一隔断结构中搭设在电源线310上的第一无机层96,该边缘是第一无机层96远离孔区50一侧的边缘。

[0124] 在示例性实施方式中,电源线区302可以包括第一隔断坝74,第一隔断坝74为环绕孔区50的环形体,设置在第一隔断结构远离孔区50的一侧。第一隔断坝74靠近孔区50的一侧设置在第一无机层96上,该第一无机层96是第一隔断结构中搭设在电源线310上的第一无机层96,第一隔断坝74远离孔区50的一侧覆盖连接电极72靠近孔区50一侧的边缘。

[0125] 在示例性实施方式中,电源线区302可以包括阴极77,阴极77设置在连接电极72远离基底的一侧,通过搭接方式与连接电极72连接,且阴极77包裹第一隔断坝74,即阴极77覆盖第一隔断坝74暴露出的全部表面。

[0126] 在示例性实施方式中,电源线310的第一边缘311远离显示区域的一侧可以设置第二隔断结构,第二隔断结构包括沿着第一边缘311延伸的第二隔断层70和设置在第二隔断层70上的第二无机层97,第二隔断层70上设置有沿着第一边缘311延伸的隔断槽61,第二无机层97上设置有沿着第一边缘311延伸的隔断孔,隔断孔和隔断槽连通。位于隔断孔周边的第二无机层97相对于隔断槽61的侧壁具有突出部,突出部和隔断槽的侧壁形成内陷结构。

[0127] 在示例性实施方式中,第二无机层97作为本公开的第二覆盖层。在一些可能的示例性实施方式中,第二覆盖层可以采用金属材料,或者采用与第二隔断层(有机材料)具有不同刻蚀速率的其它材料,本公开在此不做限定。

[0128] 在示例性实施方式中,第二隔断结构中的第二隔断层70覆盖电源线310的第一边缘311,第二隔断结构中靠近显示区域一侧的第二无机层97搭设在电源线310上。

[0129] 在示例性实施方式中,连接电极72靠近第一边缘311的一侧覆盖第二无机层97的边缘,该第二无机层97是第二隔断结构中搭设在电源线310上的第二无机层97,该边缘是第二无机层97靠近显示区域一侧的边缘。

[0130] 在示例性实施方式中,电源线区302可以包括第二隔断坝75,第二隔断坝75是沿着第一边缘311延伸的线形体,设置在所述第二隔断结构靠近显示区域的一侧,第二隔断坝75远离显示区域的一侧设置在第二无机层97上,该第二无机层97是第二隔断结构中搭设在电源线310上的第二无机层97,第二隔断坝75靠近显示区域的一侧覆盖连接电极72靠近第一边缘311一侧的边缘。

[0131] 在示例性实施方式中,阴极77包裹第二隔断坝75,即阴极77覆盖第二隔断坝75暴露出的全部表面。

[0132] 在示例性实施方式中,在垂直于显示基板的平面内,孔区50的内壁包括基底段、有机材料段和无机材料段。

[0133] 在示例性实施方式中,显示区域可以包括设置在基底上的驱动电路层和设置在驱动电路层上的发光结构层。第一隔断层60和第二隔断层70可以与驱动电路层中的平坦层同层设置,第一隔断坝74和第二隔断坝75可以与发光结构层中的像素定义层同层设置。

[0134] 在示例性实施方式中,第一无机层和第二无机层同层设置,且与所述显示区域中的一个绝缘层同层设置。

[0135] 在示例性实施方式中,第一无机层和/或第二无机层上方还设置有第三无机层,所述第三无机层覆盖第一隔断结构和/或第二隔断结构。

[0136] 下面通过显示基板的制备过程进行示例性说明。本公开所说的“图案化工艺”,对于金属材料、无机材料或透明导电材料,包括涂覆光刻胶、掩模曝光、显影、刻蚀、剥离光刻胶等处理,对于有机材料,包括涂覆有机材料、掩模曝光和显影等处理。沉积可以采用溅射、蒸镀、化学气相沉积中的任意一种或多种,涂覆可以采用喷涂、旋涂和喷墨打印中的任意一种或多种,刻蚀可以采用干刻和湿刻中的任意一种或多种,本公开不做限定。“薄膜”是指将某一种材料在基底上利用沉积、涂覆或其它工艺制作出的一层薄膜。若在整个制作过程当中该“薄膜”无需图案化工艺,则该“薄膜”还可以称为“层”。若在整个制作过程当中该“薄膜”需图案化工艺,则在图案化工艺前称为“薄膜”,图案化工艺后称为“层”。经过图案化工艺后的“层”中包含至少一个“图案”。本公开所说的“A和B同层设置”是指,A和B通过同一次图案化工艺同时形成,膜层的“厚度”为膜层在垂直于显示基板方向上的尺寸。本公开示例性实施例中,“B的正投影位于A的正投影的范围之内”,是指B的正投影的边界落入A的正投影的边界范围内,或者A的正投影的边界与B的正投影的边界重叠。

[0137] 在示例性实施方式中,本公开示例性实施例一种显示基板的制备过程可以包括如下操作。

[0138] (11) 在玻璃载板上制备基底。在示例性实施方式中,基底可以包括在玻璃载板上叠设的第一柔性材料层、第一无机材料层、第二柔性材料层和第二无机材料层。第一柔性材料层和第二柔性材料层的材料可以采用聚酰亚胺(PI)、聚对苯二甲酸乙二酯(PET)或经表面处理的聚合物软膜等材料,第一无机材料层和第二无机材料层的材料可以采用氮化硅(SiNx)或氧化硅(SiOx)等,用于提高基底的抗水氧能力,第一无机材料层和第二无机材料层可以称为阻挡(Barrier)层或缓冲(Buffer)层。在示例性实施方式中,以叠层结构PI1/Barrier1/PI2/Barrier2为例,其制备过程可以包括:先在玻璃载板1上涂布一层聚酰亚胺,固化成膜后形成第一柔性(PI1)层;随后在第一柔性层上沉积一层阻挡薄膜,形成覆盖第一柔性层的第一阻挡(Barrier1)层;然后在第一阻挡层上再涂布一层聚酰亚胺,固化成膜后形成第二柔性(PI2)层;然后在第二柔性层上沉积一层阻挡薄膜,形成覆盖第二柔性层的第二阻挡(Barrier2)层,完成基底的制备。在示例性实施方式中,第一阻挡层和第二无机材料层之间可以设置非晶硅(a-si)层,基底可以包括在玻璃载板上叠设的第一柔性材料层、第一无机材料层、半导体层、第二柔性材料层和第二无机材料层。在示例性实施方式中,形成第一阻挡层过程中,可以通过图案化工艺在第一阻挡层上形成无机孔,无机孔的位置可以与后续形成的通孔的位置相对应。本次工艺后,显示区域、电路区301、电源线区302和边缘区303均包括基底。

[0139] (12) 在基底10上制备显示区域的驱动结构层、电路区的电路结构层、电源线区的电源结构层和边缘区的边缘结构层图案。在示例性实施方式中,显示区域的驱动结构层可以包括构成像素驱动电路的第一晶体管101和第一存储电容102,电路区301的电路结构层可以包括构成栅极驱动电路的第二晶体管201和第二存储电容202,电源线区302的电源结构层可以包括设置在基底上的复合绝缘层和设置在复合绝缘层上的电源线310,边缘区303的边缘结构层可以包括复合绝缘层。在示例性实施方式中,复合绝缘层可以包括多个叠设的无机绝缘层。

[0140] 在示例性实施方式中,制备显示区域的驱动结构层、电路区的电路结构层、电源线区的电源结构层和边缘区的边缘结构层图案的过程可以包括:

[0141] 在基底10上依次沉积第一绝缘薄膜和半导体薄膜,通过图案化工艺对半导体薄膜进行图案化,在基底10上形成第一绝缘层91,以及设置在第一绝缘层91上的半导体层图案,半导体层图案至少包括位于显示区域的第一有源层11和位于电路区301的第二有源层21。本次工艺后,电源线区302和边缘区303的半导体薄膜被刻蚀掉,电源线区302和边缘区303包括设置在玻璃基板1上的基底10,以及设置在基底10上的第一绝缘层91。

[0142] 随后,依次沉积第二绝缘薄膜和第一金属薄膜,通过图案化工艺对第一金属薄膜进行图案化,形成覆盖半导体层图案的第二绝缘层92,以及设置在第二绝缘层92上的第一金属层图案,第一金属层图案至少包括位于显示区域的第一栅电极12和第一电容电极31,以及位于电路区301的第二栅电极22和第二电容电极41。本次工艺后,电源线区302和边缘区303的第一金属薄膜被刻蚀掉,电源线区302和边缘区303包括基底10,以及在基底10上叠设的第一绝缘层91和第二绝缘层92。

[0143] 随后,依次沉积第三绝缘薄膜和第二金属薄膜,通过图案化工艺对第二金属薄膜进行图案化,形成覆盖第一金属层图案的第三绝缘层93,以及设置在第三绝缘层93上的第二金属层图案,第二金属层图案至少包括位于显示区域的第三电容电极32和位于电路区301的第四电容电极42,第三电容电极32的位置与第一电容电极31的位置相对应,第四电容电极42的位置与第二电容电极41的位置相对应。本次工艺后,电源线区302和边缘区303的第二金属薄膜被刻蚀掉,电源线区302和边缘区303包括基底10,以及在基底10上叠设的第一绝缘层91、第二绝缘层92和第三绝缘层93。

[0144] 随后,沉积第四绝缘薄膜,通过图案化工艺对第四绝缘薄膜进行图案化,形成覆盖第二金属层图案的第四绝缘层94,第四绝缘层94上开设有多个过孔和多个通孔。多个过孔可以包括位于显示区域的第一有源过孔和位于电路区301的第二有源过孔,第一有源过孔和第二有源过孔内的第四绝缘层94、第三绝缘层93和第二绝缘层92被刻蚀掉,第一有源过孔暴露出第一有源层11两端的源极区域和漏极区域,第二有源过孔暴露出第二有源层21两端的源极区域和漏极区域。多个通孔分别位于显示区域、电路区301、电源线区302和边缘区303,多个通孔(孔区50)内的第四绝缘层94、第三绝缘层93、第二绝缘层92、第一绝缘层91和基底10被去掉,暴露出玻璃衬底1的表面。本次工艺后,电源线区302和边缘区303包括基底10,以及设置在基底10上的复合绝缘层,通孔贯通基底10和复合绝缘层,复合绝缘层包括叠设的第一绝缘层91、第二绝缘层92、第三绝缘层93和第四绝缘层94。

[0145] 随后,沉积第三金属薄膜,通过图案化工艺对第三金属薄膜进行图案化,在第四绝缘层94上形成第三金属层图案,第三金属层图案至少包括:位于显示区域的第一源电极13和第一漏电极14,位于电路区301的第二源电极23和第二漏电极24,以及位于电源线区302的电源线310,如图8a、图8b和图8c所示,图8a示意了显示区域中像素岛和拉伸孔的剖面结构,为图3中A-A向的剖视图,图8b为图6中B-B向的剖视图,图8c为图6中C-C向的剖视图。

[0146] 至此,制备完成驱动结构层、电路结构层、电源结构层和边缘结构层图案。在示例性实施方式中,第一有源层11、第一栅电极12、第一源电极13和第一漏电极14组成像素驱动电路的第一晶体管101,第二有源层21、第二栅电极22、第二源电极23和第二漏电极24组成栅极驱动电路的第二晶体管201,第一电容电极31和第三电容电极32组成像素驱动电路的

第一存储电容102,第二电容电极41和第四电容电极42组成栅极驱动电路的第二存储电容202。在示例性实施方式中,第一晶体管101可以是像素驱动电路中的驱动晶体管,第二晶体管201可以是栅极驱动电路中的开关晶体管。

[0147] 在示例性实施方式中,第一绝缘层、第二绝缘层、第三绝缘层和第四绝缘层可以采用硅氧化物(SiO_x)、硅氮化物(SiN_x)和氮氧化硅(SiON)中的任意一种或更多种,可以是单层、多层或复合层。第一绝缘层可以称为缓冲层,第二绝缘层和第三绝缘层可以称为(GI)层,第四绝缘层可以称为层间绝缘(ILD)层。第一金属薄膜、第二金属薄膜和第三金属薄膜可以采用金属材料,如银(Ag)、铜(Cu)、铝(Al)、钛(Ti)和钼(Mo)中的任意一种或更多种,或上述金属的合金材料,如铝钕合金(AlNd)或钼铌合金(MoNb),可以是单层结构,或者多层复合结构,如Ti/Al/Ti等。有源层薄膜可以采用非晶态氧化铟镓锌材料(a-IGZO)、氮氧化锌(ZnON)、氧化铟锌锡(IZTO)、非晶硅(a-Si)、多晶硅(p-Si)、六噻吩、聚噻吩等各种材料,即本公开适用于基于氧化物Oxide技术、硅技术以及有机物技术制造的晶体管。

[0148] 在示例性实施方式中,拉伸孔可以包括孔区(即通孔)50和环绕孔区50的隔断区51。在显示区域、电路区301和边缘区303,孔区50暴露出玻璃衬底1的表面,隔断区51暴露出第四绝缘层94的表面。在电源线区302,孔区50暴露出玻璃衬底1的表面,隔断区51靠近孔区50的区域暴露出第四绝缘层94的表面,隔断区51远离孔区50的区域暴露出电源线310的表面。

[0149] 在示例性实施方式中,由于通孔刻蚀中包括刻蚀无机材料层和有机材料层,而刻蚀有机材料的刻蚀速率大于刻蚀无机材料的刻蚀速率,因而使得通孔的侧壁形成台阶,基底上的基底通孔的孔径相对于复合绝缘层上的绝缘通孔外扩一段距离。靠近基底通孔一侧的绝缘通孔周边的复合绝缘层相对于靠近绝缘通孔一侧的基底通孔的侧壁具有突出部,突出部和基底通孔的侧壁形成内陷结构,即孔区内壁中的复合绝缘层具有凸出基底的“屋檐”结构。

[0150] 在示例性实施方式中,基底通孔的孔径大于绝缘通孔的孔径,(靠近基底通孔一侧的)绝缘通孔的轮廓在玻璃衬底上的正投影位于(靠近绝缘通孔一侧的)基底通孔的轮廓在玻璃衬底上的正投影的范围之内。

[0151] (13)形成平坦层和隔断层图案。在示例性实施方式中,形成平坦层和隔断层图案可以包括:在形成前述图案的基底上涂覆平坦薄膜,通过图案化工艺对平坦薄膜进行图案化,形成平坦层95、第一隔断层60和第二隔断层70图案,如图9a、图9b和图9c所示,图9a为图3中A-A向的剖视图,图9b为图6中B-B向的剖视图,图9c为图6中C-C向的剖视图。在示例性实施方式中,平坦薄膜可以采用有机材料,如树脂等。

[0152] 在示例性实施方式中,平坦层95形成在显示区域和电路区301。显示区域的平坦层95上开设有阳极过孔,阳极过孔内的平坦薄膜被去掉,暴露出第一晶体管101的第一漏电极的表面,阳极过孔配置为使后续形成的阳极通过该过孔与第一晶体管101连接。在示例性实施方式中,显示区域中驱动结构层包括平坦层95。电路区301的平坦层95向着远离显示区域的方向延伸到电源线区302,并覆盖电源线310靠近显示区域一侧的第二边缘312。

[0153] 在示例性实施方式中,第一隔断层60形成在显示区域、电路区301、电源线区302和边缘区303中各个孔区50的周围,为环绕孔区50的环形状。第二隔断层70形成在电源线310的第一边缘311远离显示区域的一侧,为沿着第一边缘311延伸的折线状。

[0154] 在示例性实施方式中,在显示区域和电路区301,环形状第一隔断层60靠近孔区50一侧的平坦薄膜被去掉,形成第一开口K1,第一开口K1暴露出孔区50以及孔区50附近的第四绝缘层94的表面,第一隔断层60远离孔区50一侧的平坦薄膜被去掉,在第一隔断层60与平坦层95之间形成环形状的第二开口K2,第二开口K2暴露出第四绝缘层94的表面。

[0155] 在示例性实施方式中,在电源线区302,环形状第一隔断层60靠近孔区50一侧的平坦薄膜被去掉,形成第一开口K1,第一隔断层60远离孔区50一侧的平坦薄膜被去掉,形成第三开口K3,第三开口K3暴露出电源线310的表面,第三开口K3配置为使后续形成的连接电极通过该开口与电源线310连接。第一隔断层60远离孔区50的一侧覆盖电源线310的孔区边缘313,孔区边缘313是电源线区302中电源线310靠近孔区50一侧的边缘。

[0156] 在示例性实施方式中,第一隔断层60覆盖电源线310的第一宽度L1可以大于或等于 $2\mu\text{m}$,即第一隔断层60远离孔区50一侧的边缘与电源线310的孔区边缘313之间的距离可以大于或等于 $2\mu\text{m}$,使得电源线的孔区边缘被第一隔断层60完整包覆,防止电源线孔区边缘的剥离失效。

[0157] 在示例性实施方式中,在电源线区302的第一边缘311,折线状第二隔断层70靠近显示区域一侧的平坦薄膜被去掉,形成第三开口K3,第三开口K3暴露出电源线310的表面,且第二隔断层70靠近显示区域的一侧覆盖电源线310的第一边缘311,第二隔断层70远离显示区域一侧的平坦薄膜被去掉。

[0158] 在示例性实施方式中,第二隔断层70覆盖电源线310的第一宽度L1可以大于或等于 $2\mu\text{m}$,即第二隔断层70靠近显示区域一侧的边缘与电源线310的第一边缘311之间的距离可以大于或等于 $2\mu\text{m}$,使得电源线的第二边缘被第二隔断层70完整包覆,防止电源线第二边缘的剥离失效。

[0159] 在示例性实施方式中,在边缘区303,环形状第一隔断层60靠近孔区50一侧的平坦薄膜被去掉,形成第一开口K1,远离孔区50一侧的平坦薄膜被去掉,在第一隔断层60与第二隔断层70之间以及相邻的第一隔断层60之间形成第二开口K2。

[0160] 在示例性实施方式中,在垂直于基底的平面内,第一隔断层60和第二隔断层70的剖面形状可以为梯形状,隔断层远离基底一侧的宽度小于隔断层靠近基底一侧的宽度。

[0161] 本次工艺后,电源线区302中电源线310的边缘均被覆盖,电源线310远离显示区域一侧的第一边缘311被第二隔断层70覆盖,电源线310靠近显示区域一侧的第二边缘312被平坦层95覆盖,电源线310上拉伸孔的孔区边缘313被第一隔断层60覆盖。边缘区303包括基底10、设置在基底10上的复合绝缘层和设置在复合绝缘层上的第一隔断层60,边缘区303设置有多个贯通基底10和复合绝缘层的孔区50,第一隔断层60为环绕孔区50的环形状。

[0162] (14) 形成隔断层图案。在示例性实施方式中,形成隔断层图案可以包括:在形成前述图案的基底上沉积无机材料薄膜,通过图案化工艺对无机材料薄膜进行图案化,形成覆盖第一隔断层60表面的第一无机层96、覆盖第二隔断层70表面的第二无机层97以及设置在第一隔断层60和第二隔断层70上的隔断层61,如图10a、图10b和图10c所示,图10a为图3中A-A向的剖视图,图10b为图6中B-B向的剖视图,图10c为图6中C-C向的剖视图。在示例性实施方式中,无机材料薄膜可以采用硅氧化物(SiO_x)、硅氮化物(SiN_x)和氮氧化硅(SiON)中的任意一种或更多种,可以是单层、多层或复合层。

[0163] 在示例性实施方式中,形成第一无机层、第二无机层和隔断层的过程可以包括:在

形成前述图案的基底上沉积无机材料薄膜,无机材料薄膜完全覆盖第一隔断层60和第二隔断层70的上表面和侧表面,上表面是指梯形状隔断层远离基底一侧的表面,侧表面是梯形状隔断层斜边的表面。然后在无机材料薄膜上涂覆一层光刻胶,采用掩膜板对光刻胶进行曝光,显影后形成完全曝光区域和未曝光区域,完全曝光区域的光刻胶被去除,未曝光区域的光刻胶被保留。然后采用刻蚀工艺对完全曝光区域的无机材料薄膜进行刻蚀,形成完整包裹第一隔断层60外表面的第一无机层96、完整包裹第二隔断层70外表面的第二无机层97以及分别设置在第一无机层96和第二无机层97上的隔断孔,隔断孔分别位于第一隔断层60和第二隔断层70的上表面所在位置,隔断孔分别暴露出第一隔断层60和第二隔断层70的部分上表面。随后,对隔断孔内暴露出的第一隔断层60和第二隔断层70继续刻蚀,分别在第一隔断层60和第二隔断层70上形成的隔断槽,隔断孔和隔断槽相互连通。

[0164] 在示例性实施方式中,可以采用干法刻蚀工艺进行刻蚀,且采用有机/无机刻蚀比较大的气体,如 O_2 、 CF_4 、 CHF_3 等。由于有机/无机刻蚀比较大,即刻蚀有机材料的刻蚀速率大于刻蚀无机材料的刻蚀速率,因而在刻蚀有机材料的第一隔断层60和第二隔断层70时,隔断层存在横向刻蚀,隔断层上的隔断槽相对于隔断孔外扩一段距离,形成具有侧蚀结构的隔断槽61。

[0165] 在示例性实施方式中,位于隔断孔周边的第一无机层和第二无机层相对于隔断槽的侧壁具有突出部,突出部和隔断槽(靠近隔断孔一侧的)的侧壁形成内陷结构。

[0166] 在示例性实施方式中,在垂直于基底的平面内,隔断槽的截面形状为倒梯形状,隔断槽远离基底一侧上开口的宽度大于隔断槽靠近基底一侧下开口的宽度。在示例性实施方式中,倒梯形状隔断槽的侧边可以为弧形。

[0167] 在示例性实施方式中,隔断槽下开口远离孔区一侧应保证不漏出电源线310的孔区边缘313,且下开口远离孔区的一侧与电源线的孔区边缘之间的第二宽度 L_2 可以大于或等于 $1\mu m$,使得电源线的孔区边缘被第一隔断层完整包覆,防止电源线孔区边缘的剥离失效。

[0168] 在示例性实施方式中,隔断槽下开口靠近显示区域一侧应保证不漏出电源线310的第一边缘311,且下开口靠近显示区域的一侧与第一边缘之间的第二宽度 L_2 可以大于或等于 $1\mu m$,使得电源线的第二边缘被第二隔断层完整包覆,防止电源线第二边缘的剥离失效。

[0169] 在示例性实施方式中,隔断孔的孔径小于隔断槽上开口的孔径,隔断孔在基底上的正投影位于隔断槽上开口在基底上的正投影的范围之内。包裹第一隔断层60外表面的第一无机层96和包裹第二隔断层70外表面的第二无机层97具有凸出隔断槽61上开口的边缘,形成一个“屋檐”结构,隔断槽61上开口的轮廓线在基底上的正投影位于第一无机层96和第二无机层97在基底上的正投影的范围之内。本公开中,通过设置带有“屋檐”结构的隔断槽61,可以有效隔断后续蒸镀的有机发光层、阴极和光学耦合层,有效阻断来自孔区的水氧入侵。

[0170] 在示例性实施方式中,第一无机层96和第二无机层97具有凸出隔断槽上开口边缘的宽度可以约为 $1\mu m$ 至 $3\mu m$,即隔断槽相对于隔断孔外扩 $1\mu m$ 至 $3\mu m$ 。

[0171] 在示例性实施方式中,第一隔断层60、覆盖第一隔断层60外表面的第一无机层96、设置在第一无机层96上的隔断孔以及设置在第一隔断层60上的隔断槽61组成第一隔断结

构,第一隔断结构形成在环绕孔区50的隔断区51,为环绕孔区50的环形隔断结构。

[0172] 在示例性实施方式中,第二隔断层70、覆盖第二隔断层70的第二无机层97、设置在第二无机层97上的隔断孔以及设置在第二隔断层70上的隔断槽61组成第二隔断结构,第二隔断结构形成在第一边缘311远离显示区域的一侧,为沿着第一边缘311延伸的线形隔断结构。

[0173] 在示例性实施方式中,在电源线区302的第三开口K3内,第一隔断结构中远离孔区一侧的第一无机层96搭设在电源线310上,第二隔断结构中靠近显示区域一侧的第二无机层97搭设在电源线310上。

[0174] 在示例性实施方式中,第一无机层96和第二无机层97搭设在电源线310的第三宽度L3可以大于或等于 $2\mu\text{m}$,提高电源线310与第一隔断层的第一无机层96和第二隔断层的第二无机层97之间的搭接效果。

[0175] 由于电源线310的孔区边缘313被第一隔断层60覆盖,而第一无机层96覆盖第一隔断层60和电源线310交界的区域,使得电源线的孔区边缘被双层包覆,可以有效防止电源线孔区边缘的剥离失效。由于电源线310的第一边缘311被第二隔断层70覆盖,而靠近显示区域一侧的第二无机层97覆盖第二隔断层70和电源线310交界的区域,使得第一边缘被双层包覆,可以有效防止电源线第一边缘的剥离失效。

[0176] 在示例性实施方式中,第一隔断结构和第二隔断结构可以包括第三无机层。形成第三无机层图案可以包括:在形成前述图案的基底上沉积无机材料薄膜,通过图案化工艺对无机材料薄膜进行图案化,形成覆盖第一无机层96、第二无机层97以及隔断槽61的第三无机层98,如图10d、图10e和图10f所示,图10d为图3中A-A向的剖视图,图10e为图6中B-B向的剖视图,图10f为图6中C-C向的剖视图。

[0177] 在示例性实施方式中,第三无机层98作为本公开的第三覆盖层。在一些可能的示例性实施方式中,第三覆盖层可以采用金属材料,本公开在此不做限定。

[0178] 在示例性实施方式中,在显示区域、电路区310、电源线区302和边缘区303,第三无机层98覆盖第一无机层96和第二无机层97,并覆盖隔断槽61的内壁,包括覆盖隔断槽61的侧壁表面和底部表面。第三无机层98对隔断槽内壁的完整包裹保证了隔断结构的完整性,可以保证隔断结构的隔断效果。

[0179] 在示例性实施方式中,第三无机层98可以只覆盖第一隔断结构的第一无机层和隔断槽,或者,第三无机层98可以只覆盖第二隔断结构的第二无机层和隔断槽,或者,第三无机层98可以同时覆盖第一隔断结构的第一无机层、第二隔断结构的第二无机层以及隔断槽。

[0180] 本次工艺后,边缘区303包括基底10、设置在基底10上的复合绝缘层和设置在复合绝缘层上的第一隔断结构,边缘区303设置有多个贯通基底10和复合绝缘层的孔区50,第一隔断结构为环绕孔区50的环形状。

[0181] (15) 形成阳极和连接电极图案。在示例性实施方式中,形成阳极和连接电极图案可以包括:在形成前述图案的基底上沉积导电薄膜,通过图案化工艺对导电薄膜进行图案化,形成阳极71和连接电极72图案,如图11a、图11b和图11c所示,图11a为图3中A-A向的剖视图,图11b为图6中B-B向的剖视图,图11c为图6中C-C向的剖视图。

[0182] 在示例性实施方式中,阳极71位于显示区域的平坦层95上,阳极71通过阳极过孔

与第一晶体管101的第一漏电极连接。连接电极72位于电源线区302的第三开口K3内,且与第三开口K3暴露出的电源线310搭接,实现连接电极72与电源线310的连接。在示例性实施方式中,连接电极72配置为与后续形成的阴极连接,实现阴极通过连接电极72与电源线310的可靠连接。

[0183] 在示例性实施方式中,在电源线区302的第三开口K3内,连接电极72在显示基板平面上的正投影和第一无机层96在显示基板平面上的正投影至少具有部分交叠。连接电极72靠近孔区50的一侧覆盖第一无机层96的边缘,该第一无机层96是搭设在电源线310上的第一无机层96,该边缘是第一无机层96远离孔区50的边缘。由于电源线310的孔区边缘313被第一隔断层60覆盖,第一无机层96覆盖第一隔断层60,而第一无机层96的边缘被连接电极72覆盖,使得电源线的孔区边缘和第一无机层边缘被依次包覆,所形成的多重包覆可以有效防止电源线孔区边缘和第一隔断层外侧边缘的剥离失效。

[0184] 在示例性实施方式中,在电源线区302的第三开口K3内,连接电极72在显示基板平面上的正投影和第二无机层97在显示基板平面上的正投影至少具有部分交叠。连接电极72远离显示区域的一侧覆盖第二无机层97的边缘,该第二无机层97是搭设在电源线310上的第二无机层97,该边缘是第二无机层97靠近显示区域的边缘。由于电源线310的第一边缘311被第二隔断层70覆盖,第二无机层97覆盖第二隔断层70,而第二无机层97的边缘被连接电极72覆盖,使得电源线的第二无机层边缘和第一边缘被依次包覆,所形成的多重包覆可以有效防止电源线的第二无机层边缘和第一边缘的剥离失效。

[0185] 在示例性实施方式中,连接电极72覆盖第一无机层96和第二无机层97的第四宽度L4可以根据实际需要设计,第四宽度L4可以大于0,但小于第三宽度L3。例如,第四宽度L4可以约为第三宽度L3的四分之一至二分之一。

[0186] 在示例性实施方式中,导电薄膜可以采用金属材料或者透明导电材料,金属材料可以包括银(Ag)、铜(Cu)、铝(Al)、钛(Ti)和钼(Mo)中的任意一种或更多种,或上述金属的合金材料,透明导电材料可以包括氧化铟锡(ITO)或氧化铟锌(IZO)。在示例性实施方式中,导电薄膜可以是单层结构,或者是多层复合结构,如ITO/Al/ITO等。

[0187] (16) 形成像素定义层和隔断层图案。在示例性实施方式中,形成像素定义层和隔断层图案可以包括:在形成前述图案的基底上涂覆像素定义薄膜,通过图案化工艺对像素定义薄膜进行图案化,形成像素定义层73、第一隔断层74和第二隔断层75图案,如图12a、图12b和图12c所示,图12a为图3中A-A向的剖视图,图12b为图6中B-B向的剖视图,图12c为图6中C-C向的剖视图。

[0188] 在示例性实施方式中,像素定义层73形成在显示区域,其上开设有像素开口,像素开口内的像素定义层被去掉,暴露出阳极71的表面。在示例性实施方式中,可以在形成像素定义层时形成隔垫柱图案,隔垫柱配置为在后续蒸镀工艺中支撑掩膜板(Mask)。在示例性实施方式中,隔垫柱可以设置在像素开口的外侧,像素定义层和隔垫柱图案可以通过半色调掩膜版(Half Tone Mask)通过同一次图案化工艺形成,本公开在此不做限定。

[0189] 在示例性实施方式中,第一隔断层74可以形成在第一隔断层结构远离孔区50的外侧,为环绕第一隔断层结构的环形坝体。第一隔断层74靠近孔区50的一侧设置在第一隔断层结构远离孔区50一侧的第一无机层96上,第一隔断层74远离孔区50的一侧设置在连接电极72上,且完全覆盖连接电极72靠近孔区50一侧的边缘。在示例性实施方式中,第一隔断层74覆

盖连接电极72的第五宽度L5可以大于或等于 $1\mu\text{m}$,即第一隔断坝74远离孔区一侧的边缘与连接电极72靠近孔区一侧的边缘之间的距离大于或等于 $1\mu\text{m}$,使得连接电极的边缘被第一隔断坝74完整包覆,防止连接电极边缘的剥离失效。通过第五宽度L5的设置,可以使得第一隔断坝74覆盖住连接电极72靠近孔区一侧的边缘,或者覆盖住第一无机层96远离孔区一侧的边缘,或者同时覆盖住连接电极72靠近孔区一侧的边缘和第一无机层96远离孔区一侧的边缘。在示例性实施方式中,连接电极72靠近孔区一侧的边缘在基底上的正投影位于第一隔断坝74在基底上的正投影的范围之内,或者,第一无机层96远离孔区一侧的边缘在基底上的正投影位于第一隔断坝74在基底上的正投影的范围之内,或者,连接电极72靠近孔区一侧的边缘在基底上的正投影和第一无机层96远离孔区一侧的边缘在基底上的正投影均位于第一隔断坝74在基底上的正投影的范围之内。在连接电极72在基底上的正投影和第一无机层96在基底上的正投影至少具有部分交叠时,该部分交叠位于第一隔断坝74在基底上的正投影的范围之内。由于电源线310的孔区边缘313被第一隔断层60覆盖,第一无机层96覆盖第一隔断层60,第一无机层96的边缘被连接电极72覆盖,而连接电极72的边缘被第一隔断坝74覆盖,使得电源线的孔区边缘、第一无机层边缘和连接电极边缘被依次包覆,所形成的多重包覆可以有效防止电源线孔区边缘、第一无机层边缘和连接电极边缘的剥离失效。

[0190] 在示例性实施方式中,第一隔断坝可以设置在电源线区中,实现对膜层边缘的多重包覆。在一些可能的示例性实施方式中,第一隔断坝可以设置在显示区域、电路区、电源线区和边缘区中,在实现对电源线区膜层边缘多重包覆的同时,提高显示区域、电路区和边缘区中第一隔断结构的隔断效果。

[0191] 在示例性实施方式中,第一隔断坝可以设置在隔断槽远离孔区的一侧,此时,在靠近孔区的内侧和远离孔区的外侧,包括第一隔断坝的第一隔断结构具有不同的高度。远离孔区外侧的第一隔断结构的顶部表面(第一隔断坝远离基底的一侧的表面)与基底之间的距离大于靠近孔区内侧的第一隔断结构的顶部表面(第一无机层远离基底的一侧的表面)与基底之间的距离。

[0192] 在示例性实施方式中,第一隔断坝可以同时设置在隔断槽靠近孔区的一侧和远离孔区的一侧,形成环绕孔区50的二个环形坝体。

[0193] 在示例性实施方式中,第二隔断坝75可以形成在第二隔断结构靠近显示区域的一侧,为沿着第一边缘311延伸的线形坝体。第二隔断坝75远离显示区域的一侧设置在第二隔断结构靠近显示区域一侧的第二无机层97上,第二隔断坝75靠近显示区域的一侧设置在连接电极72上,且完全覆盖连接电极72远离显示区域一侧的边缘。在示例性实施方式中,第二隔断坝75覆盖连接电极72的第五宽度L5可以大于或等于 $1\mu\text{m}$,即第二隔断坝75靠近显示区域一侧的边缘与连接电极72远离显示区域一侧的边缘之间的距离大于或等于 $1\mu\text{m}$,使得连接电极的边缘被第二隔断坝75完整包覆,防止连接电极边缘的剥离失效。通过第五宽度L5的设置,可以使得第二隔断坝75覆盖住连接电极72远离显示区域一侧的边缘,或者覆盖住第二无机层97靠近显示区域一侧的边缘,或者同时覆盖住连接电极72远离显示区域一侧的边缘和第二无机层97靠近显示区域一侧的边缘。在示例性实施方式中,连接电极72远离显示区域一侧的边缘在基底上的正投影位于第二隔断坝75在基底上的正投影的范围之内,或者,第二无机层97靠近显示区域一侧的边缘在基底上的正投影位于第二隔断坝75在基底上

的正投影的范围之内,或者,连接电极72远离显示区域一侧的边缘在基底上的正投影和第二无机层97靠近显示区域一侧的边缘在基底上的正投影均位于第二隔断坝75在基底上的正投影的范围之内。在连接电极72在基底上的正投影和第二无机层97在基底上的正投影至少具有部分交叠时,该部分交叠位于第二隔断坝75在基底上的正投影的范围之内。由于电源线310的第一边缘311被第二隔断层70覆盖,第二无机层97覆盖第二隔断层70,第二无机层97的边缘被连接电极72覆盖,而连接电极72的边缘被第二隔断坝75覆盖,使得电源线的边缘、第二无机层边缘和连接电极边缘被依次包覆,所形成的多重包覆可以有效防止电源线的边缘、第二无机层边缘和连接电极边缘的剥离失效。

[0194] 在示例性实施方式中,第二隔断坝可以设置在第二隔断结构靠近显示区域的一侧,实现对膜层边缘的多重包覆。此时,包括第二隔断坝的第二隔断结构具有不同的高度。在一些可能的示例性实施方式中,第二隔断坝可以同时设置在第二隔断结构靠近显示区域的一侧和远离显示区域的一侧,形成沿着第一边缘延伸的二个线形坝体,在实现对膜层边缘多重包覆的同时,提高第二隔断结构的隔断效果。

[0195] 在示例性实施方式中,像素定义层可以采用聚酰亚胺、亚克力或聚对苯二甲酸乙二醇酯等。在平行于显示基板的平面内,像素开口的形状可以是三角形、矩形、多边形、圆形或椭圆形等。在垂直于显示基板的平面内,像素开口的截面形状可以是矩形或者梯形等,第一隔断坝74和第二隔断坝75的截面形状可以是梯形状,隔断坝远离基底一侧的宽度小于隔断坝靠近基底一侧的宽度。

[0196] (17)形成有机发光层图案。在示例性实施方式中,形成有机发光层图案可以包括:在形成前述图案的基底上,通过蒸镀方式或喷墨打印方式形成有机发光层76图案,如图13a、图13b和图13c所示,图13a为图3中A-A向的剖视图,图13b为图6中B-B向的剖视图,图13c为图6中C-C向的剖视图。

[0197] 在示例性实施方式中,有机发光层76可以仅形成在显示区域,有机发光层76通过像素开口与阳极71连接。

[0198] 在示例性实施方式中,由于隔断槽61为侧蚀结构,且第一无机层96和第二无机层97具有凸出隔断槽61上开口的“屋檐”结构,因而显示区域中的有机发光层76在隔断槽61的“屋檐”结构处断开,在隔断槽61的底部形成有机发光块,有机发光块与有机发光层76相互隔离设置。本公开通过设置隔断槽使有机发光层断开,可以截断水氧的传输通道,有效阻断来自孔区的水氧入侵。

[0199] 在示例性实施方式中,由于孔区50内壁的复合绝缘层具有凸出基底的“屋檐”结构,因而显示区域中的有机发光层76在孔区50的“屋檐”结构处断开,在孔区50底部的玻璃载板1上形成有机发光块,有机发光块与有机发光层76相互隔离设置。本公开通过在显示区域的孔区底部形成有机发光块,使得后续形成的无机封装层形成在有机发光块上,由于有机发光材料与玻璃衬底容易分离,因而有效避免了显示基板和玻璃载板剥离过程中膜层不能剥离的情况。

[0200] 在示例性实施方式中,通过掩膜板的设计可以使有机发光层76仅形成在显示区域,或者可以使有机发光层76形成在显示区域,以及形成在电路区301、电源线区302和边缘区303中的任意一个区或多个区中,使得这些区域的隔断槽底部和孔区底部形成有机发光块。

[0201] 在示例性实施方式中,有机发光层可以包括发光层(EML),以及如下任意一种或多种:空穴注入层(HIL)、空穴传输层(HTL)、电子阻挡层(EBL)、空穴阻挡层(HBL)、电子传输层(ETL)和电子注入层(EIL)。在示例性实施方式中,有机发光层可以通过采用精细金属掩模版(Fine Metal Mask,简称FMM)或者开放式掩膜版(Open Mask)蒸镀制备形成,或者采用喷墨工艺制备形成。

[0202] 在示例性实施方式中,可以采用如下制备方法制备有机发光层。先采用开放式掩膜版依次蒸镀空穴注入层和空穴传输层,在显示基板上形成空穴注入层和空穴传输层的共通层。随后,采用精细金属掩模版在红色子像素蒸镀电子阻挡层和红色发光层,在绿色子像素蒸镀电子阻挡层和绿色发光层,在蓝色子像素蒸镀电子阻挡层和蓝色发光层,相邻子像素的电子阻挡层和发光层可以有少量的交叠(例如,交叠部分占各自发光层图案的面积小于10%),或者可以是隔离的。随后,采用开放式掩膜版依次蒸镀空穴阻挡层、电子传输层和电子注入层,在显示基板上形成空穴阻挡层、电子传输层和电子注入层的共通层。

[0203] 在示例性实施方式中,电子阻挡层可以作为发光器件的微腔调节层,通过设计电子阻挡层的厚度,可以使得阴极和阳极之间有机发光层的厚度满足微腔长度的设计。在一些示例性实施方式中,可以采用有机发光层中的空穴传输层、空穴阻挡层或电子传输层作为发光器件的微腔调节层,本公开在此不做限定。

[0204] 在示例性实施方式中,发光层可以包括主体(Host)材料和掺杂在主体材料中的客体(Dopant)材料,发光层客体材料的掺杂比例为1%至20%。在该掺杂比例范围内,一方面发光层主体材料可将激子能量有效转移给发光层客体材料来激发发光层客体材料发光,另一方面发光层主体材料对发光层客体材料进行了“稀释”,有效改善了发光层客体材料分子间相互碰撞、以及能量间相互碰撞引起的荧光淬灭,提高了发光效率和器件寿命。在示例性实施方式中,掺杂比例是指客体材料的质量与发光层的质量之比,即质量百分比。在示例性实施方式中,可以通过多源蒸镀工艺共同蒸镀主体材料和客体材料,使主体材料和客体材料均匀分散在发光层中,可以在蒸镀过程中通过控制客体材料的蒸镀速率来调控掺杂比例,或者通过控制主体材料和客体材料的蒸镀速率比来调控掺杂比例。在示例性实施方式中,发光层的厚度可以约为10nm至50nm。

[0205] 在示例性实施方式中,空穴注入层可以采用无机的氧化物,如钼氧化物、钛氧化物、钒氧化物、铌氧化物、钽氧化物、铬氧化物、锆氧化物、铪氧化物、钽氧化物、银氧化物、钨氧化物或锰氧化物,或者可以采用强吸电子体系的p型掺杂剂和空穴传输材料的掺杂物。在示例性实施方式中,空穴注入层的厚度可以约为5nm至20nm。

[0206] 在示例性实施方式中,在示例性实施方式中,空穴传输层可以采用空穴迁移率较高的材料,如芳胺类化合物,其取代基团可以是咪唑、甲基苄、螺苄、二苯并噻吩或咪喃等。在示例性实施方式中,空穴传输层的厚度可以约为40nm至150nm。

[0207] 在示例性实施方式中,空穴阻挡层和电子传输层可以采用芳族杂环化合物,例如苯并咪唑衍生物、咪唑并吡啶衍生物、苯并咪唑并菲啶衍生物等咪唑衍生物;嘧啶衍生物、三嗪衍生物等嘧啶衍生物;喹啉衍生物、异喹啉衍生物、菲咯啉衍生物等包含含氮六元环结构的化合物(也包括在杂环上具有氧化膦系的取代基的化合物)等。在示例性实施方式中,空穴阻挡层的厚度可以约为5nm至15nm,电子传输层的厚度可以约为20nm至50nm。

[0208] 在示例性实施方式中,电子注入层可以采用碱金属或者金属,例如氟化锂(LiF)、

镱 (Yb)、镁 (Mg) 或钙 (Ca) 等材料,或者这些碱金属或者金属的化合物等。在示例性实施方式中,电子注入层的厚度可以约为0.5nm至2nm。

[0209] (18) 形成阴极图案。在示例性实施方式中,形成阴极图案可以包括:在形成前述图案的基底上,通过蒸镀方式形成阴极77图案,如图14a、图14b和图14c所示所示,图14a为图3中A-A向的剖视图,图14b为图6中B-B向的剖视图,图14c为图6中C-C向的剖视图。在示例性实施方式中,阴极可以采用镁 (Mg)、银 (Ag)、铝 (Al)、铜 (Cu) 和锂 (Li) 中的任意一种或多种,或采用上述金属中任意一种或多种制成的合金。

[0210] 在示例性实施方式中,可拉伸的阴极77可以形成在显示区域、电路区301和电源线区302,可以是连通在一起的整体结构。显示区域的阴极77与有机发光层76连接,实现了有机发光层76同时与阳极71和阴极77连接。电源线区302的阴极77与第三开口K3暴露出的连接电极72连接,由于电源线310与连接电极72连接,连接电极72与阴极77连接,因而实现了阴极77与电源线310的连接。

[0211] 在示例性实施方式中,由于隔断槽61为侧蚀结构,且第一无机层96和第二无机层97具有凸出隔断槽61上开口的“屋檐”结构,因而显示区域、电路区301和电源线区302中的阴极77在隔断槽61的“屋檐”结构处断开,在隔断槽61的底部形成阴极块,阴极块与阴极77相互隔离设置。

[0212] 在示例性实施方式中,由于孔区50内壁的复合绝缘层具有凸出基底的“屋檐”结构,因而显示区域、电路区301和电源线区302中的阴极77在孔区50的“屋檐”结构处断开,在孔区50底部的玻璃基板1上形成阴极块,阴极块与阴极77相互隔离设置。本公开通过设置隔断槽使阴极断开,可以截断水氧的传输通道,有效阻断来自孔区的水氧入侵。

[0213] 在示例性实施方式中,在显示区域,阴极块设置在隔断槽61底部和孔区50底部的有机发光块上。在电路区301和电源线区302,阴极块设置在隔断槽61的底部和孔区50底部的玻璃衬底1上。本公开通过在电路区和电源线区的孔区底部形成阴极块,使得后续形成的无机封装层形成在阴极块上,由于蒸镀形成的阴极块与玻璃衬底容易分离,因而有效避免了显示基板和玻璃载板剥离过程中膜层不能剥离的情况。

[0214] 在示例性实施方式中,在电源线区302,整体结构的阴极77完全包裹第一隔断坝74和第二隔断坝75。由于电源线310的孔区边缘313被第一隔断层60覆盖,第一无机层96覆盖第一隔断层60,第一无机层96的边缘被连接电极72覆盖,连接电极72的边缘被第一隔断坝74覆盖,而第一隔断坝74被阴极77完全覆盖,使得电源线的孔区边缘、第一无机层边缘、连接电极边缘和第一隔断坝被依次包覆,所形成的多重包覆可以进一步防止电源线孔区边缘、第一无机层边缘和连接电极边缘的剥离失效,且保证了结构表面的平滑。由于电源线310的第一边缘311被第二隔断层70覆盖,第二无机层97覆盖第二隔断层70,第二无机层97的边缘被连接电极72覆盖,连接电极72的边缘被第二隔断坝75覆盖,而第二隔断坝75被阴极77完全覆盖,使得电源线的第二边缘、第二无机层边缘、连接电极边缘和第二隔断坝被依次包覆,所形成的多重包覆可以进一步防止电源线的第二边缘、第二无机层边缘和连接电极边缘的剥离失效,且保证了结构表面的平滑。

[0215] 在示例性实施方式中,通过掩膜板的设计可以在边缘区303形成阴极,使得边缘区的隔断槽底部和孔区底部形成阴极块。

[0216] (19) 形成光学耦合层图案。在示例性实施方式中,形成光学耦合层图案可以包括:

在形成前述图案的基底上,通过蒸镀方式形成光学耦合层78图案,如图15a、图15b和图15c所示,图15a为图3中A-A向的剖视图,图15b为图6中B-B向的剖视图,图15c为图6中C-C向的剖视图。

[0217] 在示例性实施方式中,光学耦合层78可以形成在显示区域、电路区301、电源线区302和边缘区303,可以是连通在一起的整体结构。在显示区域、电路区301和电源线区302,光学耦合层78设置在阴极77上,在边缘区303,光学耦合层78设置在复合绝缘层和第一隔断结构上。

[0218] 在示例性实施方式中,由于隔断槽61为侧蚀结构,且第一无机层96和第二无机层97具有凸出隔断槽61上开口的“屋檐”结构,因而光学耦合层78在隔断槽61的“屋檐”结构处断开,在隔断槽61的底部形成光学耦合块,光学耦合块与光学耦合层78相互隔离设置。

[0219] 在示例性实施方式中,由于孔区50内壁的复合绝缘层具有凸出基底的“屋檐”结构,因而光学耦合层78在孔区50的“屋檐”结构处断开,在孔区50底部的玻璃载板1上形成光学耦合块,光学耦合块与光学耦合层78相互隔离设置。本公开通过设置隔断槽使光学耦合块断开,可以截断水氧的传输通道,有效阻断来自孔区的水氧入侵。

[0220] 在示例性实施方式中,在显示区域、电路区301和电源线区302,光学耦合块设置在隔断槽61和孔区50底部的阴极块上。在边缘区303,光学耦合块设置在隔断槽61的底部和孔区50底部的玻璃衬底1上。本公开通过在边缘区的孔区底部形成光学耦合块,使得后续形成的无机封装层形成在光学耦合块上,由于蒸镀形成的光学耦合块与玻璃衬底容易分离,因而有效避免了显示基板和玻璃载板剥离过程中膜层不能剥离的情况。

[0221] 在示例性实施方式中,边缘区的光学耦合层覆盖第一无机层远离孔区一侧的边缘,在一定程度上可以防止边缘区的第一无机层边缘的剥离失效。

[0222] 在示例性实施方式中,光学耦合层的折射率可以大于阴极的折射率,有利于光取出并增加出光效率。光学耦合层的材料可以采用有机材料,或者采用无机材料,或者采用有机材料和无机材料,可以是单层、多层或复合层,本公开在此不做限定。

[0223] 在示例性实施方式中,当光波(电磁波)入射到金属与电介质分界面时,金属表面的自由电子发生集体振荡,电磁波与金属表面自由电子耦合而形成的一种沿着金属表面传播的近场电磁波,如果电子的振荡频率与入射光波的频率一致就会产生共振,在共振状态下电磁场的能量被有效地转变为金属表面自由电子的集体振动能,这时就形成的一种特殊的电磁模式:电磁场被局限在金属表面很小的范围内并发生增强,这种现象就被称为表面等离子激元(Surface Plasmon Polariton,简称SPP)效应,该效应会导致出射光效率降低。本公开示例性实施例通过设置光学耦合层,可以有效减少表面等离子激元现象,以减少光损耗,有效提高了发光器件内部的耦合出光效率,更利于发挥器件的出光特性。此外,由于阴极对出射光具有半透半反作用,通过在阴极上设置光学耦合层,可以有效调节出射光的反射率和透过率,并有效调节光学微谐振腔的腔长,提高出射光强度。

[0224] 至此,制备完成发光结构层。在显示区域,发光结构层包括阳极71、有机发光层76、阴极77和光学耦合层78,有机发光层76设置在阳极71和阴极77之间。

[0225] (20) 形成封装层图案。在示例性实施方式中,形成封装层图案可以包括:在形成前述图案的基底上,利用开放式掩模板采用沉积方式沉积第一无机封装薄膜,在显示区域、电路区301、电源线区302和边缘区303形成第一封装层81。随后,利用喷墨打印工艺打印有机

封装材料,对有机封装材料进行图案化,去掉孔区及孔区附近的有机封装材料,固化成膜后,在显示区域、电路区301、电源线区302和边缘区303形成第二封装层82。随后,利用开放式掩模板采用沉积方式沉积第二无机封装薄膜,在显示区域、电路区301、电源线区302和边缘区303形成第三封装层83,如图16a、图16b和图16c所示,图16a为图3中A-A向的剖视图,图16b为图6中B-B向的剖视图,图16c为图6中C-C向的剖视图。

[0226] 在示例性实施方式中,在显示区域、电路区310、电源线区302和边缘区303,第一封装层81设置在光学耦合层78上,并覆盖隔断槽61和孔区50的内壁,覆盖隔断槽61和孔区50底部的光学耦合块。第一封装层81对孔区和隔断槽的完整包裹保证了封装完整性,不仅有效隔绝了来自孔区的水氧,而且隔断槽对封装层形成钉扎点,可以进一步防止膜层边缘的剥离失效。第二封装层82设置在第一封装层81上,并完全填充隔断槽61,孔区及孔区附近区域的第二封装层82被去掉,暴露出第一封装层81的表面。在孔区以外区域,第三封装层83设置在第二封装层82上,形成无机材料/有机材料/无机材料的叠层结构,在孔区及孔区附近区域,第三封装层83设置在第一封装层81上,形成无机材料/无机材料的叠层结构。孔区以外区域的无机材料/有机材料/无机材料叠层结构可以保证有效的封装,孔区及孔区附近区域的无机材料/无机材料叠层结构可以进一步保证封装完整性,有效隔绝来自孔区的水氧。

[0227] 在示例性实施例中,第一封装薄膜可以采用硅氧化物(SiO_x)、硅氮化物(SiN_x)和氮氧化硅(SiON)中的任意一种或多种,可以是单层、多层或复合层,可以保证外界水氧无法进入发光结构层。有机封装材料可以采用树脂材料,起到包覆显示基板各个膜层的作用,以提高结构稳定性和平坦性。

[0228] 在示例性实施方式中,第一封装层和第二封装层构成封装层。在示例性实施方式中,制备完成封装层后,可以在封装层上形成触摸结构层(TSP),触摸结构层可以包括触控电极层,或者包括触控电极层和触控绝缘层,本公开在此不作限定。

[0229] 后续工艺中,可以通过图案化工艺对孔区进行刻蚀,刻蚀掉孔区底部的膜层,形成通孔。由于刻蚀工艺基本上是沿着覆盖通孔内壁的第一封装层的表面进行刻蚀,因而最终刻蚀形成的通孔内壁可以包含基底段、有机材料段和无机材料段,且基底段、有机材料段和无机材料段沿着从基底到第一封装层的方向排布。

[0230] 在示例性实施方式中,显示区域的孔区内壁中,基底段可以包括由第一柔性材料层、第一无机材料层、第二柔性材料层和第二无机材料层形成的内壁,有机材料段可以包括由有机材料块、阴极块和光学耦合块形成的内壁,无机材料段可以是由第一封装层形成的内壁。

[0231] 在示例性实施方式中,电路区和电源线区的孔区内壁中,基底段可以包括由第一柔性材料层、第一无机材料层、第二柔性材料层和第二无机材料层形成的内壁,有机材料段可以包括由阴极块和光学耦合块形成的内壁,无机材料段可以是由第一封装层形成的内壁。

[0232] 在示例性实施方式中,边缘区的孔区内壁中,基底段可以包括由第一柔性材料层、第一无机材料层、第二柔性材料层和第二无机材料层形成的内壁,有机材料段可以是由光学耦合块形成的内壁,无机材料段可以是由第一封装层形成的内壁。

[0233] 后续工艺中,可以通过激光剥离工艺将显示基板与玻璃衬底剥离。本公开示例性实施例在孔区内形成有机材料,后续形成的第一封装层形成在有机材料上,在刻蚀形成通

孔中,即使通孔底部的第一封装层未被完全刻蚀掉,残留有部分第一封装层,但残留的第一封装层设置在有机材料上,由于有机材料与玻璃衬底之间的粘着力较弱,因而激光剥离工艺中有机材料很容易与玻璃衬底分离,有效避免了显示基板和玻璃载板剥离过程中膜层不能剥离的情况。

[0234] 在示例性实施方式中,在制备柔性显示基板时,显示基板的制备过程还可以包括贴附背膜、切割等工艺,本公开在此不作限定。

[0235] 一种设置拉伸孔的显示基板中,不仅存在剥离过程中膜层不能有效剥离的问题,而且存在封装失效的问题。研究发现,封装失效在一定程度上是由于隔断结构中的膜层边缘出现剥离(peeling)造成的,特别是电源线边缘的剥离。通常,显示基板拉伸变形中会使隔断结构承受较大的拉力,这些拉力作用在膜层边缘会导致膜层边缘出现剥离,在膜层边缘形成空洞。当封装层出现裂缝时,外界的水氧可以通过裂缝进入空洞,并沿着空洞形成的通道流通,直至扩散到发光结构层,导致封装失效。进一步研究发现,剥离过程中膜层不能有效剥离在一定程度上是由于拉伸孔内存在无机封装层残留造成的。目前的孔区刻蚀工艺中,很难完全刻蚀掉孔区内的结构层,特别是边缘区中直接沉积在玻璃衬底上的第一封装层,使得孔区底部会残留有部分贴合在玻璃衬底上的第一封装层。当孔区底部残留有部分第一封装层时,由于第一封装层与玻璃衬底之间的粘着力较强,使得剥离工艺中部分第一封装层未能与玻璃衬底分离,而残留在玻璃衬底上的第一封装层会使封装层出现拉拽裂缝(Crack),进而导致封装失效。

[0236] 通过本公开示例性实施例显示基板的结构及其制备过程可以看出,本公开示例性实施例通过在电源线边缘所在区域形成边缘多重包覆结构,有效避免了膜层边缘的剥离,特别是电源线边缘的剥离。本公开示例性实施例中,电源线的孔区边缘和第一边缘被隔断层覆盖,隔断层被无机层覆盖,无机层的边缘被连接电极覆盖,连接电极的边缘被隔断坝覆盖,隔断坝被阴极覆盖,使得电源线边缘、无机层边缘、连接电极边缘和隔断坝被依次包覆,所形成的边缘多重包覆结构可以有效避免电源线边缘、无机层边缘和连接电极边缘的剥离失效,可拉伸的边缘结构稳定,信赖性好,避免了在膜层边缘形成水氧传输通道,有效保证了显示基板的封装效果。本公开示例性实施例通过在孔区内形成有机材料,使得后续形成的第一封装层设置在有机材料上,有机材料可以与玻璃衬底无损分离,不仅避免了显示基板的膜层不能与玻璃衬底分离的情况,而且避免了第一封装层出现拉拽裂缝,有效保证了显示基板的封装效果。本公开示例性实施例显示基板的制备过程具有良好的工艺兼容性,工艺实现简单,易于实施,生产效率高,生产成本低,良品率高。

[0237] 图17a和图17b为本公开示例性实施例另一种显示基板的剖面结构示意图,图17a示意了电路区301和电源线区302交界处的剖面结构,为图6中B-B向的剖视图,图17b示意了电源线区302和边缘区303交界处的剖面结构,为图6中C-C向的剖视图。在示例性实施方式中,显示区域的膜层结构、电源线区的复合绝缘层和电源线与前述实施例基本上相同。

[0238] 在示例性实施方式中,第一隔断结构包括环绕孔区50的第一隔断层60、设置在第一隔断层60上的第一无机层96和设置在第一无机层96上的第三无机层98,第一隔断层60上设置有环绕孔区50的隔断槽61,第一无机层96上设置有环绕孔区50的隔断孔,隔断孔和隔断槽连通。位于隔断孔周边的第一无机层96相对于隔断槽61的侧壁具有突出部,突出部和隔断槽的侧壁形成内陷结构,第三无机层98覆盖第一无机层96,并覆盖隔断槽61的内壁。

[0239] 在示例性实施方式中,第一隔断结构中的第一隔断层60覆盖电源线310靠近孔区50一侧的孔区边缘313,第一隔断结构中远离孔区50一侧的第一无机层96和第三无机层98与电源线310不直接接触,即第一无机层96和第三无机层98在基底上的正投影与电源线310在基底上的正投影没有交叠。

[0240] 在示例性实施方式中,连接电极72靠近孔区50的一侧与第一隔断结构中远离孔区50一侧的第一无机层96和第三无机层98不直接接触,第一无机层96和第三无机层98在基底上的正投影与连接电极72在基底上的正投影没有交叠。

[0241] 在示例性实施方式中,第一隔断坝74设置在第一隔断结构远离孔区50的一侧,第一隔断坝74靠近孔区50的一侧覆盖第一无机层96和第三无机层98远离孔区50一侧的边缘,第一无机层96和第三无机层98在基底上的正投影与第一隔断坝74在基底上的正投影存在重叠区域。第一隔断坝74远离孔区50的一侧覆盖连接电极72靠近孔区50一侧的边缘,连接电极72在基底上的正投影与第一隔断坝74在基底上的正投影存在重叠区域。

[0242] 在示例性实施方式中,第二隔断结构包括沿着第一边缘311延伸的第二隔断层70、设置在第二隔断层70上的第二无机层97和设置在第二无机层97上的第三无机层98,第二隔断层70上设置有沿着第一边缘311延伸的隔断槽61,第二无机层97上设置有沿着第一边缘311延伸的隔断孔,隔断孔和隔断槽连通。位于隔断孔周边的第二无机层97相对于隔断槽61的侧壁具有突出部,突出部和隔断槽的侧壁形成内陷结构,第三无机层98覆盖第二无机层97,并覆盖隔断槽61的内壁。

[0243] 在示例性实施方式中,第二隔断结构中的第二隔断层70覆盖电源线310的第一边缘311,第二隔断结构中靠近显示区域一侧的第二无机层97与电源线310不直接接触,第二无机层97和第三无机层98在基底上的正投影与电源线310在基底上的正投影没有交叠。

[0244] 在示例性实施方式中,连接电极72靠近第一边缘311的一侧与第二隔断结构中靠近显示区域一侧第二无机层97和第三无机层98不直接接触,第二无机层97和第三无机层98在基底上的正投影与连接电极72在基底上的正投影没有交叠。

[0245] 在示例性实施方式中,第二隔断坝75设置在所述第二隔断结构靠近显示区域的一侧,第二隔断坝75远离显示区域的一侧覆盖第二无机层97和第三无机层98靠近显示区域一侧的边缘,第二无机层97和第三无机层98在基底上的正投影与第二隔断坝75在基底上的正投影存在重叠区域。第二隔断坝75靠近显示区域的一侧覆盖连接电极72靠近第一边缘311一侧的边缘,连接电极72在基底上的正投影与第二隔断坝75在基底上的正投影存在重叠区域。

[0246] 在示例性实施方式中,阴极77包裹第一隔断坝74和第二隔断坝75,即阴极77覆盖第一隔断坝74和第二隔断坝75暴露出的全部表面。

[0247] 在示例性实施方式中,第一隔断层60和第二隔断层70可以与驱动电路层中的平坦层同层设置,第一隔断坝74和第二隔断坝75可以与发光结构层中的像素定义层同层设置,第一无机层和第二无机层同层设置,且与显示区域中的一个绝缘层同层设置,第三无机层可以与显示区域中的另一个绝缘层同层设置。

[0248] 在示例性实施方式中,本公开示例性实施例另一种显示基板的制备过程可以包括如下操作。

[0249] (21)至(23)制备基底、驱动结构层和隔断层等图案的过程,与前述实施例的制备

过程(11)至(13)相同。

[0250] (24-1)形成隔断槽图案。在示例性实施方式中,形成隔断槽图案可以包括:在形成前述图案的基底上沉积无机材料薄膜,通过图案化工艺对无机材料薄膜进行图案化,形成覆盖第一隔断层60部分表面的第一无机层96、覆盖第二隔断层70部分表面的第二无机层97以及设置在第一隔断层60和第二隔断层70上的隔断槽61,如图18a和图18b,图18a为图6中B-B向的剖视图,图18b为图6中C-C向的剖视图。

[0251] 在示例性实施方式中,对于电源线区302中第一隔断结构的第一无机层96,第一无机层96靠近孔区50的一侧覆盖第一隔断层60靠近孔区50一侧的表面,第一无机层96远离孔区50的一侧位于第一隔断层60远离基底一侧的表面上,第一隔断层60远离孔区50一侧的部分表面没有被第一无机层96覆盖,因而第一无机层96远离孔区50的一侧与电源线310不直接连接,第一无机层96在基底上的正投影与电源线310在基底上的正投影没有重叠区域。

[0252] 在示例性实施方式中,对于电源线区302中第二隔断结构的第二无机层97,第二无机层97远离显示区域的一侧覆盖第二隔断层70远离显示区域一侧的表面,第二无机层97靠近显示区域的一侧位于第二隔断层70远离基底一侧的表面上,第二隔断层70靠近显示区域一侧的部分表面没有被第二无机层97覆盖,因而第二无机层97靠近显示区域的一侧与电源线310不直接连接,第二无机层97在基底上的正投影与电源线310在基底上的正投影没有重叠区域。

[0253] 在示例性实施方式中,对于边缘区303中第一隔断结构的第一无机层96,第一无机层96覆盖第一隔断层60的外表面。

[0254] 在示例性实施方式中,第一隔断结构和第二隔断结构中形成具有侧蚀结构的隔断槽的结构和过程与前述示例性实施例相近。

[0255] (24-2)形成第三无机层图案。在示例性实施方式中,形成第三无机层图案可以包括:在形成前述图案的基底上沉积无机材料薄膜,通过图案化工艺对无机材料薄膜进行图案化,形成第三无机层98图案,如图19a和图19b,图19a为图6中B-B向的剖视图,图19b为图6中C-C向的剖视图。

[0256] 在示例性实施方式中,第三无机层98设置在第一无机层96和第二无机层97远离基底的一侧,并覆盖隔断槽61的内壁,覆盖内壁包括覆盖隔断槽61的侧壁表面和底部表面。第三无机层98对隔断槽内壁的完整包裹保证了隔断结构的完整性,可以保证隔断结构的隔断效果。

[0257] 在示例性实施方式中,对于电源线区302中第一隔断结构的第三无机层98,第三无机层98靠近孔区50的一侧覆盖第一无机层96靠近孔区50一侧的表面,第三无机层98远离孔区50的一侧位于第一无机层96远离基底一侧的表面上,且第三无机层98远离孔区50一侧的边缘与第一无机层96远离孔区50一侧的边缘基本上平齐,因而第三无机层98远离孔区50的一侧与电源线310不直接连接,第一无机层96和第三无机层98在基底上的正投影与电源线310在基底上的正投影没有重叠区域。

[0258] 在示例性实施方式中,对于电源线区302中第二隔断结构的第三无机层98,第三无机层98远离显示区域的一侧覆盖第二无机层97远离显示区域一侧的表面,第三无机层98靠近显示区域的一侧位于第二无机层97远离基底一侧的表面上,且第三无机层98靠近显示区域一侧的边缘与第二无机层97靠近显示区域一侧的边缘基本上平齐,因而第三无机层98靠

近显示区域的一侧与电源线310不直接连接,第二无机层97和第三无机层98在基底上的正投影与电源线310在基底上的正投影没有重叠区域。

[0259] 在示例性实施方式中,第一隔断层60和设置在第一隔断层60上的隔断槽61、设置在第一隔断层60上的第一无机层96和设置在第一无机层96上的隔断孔、以及设置在第一无机层96上和覆盖隔断槽内壁的第三无机层98组成第一隔断结构,第一隔断结构形成在环绕孔区50的隔断区51,为环绕孔区50的环形隔断结构。

[0260] 在示例性实施方式中,第二隔断层70和设置在第二隔断层70上的隔断槽61、设置在第二隔断层70上的第二无机层97和设置在第二无机层97上的隔断孔、以及设置在第二无机层97上和覆盖隔断槽内壁的第三无机层98组成第二隔断结构,第二隔断结构形成在第一边缘311远离显示区域的一侧,为沿着第一边缘311延伸的线形隔断结构。

[0261] (25) 形成连接电极图案。在示例性实施方式中,形成连接电极图案可以包括:在形成前述图案的基底上沉积导电薄膜,通过图案化工艺对导电薄膜进行图案化,形成连接电极图案,如图20a和图20b所示,图20a为图6中B-B向的剖视图,图20b为图6中C-C向的剖视图。

[0262] 在示例性实施方式中,连接电极72设置在电源线区302远离基底的一侧,实现连接电极72与电源线310的连接。

[0263] 在示例性实施方式中,连接电极72靠近孔区50一侧的边缘与第一隔断结构间隔一段距离,连接电极72与第一隔断层60、第一无机层96和第三无机层98均没有接触连接,连接电极72在基底上的正投影与第一隔断结构中的第一隔断层60、第一无机层96和第三无机层98在基底上的正投影没有重叠。

[0264] 在示例性实施方式中,连接电极72远离显示区域一侧的边缘与第二隔断结构间隔一段距离,连接电极72与第二隔断层70、第二无机层97和第三无机层98均没有接触连接,连接电极72在基底上的正投影与第二隔断结构中的第二隔断层70、第二无机层97和第三无机层98在基底上的正投影没有重叠。

[0265] (26) 形成隔断坝图案。在示例性实施方式中,形成隔断坝图案可以包括:在形成前述图案的基底上涂覆像素定义薄膜,通过图案化工艺对像素定义薄膜进行图案化,形成第一隔断坝74和第二隔断坝75图案,如图21a和图21b所示,图21a为图6中B-B向的剖视图,图21b为图6中C-C向的剖视图。

[0266] 在示例性实施方式中,第一隔断坝74可以形成在第一隔断结构远离孔区50的外侧,为环绕第一隔断结构的环形坝体。第一隔断坝74靠近孔区50的一侧设置在第一隔断结构远离孔区50一侧的第三无机层98上,且完全覆盖第一无机层96和第三无机层98远离孔区50一侧的边缘。第一隔断坝74远离孔区50的一侧设置在连接电极72上,且完全覆盖连接电极72靠近孔区50一侧的边缘。这样,第一隔断坝74同时覆盖住连接电极72靠近孔区50一侧的边缘、第一无机层96和第三无机层98远离孔区50一侧的边缘。在示例性实施方式中,连接电极72靠近孔区50一侧的边缘在基底上的正投影位于第一隔断坝74在基底上的正投影的范围之内,第一无机层96和第三无机层98远离孔区50一侧的边缘在基底上的正投影位于第一隔断坝74在基底上的正投影的范围之内。由于电源线310的孔区边缘313被第一隔断层60覆盖,而第一无机层96和第三无机层98的边缘、连接电极72的边缘被第一隔断坝74覆盖,使得电源线的孔区边缘、第一无机层和第三无机层边缘、连接电极边缘被包覆,可以有效防止电源线

孔区边缘、第一无机层和第三无机层边缘、连接电极边缘的剥离失效。

[0267] 在示例性实施方式中,第二隔断坝75可以形成在第二隔断结构靠近显示区域的一侧,为沿着第一边缘311延伸的线形坝体。第二隔断坝75远离显示区域的一侧设置在第二隔断结构靠近显示区域一侧的第三无机层98上,且完全覆盖第二无机层97和第三无机层98靠近显示区域一侧的边缘。第二隔断坝75靠近显示区域的一侧设置在连接电极72上,且完全覆盖连接电极72远离显示区域一侧的边缘。这样,第二隔断坝75同时覆盖住连接电极72远离显示区域一侧的边缘、第二无机层97和第三无机层98靠近显示区域一侧的边缘。在示例性实施方式中,连接电极72远离显示区域一侧的边缘在基底上的正投影位于第二隔断坝75在基底上的正投影的范围之内,第二无机层97和第三无机层98靠近显示区域一侧的边缘在基底上的正投影位于第二隔断坝75在基底上的正投影的范围之内。由于电源线310的第一边缘311被第二隔断层70覆盖,而第二无机层97和第三无机层98的边缘、连接电极72的边缘被第二隔断坝75覆盖,使得电源线的边缘、第二无机层边缘和第三无机层边缘、连接电极边缘被依次包覆,可以有效防止电源线的边缘、第二无机层和第三无机层边缘、连接电极边缘的剥离失效。

[0268] (27)至(30)形成有机发光层、阴极、光学耦合层、封装层及其后续工艺过程,与前述实施例的制备过程(17)至(20)相同。

[0269] 本公开示例性实施例通过在电源线边缘所在区域形成隔断坝的覆盖结构,有效避免了膜层边缘的剥离,特别是电源线边缘的剥离。

[0270] 本公开示例性实施方式中,电源线的孔区边缘和第一边缘被隔断层覆盖,无机层的边缘和连接电极的边缘被隔断坝覆盖,不仅可以有效避免电源线边缘、无机层边缘和连接电极边缘的剥离失效,可拉伸的边缘结构稳定,信赖性好,避免了在膜层边缘形成水氧传输通道,有效保证了显示基板的封装效果,而且通过设置无机层与电源线不接触、无机层与连接电极不接触,可以降低工艺难度,减少因为膜层段差导致材料残留,有效保证了工艺质量,提高了良品率。此外,通过在孔区内形成有机材料,使得后续形成的第一封装层设置在有机材料上,有机材料可以与玻璃衬底无损分离,不仅避免了显示基板的膜层不能与玻璃衬底分离的情况,而且避免了第一封装层出现拉拽裂缝,有效保证了显示基板的封装效果。本公开示例性实施方式显示基板的制备过程具有良好的工艺兼容性,工艺实现简单,易于实施,生产效率高,生产成本低,良品率高。

[0271] 本公开示例性实施方式显示基板的结构及其制备过程仅仅是一种示例性说明。在示例性实施方式中,可以根据实际需要变更相应结构以及增加或减少图案化工艺。例如,孔区外侧可以设置多个依次套设的第一隔断结构。又如,第一边缘远离显示区域的一侧可以设置多个依次设置的第二隔断结构,本公开在此不做限定。

[0272] 本公开还提供了一种显示装置,包括前述实施例的显示基板。显示装置可以为:手机、平板电脑、电视机、显示器、笔记本电脑、数码相框或导航仪等任何具有显示功能的产品或部件。

[0273] 虽然本公开所揭露的实施方式如上,但所述的内容仅为便于理解本公开而采用的实施方式,并非用以限定本公开。任何本公开所属领域内的技术人员,在不脱离本公开所揭露的精神和范围的前提下,可以在实施的形式及细节上进行任何的修改与变化,但本申请的专利保护范围,仍须以所附的权利要求书所界定的范围为准。

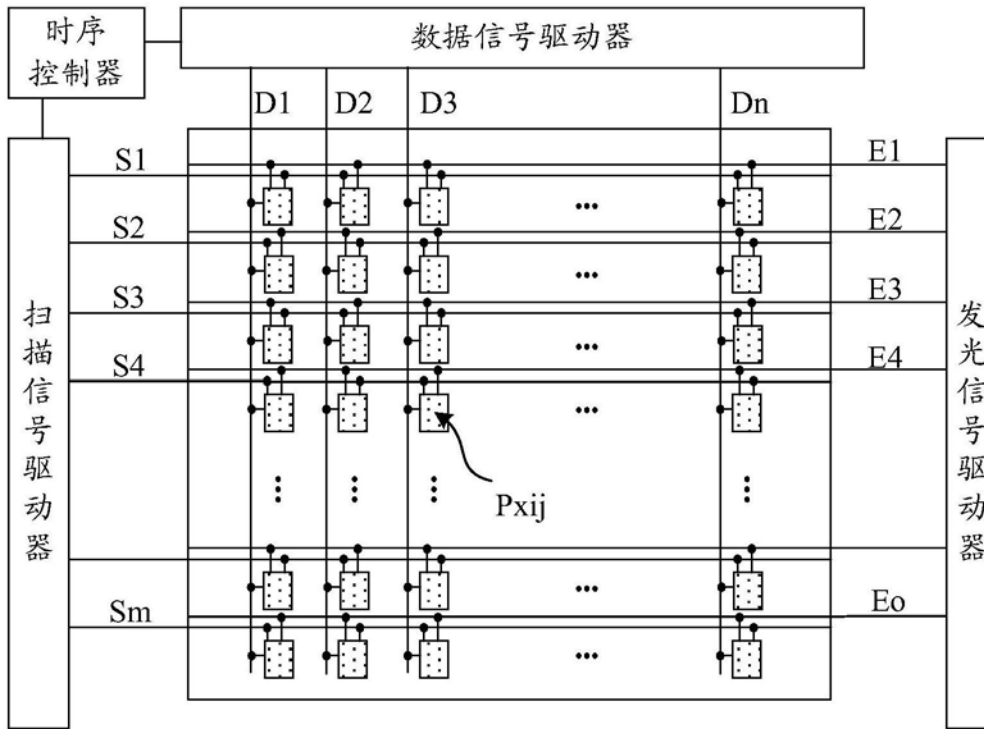


图1

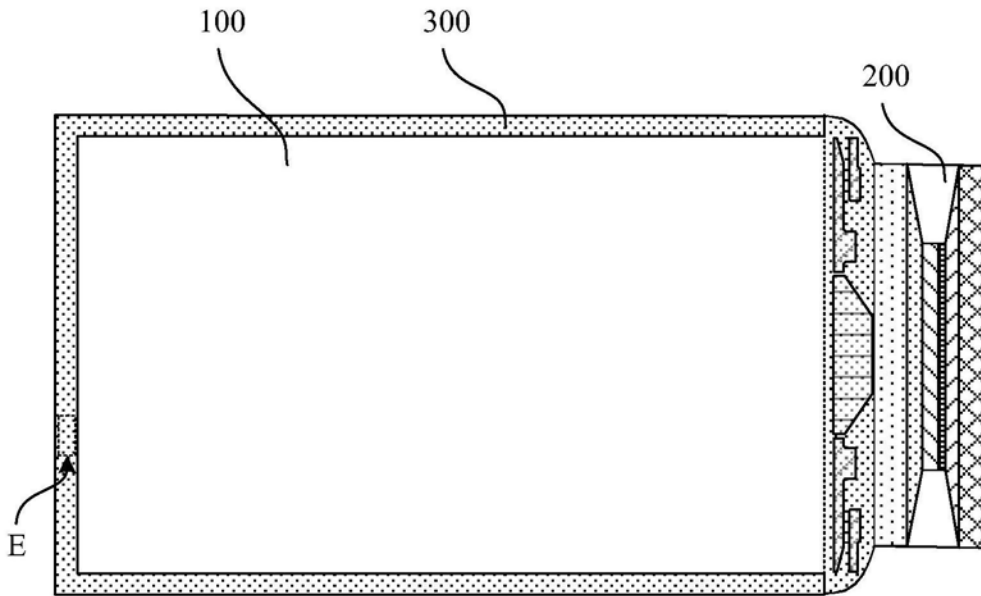


图2

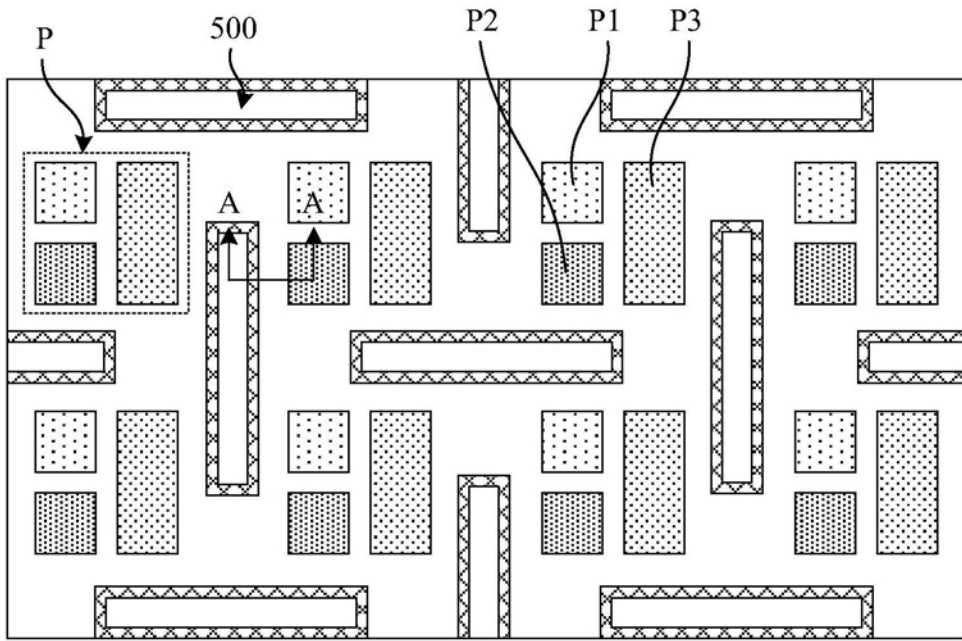


图3

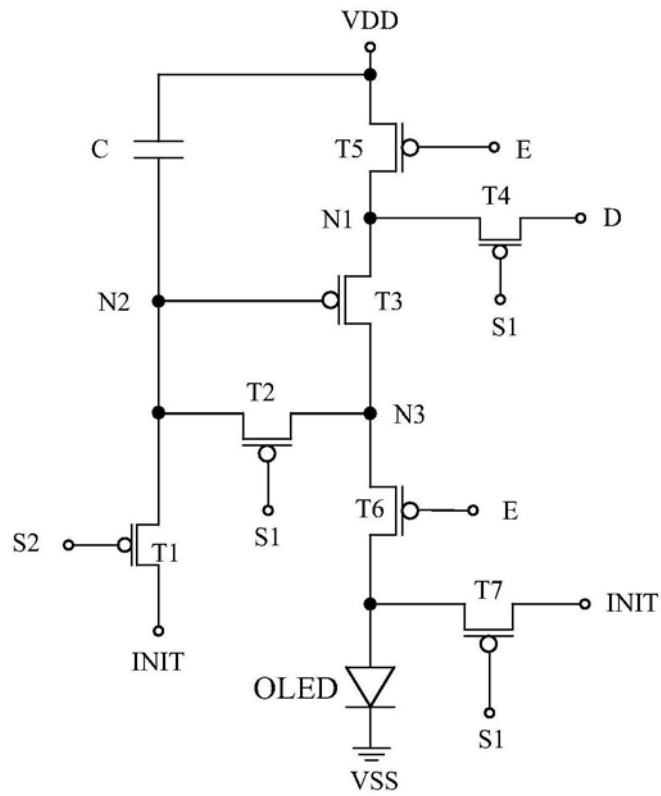


图4

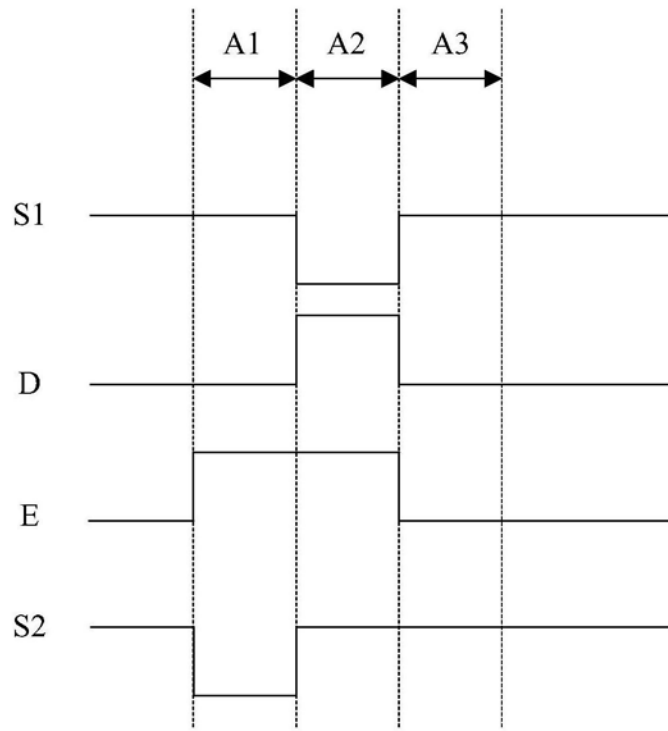


图5

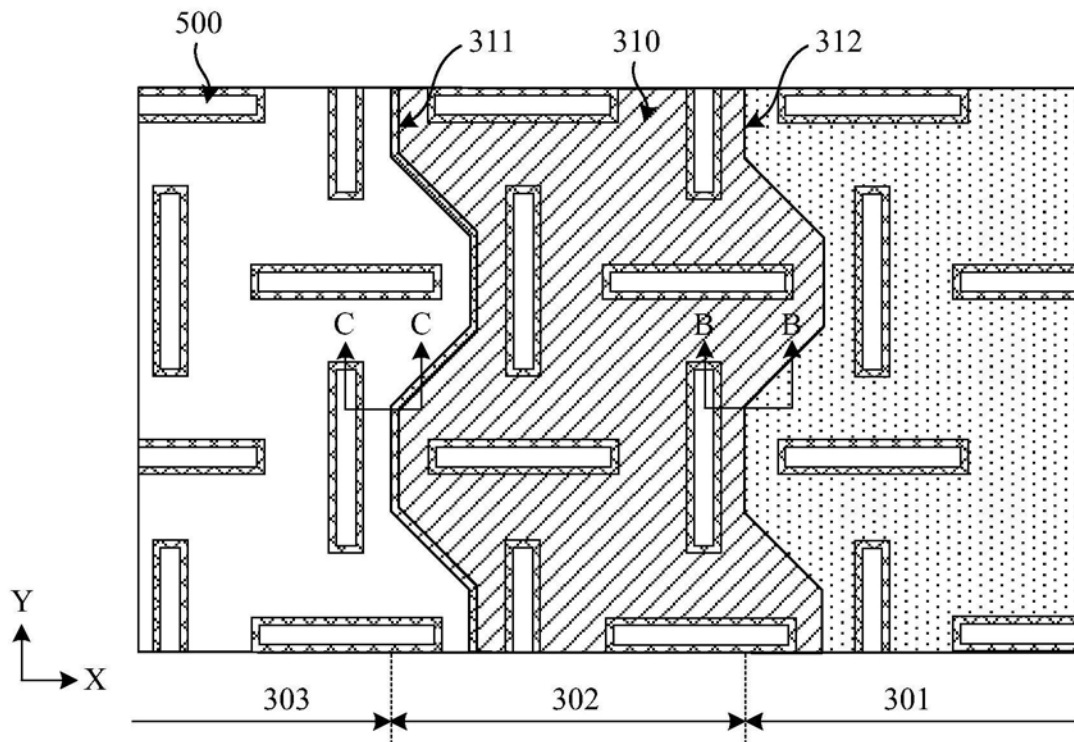


图6

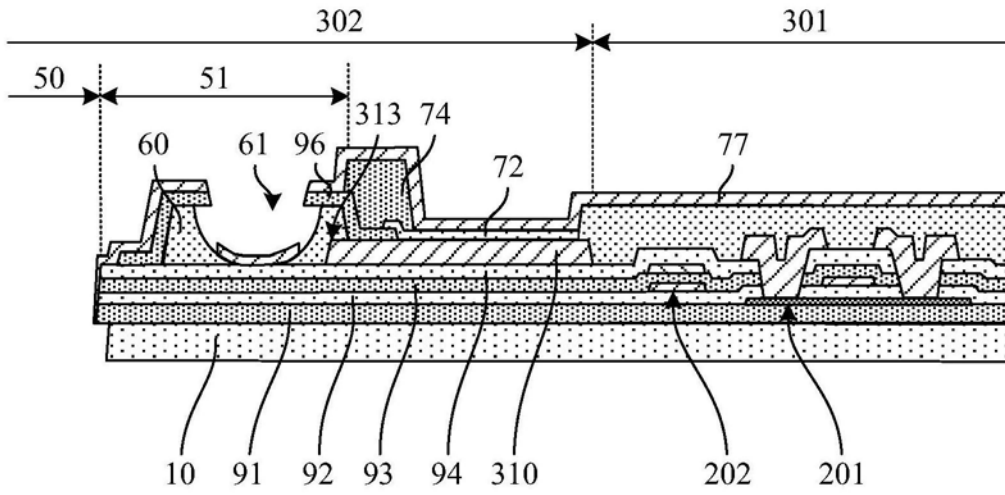


图7a

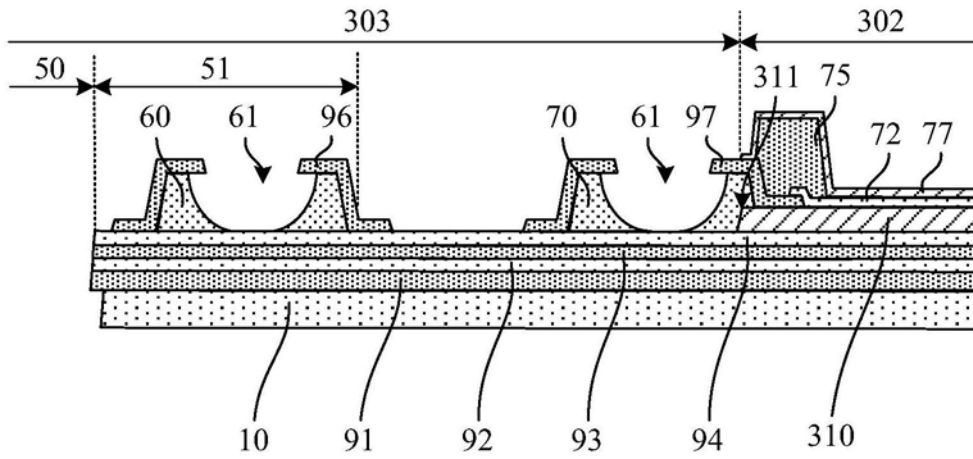


图7b

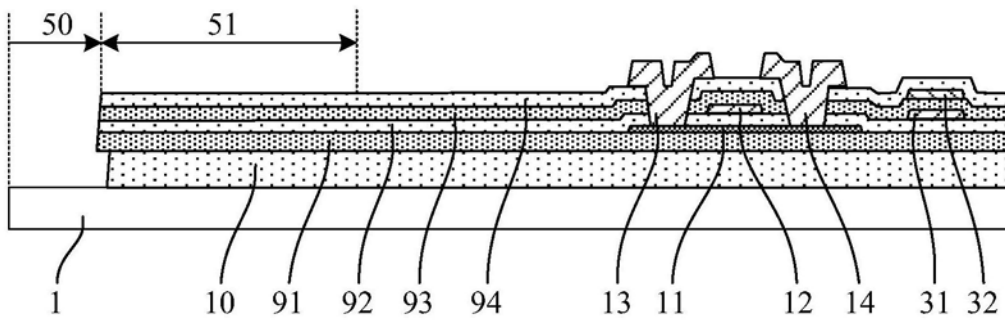


图8a

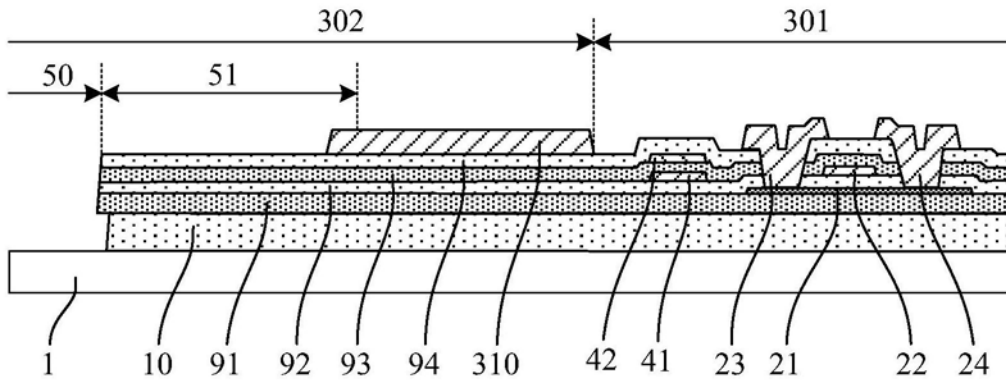


图8b

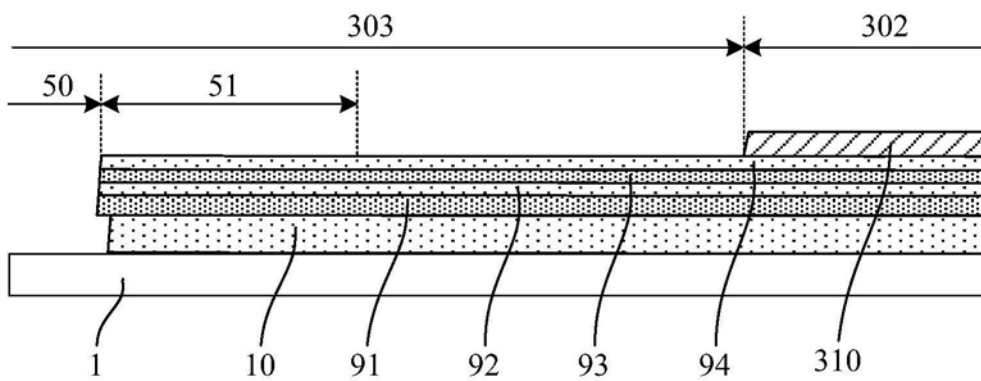


图8c

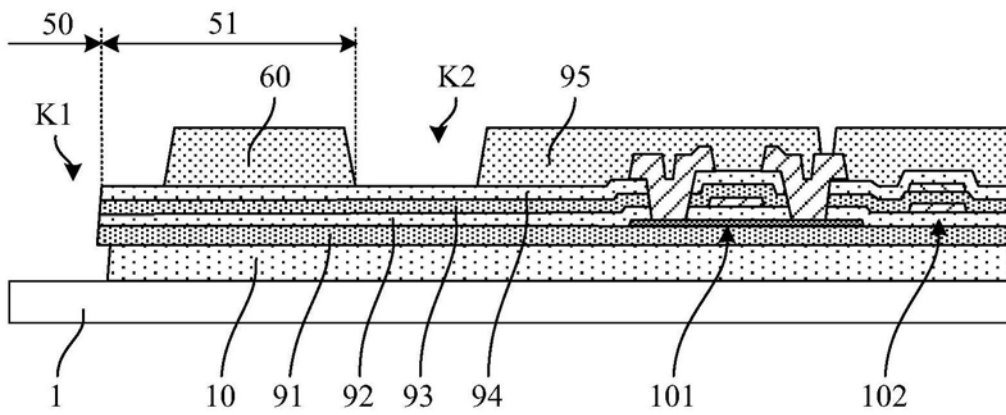


图9a

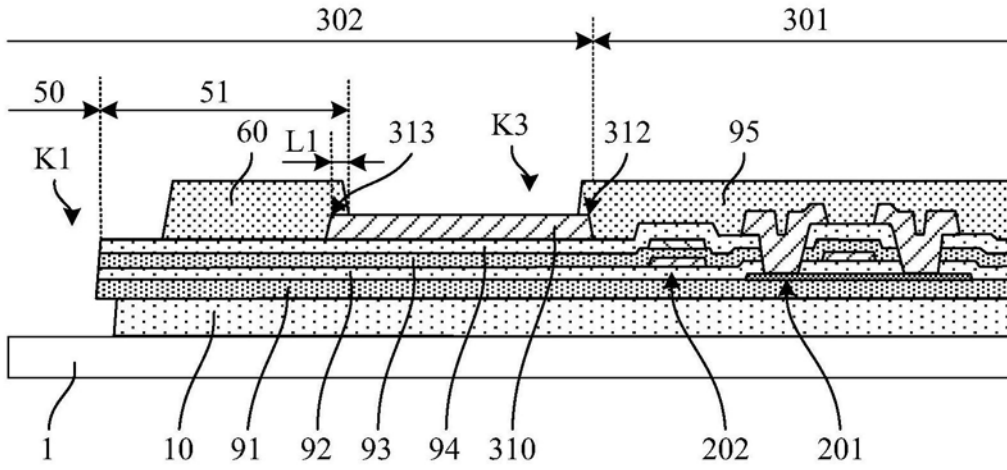


图9b

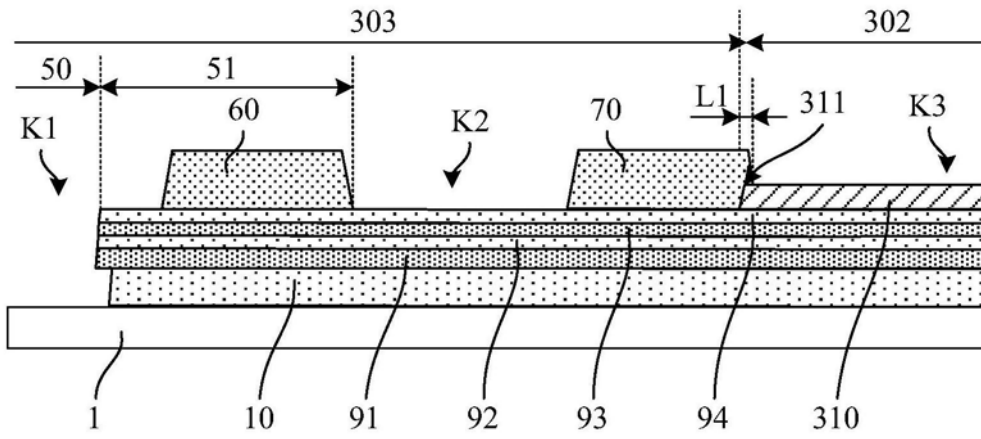


图9c

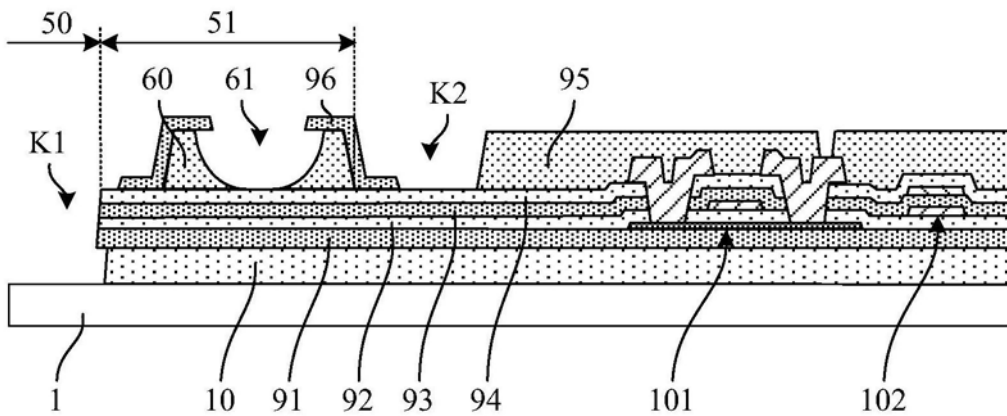


图10a

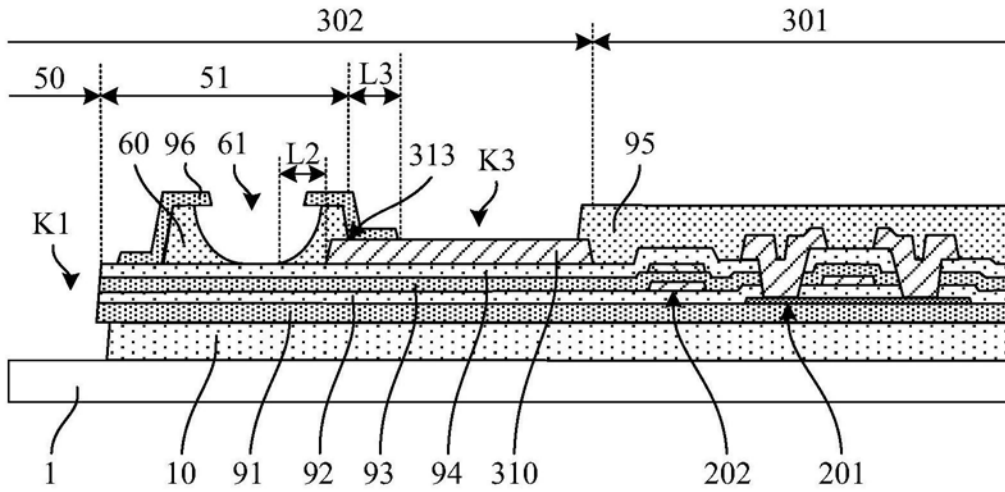


图10b

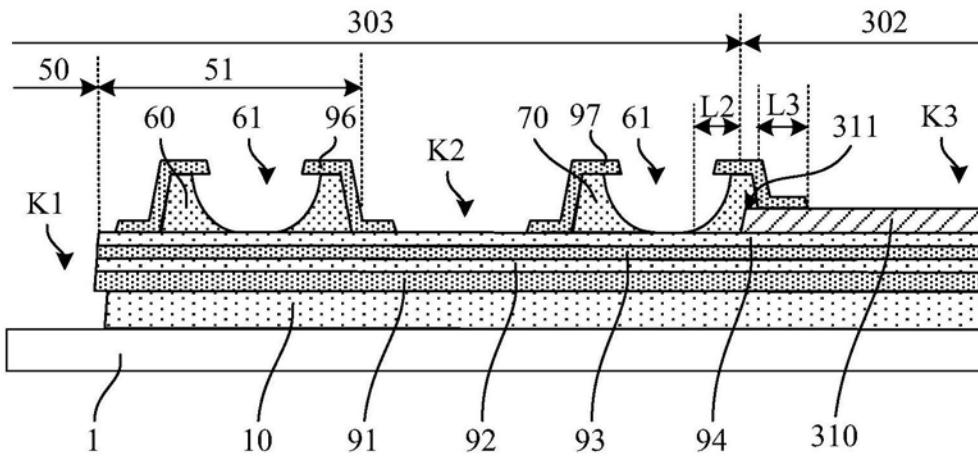


图10c

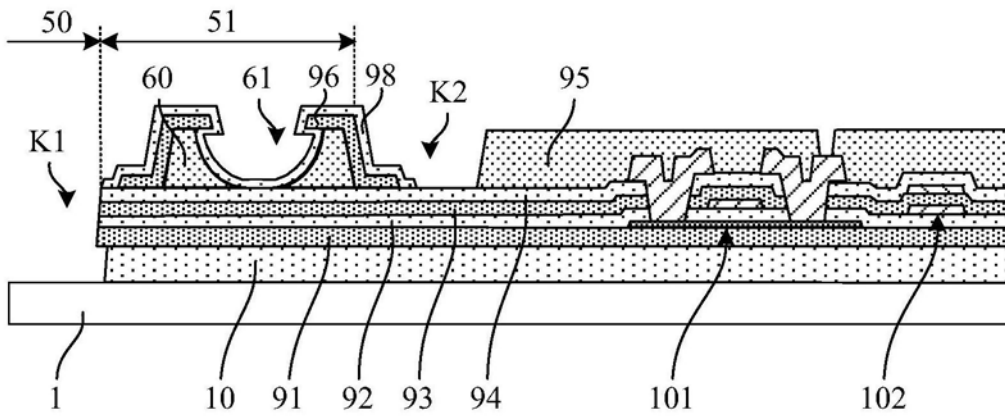


图10d

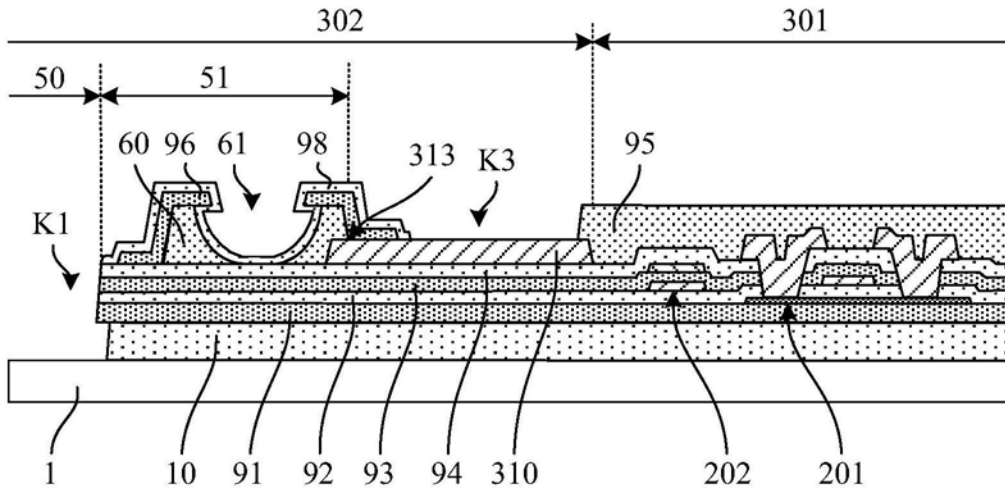


图10e

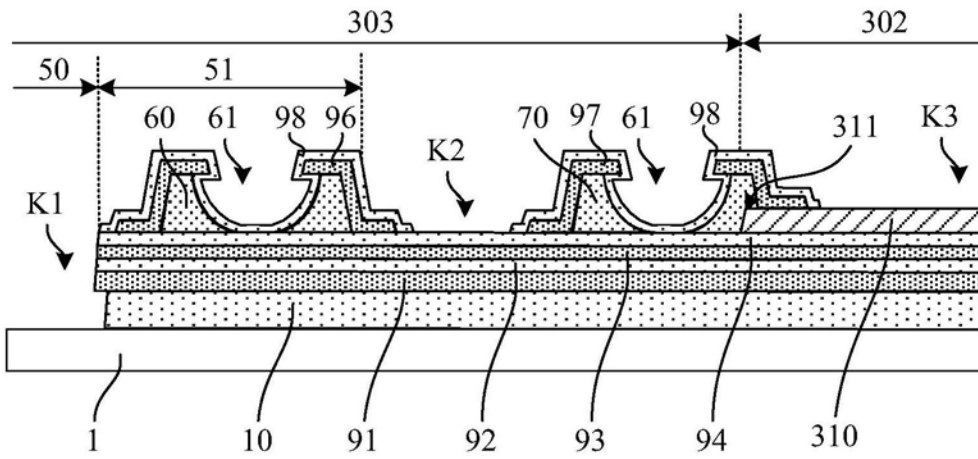


图10f

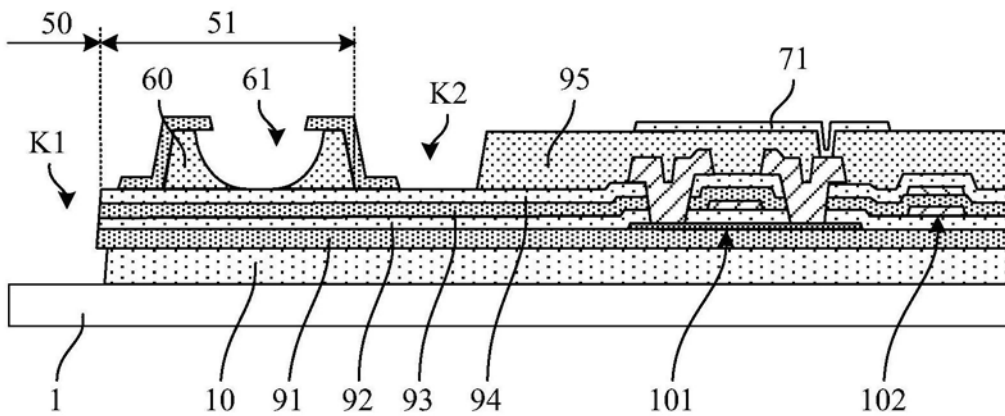


图11a

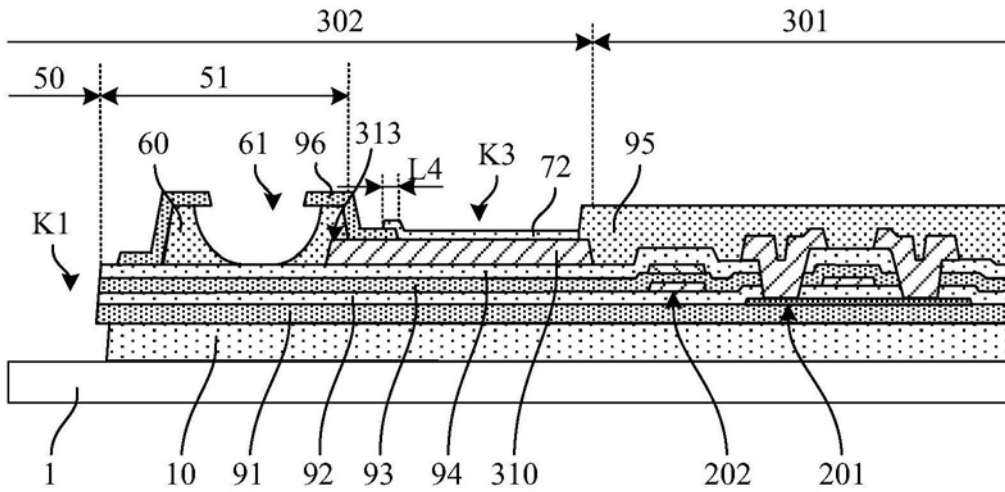


图11b

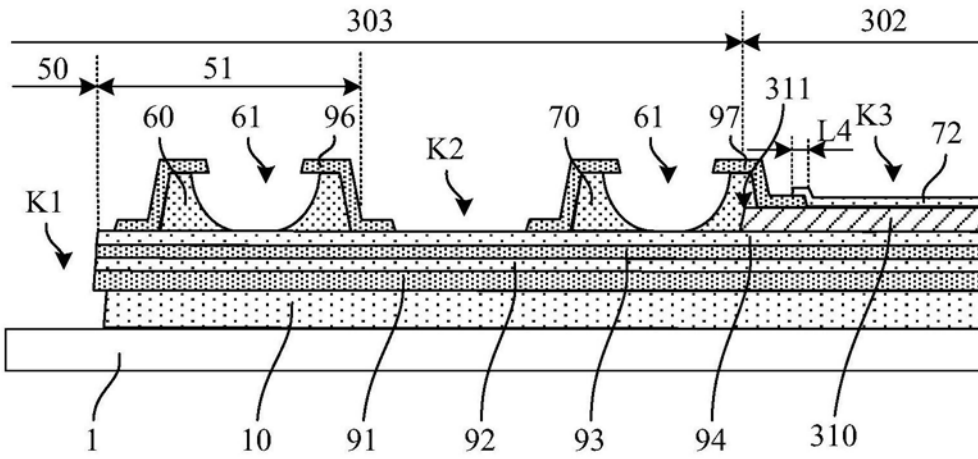


图11c

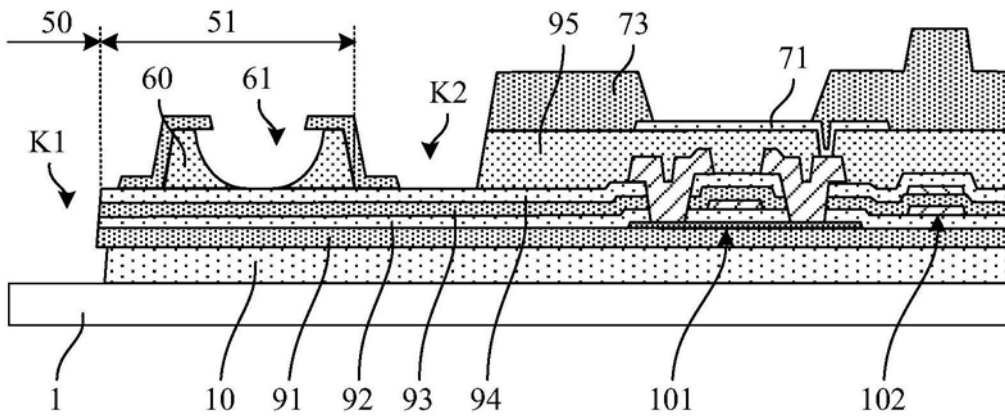


图12a

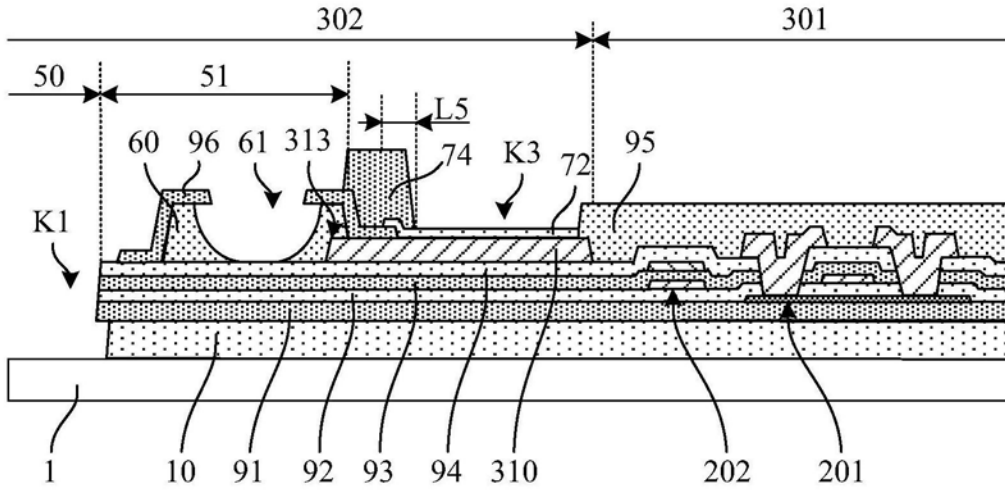


图12b

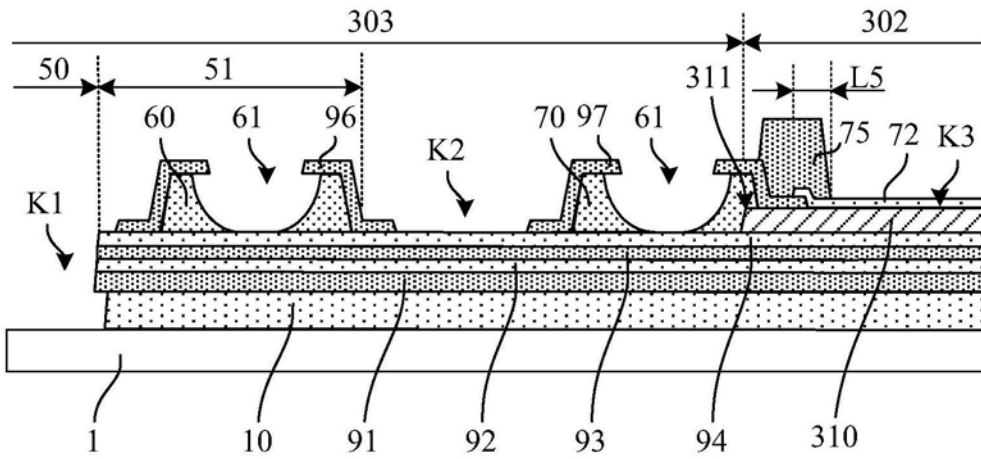


图12c

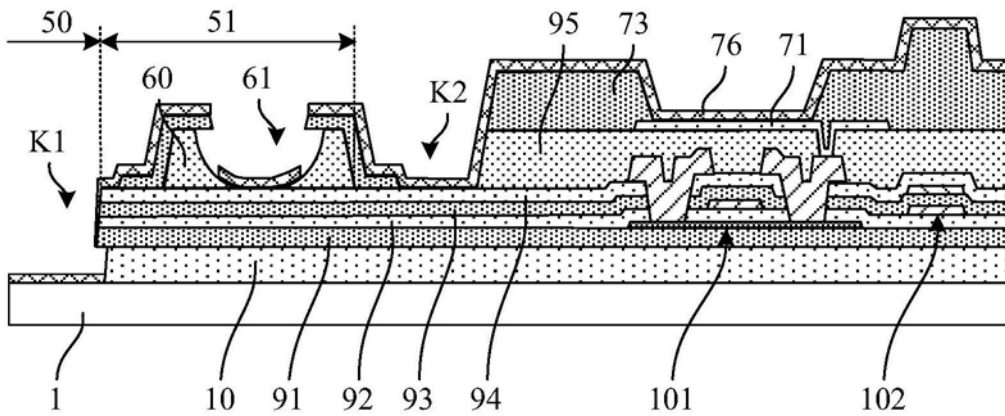


图13a

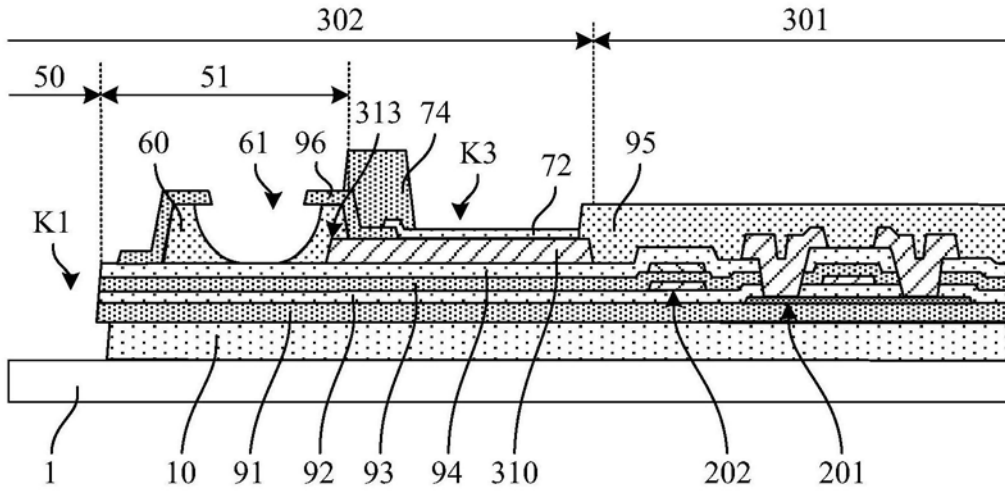


图13b

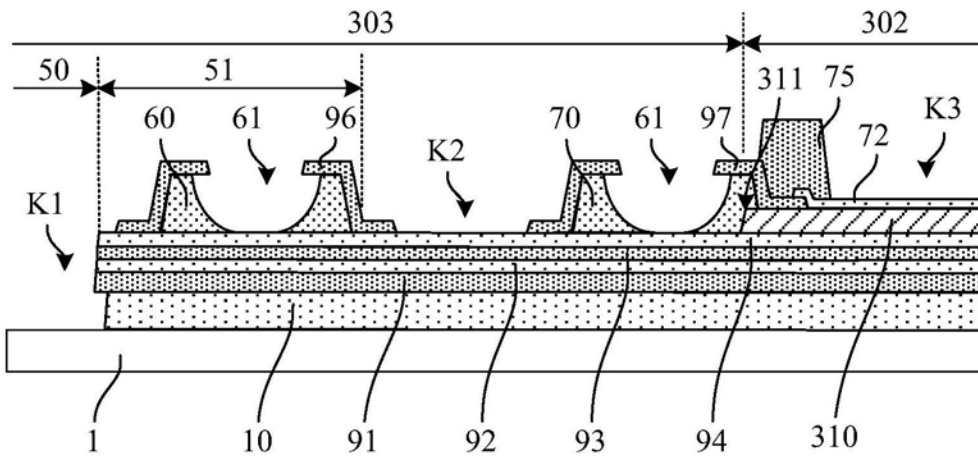


图13c

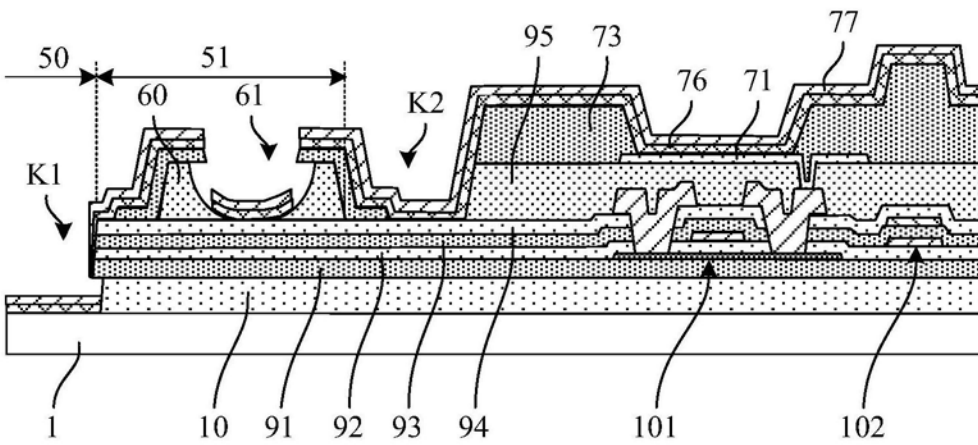


图14a

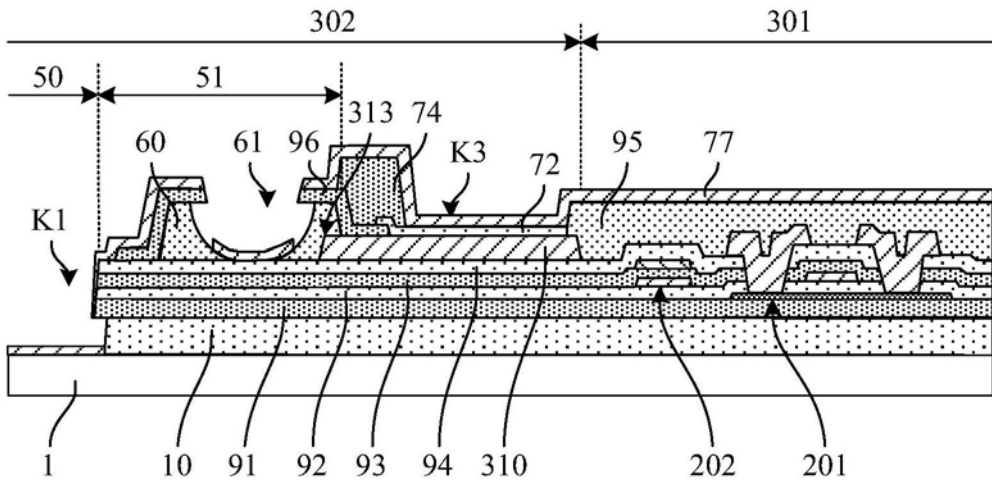


图14b

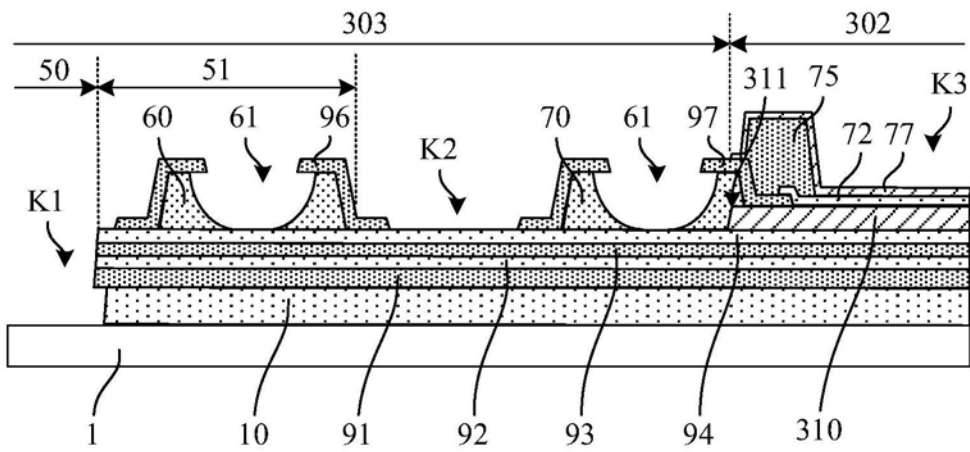


图14c

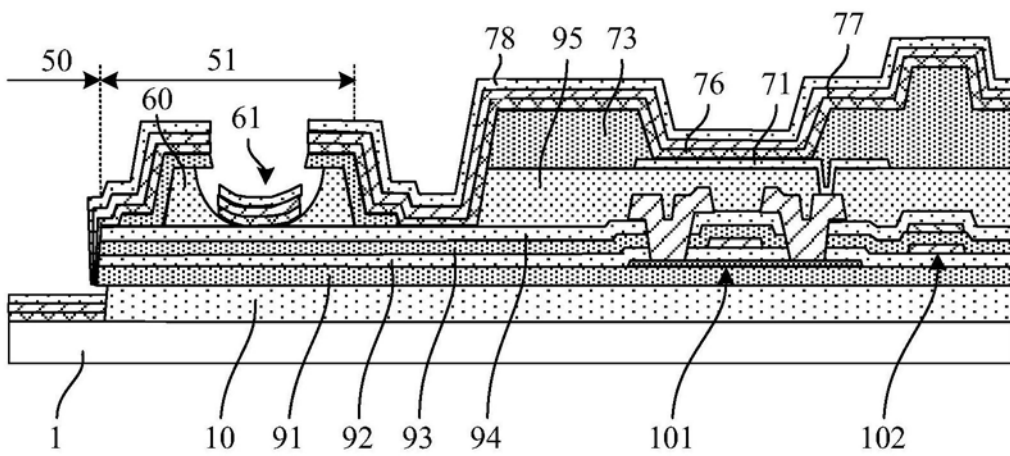


图15a

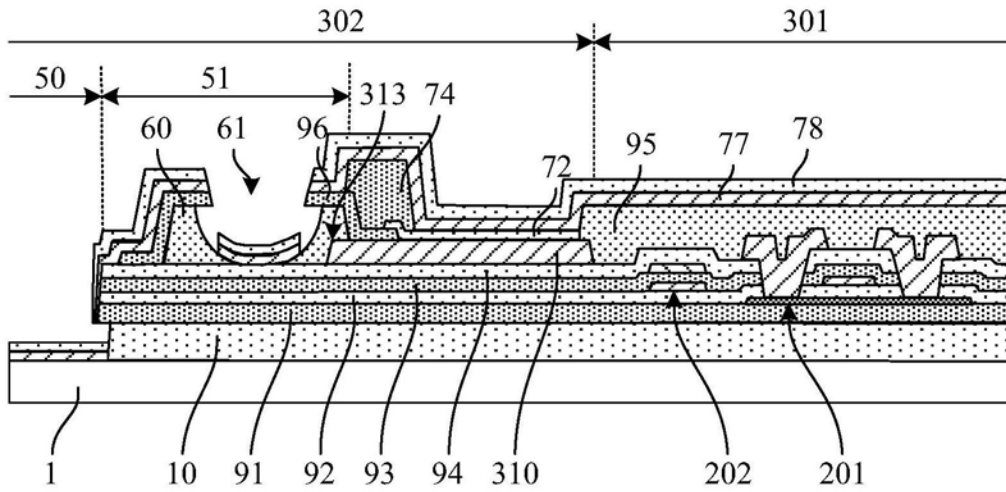


图15b

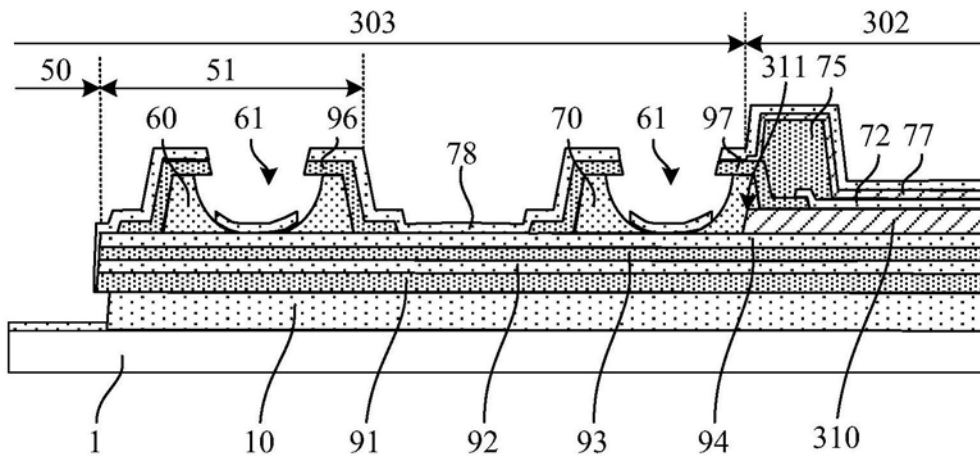


图15c

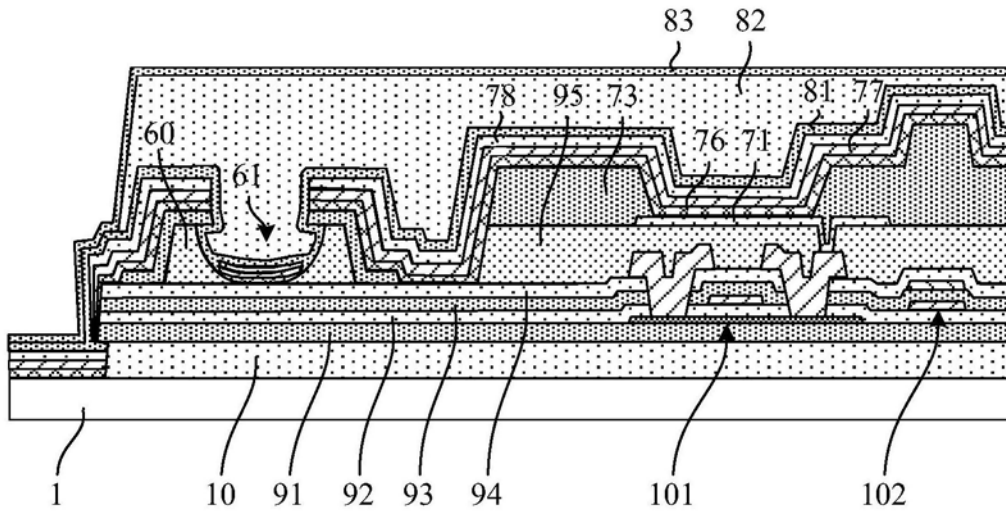


图16a

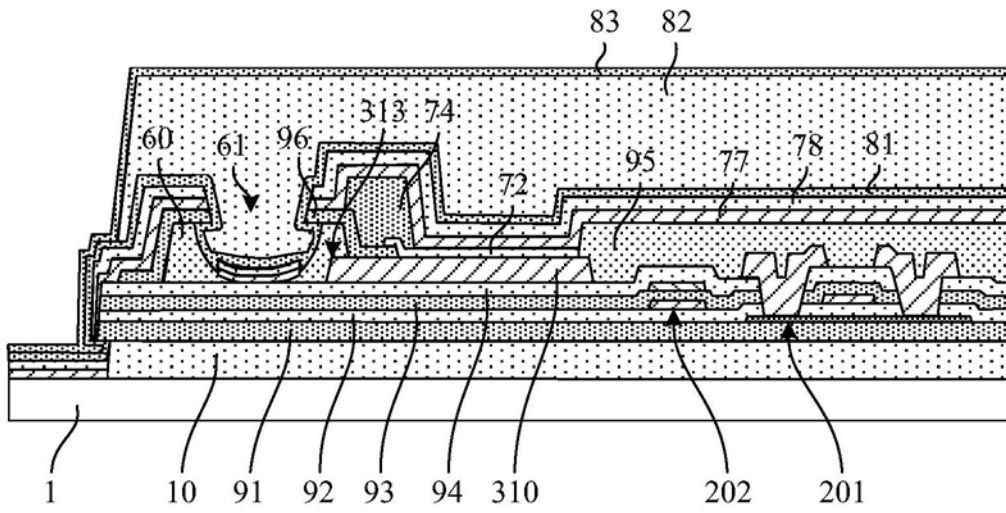


图16b

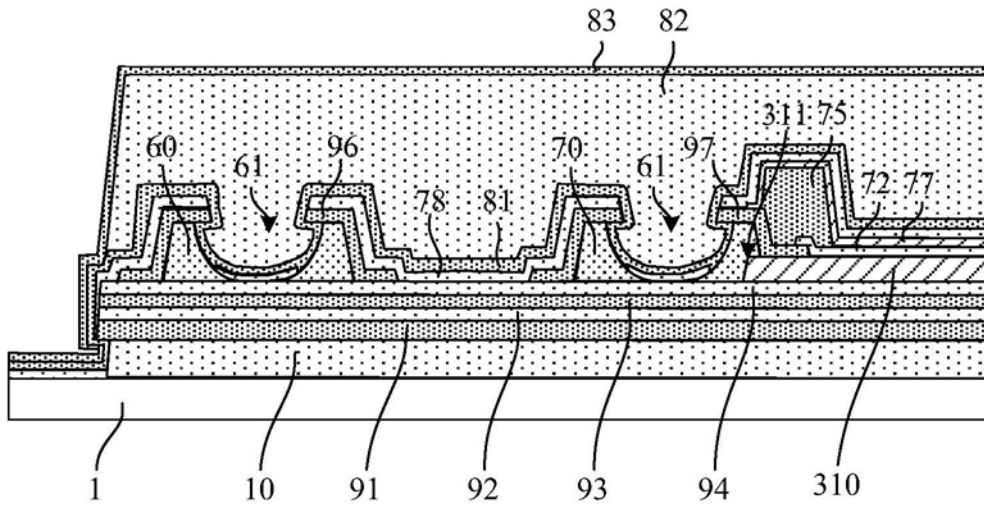


图16c

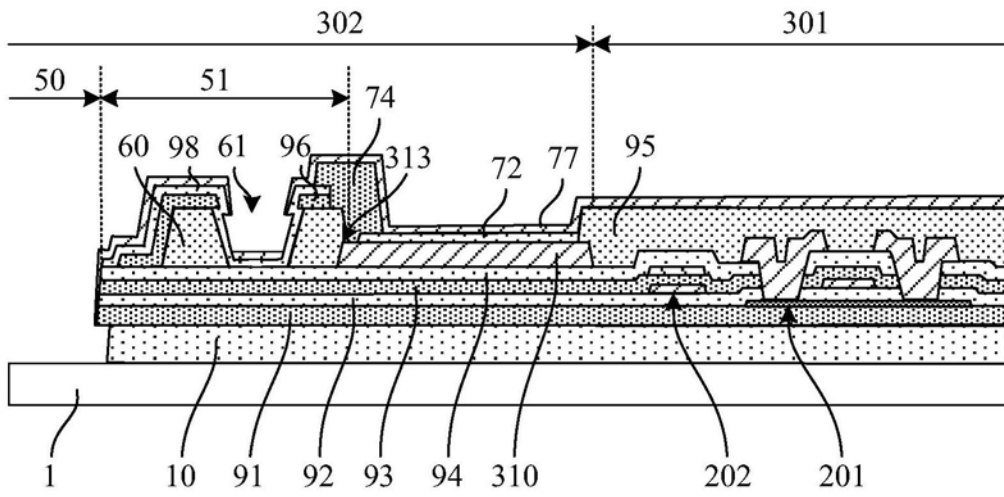


图17a

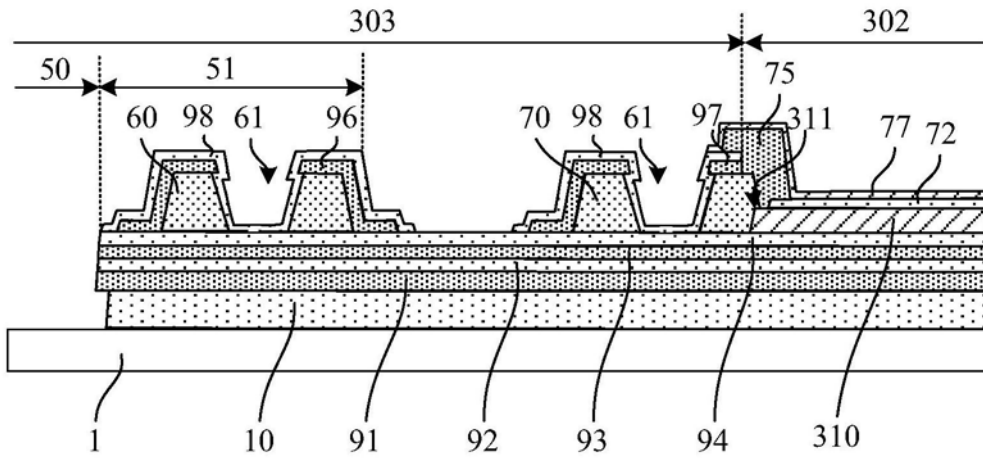


图17b

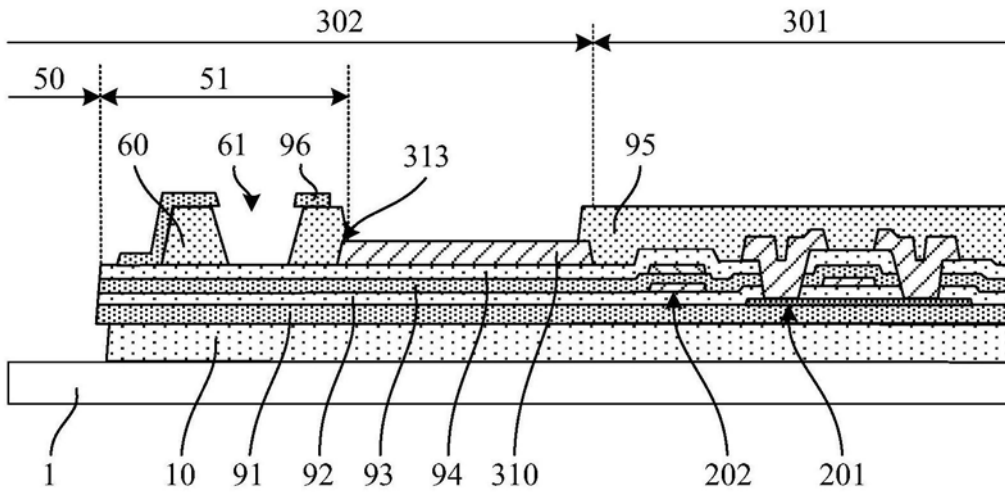


图18a

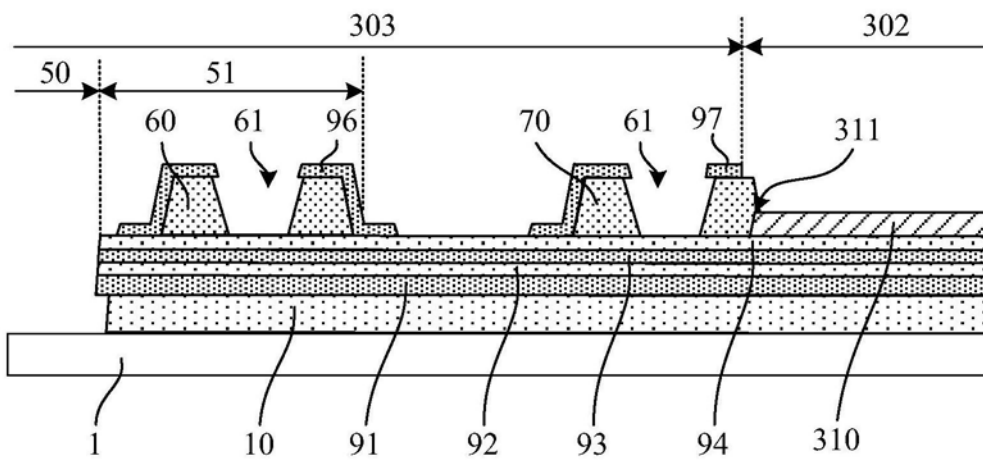


图18b

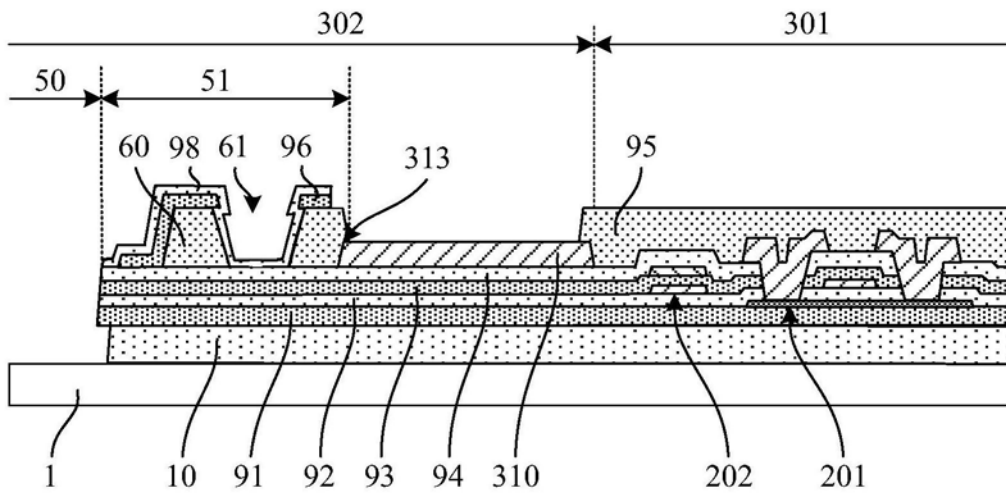


图19a

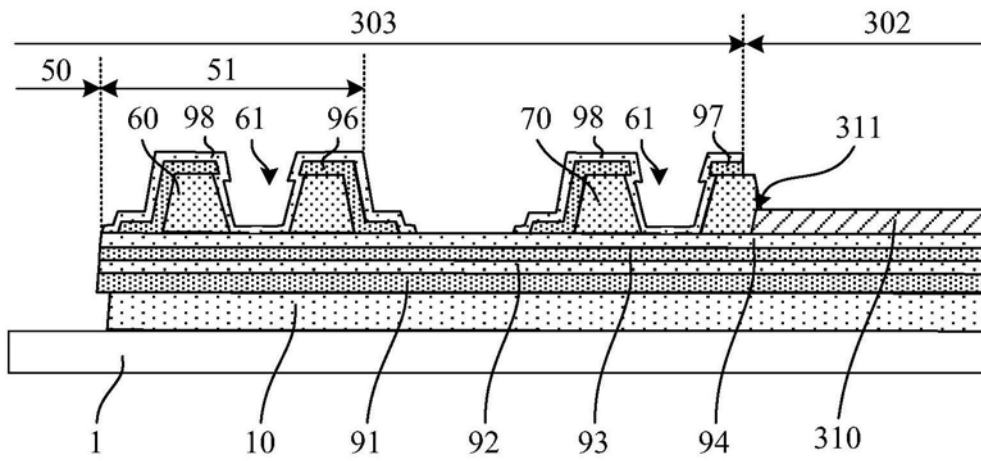


图19b

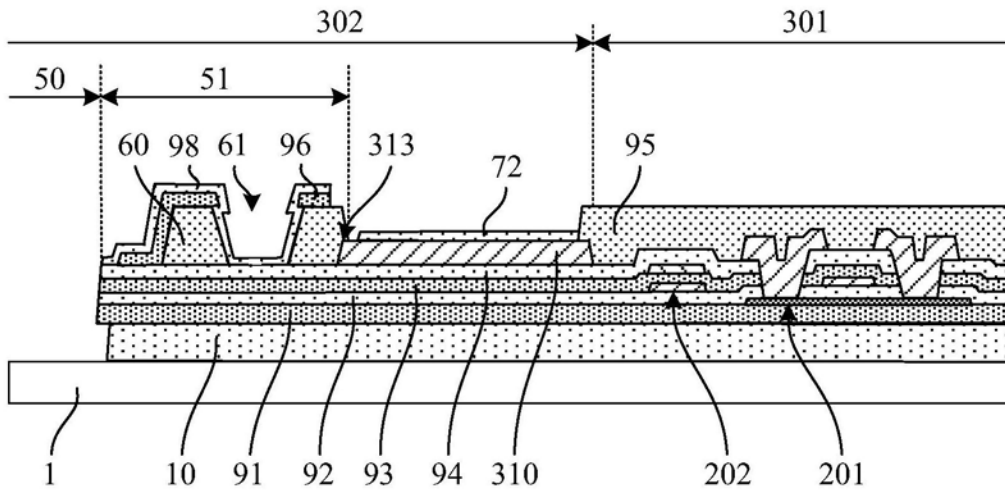


图20a

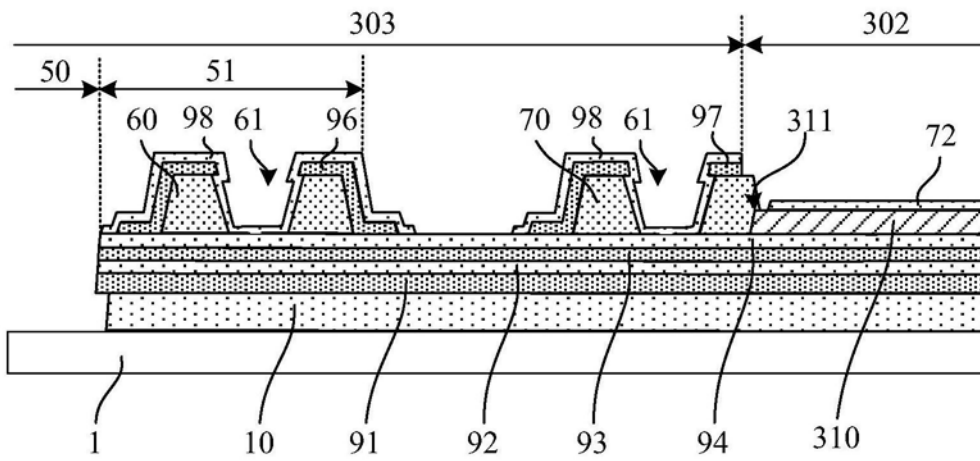


图20b

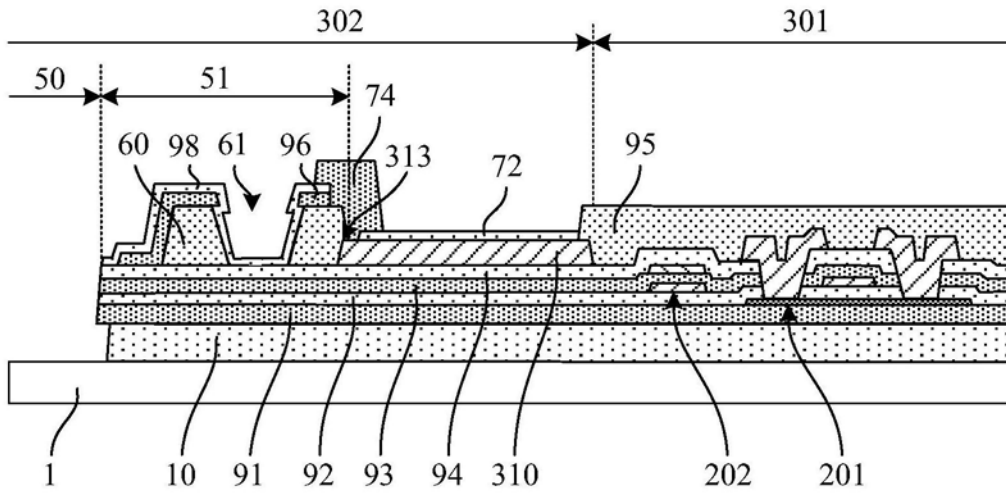


图21a

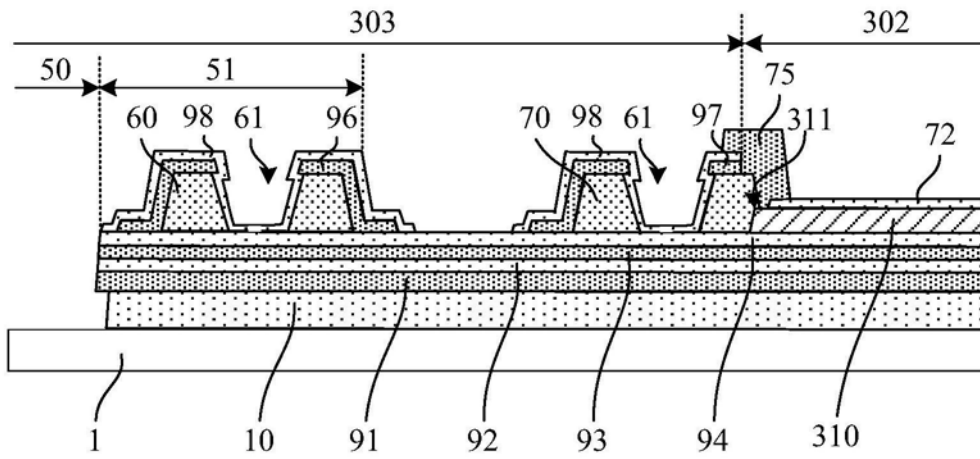


图21b