

19) RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

11) N° de publication :
(à n'utiliser que pour les
commandes de reproduction)

2 905 047

21) N° d'enregistrement national : 06 53382

51) Int Cl⁸ : H 04 L 12/56 (2006.01)

12)

DEMANDE DE BREVET D'INVENTION

A1

22) Date de dépôt : 17.08.06.

30) Priorité :

43) Date de mise à la disposition du public de la demande : 22.02.08 Bulletin 08/08.

56) Liste des documents cités dans le rapport de recherche préliminaire : *Se reporter à la fin du présent fascicule*

60) Références à d'autres documents nationaux apparentés :

71) Demandeur(s) : AIRBUS FRANCE Société par actions simplifiée — FR.

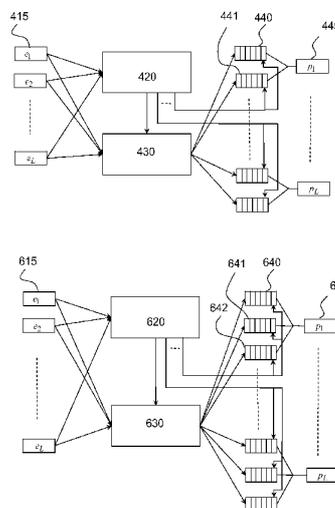
72) Inventeur(s) : LOPEZ JUAN et GRIEU JEROME.

73) Titulaire(s) :

74) Mandataire(s) : BREVALEX.

54) RESEAU AFDX SUPPORTANT UNE PLURALITE DE CLASSES DE SERVICE.

57) L'invention concerne un commutateur de trames pour réseau AFDX, comprenant une pluralité de ports d'entrée (615), une pluralité de ports de sortie (645), des moyens de multiplexage (630) pour multiplexer les trames arrivant à un port d'entrée vers un ou plusieurs desdits ports de sortie, des moyens de contrôle (620) pour contrôler lesdits moyens de multiplexage. Chaque port de sortie est relié par son entrée à au moins deux buffers FIFO (640, 641, 642) dont l'un (640) est dédié aux flux déterministes dudit réseau, les moyens de contrôle étant en outre adaptés à déterminer si une trame appartient à un flux déterministe et, dans l'affirmative, à commander les moyens de multiplexage pour diriger ladite trame vers un ou plusieurs buffer(s) (640) dédié(s) aux flux déterministes.



FR 2 905 047 - A1



**RÉSEAU AFDX SUPPORTANT UNE PLURALITÉ DE CLASSES DE
SERVICE**

DESCRIPTION

5 DOMAINE TECHNIQUE

La présente invention concerne le domaine de la commutation de trames dans un réseau AFDX.

ÉTAT DE LA TECHNIQUE ANTÉRIEURE

Les réseaux Ethernet sont les plus connus des
10 réseaux locaux. Ils peuvent fonctionner selon deux
modes distincts, compatibles entre eux : un mode dit
partagé, dans lequel un même support physique est
partagé entre les terminaux, avec accès aléatoire et
détection de collisions entre trames, et un mode dit
15 commuté, dans lequel les terminaux s'échangent des
trames à travers des liaisons virtuelles, garantissant
ainsi l'absence de collisions.

Dans un réseau Ethernet commuté, chaque terminal,
source ou destinataire, est relié individuellement à un
20 seul commutateur de trames et les commutateurs sont
reliés entre eux par des liaisons physiques. Plus
précisément, chaque commutateur possède une pluralité
de ports connectés aux ports d'autres commutateurs ou
des coupleurs de terminaux. Une liaison virtuelle entre
25 un terminal source et un terminal destinataire est
définie comme un chemin orienté à travers le réseau,
emprunté par les trames du terminal source à
destination du terminal destinataire. De manière
équivalente, une liaison virtuelle est définie par la
30 liste ordonnée des commutateurs que ces trames

traversent. Pour chaque commutateur traversé, la commutation de trames est réalisée à partir de l'adresse du destinataire, au moyen d'une table de commutation prédéfinie. Nous désignerons par la suite
5 « lien virtuel » une connexion de bout en bout de niveau 2 dans un réseau à commutation de trame, par exemple un réseau Ethernet commuté.

Il est possible d'obtenir une garantie de service pour un lien virtuel. Le réseau AFDX (*Avionics Full Duplex Switched Ethernet*), développé pour les besoins
10 de l'aéronautique, est un exemple de réseau Ethernet commuté dans lequel il est possible d'affecter une bande passante à un lien virtuel. Plus précisément, à chaque lien virtuel est associé un intervalle minimal
15 entre trames ainsi qu'une taille maximale de trame. Sous réserve du respect de ces contraintes, un temps maximal d'acheminement des trames, ou borne de latence, est garanti pour chaque lien virtuel.

On trouvera une description détaillée du réseau AFDX dans le document intitulé « AFDX protocol tutorial » disponible sur le site www.condoreng.com
20 ainsi que dans la demande de brevet FR-A-2832011 déposée au nom de la demanderesse. Ses principales caractéristiques seront simplement rappelées ci-après.

25 Comme déjà mentionné, le réseau AFDX est basé sur un réseau Ethernet commuté, de type full-duplex. Le réseau AFDX est avant tout déterministe, au sens où les liens virtuels ont des caractéristiques garanties en termes de borne de latence, de ségrégation physique de
30 flux et de bande passante. Chaque lien virtuel dispose pour ce faire d'un chemin réservé de bout en bout,

d'une fragmentation temporelle en intervalles de transmission (dénommés BAG pour *Bandwidth Allocation Gap*) et d'une taille de trame maximale. Les trames sont envoyées en début de chaque intervalle de transmission
5 avec une tolérance de gigue prédéterminée. Les données sont transmises sous forme de paquets IP encapsulés dans des trames Ethernet. A la différence de la commutation Ethernet classique (utilisant l'adresse Ethernet du destinataire), la commutation de trames sur
10 un réseau AFDX utilise un identificateur de lien virtuel inclus dans l'entête de trame. Lorsqu'un commutateur reçoit sur l'un de ses ports d'entrée une trame, il lit l'identificateur de lien virtuel et détermine à partir de sa table de commutation le ou les
15 port(s) de sortie sur le(s)quel(s) elle doit être transmise.

Chaque lien virtuel est mono-directionnel. Il ne peut être issu que d'un terminal source à la fois mais peut aboutir à plusieurs destinataires. On distingue
20 les liens virtuels en mode point à point (ou unicast), ne desservant qu'un seul destinataire, des liens virtuels en mode multi-point (ou multicast) qui en desservent plusieurs.

La Fig. 1 représente schématiquement un réseau AFDX
25 comprenant des terminaux T_1 à T_6 et des commutateurs de trames SW_1, SW_2 . On voit par exemple que le lien virtuel VL_3 reliant le terminal T_3 à T_2 est de type point à point alors que les liens virtuels VL_2 desservant T_2 et T_3 , et VL_1 desservant T_3 à T_5 sont de type multipoint.

La Fig. 2 représente schématiquement un commutateur dans un réseau AFDX. Il comprend une pluralité L de ports d'entrée 215 et de ports de sortie 245, respectivement désignés par e_1, e_2, \dots, e_L , et s_1, s_2, \dots, s_L , des moyens de filtrage de trames 220, des moyens de multiplexage 230 et des buffers de sortie 240 de type FIFO connectés aux ports de sortie 245. Les trames incidentes sont analysées par les moyens de contrôle 220 et multiplexées par les moyens de multiplexage 230. Les moyens de contrôle 220 éliminent les trames correspondant à un lien virtuel non reconnu, les trames erronées et les trames conduisant à une violation des caractéristiques d'un lien. Les moyens de contrôle 220 commandent les moyens de multiplexage 230 en fonction des identificateurs de liens virtuels lus dans les entêtes des trames et de la table de commutation. Les moyens de multiplexage aiguillent les trames vers les différents buffers de sortie 240 sur commande des moyens de contrôle. Les buffers de sortie transmettent les trames sur les liaisons physiques via un port de sortie s_i correspondant.

Le routage des liens virtuels dans un réseau AFDX consiste à définir les tables de commutation des différents commutateurs du réseau. Le routage est choisi de manière à respecter les contraintes en bande passante des différents liens. Pour une solution de routage donnée, on vérifie que le réseau est bien déterministe, c'est-à-dire que les temps d'acheminement sur les différents liens sont bien inférieurs aux bornes de latence garanties. Pour ce faire, on utilise généralement un algorithme de calcul dénommé « network

calculus » dont on pourra trouver une description dans les articles de René L. Cruz intitulés « A calculus for network delay, Part I : network elements in isolation » et « Calculus for network delay, Part II : network analysis », publiés dans IEEE Transactions on Information Theory, Vol. 37, N° 1, Janvier 1991, pages 114-141. Cet algorithme évalue de manière non probabiliste, pour chaque élément du réseau, le débit maximal instantané de données en sortie de l'élément en question. Le trafic émis par un terminal source sur un lien virtuel L_i est modélisé par une fonction de taux maximal de trafic, dite encore fonction d'enveloppe de flux $R_i(t)$ dépendant de la longueur maximale des trames et de l'intervalle de temps minimum séparant deux trames du lien. Pour chaque élément du réseau, on détermine l'enveloppe de flux en sortie de cet élément à partir de l'enveloppe de flux en entrée et d'une fonction de transfert dudit élément. A partir des enveloppes de flux en entrée et en sortie, on sait borner par valeurs supérieures, la taille de la file d'attente de l'élément (l'arriéré de travail de l'élément) et le retard subi par un paquet traversant cet élément. On calcule ainsi de proche en proche, en partant des terminaux sources et en progressant vers les terminaux destinataires, les retards subis le long des différents liens virtuels. Le temps de latence relatif à un lien virtuel est estimé à partir des retards subis dans les éléments traversés par ce lien et, le cas échéant, les temps de propagation entre ces éléments. On vérifie ensuite si les temps de latence estimés sont bien conformes aux bornes que l'on

souhaitait garantir pour les différents liens du réseau.

La Fig. 3 illustre un mécanisme conventionnel de gestion de flux dans un commutateur de réseau AFDX.

5 On a représenté le cas de trois liens virtuels VL_1, VL_2, VL_3 routés à travers un commutateur d'un réseau AFDX. Les liens virtuels VL_1, VL_2 sont commutés du port e_1 sur le port s_3 et le lien virtuel VL_3 est commuté du port e_2 sur le port s_3 . On a fait figurer en (A)

10 l'arrivée des trames des liens virtuels VL_1, VL_2, VL_3 sur les ports d'entrée e_1 et e_2 . On notera que les trames des liens virtuels VL_1, VL_2 n'entrent pas en collision à l'entrée de e_1 car elles proviennent nécessairement d'un même terminal ou du même port de sortie d'un

15 commutateur. On a représenté en (B) la table de commutation: à chaque lien virtuel représenté par son identificateur VL_id est associé un port d'entrée et un port de sortie pour un lien point à point, voire plusieurs ports de sortie pour un lien multipoint. Le

20 commutateur lit dans l'entête de la trame l'identificateur VL_id et en déduit le ou les port(s) de sortie sur le(s)quel(s) il doit la commuter. Dans le cas présent, les trois liens virtuels VL_1, VL_2, VL_3 sont à commuter sur le port de sortie s_3 .

25 Après que leur intégrité et leur conformité aux caractéristiques respectives des liens virtuels auxquelles elles appartiennent ont été vérifiées par les moyens de contrôle, les trames sont stockées dans leur ordre d'arrivée au sein du buffer de sortie 240

associé au port de sortie s_3 , comme représenté en (C). Les trames ainsi stockées sont émises en respectant un intervalle inter-trame minimum prédéfini IFG (*Inter Frame Gap*) sur le port s_3 , comme représenté en (D).

5 Un inconvénient majeur du réseau précédemment décrit est que la vérification du déterminisme est liée à une solution de routage. Tout changement de routage ou tout changement d'une caractéristique d'un lien (taille de trame maximale, bande passante) requiert une
10 nouvelle vérification du déterminisme du réseau.

De surcroît, la méthode analytique de vérification du déterminisme (network calculus) est de type « pire cas ». Autrement dit, elle vérifie que les temps de latence sont bien respectés dans le cas exceptionnel
15 d'une saturation de tous les buffers. Cela conduit à une sous-utilisation des ressources du réseau, en termes de bande passante et de capacité de commutation.

Le problème général à la base de la présente invention réside dans une utilisation plus efficace des
20 ressources du réseau AFDX tout en garantissant le déterminisme pour certains liens virtuels prédéterminés. Plus précisément, l'invention vise à offrir en sus de la classe de flux déterministe (bande passante et borne de latence garanties) classiquement
25 offerte aux liens virtuels, des classes de service de niveau inférieur.

EXPOSÉ DE L'INVENTION

La présente invention est définie par un
30 commutateur de trames pour réseau AFDX, comprenant une

pluralité de ports d'entrée, une pluralité de ports de sortie, des moyens de multiplexage pour multiplexer les trames arrivant à un port d'entrée vers un ou plusieurs desdits ports de sortie, des moyens de contrôle pour
5 contrôler lesdits moyens de multiplexage. Dans le commutateur de trames selon l'invention, chaque port de sortie est relié par son entrée à au moins deux buffers FIFO dont l'un est dédié aux flux déterministes dudit réseau, les moyens de contrôle étant en outre adaptés à
10 déterminer si une trame appartient à un flux déterministe et, dans l'affirmative, à commander les moyens de multiplexage pour diriger ladite trame vers un ou plusieurs buffer(s) dédié(s) aux flux déterministes.

15 Selon un premier mode de réalisation de l'invention, chaque port de sortie est connecté par son entrée à deux buffers FIFO, un premier buffer étant dédié aux flux déterministes et un second buffer étant dédié aux autres flux, les moyens de contrôle étant
20 adaptés à arbitrer le transfert des trames des premier et second buffers vers ledit port de sortie de sorte qu'une trame du second buffer n'est transférée vers ledit port que lorsque le premier buffer est vide.

25 Selon un second mode de réalisation de l'invention, chaque port de sortie est connecté par son entrée à un premier buffer FIFO dédié aux flux déterministes, au moins un second buffer dédié aux flux possédant une garantie de qualité de service statistique et un troisième buffer dédié aux autres flux, les moyens de
30 contrôle étant adaptés à arbitrer le transfert des trames des premier, second et troisième buffers vers

ledit port de sortie de sorte qu'une trame d'un second buffer n'est transférée vers ledit port que lorsque le premier buffer est vide et qu'une trame du troisième buffer n'est transférée vers ledit port que lorsque le premier buffer et le ou les second(s) buffer(s) est (sont) vide(s).

Avantageusement, chaque port de sortie est connecté à une pluralité de seconds buffers, chaque second buffer étant associé à un niveau prédéfini de priorité, les moyens de contrôle étant adaptés à ne transférer une trame d'un second buffer de niveau de priorité donné vers ledit port de sortie que si chaque second buffer de ladite pluralité associé à un niveau de priorité plus élevé a été lui-même dépilé d'une trame ou bien est vide.

Selon une première variante, le commutateur comprend en outre une table de commutation indiquant pour chaque lien virtuel à commuter, le ou les port(s) de sortie vers le(s)quel(s) le lien doit être commuté ainsi que la classe de service auquel il appartient.

Dans ce cas, les moyens de contrôle sont avantageusement adaptés à extraire de chaque trame incidente un identificateur de lien virtuel et à en déduire à partir de la table de commutation le ou les port(s) de sortie vers le(s)quel(s) la trame doit être commutée, et, pour chacun de ces ports le buffer FIFO dans lequel elle doit être stockée.

Selon une seconde variante, le commutateur comprend une table de commutation indiquant pour chaque lien virtuel à commuter, le ou les port(s) de sortie sur le(s)quel(s) le lien doit être commuté, les moyens de

contrôle étant adaptés à extraire de chaque trame incidente un identificateur de lien virtuel ainsi qu'un identificateur de la classe de service auquel il appartient et à en déduire à partir de la table de commutation le ou les port(s) de sortie vers le(s)quel(s) la trame doit être commutée, et, pour chacun de ces ports de sortie, le buffer FIFO dans lequel elle doit être stockée.

L'invention est également définie par un réseau AFDX caractérisé comprenant une pluralité de tels commutateurs de trames ainsi qu'un aéronef comprenant un tel réseau AFDX, embarqué.

BRÈVE DESCRIPTION DES DESSINS

La Fig. 1 représente schématiquement un exemple simple de réseau AFDX ;

la Fig. 2 représente schématiquement la structure d'un commutateur conventionnel d'un réseau AFDX ;

la Fig. 3 représente la gestion de flux dans un commutateur conventionnel d'un réseau AFDX ;

la Fig. 4 représente schématiquement la structure d'un commutateur selon un premier mode de réalisation de l'invention ;

la Fig. 5 représente schématiquement la gestion de flux dans un commutateur selon un premier mode de réalisation de l'invention ;

la Fig. 6 représente schématiquement la structure d'un commutateur selon un second mode de réalisation de l'invention ;

la Fig. 7 représente l'organigramme d'une méthode de gestion de flux pour un commutateur selon un second mode de réalisation de l'invention.

5 EXPOSÉ DÉTAILLÉ DE MODES DE RÉALISATION PARTICULIERS

L'idée à la base de l'invention est de prévoir pour chaque port de sortie d'un commutateur du réseau AFDX, au moins deux files d'attente dont une est
10 réservée aux flux déterministes.

Dans un premier mode de réalisation du commutateur selon l'invention, deux buffers FIFO sont associés à chaque port de sortie, l'un d'eux étant dédié aux flux déterministes. La file d'attente du buffer FIFO dédié
15 aux flux déterministes est prioritaire par rapport à l'autre. Plus précisément, on ne dépile le buffer relatif aux flux non déterministes que lorsque celui dédié aux flux déterministes est vide. Ainsi, vu des trames des flux déterministes, le réseau se comporte
20 pratiquement comme en absence de tout flux non déterministe.

Un réseau AFDX équipé de tels commutateurs peut supporter deux classes de service : une classe de flux déterministe et une classe de type « best effort ».

25 Pour la première classe de service, on vérifie préalablement de manière analytique, par exemple au moyen de l'algorithme « network calculus » que la solution de routage des liens virtuels appartenant à cette classe de service obéit bien aux contraintes de
30 bornes de latence et de bon acheminement.

En revanche, pour la seconde classe de service, on ne garantit ni borne de latence, ni probabilité de bon acheminement des trames entre le terminal source et les terminaux destinataires.

5 La Fig. 4 illustre schématiquement la structure d'un commutateur selon un premier mode de réalisation de l'invention. Les éléments 415, 430, 445 sont identiques aux éléments 215, 230, 245 de la Fig. 2. A la différence du commutateur de la Fig. 2 cependant,
10 chaque port de sortie 445 est connecté à deux buffers FIFO 440, 441, l'un d'eux, par exemple le buffer 440 étant dédié aux flux déterministes et le buffer 441 aux autres flux. Il est important de noter que les flux déterministes sont ainsi ségrégués physiquement des
15 autres flux. Les sorties des buffers 440 et 441 sont reliées à l'entrée du port de sortie 445. Ainsi, les moyens de contrôle sont adaptés à arbitrer l'accès des buffers 440 et 441 au port de sortie en transmettant à l'un ou l'autre buffer un ordre de dépilage. Ce n'est
20 que lorsque le buffer 440 est vide que les moyens de contrôle autorisent le buffer 441 à accéder au port de sortie.

La Fig. 5 illustre la gestion de flux dans un commutateur selon le premier mode de réalisation. On
25 considère à nouveau le cas des trois liens virtuels de la Fig. 3 à la différence près que seul le lien virtuel VL_1 bénéficie d'une garantie de déterminisme.

Selon une première variante de réalisation, la table de commutation, représentée en (B) comprend en
30 outre, pour chaque lien virtuel, un identificateur de la classe de service qui lui est associée, ici d pour

un lien avec garantie de déterminisme et \bar{d} pour un lien sans aucune garantie.

Selon une seconde variante de réalisation, la table de commutation est identique à celle de la Fig. 3(B), c'est-à-dire qu'elle ne comprend pas de champ *Class_Id*. Dans cette variante, l'entête de chaque trame contient, outre l'identificateur de lien virtuel *VL_Id*, l'identificateur de la classe de service *Class_Id* associée à ce lien. Le contrôleur 420 lit à la volée l'identificateur de lien et l'identificateur de classe de service de chaque trame incidente et commande en conséquence les moyens de multiplexage 430 pour aiguiller la trame vers le buffer 440 ou le buffer 441 du port de sortie relatif au lien virtuel identifié par *VL_Id*.

Il convient de noter que si le lien virtuel est de type multi-point, les trames peuvent être commutées vers une pluralité de ports de sortie. Dans ce cas, en fonction de la classe de service, la trame sera copiée et stockée dans les buffers 440 ou les buffers 441 associés aux dits ports de sortie. Le champ *Output Port* contient alors la liste des ports de sortie vers lesquels la trame doit être commutée.

En (C) on voit que les trames de VL_1 sont rangées dans leur ordre d'arrivée dans le buffer 540 et que les trames de VL_2, VL_3 sont rangées dans leur ordre d'arrivée dans le buffer 541. On a représenté en (D), les trames issues du port de sortie s_3 en fonction du temps. Le buffer 540 est d'abord vidé, puis les trames contenues dans le buffer 541 sont dépilées.

Dans un second mode de réalisation du commutateur selon l'invention, représenté en Fig. 6, on prévoit une pluralité $n > 2$ de buffers FIFO par port de sortie, un buffer étant dédié aux flux déterministes, un ou plusieurs buffer(s) étant dédié(s) aux flux pour lesquels on garantit une qualité de service statistique et un buffer étant dédié aux flux pour lesquels on n'offre aucune garantie.

10 Les éléments 615, 630, 645 sont identiques aux éléments 215, 230, 245 de la Fig. 2 et ne seront pas davantage décrits. A la différence du commutateur de la Fig. 2 cependant, chaque port de sortie 645 est connecté à aux moins trois buffers FIFO 640, 641, 642.

15 L'un d'entre eux, par exemple le buffer 640 est dédié aux flux déterministes. Un ou plusieurs buffers 641 sont dédiés aux flux pour lesquels on garantit une qualité de service statistique. Enfin, un buffer 642 est dédié aux flux sans garantie de qualité de service.

20 Les moyens de contrôle 620 sont adaptés à arbitrer l'accès des buffers 640, 641, 642 au port de sortie 645 en donnant les ordres de dépilage respectifs aux buffers précités.

Une qualité de service statistique est définie par

25 une probabilité de bon acheminement ou, de manière équivalente, par un taux de perte. Un autre type de qualité de service statistique possible est celle d'une bande passante moyenne. Concernant le taux de perte, une trame sera perdue lorsque le buffer de sortie dans

30 lequel elle doit être stockée est arrivé à saturation. Le taux de perte peut être estimé de diverses manières

notamment par calcul statistique, par simulation de type Monte-Carlo ou encore par exploitation de mesures sur des réseaux représentatifs. En cas de perte de trame, un mécanisme de reprise sur erreur sera prévu à un plus haut niveau du protocole.

La Fig. 7 représente la méthode de gestion des flux pour le commutateur de la Fig. 6. Elle est appliquée en parallèle sur les ports de sortie, de sorte qu'ils sont traités de manière équitable.

On vérifie en 710 si le buffer 640 est vide et dans la négative, on le sert en 720, c'est-à-dire que sa trame la plus ancienne est dépilée. Le processus est itéré jusqu'à ce que le buffer 640 soit vide. On passe alors au test 730 où l'on vérifie si le ou bien tous les buffers 641 sont vides. Dans l'affirmative on passe au test 750. Dans la négative, on distingue le cas d'un buffer unique 641 et d'une pluralité de buffers 641. Dans le premier cas, le buffer unique non vide est servi en 740. Dans le second cas, on applique une stratégie de sélection explicitée plus loin. On retourne ensuite au test 710.

En 750, on vérifie si le buffer 642 est vide. Dans l'affirmative on retourne au test 710. Dans la négative, on sert ce buffer en 760 puis on retourne au test 710.

Selon une première stratégie, la sélection du buffer 641 à servir en 740 est effectuée en fonction d'un niveau de priorité attribué à chaque buffer : un buffer non vide de niveau de priorité donné n'est servi que si les buffers non vides de niveaux de priorité supérieurs ont tous été servis. Pour ce faire, on

utilise un drapeau de service pour chaque buffer et lorsque tous les buffers 641 soit ont été servis soit sont vides, les drapeaux sont réinitialisés.

Selon une seconde stratégie, la sélection du buffer à dépiler est effectuée selon une séquence cyclique ou pseudo-aléatoire, chaque buffer 641 ayant en moyenne une probabilité p_i d'être servi à l'étape 740, avec bien entendu $\sum_{i=1}^N p_i = 1$. Les probabilités p_i sont avantageusement choisies différentes de manière à offrir différentes classes de qualité de service statistique.

Parmi ces classes de qualité de service, seule la classe de flux déterministe permet d'établir un circuit virtuel entre deux terminaux quelconques d'un réseau AFDX. En revanche, les classes de qualité de service statistique et à plus forte raison la classe sans garantie de qualité de service ne sont pas à même de garantir le bon acheminement des trames. Elles permettent cependant d'utiliser efficacement les ressources du réseau laissées disponibles par les flux déterministes.

REVENDEICATIONS

1. Commutateur de trames pour réseau AFDX, comprenant une pluralité de ports d'entrée (415,615),
5 une pluralité de ports de sortie (445,645), des moyens de multiplexage (430,630) pour multiplexer les trames arrivant à un port d'entrée vers un ou plusieurs desdits ports de sortie, des moyens de contrôle (420,620) pour contrôler lesdits moyens de
10 multiplexage, caractérisé en ce que chaque port de sortie est relié par son entrée à au moins deux buffers FIFO dont l'un est dédié aux flux déterministes dudit réseau, les moyens de contrôle étant en outre adaptés à déterminer si une trame appartient à un flux
15 déterministe et, dans l'affirmative, à commander les moyens de multiplexage pour diriger ladite trame vers un ou plusieurs buffer(s) dédié(s) (440,640) aux flux déterministes.

20 2. Commutateur selon la revendication 1, caractérisé en ce que chaque port de sortie (445) est connecté par son entrée à deux buffers FIFO (440,441), un premier buffer (440) étant dédié aux flux déterministes et un second buffer (441) étant dédié aux
25 autres flux, les moyens de contrôle étant adaptés à arbitrer le transfert des trames des premier et second buffers vers ledit port de sortie de sorte qu'une trame du second buffer n'est transférée vers ledit port que lorsque le premier buffer est vide.

30

3. Commutateur selon la revendication 1, caractérisé en ce que chaque port de sortie (645) est connecté par son entrée à un premier buffer FIFO (640) dédié aux flux déterministes, au moins un second buffer (641) dédié aux flux possédant une garantie de qualité de service statistique et un troisième buffer (642) dédié aux autres flux, les moyens de contrôle (620) étant adaptés à arbitrer le transfert des trames des premier, second et troisième buffers vers ledit port de sortie de sorte qu'une trame d'un second buffer n'est transférée vers ledit port que lorsque le premier buffer est vide et qu'une trame du troisième buffer n'est transférée vers ledit port que lorsque le premier buffer et le ou les second(s) buffer(s) est (sont) vide(s).

4. Commutateur selon la revendication 3, caractérisé en ce que chaque port de sortie est connecté à une pluralité de seconds buffers (641), chaque second buffer étant associé à un niveau prédéfini de priorité, les moyens de contrôle étant adaptés à ne transférer une trame d'un second buffer de niveau de priorité donné vers ledit port de sortie que si chaque second buffer de ladite pluralité associé à un niveau de priorité plus élevé a été lui-même dépilé d'une trame ou bien est vide.

5. Commutateur selon l'une des revendications précédentes, caractérisé en ce qu'il comprend en outre une table de commutation indiquant pour chaque lien virtuel à commuter, le ou les port(s) de sortie vers

le(s)quel(s) le lien doit être commuté ainsi que la classe de service auquel il appartient.

5 **6.** Commutateur selon la revendication 5, caractérisé en ce que les moyens de contrôle sont adaptés à extraire de chaque trame incidente un identificateur de lien virtuel et à en déduire à partir de la table de commutation le ou les port(s) de sortie vers le(s)quel(s) la trame doit être commutée, et, pour
10 chacun de ces ports le buffer FIFO dans lequel elle doit être stockée.

7. Commutateur selon l'une des revendications 1 à
15 4, caractérisé en ce qu'il comprend une table de commutation indiquant pour chaque lien virtuel à commuter, le ou les port(s) de sortie sur le(s)quel(s) le lien doit être commuté, les moyens de contrôle étant adaptés à extraire de chaque trame incidente un
20 identificateur de lien virtuel ainsi qu'un identificateur de la classe de service auquel il appartient et à en déduire à partir de la table de commutation le ou les port(s) de sortie vers
25 le(s)quel(s) la trame doit être commutée, et, pour chacun de ces ports de sortie, le buffer FIFO dans lequel elle doit être stockée.

8. Réseau AFDX caractérisé en ce qu'il comprend une pluralité de commutateurs de trames selon l'une des
30 revendications précédentes.

9. Aéronef caractérisé en ce qu'il comprend un réseau AFDX selon la revendication 8.

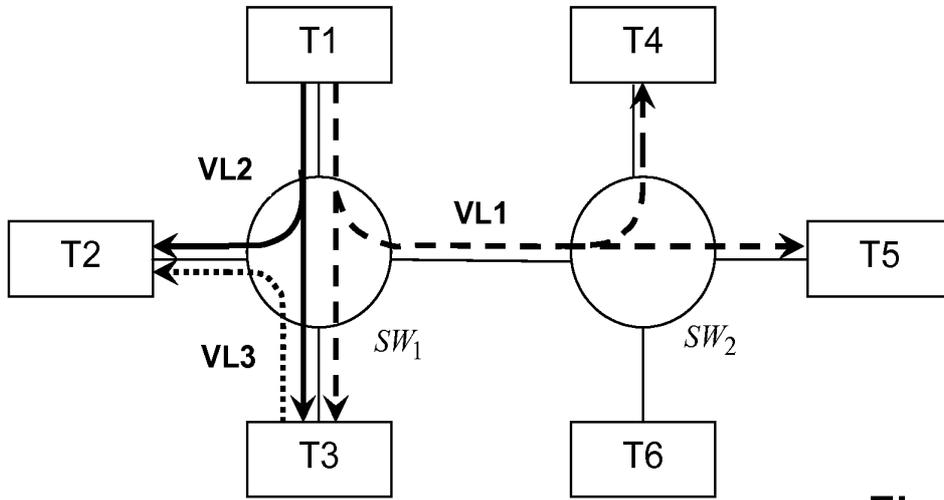


Fig. 1

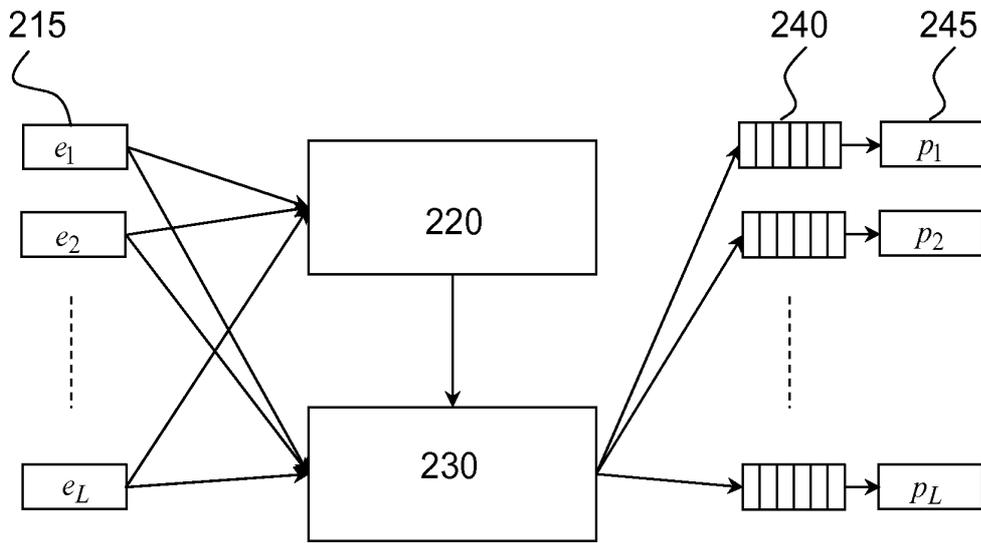
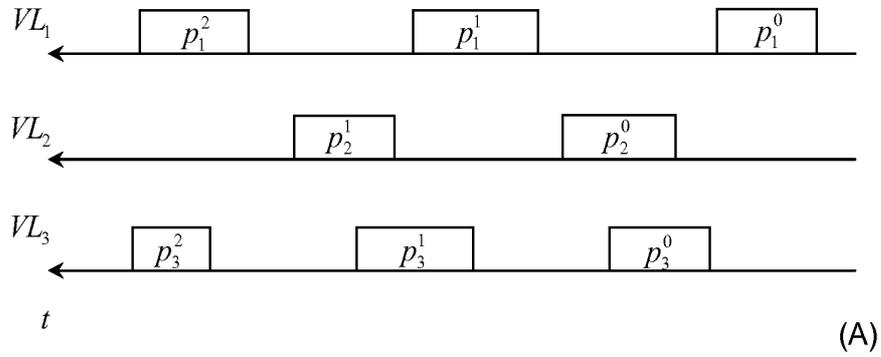


Fig. 2

2 / 5



No. VL_id	Input port	Output port
VL_id_1	e_1	s_3
VL_id_2	e_1	s_3
VL_id_3	e_2	s_3
\vdots	\vdots	\vdots

(B)

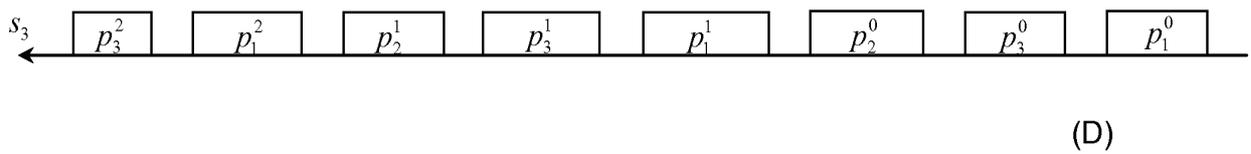
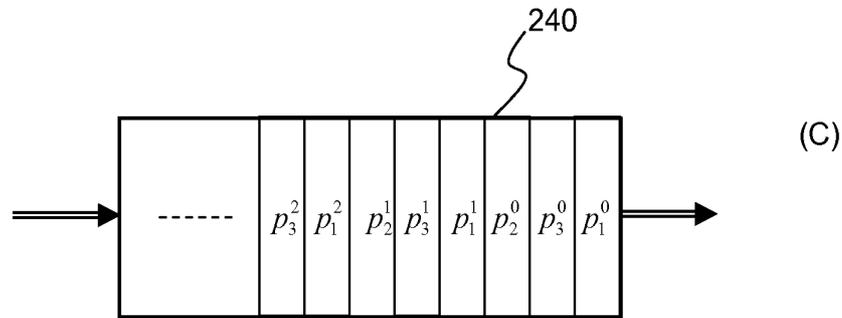
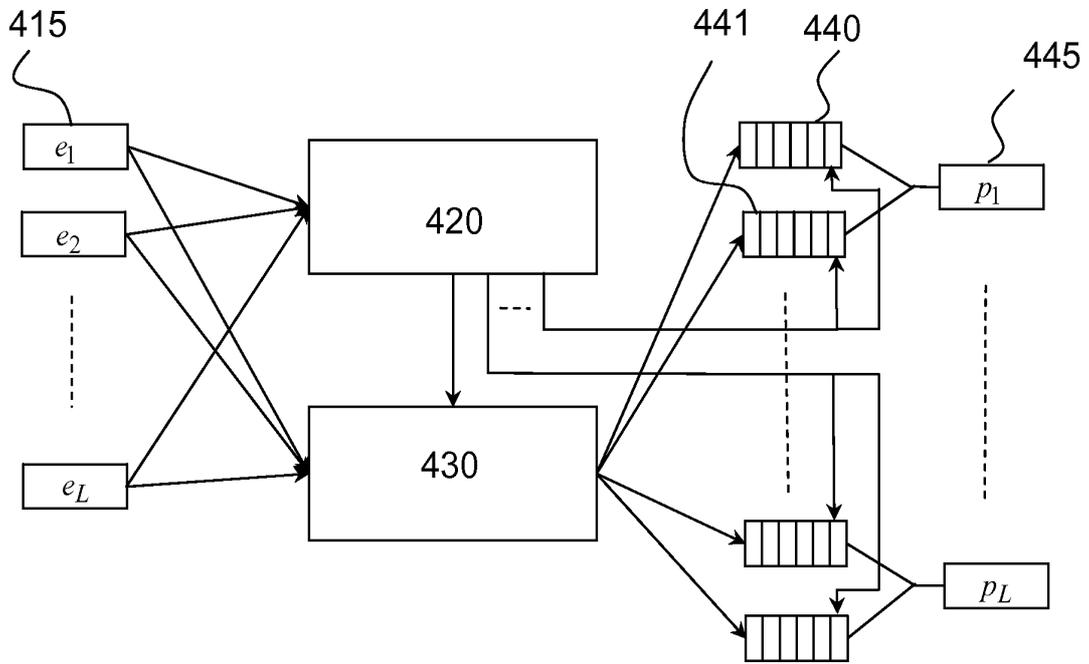
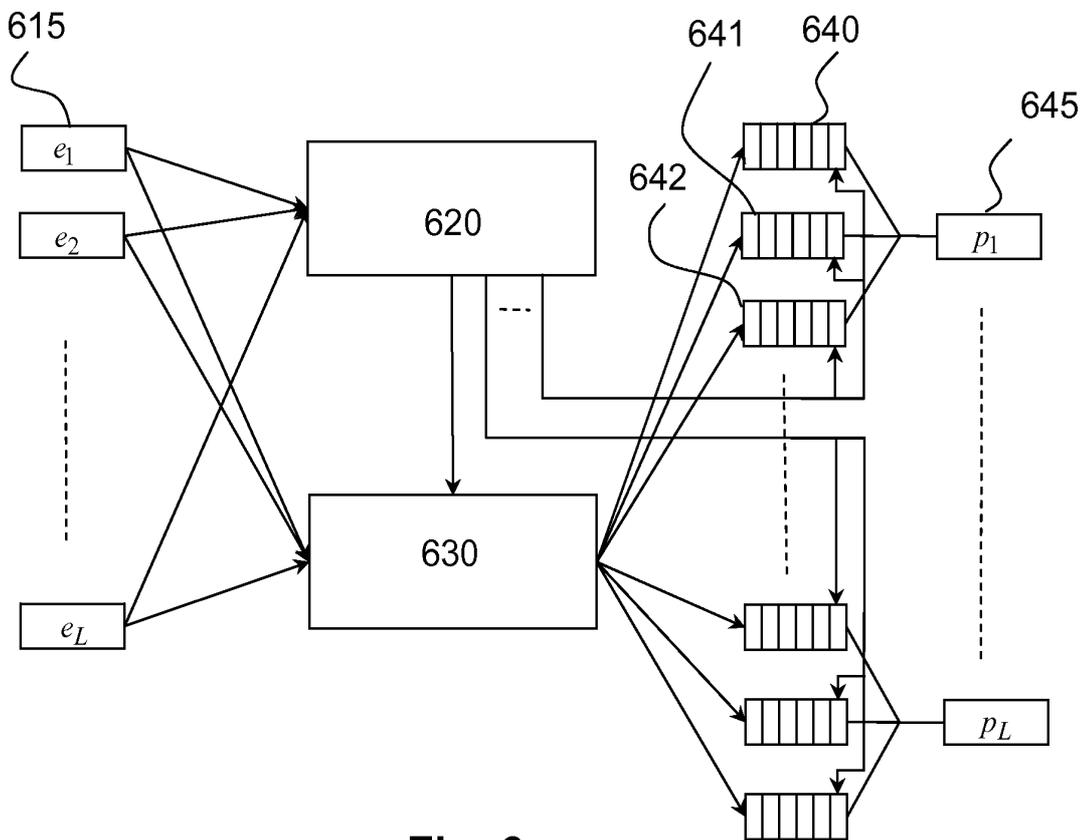
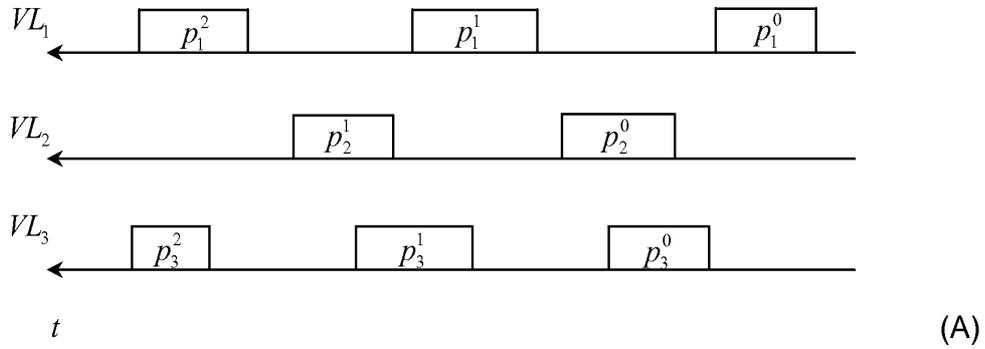


Fig. 3

3 / 5

**Fig. 4****Fig. 6**



No. VL_id	Input port	Output port	Class_id
VL_id_1	e_1	s_3	d
VL_id_2	e_1	s_3	\bar{d}
VL_id_3	e_2	s_3	\bar{d}
\vdots	\vdots	\vdots	\vdots

(B)

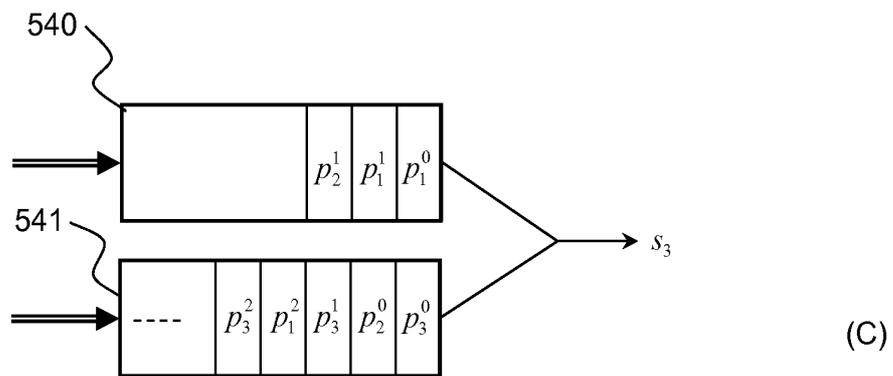
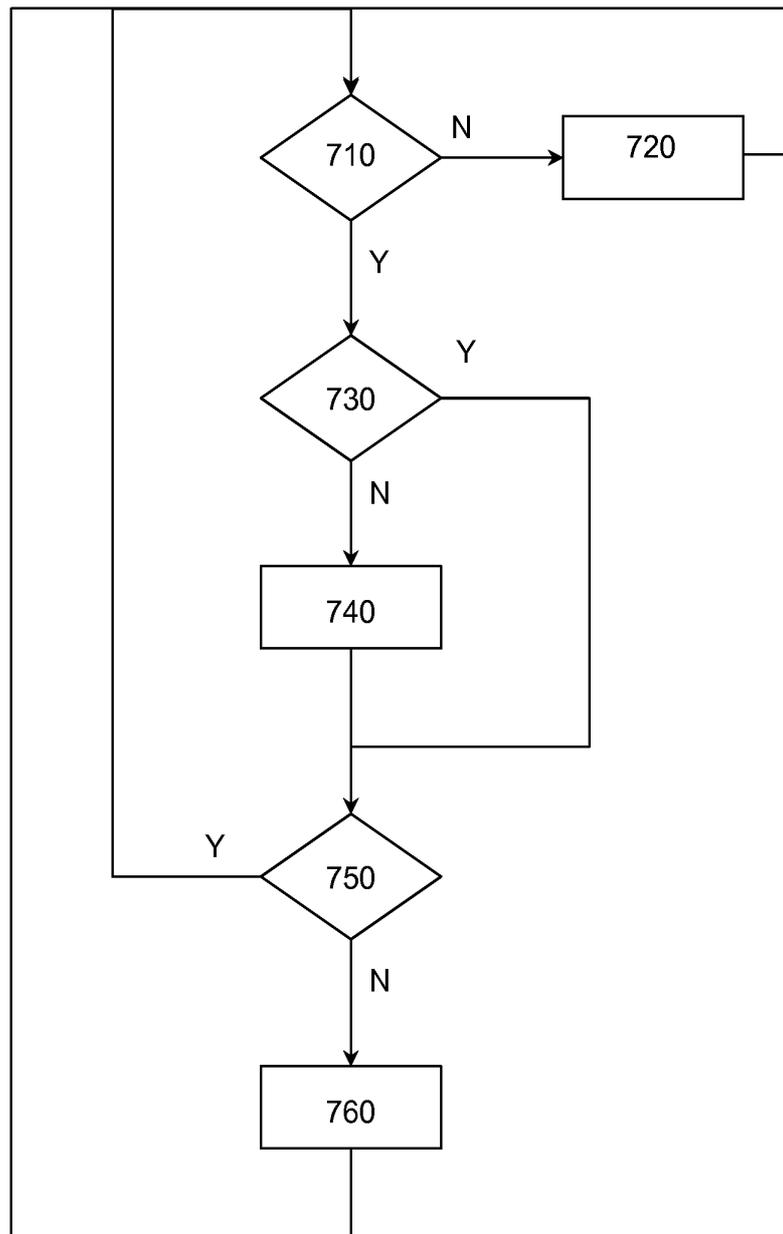


Fig. 5

5 / 5

**Fig. 7**



**RAPPORT DE RECHERCHE
PRÉLIMINAIRE**

N° d'enregistrement
national

établi sur la base des dernières revendications
déposées avant le commencement de la recherche

FA 682049
FR 0653382

DOCUMENTS CONSIDÉRÉS COMME PERTINENTS		Revendication(s) concernée(s)	Classement attribué à l'invention par l'INPI
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes		
D,X	ARINC: "AFDX / ARINC 664 Tutorial (1500-049)" CONDOR ENGINEERING, INC., [Online] mai 2005 (2005-05), pages 1-55, XP002429136 Santa Barbara, CA 93101 Extrait de l'Internet: URL:http://www.acalmicrosystems.co.uk/whit epapers/sbs8.pdf?PHPSESSID=bd030f1b97f284d 41ec00cf1ea2d5226> [extrait le 2007-04-12] * le document en entier *	1-9	H04L12/56
X	SEIFERT, RICH: "The Switch Book: The complete guide to LAN Switching Technology" 2000, WILEY, USA, XP002429138 ISBN: 0-471-34586-5 * alinéa [13.5.6.1.1] * * figure 13.11 *	1-9	
X	EP 1 478 127 A (SONY CORP [JP]) 17 novembre 2004 (2004-11-17) * alinéa [0057] - alinéa [0059] * * figures 7-10 *	1-9	DOMAINES TECHNIQUES RECHERCHÉS (IPC) H04L
D,A	CRUZ R L: "A CALCULUS FOR NETWORK DELAY, PART I: NETWORK ELEMENTS IN ISOLATION" IEEE TRANSACTIONS ON INFORMATION THEORY, IEEE SERVICE CENTER, PISCATAWAY, NJ, US, vol. 37, no. 1, 1991, pages 114-131, XP000168858 ISSN: 0018-9448 * le document en entier *	1-9	
		----- -/--	
		Date d'achèvement de la recherche 16 avril 2007	Examineur Siebel, Christian
CATÉGORIE DES DOCUMENTS CITÉS		T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant	
X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire			

EPO FORM 1503 12.99 (P04C14) 2



**RAPPORT DE RECHERCHE
PRÉLIMINAIRE**

N° d'enregistrement
national

établi sur la base des dernières revendications
déposées avant le commencement de la recherche

FA 682049
FR 0653382

DOCUMENTS CONSIDÉRÉS COMME PERTINENTS		Revendication(s) concernée(s)	Classement attribué à l'invention par l'INPI
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes		
D,A	<p>CRUZ R L: "A CALCULUS FOR NETWORK DELAY, PART II: NETWORK ANALYSIS" IEEE TRANSACTIONS ON INFORMATION THEORY, IEEE SERVICE CENTER, PISCATAWAY, NJ, US, vol. 37, no. 1, 1991, pages 132-141, XP000168859 ISSN: 0018-9448 * le document en entier * -----</p>	1-9	<p>DOMAINES TECHNIQUES RECHERCHÉS (IPC)</p>
Date d'achèvement de la recherche		Examineur	
16 avril 2007		Siebel, Christian	
<p>CATÉGORIE DES DOCUMENTS CITÉS</p> <p>X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire</p>		<p>T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant</p>	

EPO FORM 1503 12.99 (P04C14) 2

**ANNEXE AU RAPPORT DE RECHERCHE PRÉLIMINAIRE
RELATIF A LA DEMANDE DE BREVET FRANÇAIS NO. FR 0653382 FA 682049**

La présente annexe indique les membres de la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche préliminaire visé ci-dessus.

Les dits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du 16-04-2007

Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité de l'Office européen des brevets, ni de l'Administration française

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
EP 1478127 A	17-11-2004	CN 1633783 A	29-06-2005
		WO 03069850 A1	21-08-2003
		JP 2003244148 A	29-08-2003
		US 2005216822 A1	29-09-2005
