

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5986504号
(P5986504)

(45) 発行日 平成28年9月6日(2016.9.6)

(24) 登録日 平成28年8月12日(2016.8.12)

(51) Int.Cl. F I
G O 6 F 12/16 (2006.01) G O 6 F 12/16 3 1 0 J

請求項の数 5 (全 8 頁)

(21) 出願番号	特願2012-503443 (P2012-503443)	(73) 特許権者	390041542
(86) (22) 出願日	平成22年2月11日 (2010.2.11)		ゼネラル・エレクトリック・カンパニー
(65) 公表番号	特表2012-522309 (P2012-522309A)		アメリカ合衆国、ニューヨーク州 1 2 3
(43) 公表日	平成24年9月20日 (2012.9.20)		4 5、スケネクタデイ、リバーロード、1
(86) 国際出願番号	PCT/US2010/023811		番
(87) 国際公開番号	W02010/114645	(74) 代理人	100137545
(87) 国際公開日	平成22年10月7日 (2010.10.7)		弁理士 荒川 聡志
審査請求日	平成25年2月6日 (2013.2.6)	(74) 代理人	100105588
審査番号	不服2015-12796 (P2015-12796/J1)		弁理士 小倉 博
審査請求日	平成27年7月6日 (2015.7.6)	(74) 代理人	100129779
(31) 優先権主張番号	12/415,019		弁理士 黒川 俊久
(32) 優先日	平成21年3月31日 (2009.3.31)	(74) 代理人	100113974
(33) 優先権主張国	米国 (US)		弁理士 田中 拓人

最終頁に続く

(54) 【発明の名称】 データ生存性を得るためのシステムおよび方法

(57) 【特許請求の範囲】

【請求項 1】

複数のデータ信号を受け取り、記憶用に一連のデータパケットを生成するように構成されるデータ取得ユニットであって、前記一連の中の前記データパケットのうちの少なくとも1つは誤り検査部分を含む、データ取得ユニットと、

それぞれが互いに対して離れて位置する複数のメモリモジュールからなるメモリアレイを備える衝突保護メモリと、

前記データ取得ユニットに、および前記複数のメモリモジュールのそれぞれに通信可能に結合されるメモリコントローラと、

を備えるフライトデータレコーダにおいて、

前記メモリコントローラが、

前記一連のデータパケットの同一コピーを、前記複数のメモリモジュール内の対応する記憶場所に記憶し、各メモリモジュールは少なくとも1つの他のメモリモジュールから離れ、各メモリモジュールは、前記一連のデータパケットの1つまたは複数のコピーを記憶し、

前記データパケット内に誤りが検出されるまで、前記複数のメモリモジュールのうちの1つから前記一連のデータパケットを読み取り、

前記複数のメモリモジュールのうちの別のメモリモジュールから、前記検出された誤りを有する前記データパケットに対応するデータパケットを読み取り、

前記誤りのない一連のデータパケットを出力する、

10

20

ように構成される、
フライトデータレコーダ。

【請求項 2】

前記衝突保護メモリが、高温事象、衝撃事象、および湿気事象のうちの少なくとも 1 つを含む異常事象中に前記衝突保護メモリを守るように構成される筐体を含む、請求項 1 に記載のフライトデータレコーダ。

【請求項 3】

高温事象、衝撃事象、および湿気事象のうちの前記少なくとも 1 つが航空機の衝突に関連する、請求項 2 に記載のフライトデータレコーダ。

【請求項 4】

前記高温事象が火災に関連する、請求項 2 に記載のフライトデータレコーダ。

【請求項 5】

前記複数のメモリモジュールが、単一の筐体の中で所定距離相隔てられる、請求項 1 から 4 のいずれかに記載のフライトデータレコーダ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の分野は、一般に電子部品用の保護筐体に関し、より具体的には、衝突後の影響からメモリ内に記録されたデータを保護するためのシステムおよび方法に関する。

【背景技術】

【0002】

フライトデータレコーダ (FDR) 用の少なくとも一部の既知の衝突保護メモリ (CPM) は、例えば衝突が発生した場合に解析を行うために、フライト中や他の乗物の運行中に記録されたデータを守るための固体メモリを利用する。そのような CPM は、フライトデータレコーダ (FDR) のデータ生存性要件を満たすために、典型的には 50 nm 以上のリソグラフィを利用するシングルレベルセル (SLC) NAND フラッシュメモリデバイスを使用する。論理的な「1」または「0」を決定する電荷水準における比較的広いガードバンドは、セルが機能しなくなる前にセル内のある程度の劣化に耐える。しかし、製造価格目標および生産高を満たすためにリソグラフィが減らされるにつれて、このガードバンドは幾何級数的に減らされる。衝突保護メモリ (CPM) モジュール内で利用される固体メモリデバイスがどんどん小さいリソグラフィを使用すると、高温においてデータを保持するそれらのデバイスの能力が落ち始める。衝突事故の燃焼事象に関連する高温にさらされることは、CPM の中に記憶されたデータを破損するランダムビット障害を最終的に引き起こす。誤り訂正コード (ECC) 回路に加えてその付加的メモリデバイスを加えることは、データの完全性を保つための 1 つの潜在的な解決策だが、ECC 回路に必要な追加の電力も CPM 内で消費されなければならない、CPM 内の熱管理問題を大きくする。結局、SLC NAND フラッシュ技術は、もはや CPM 内での使用に適さない。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】米国特許第 2006 / 184846 号

【発明の概要】

【課題を解決するための手段】

【0004】

一実施形態では、異常 (off-normal) 事象の後に回復するためのデータを記憶するための保護メモリシステムは、それぞれが互いに対して離れて位置する複数のメモリモジュールを備えるメモリアレイと、データ取得ユニットに、およびその複数のメモリモジュールのそれぞれに通信可能に結合されるメモリコントローラとを含む。そのメモリコントローラは、記憶すべきデータを前述のデータ取得ユニットから受け取り、その受け

10

20

30

40

50

取ったデータを、複数のメモリモジュールのそれぞれの中の対応する記憶場所に記憶するように構成され、記憶されるデータには誤り検査情報が含まれる。このメモリコントローラは、第1の記憶場所においてデータ誤りが検出されるまで複数のメモリモジュールのうちの第1のメモリモジュールからデータを読み取り、複数のメモリモジュールのうちの第2のメモリモジュールの第2の記憶場所から、第1の記憶場所から読み取られるデータに対応するデータを読み取り、第1の記憶場所から読み取ったデータを、第2の記憶場所から読み取ったデータで置換するようにさらに構成される。

【0005】

別の実施形態では、保護メモリシステムとの間でデータを記憶し、取り出す方法は、一連のデータパケットの同一コピーを、複数のメモリモジュール内の対応する記憶場所に記憶するステップであって、各メモリモジュールは少なくとも1つの他のメモリモジュールから離れ、各メモリモジュールは、その一連のデータパケットの1つまたは複数のコピーを記憶する、記憶するステップを含む。この方法はさらに、データパケット内に誤りが検出されるまで、複数のメモリモジュールのうちの1つから一連のデータパケットを読み取るステップと、複数のメモリモジュールのうちの別のメモリモジュールから、その検出された誤りを有するデータパケットに対応するデータパケットを読み取るステップと、誤りのない一連のデータパケットを出力するステップとを含む。

【0006】

さらに別の実施形態では、フライトデータレコーダは、複数のデータ信号を受け取り、記憶用に一連のデータパケットを生成するように構成されるデータ取得ユニットであって、その一連の中のデータパケットのうちの少なくとも1つは誤り検査部分を含む、データ取得ユニットと、それぞれが互いに対して離れて位置する複数のメモリモジュールからなるメモリアレイを備える衝突保護メモリと、前述のデータ取得ユニットに、および複数のメモリモジュールのそれぞれに通信可能に結合されるメモリコントローラとを含む。このメモリコントローラは、一連のデータパケットの同一コピーを、複数のメモリモジュール内の対応する記憶場所に記憶するように構成され、各メモリモジュールは少なくとも1つの他のメモリモジュールから離れ、各メモリモジュールは、その一連のデータパケットの1つまたは複数のコピーを記憶するように構成される。このメモリコントローラはさらに、データパケット内に誤りが検出されるまで、複数のメモリモジュールのうちの1つから一連のデータパケットを読み取り、複数のメモリモジュールのうちの別のメモリモジュールから、その検出された誤りを有するデータパケットに対応するデータパケットを読み取り、誤りのない一連のデータパケットを出力するように構成される。

【0007】

図1～2は、本明細書に記載するシステムおよび方法の例示的实施形態を示す。

【図面の簡単な説明】

【0008】

【図1】本発明の例示的实施形態によるフライトデータレコーダの概略的ブロック図である。

【図2】本発明の例示的实施形態による、保護メモリシステムとの間でデータを記憶し、取り出す例示的方法の流れ図である。

【発明を実施するための形態】

【0009】

以下の詳細な説明は、本発明の諸実施形態を限定としてではなく例として示す。本発明は、メモリコンポーネント上に記憶されたデータを工業的応用、商業的応用、および住宅応用の過酷な環境から守るためのシステムおよび方法への一般的応用を有すると考えられる。

【0010】

本明細書で使用するとき、単数形で説明され、語「a」もしくは「an」の後に続く要素またはステップは、複数形の要素またはステップを除外することが明確に説明されていない限り、複数形の要素またはステップを除外するものではないと理解すべきである。さ

10

20

30

40

50

らに、本発明の「一実施形態」について言及することは、列挙する特徴を同様に含むさらなる実施形態があることを除外するものとして解釈されることを目的とするものではない。

【0011】

図1は、本発明の例示的实施形態によるフライトデータレコーダ100の概略的ブロック図である。この例示的实施形態では、フライトデータレコーダ100は、複数のデータ信号104を受け取り、記憶用に一連のデータパケット106を生成するように構成されるデータ取得ユニット102を含む。それらのデータパケットは、データ部分を含み、その一連の中のデータパケットのうちの少なくとも1つは誤り検査部分を含む。フライトデータレコーダ100は、複数のメモリモジュール112からなるメモリアレイ110を含む衝突保護メモリ108を含む。この例示的实施形態では、メモリモジュール112は互いに対して離れて位置する。例えばメモリモジュール112は、単一の筐体114の中に相隔てられて位置することができ、筐体114のある箇所から筐体114の別の箇所への熱伝達を減らすことを助ける、仕切り116によってさらに分割された単一の筐体114の中で相隔てられてよい。

10

【0012】

フライトデータレコーダ100は、データ取得ユニット102に、および複数のメモリモジュール112のそれぞれに通信可能に結合されるメモリコントローラ118も含む。一実施形態では、メモリコントローラ118は、本明細書に記載の機能を実行するようにプログラムされたプロセッサ119と、プロセッサ119が使用するための命令を記憶するためのメモリ128とを含む。メモリコントローラ118は、一連のデータパケット106の同一コピーを、複数のメモリモジュール112内の対応する記憶場所120内に記憶するように構成される。メモリモジュール112のそれぞれは少なくとも1つの他のメモリモジュールから離れ、そのため、メモリモジュール112のうちの1つの記憶維持能力に影響を与える可能性がある環境条件が、離れて位置する別のメモリモジュール112には同程度の影響を与えず、メモリモジュール112からなるアレイ内に記憶されたすべてのデータを回復する確率を高めることができる。各メモリモジュール112は、一連のデータパケット106の1つまたは複数のコピーを記憶するように構成される。メモリ内のランダムビット障害によるデータ損失は無作為なので、単一のメモリモジュール112上にミラーコピーを記憶することにより、記憶されたデータパケット106の冗長コピーを維持することが実現できる。ただし、この例示的实施形態では、記憶されるデータパケット106は、所定距離離れたメモリモジュールに保存される。代替的实施形態では、メモリモジュールは、同様に第2の所定距離互いに対して離れていてよい別の筐体の中に位置することができる。

20

30

【0013】

メモリコントローラ118はさらに、データパケット106内に誤りが検出されるまで、複数のメモリモジュール112のうちの1つから一連のデータパケット106を読み取るように構成される。複数のメモリモジュール112のうちの1つの中の記憶場所120からデータパケット106を読み取るとき、メモリコントローラ118は、データパケット106とともに保存した誤り検査部分を使用して、少なくとも一部のデータパケット106のデータ部分の誤り検査を行う。メモリコントローラ118が、ことによると、例えば衝突により起きた火災からの加熱によるランダムビット障害によりデータパケットが破損していることを検出する場合、メモリコントローラ118は、その破損したデータが読み取られた記憶場所120を明らかにし、メモリコントローラ118が破損したデータパケット106についての誤りのない置換候補を捜し出すか、または故障するまで、複数のメモリモジュール112のうちの別のメモリモジュール内の対応する記憶場所120内に記憶されたデータパケット106を順次取り出す。誤りのない置換候補を捜し出した場合、メモリコントローラ118は、通信インターフェイス122を介して一連のデータパケット106をデータ読取機124に出力するとき、破損したデータパケット106を誤りのないデータパケット106で置換する。この例示的实施形態では、データ読取機124

40

50

は、衝突などの異常事象の後に記憶データを調査目的でダウンロードするために、衝突保護メモリ108に通信可能に結合される。異常事象には、高温事象、衝撃事象、および湿気事象が含まれてよく、そのすべてが航空機などの乗物の衝突に付随し得る。

【0014】

図2は、本発明の例示的实施形態による、保護メモリシステムとの間でデータを記憶し、取り出す例示的方法200の流れ図である。方法200は、一連のデータパケットの同一コピーを、複数のメモリモジュール内の対応する記憶場所に記憶するステップ202であって、各メモリモジュールは少なくとも1つの他のメモリモジュールから離れ、各メモリモジュールは、その一連のデータパケットの1つまたは複数のコピーを記憶する、記憶するステップ202を含む。一実施形態では、方法200は、誤り検査部分を含む一連のデータパケットを、複数のメモリモジュールからなるアレイの第1のメモリモジュール内のそれぞれの記憶場所に書き込むステップと、その一連のデータパケットを、そのメモリモジュールからなるアレイの他のメモリモジュール内のそれぞれの記憶場所に書き込むステップとを含む。

10

【0015】

方法200はさらに、データパケット内に誤りが検出されるまで、複数のメモリモジュールのうちの1つから一連のデータパケットを読み取るステップ204と、複数のメモリモジュールのうちの別のメモリモジュールから、その検出された誤りを有するデータパケットに対応するデータパケットを読み取るステップ206と、誤りのない一連のデータパケットを出力するステップ208とを含む。複数のメモリモジュール内に記憶されたデータは、異常事象の後に、およびその異常事象の原因調査中に読み取られる。読取機を、通信インターフェイスに、メモリコントローラに、または複数のメモリモジュールに直接、通信可能に結合することができる。メモリモジュール内に記憶されたデータを読み取る間、コントローラまたは読取機は、誤り検査コード、例えばこれだけに限定されないが、記憶中にデータの一部が変化しているかどうかを判定するためにデータとともに記憶されるチェックサムを読み取り過剰中に解析する、巡回冗長検査(CRC)を使用し、データの完全性を検査する。CRCとは別に、またはCRCと組み合わせて他の誤り検査コードを実装することができる。コントローラまたは読取機がデータパケット内の誤りを検出する場合、同じメモリモジュール内の異なる記憶場所、または破損したデータパケットに対応するデータが記憶された、複数のメモリモジュールのうちの別のメモリモジュール内の記憶場所に記憶された対応するデータパケットが読み取られ、そのデータパケットに誤りがないと判定される場合、破損したデータパケットを置換するためにそのデータパケットが使用される。そのデータパケットが破損していると検出される場合、コントローラまたは読取機は、誤りのないデータパケットを捜し出すまで別のメモリモジュール内の対応する記憶場所を読み取る。誤りのないパケットを捜し出すと、コントローラまたは読取機は、自らがデータを読み取り始めるメモリモジュールからデータパケットを読み取り続けることができ、または誤りのないデータパケットを捜し出したメモリモジュールからデータパケットを読み取り続けることができる。

20

30

【0016】

2つ以上の独立したメモリモジュール内の同一データパケットが破損する確率は明らかに低い。したがって、同一データのために複数の記憶場所を使用することは、誤り訂正コード(ECC)回路およびアルゴリズムに頼る必要なしに、CPMメモリの保持率をフライトデータレコーダ(FDR)に関する業界標準規格で許容される全体的誤り率に戻す。このことは、たとえリソグラフィが50nm未満に縮小し続けても、SLC NANDフラッシュ技術を引き続き使用できるようにする。さらにその実装は、通常の使用においてCPMのデータ帯域幅または性能にほとんど影響を与えない。

40

【0017】

本明細書で使用するとき、用語プロセッサは、中央処理装置、マイクロプロセッサ、マイクロコントローラ、縮小命令セット回路(RISC)、特定用途向け集積回路(ASIC)、論理回路、および本明細書に記載の機能を実行することができる他の任意の回路ま

50

たはプロセッサを指す。

【0018】

本明細書で使用するとき、用語「ソフトウェア」と「ファームウェア」とは置き換えることができ、プロセッサ119が実行するためにメモリ内に記憶される任意のコンピュータプログラムを含む。

【0019】

本明細書で使用するとき、用語メモリには、RAMメモリ、ROMメモリ、EPROMメモリ、EEPROMメモリ、および不揮発性RAM(NVRAM)メモリが含まれ得る。上記のメモリの種類は例示的に過ぎず、したがって、フライトデータレコーダ100とともに使用可能なメモリの種類に関して限定するものではない。

10

【0020】

上記の詳述に基づいて理解されるように、上記に記載した本開示の諸実施形態は、コンピュータソフトウェア、ファームウェア、ハードウェア、またはそれらの任意の組合せもしくはサブセットを含む、コンピュータプログラミング技法またはエンジニアリング技法を使用して実装することができ、その技術的効果は、たとえリソグラフィが50nm未満に縮小し続けても、過酷な環境にさらされる極めて重要なメモリシステムにおいてSLC NANDフラッシュ技術を引き続き使用できるようにすることである。その結果生じるコンピュータ可読コード手段を有するそのような任意のプログラムは、1つまたは複数のコンピュータ可読媒体の中に具体化しまたは与え、それによりコンピュータプログラム製品、すなわち論じられた本開示の諸実施形態による製造品を作成することができる。そのコンピュータ可読媒体は、これだけに限定されないが、例えば固定(ハード)ドライブ、ディスク、光ディスク、磁気テープ、読取り専用メモリ(ROM)などの半導体メモリ、および/またはインターネットや他の通信ネットワークもしくはリンクなどの任意の送信/受信媒体とすることができる。このコンピュータコードを含む製造品は、ある媒体からコードを直接実行することにより、ある媒体から別の媒体にコードをコピーすることにより、またはネットワークを介してコードを伝送することにより、作成しかつ/または使用することができる。

20

【0021】

異常事象の後に回復するためのデータを記憶するための上記に記載したシステムおよび方法の諸実施形態は、熱による損傷を受けやすいメモリコンポーネント内に記憶されたデータを高温、衝撃、および湿気から回復できるようにするための費用効果が高く高信頼の手段を提供する。より具体的には、本明細書に記載したシステムおよび方法は、フライトデータレコーダから誤りのないデータを回復する確率を高めることを助ける。加えて、上記に記載したシステムおよび方法は、機械的衝撃、火災、および/または湿度の悪環境がメモリ記憶コンポーネントに損害を与えることがある衝突の後に、メモリからデータを読み取ることを助ける。その結果、本明細書に記載したシステムおよび方法は、熱による損傷を受けやすいコンポーネントが高温、衝撃、および湿気にさらされる可能性がある異常事象中および異常事象後のデータ生存性を、費用効果が高く高信頼の方法で促進する。

30

【0022】

過酷な環境にさらされるメモリシステム内に記憶された、誤りのないデータを自動的に探し出すための例示的システムおよび方法を上記に詳述した。示したシステムは本明細書に記載した特定の実施形態に限定されず、むしろ各々のコンポーネントは、本明細書に記載した他のコンポーネントから独立にかつ別々に利用することができる。各システムコンポーネントは、他のシステムコンポーネントと組み合わせて使用することもできる。

40

【0023】

本書は、最良の形態を含む本発明を開示するために、さらに任意の装置またはシステムを作成/使用し、任意の組み込まれた方法を実行することを含めて、当業者が本発明を実施できるようにするために複数の例を使用する。特許性のある本発明の範囲は、特許請求の範囲によって定義し、当業者なら思いつく他の例を含むことができる。そうした他の例が特許請求の範囲の文言と相違ない構造的要素を有する場合、またはそうした他の例が、

50

特許請求の範囲の文言との相違がごくわずかな等価の構造的要素を含む場合、そうした他の例も特許請求の範囲に含まれることを意図する。

【符号の説明】

【0024】

- 100 フライトデータレコーダ
- 102 データ取得ユニット
- 104 データ信号
- 106 データパケット
- 108 衝突保護メモリ
- 110 メモリアレイ
- 112 メモリモジュール
- 114 筐体
- 116 仕切り
- 118 メモリコントローラ
- 119 プロセッサ
- 120 記憶場所
- 122 通信インターフェイス
- 124 データ読取機
- 128 メモリ

【図1】

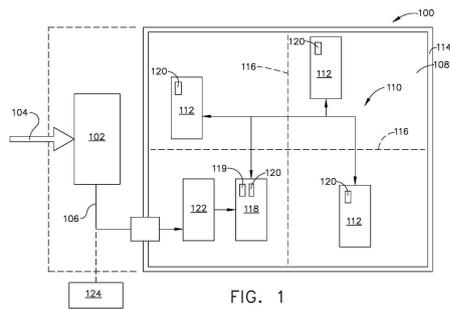


FIG. 1

【図2】

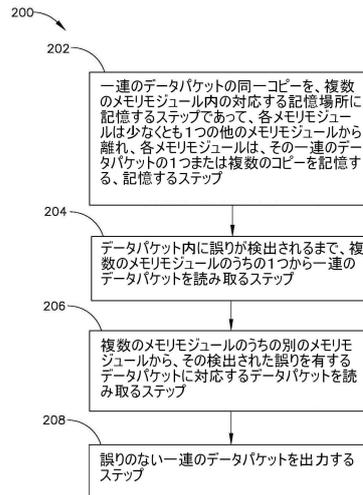


FIG. 2

フロントページの続き

(72)発明者 ステフラー, ジョセフ・バーナード
アメリカ合衆国、ミシガン州・49302、アルト、ハンドレット・ストリート、8223番

合議体

審判長 辻本 泰隆

審判官 須田 勝巳

審判官 高木 進

(56)参考文献 特開平08-235075(JP,A)
特開2004-139503(JP,A)
特開平05-182445(JP,A)
特開平06-290064(JP,A)
米国特許出願公開第2004/0230352(US,A1)

(58)調査した分野(Int.Cl., DB名)

G06F12/16

G06F11/16

G06F 1/00