

## (12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関

国際事務局

(43) 国際公開日

2018年9月13日(13.09.2018)



(10) 国際公開番号

WO 2018/163794 A1

(51) 国際特許分類:

H02M 3/155 (2006.01)

[JP/JP]; 〒5108503 三重県四日市市西末広町 1 番 14 号 Mie (JP). 住友電気工業株式会社(SUMITOMO ELECTRIC INDUSTRIES, LTD.) [JP/JP]; 〒5410041 大阪府大阪市中央区北浜 4 丁目 5 番 33 号 Osaka (JP).

(21) 国際出願番号 : PCT/JP2018/005840

(22) 国際出願日 : 2018年2月20日(20.02.2018)

(25) 国際出願の言語 : 日本語

(72) 発明者: 陳 登(CHIN Tou); 〒5108503 三重県四日市市西末広町 1 番 14 号 株式会社オートネットワーク技術研究所内 Mie (JP). 河村 息吹(KAWAMURA Ibuki); 〒5108503 三重県四日市市西末広町 1 番 14 号 株式会社オートネットワーク技術研究所内 Mie (JP).

(26) 国際公開の言語 : 日本語

(30) 優先権データ :

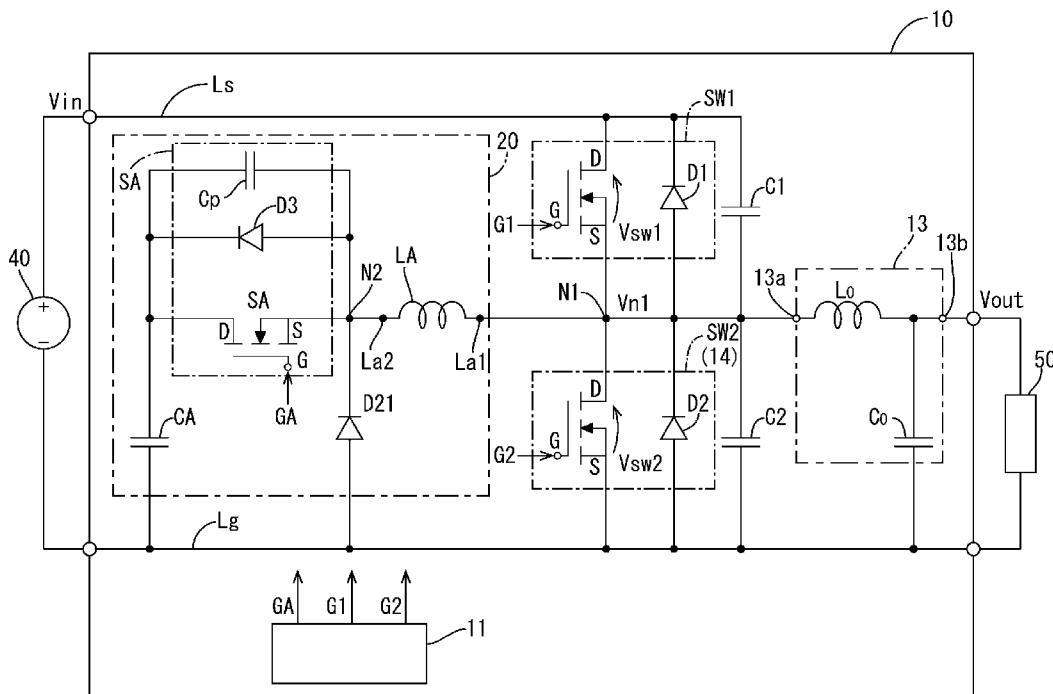
特願 2017-042872 2017年3月7日(07.03.2017) JP

(71) 出願人: 株式会社オートネットワーク技術研究所(AUTONETWORKS TECHNOLOGIES, LTD.) [JP/JP]; 〒5108503 三重県四日市市西末広町 1 番 14 号 Mie (JP). 住友電装株式会社 (SUMITOMO WIRING SYSTEMS, LTD.)

(74) 代理人: 特許業務法人暁合同特許事務所 (AKATSUKI UNION PATENT FIRM);

(54) Title: DIRECT-CURRENT VOLTAGE CONVERSION DEVICE

(54) 発明の名称: 直流電圧変換装置



(57) Abstract: A direct-current voltage conversion device (10) that comprises: a first switch element (SW1) that is connected to an internal power supply line Ls; a low-pass filter (13); an auxiliary resonant circuit (20) that includes an auxiliary switch element (SA) and an auxiliary reactor (LA) that are connected in series and is connected, at one end (La1) of the auxiliary reactor (LA), to a first connection point (N1) that is a connection point between the first switch element (SW1) and the low-pass filter (13); and a switch control unit (11) that switches the first switch element (SW1) at zero



〒4600008 愛知県名古屋市中区栄二丁目1番  
1号 日土地名古屋ビル5階 Aichi (JP).

- (81) 指定国(表示のない限り、全ての種類の国内保護が可能) : AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能) : ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

- 国際調査報告（条約第21条(3)）

---

voltage and switches the auxiliary switch element (SA) at zero current. The auxiliary resonant circuit (20) includes an auxiliary capacitor (CA) that is connected between: a second terminal (D) of the auxiliary switch element (SA); and a ground line (Lg) or the internal power supply line (Ls).

- (57) 要約：直流電圧変換装置（10）は、内部電源線L<sub>s</sub>に接続された第1スイッチ素子（SW1）と、ローパスフィルタ（13）と、直列接続された補助スイッチ素子（SA）と補助リアクトル（LA）とを含み、補助リアクトル（LA）の一端（La1）が第1スイッチ素子（SW1）とローパスフィルタ（13）との接続点である第1接続点（N1）に接続された補助共振回路（20）と、第1スイッチ素子（SW1）をゼロ電圧スイッチングし、補助スイッチ素子（SA）をゼロ電流スイッチングするスイッチ制御部（11）とを備える。補助共振回路（20）は、補助スイッチ素子（SA）の第2端子（D）と、グラウンド線（Lg）または内部電源線（L<sub>s</sub>）との間に接続された補助コンデンサ（CA）を含む。

## 明細書

### 発明の名称：直流電圧変換装置

#### 技術分野

[0001] 本明細書に開示される技術は、直流電圧変換装置に関し、詳しくは、補助共振回路を備えた直流電圧変換装置に関する。

#### 背景技術

[0002] 従来、スイッチング素子をいわゆるソフトスイッチングさせることによって、スイッチングによるスイッチング損失と高周波ノイズとを抑制するためには、直流電圧変換装置に補助共振回路を備える方法が幅広く行われている。このような補助共振回路を備えた直流電圧変換装置として、例えば、特許文献1に開示されたDC-DCコンバータ（直流電圧変換装置）が知られている。この文献のDC-DCコンバータでは、平滑リアクトルに流れる電流に基づいて、第2の主スイッチ（ローサイドスイッチ）と補助共振回路に含まれる補助スイッチとが同時にオンされる期間を最適化することによって、無駄な電力損失の発生を防止するものである。

#### 先行技術文献

#### 特許文献

[0003] 特許文献1：特開2004-129393号公報

#### 発明の概要

#### 発明が解決しようとする課題

[0004] しかしながら、上記文献のDC-DCコンバータは、補助共振回路のエネルギー源、すなわち、電源は出力電圧 $V_{out}$ になっている。この出力電圧 $V_{out}$ は入力電圧 $V_{in}$ が変換されたものであるため、変換損失として補助共振回路での損失も上乗せされることとなる。これは、コンバータの高効率化にとって有利であるとは言えなかった。また、このように出力電圧 $V_{out}$ を補助共振回路に印加する構成においては、入力電圧 $V_{in}$ を非常に低い出力電圧 $V_{out}$ に変換する場合、出力電圧 $V_{out}$ を補助共振回路に印

加しても、文献1の図1のM点の電圧が入力電圧 $V_{in}$ に達せず、第1の主スイッチS1のソフトスイッチング（ゼロ電圧スイッチング）ができない虞があった。この場合、第1の主スイッチS1でのスイッチング損失が増加することとなる。

[0005] また、近年、直流電圧変換装置が、電気自動車等、大電流が必要とされるパワー回路として使用される場合、言い換えれば大容量負荷に使用される場合、微小な変換効率の低下が大きな変換損失となってしまう。そのため、大容量負荷に適用される際であっても高効率の変換効率を維持できる直流電圧変換装置が所望されていた。

[0006] 本明細書に開示される技術は、上記のような事情に基づいて完成されたものであって、大容量負荷に適用される際に、高効率の変換効率を維持できる直流電圧変換装置を提供する。

### 課題を解決するための手段

[0007] 本明細書に開示される直流電圧変換装置は、主電源から印加される直流の入力電圧を所定の電圧値を有する出力電圧に変換する直流電圧変換装置であって、前記主電源に接続される内部電源線と、前記内部電源線に接続された第1スイッチ素子と、一端が前記第1スイッチ素子の一端と接続されるローパスフィルタと、直列接続された補助スイッチ素子と補助リアクトルとを含み、前記補助リアクトルの一端が前記第1スイッチ素子と前記ローパスフィルタとの接続点である第1接続点に接続された補助共振回路と、前記第1接続点とグランド線との間に接続された還流部と、前記第1スイッチ素子をゼロ電圧スイッチングし、前記補助スイッチ素子をゼロ電流スイッチングするスイッチ制御部と、を備え、前記補助共振回路の前記補助スイッチ素子は、前記補助リアクトルの他端に接続された第1端子と、前記第1端子に対して接続がオンオフされる第2端子とを含み、前記補助共振回路は、前記補助スイッチ素子の前記第2端子と、グランド線または前記内部電源線との間に接続された補助コンデンサを含む。

本構成によれば、補助共振回路の補助スイッチ素子に補助コンデンサが接

続されている。そのため、補助コンデンサから補助共振回路に補助共振に係るエネルギーを供給することができる。また、第1スイッチ素子はゼロ電圧スイッチングされ、補助スイッチ素子はゼロ電流スイッチングされる。そのため、本構成の直流電圧変換装置によれば、大容量負荷に適用される際であっても、高効率の変換効率を維持できる。

[0008] 上記直流電圧変換装置において、前記スイッチ制御部は、前記補助スイッチ素子をオンオフさせる制御信号を生成し、前記制御信号のオン期間は、少なくとも出力電流を超える前記第1スイッチ素子に流れる第1電流によって、前記補助コンデンサを充電する充電期間を含むようにしてもよい。

本構成によれば、電圧変換の際に生じる余剰エネルギーを用いて補助コンデンサが充電され、補助コンデンサに蓄えられたエネルギーによって補助共振回路を動作させることができる。それによって電圧変換に係る余剰エネルギーを効果的に利用でき、変換効率を向上させることができる。

[0009] また、上記直流電圧変換装置において、前記スイッチ制御部は、前記制御信号の前記オン期間を、補助コンデンサを放電する放電期間と前記充電期間とに分けて生成するようにしてもよい。

本構成によれば、補助スイッチ素子のゲート制御信号のオン期間を、補助コンデンサを放電する放電期間と充電期間とに分けて生成することによって、補助スイッチ素子に流れる電流の期間を短くすることができる。それによって補助スイッチ素子の導通損失を低減できる。

また、上記直流電圧変換装置において、前記補助コンデンサは、前記補助スイッチ素子と前記グランド線との間に接続されているようにしてもよい。

[0010] 本構成によれば、補助コンデンサの充放電制御が、補助コンデンサが補助スイッチ素子と内部電源線との間に接続される場合と比べて、簡易に行える。

[0011] また、上記直流電圧変換装置において、前記補助リクトルと前記補助スイッチ素子との接続点である第2接続点と前記グランド線との間に接続された電圧安定化ダイオードをさらに備えるようにしてもよい。

本構成によれば、電圧安定化ダイオードによって、補助スイッチ素子がオフの期間における第2接続点の電位を安定化できる。すなわち、補助スイッチ素子がオフで第2スイッチ素子がオンの期間においては、補助スイッチ素子としてMOSFETが使用される場合、補助スイッチ素子の寄生容量を介して、第2接続点の電位が変動することが考えられる。その際、電圧安定化ダイオードによって第2接続点の電位の変動が抑制される。

[0012] また、上記直流電圧変換装置において、前記補助スイッチ素子は、直列に接続され、前記スイッチ制御部によって同一の制御信号によって制御される二個の補助スイッチ素子によって構成されるようにしてもよい。

本構成によれば、補助スイッチ素子を直列に接続された二個の補助スイッチ素子によって構成することによって、補助スイッチ素子としてのオン抵抗が増加する。それによって、補助スイッチ素子のオン時に流れるオン電流が低減されることによって、補助スイッチ素子のオン抵抗損失が、補助スイッチ素子が一個の場合と比べて低減される。なお、損失（電力）は電流の二乗に比例するため、この場合、オン抵抗の増加に伴うオン抵抗損失の増加量よりも、オン電流の低減によるオン抵抗損失の低下量の方が大きくなる。そのため、オン抵抗損失が低減される。

[0013] また、上記直流電圧変換装置において、前記還流部は、前記スイッチ制御部によってゼロ電圧スイッチングされる第2スイッチ素子によって構成されるようにしてもよい。

本構成によれば、第2スイッチ素子のオンオフ制御によって還流期間の設定を適宜行えるとともに、ゼロ電圧スイッチングによって、第2スイッチ素子のスイッチング損失を抑制できる。

[0014] また、上記直流電圧変換装置において、前記第1スイッチ素子に並列に接続された第1並列容量と、前記還流部に並列に接続された第2並列容量と、をさらに備えるようにしてもよい。

本構成によれば、第1スイッチ素子および第2スイッチ素子がオフされた際、いわゆるデッドタイムにおける、第1接続点の電位変化の速度を調整す

ることができる。

## 発明の効果

[0015] 本明細書に開示される直流電圧変換装置によれば、大容量負荷に適用される際に、高効率の変換効率を維持できる。

## 図面の簡単な説明

[0016] [図1]実施形態1の直流電圧変換装置を示す概略的な回路図

[図2]直流電圧変換装置の動作を示す概略的なタイムチャート

[図3]直流電圧変換装置の電流の流れを示す概略的な部分回路図

[図4]直流電圧変換装置の電流の流れを示す概略的な部分回路図

[図5]直流電圧変換装置の電流の流れを示す概略的な部分回路図

[図6]直流電圧変換装置の電流の流れを示す概略的な部分回路図

[図7]直流電圧変換装置の電流の流れを示す概略的な部分回路図

[図8]直流電圧変換装置の電流の流れを示す概略的な部分回路図

[図9]直流電圧変換装置の電流の流れを示す概略的な部分回路図

[図10]実施形態2に直流電圧変換装置の動作を示す概略的なタイムチャート

[図11]補助コンデンサの別の実施形態を示す部分回路図

[図12]補助コンデンサの別の実施形態を示す部分回路図

## 発明を実施するための形態

[0017] <実施形態1>

実施形態1に直流電圧変換装置10を、図1から図9を参照しつつ説明する。

### 1. 直流電圧変換装置の構成

直流電圧変換装置10は、本実施形態では、いわゆるチョッパ型の降圧DC-DCコンバータであり、主電源40であるバッテリーから印加される直流の入力電圧 $V_{in}$ を降圧して、所定の電圧値を有する直流の出力電圧 $V_{out}$ に変換する。入力電圧 $V_{in}$ は、例えば、48Vであり、出力電圧 $V_{out}$ は、例えば、24Vである。

[0018] 直流電圧変換装置10は、本実施形態では、例えば、ガソリンエンジンと

走行用モータとが搭載されたHV車用に配置され、走行用モータ等の大容量負荷50に電力を供給するパワー回路に適用される。なお、直流電圧変換装置10の適用は、HV車に限られず、また車両にも限られない。また、直流電圧変換装置10が適用される負荷は、必ずしも大容量負荷に限られない。さらには、降圧DC-DCコンバータにも限られず、後述するように昇圧DC-DCコンバータにも適用できる。

- [0019] 直流電圧変換装置10は、図1に示されるように、内部電源線Ls、第1スイッチ素子SW1、第1並列容量C1、スイッチ制御部11、ローパスフィルタ13、還流部14、および補助共振回路20を含む。
- [0020] 内部電源線Lsは、バッテリー40に接続され、バッテリー40からの電力を直流電圧変換装置10の各部に供給する。
- [0021] 第1スイッチ素子SW1は、本実施形態ではボディダイオードD1を含むNチャネルMOSFETによって構成されている。第1スイッチ素子SW1のドレイン端子Dが内部電源線Lsに接続されている。
- [0022] 第1並列容量C1は、第1スイッチ素子SW1に並列に接続されている。なお、第1並列容量C1は個別の素子に限られず、第1スイッチ素子SW1の寄生容量であってもよい。
- [0023] ローパスフィルタ13は周知のものであり、図1に示されるように、例えば、平滑リクトルLoおよび平滑コンデンサCoによって構成される。ローパスフィルタ13の入力端13a（ローパスフィルタの一端に相当）は第1スイッチ素子SW1のソース端子S（第1スイッチ素子の一端に相当）と接続され、その出力端13bは直流電圧変換装置10の出力端に接続される。ローパスフィルタ13は、第1接続点N1の電位Vn1、すなわち第1接続点電圧Vn1を入力し、第1接続点電圧Vn1が平滑された出力電圧Voutを出力する。
- [0024] 還流部14は第1接続点N1とグランド線Lgとの間に接続され、周知のものである。本実施形態では、還流部14は、図1に示されるように、第2スイッチ素子SW2によって構成される。第2スイッチ素子SW2は、ボデ

ィダイオードD2を含むNチャネルMOSFETによって構成され、スイッチ制御部11によってゼロ電圧スイッチングされる。

- [0025] 第2並列容量C2は、第2スイッチ素子SW2に並列に接続される。第2並列容量C2によって、第1スイッチ素子SW1および第2スイッチ素子SW2がオフ状態、いわゆるデッドタイムにおける、第1接続点電圧Vn1の変化速度を調整することができる。なお、第2並列容量C2は、第1並列容量C1と同様に、個別の素子に限られず、第1スイッチ素子SW1の寄生容量であってもよい。
- [0026] このように、還流部14が第2スイッチ素子SW2によって構成されることによって、第2スイッチ素子SW2のオンオフ制御によって還流期間の設定を適宜行えるとともに、ゼロ電圧スイッチングによって、第2スイッチ素子SW2のスイッチング損失を抑制できる。なお、還流部14の構成はこれに限られず、例えば、一個の還流ダイオードによって構成されてもよい。
- [0027] 補助共振回路20は、直列接続された、補助スイッチ素子SAと補助リアクトルLA、補助コンデンサCA、および電圧安定化ダイオードD21を含む。補助共振回路20は、第1スイッチ素子SW1とローパスフィルタ13との接続点である第1接続点N1に接続されている。詳細には、補助スイッチ素子SAに接続されていない補助リアクトルLAの一端La1が、第1接続点N1に接続されている。なお、ここで補助リアクトルLAのリアクタンスは、平滑リアクトルLoに比べて、十分小さくなるように設定されている。
- [0028] 補助スイッチ素子SAは、本実施形態においてはNチャネルMOSFETによって構成されている。補助スイッチ素子SAは、寄生容量CpおよびボディダイオードD3を含む。補助スイッチ素子SAは、ドレイン端子D、ゲート端子G、およびソース端子Sを含む。そのソース端子Sは補助リアクトルの他端La2に接続され、そのドレイン端子Dは、ソース端子Sに対する接続が、ゲート端子Gに印加されるゲート制御信号GAによってオンオフされる。ここで、補助スイッチ素子SAのソース端子Sは「第1端子」の一例

であり、補助スイッチ素子SAのドレイン端子Dは「第2端子」の一例である。

- [0029] 電圧安定化ダイオードD21は、補助リアクトルLAと補助スイッチ素子SAとの接続点である第2接続点N2とグランド線Lgとの間に接続されている。詳細には、電圧安定化ダイオードD21のカソードが第2接続点N2に接続され、電圧安定化ダイオードD21のアノードがグランド線Lgに接続されている。電圧安定化ダイオードD21は、補助スイッチ素子SAのオフ時に、補助スイッチ素子SAのドレイン—ソース間の電圧Vsaを安定化させる。
- [0030] 補助コンデンサCAは、補助スイッチ素子SAとグランド線Lgとの間に接続される。詳しくは、補助コンデンサCAの一端が補助スイッチ素子SAのドレイン端子Dに接続され、補助コンデンサCAの他端がグランド線Lgに接続される。ここで、補助スイッチ素子SAのドレイン端子Dは、「補助スイッチ素子の補助リアクトルに接続されていない側の一端」に相当する。補助コンデンサCAは、充放電によって補助共振回路20の共振時のエネルギーを供給する。補助コンデンサCAは、第1スイッチ素子SW1を流れる電流である第1電流Is w1、および第2スイッチ素子SW2を流れる電流である第2電流Is w2が、出力電流（負荷電流）Ioを上回る際のエネルギーを利用して充電される。
- [0031] スイッチ制御部11は、各スイッチ素子（SW1、SW2、SA）に接続され、各スイッチ素子のオンオフのスイッチングを制御するゲート制御信号（G1、G2、GA）を生成する。詳細には、スイッチ制御部11は、ゲート制御信号（G1、G2）によって、第1、第2スイッチ素子（SW1、SW2）を、いわゆるゼロ電圧スイッチング（ZVS）によってスイッチングする。また、スイッチ制御部11は、ゲート制御信号GAによって、補助スイッチ素子SAを、いわゆるゼロ電流スイッチング（ZCS）によってスイッチングする。なお、各スイッチ素子（SW1、SW2、SA）は、NチャネルMOSFETに限られない。例えば、IGBT等であってもよい。

## [0032] 2. 直流電圧変換装置の動作

次に、図2から図9を参照しつつ直流電圧変換装置10の動作を説明する。

[0033] 図2に示されるように、第1スイッチ素子SW1がオフ状態で、第2スイッチ素子SW2はオン状態である還流状態、言い換えれば、同期整流状態の時刻t0において、補助スイッチ素子SAがゲート制御信号GAによってオンされると、すなわち、ゼロ電流スイッチング(ZCS)されると、補助共振回路20による共振動作が開始される。

[0034] すると、時刻t0から時刻t1までの期間である第1期間K1において、図3に示されように電流が流れる。すなわち、補助スイッチ素子SAおよび補助リアクトルLAに流れる電流である共振電流Ir sが増加し、それに伴って第2スイッチ素子SW2に流れる電流である第2電流Is w2が減少する。共振電流Ir sの増加速度は補助リアクトルLAのリアクタンスの大きさに依存する。第1期間K1において、平滑リアクトルLoを流れる電流である出力電流(負荷電流)Ioは一定である。なお、第1期間K1に限られず、出力電流Ioは、ほぼ一定とする。

[0035] 第1期間K1内において、第2スイッチ素子SW2がオフされる。第2スイッチ素子SW2のオフに伴って、第2電流Is w2がさらに減少しゼロとなる。一方、共振電流Ir sが増加して、時刻t1において出力電流Ioの大きさに達する。

[0036] 図4には、時刻t1から第1接続点電圧Vn1が入力電圧Vinより大きくなる時刻t2までの期間(第2期間K2)における電流の流れが、示される。第2期間K2において、第1、第2スイッチ素子(SW1、SW2)がオフ状態(いわゆる、デッドタイム)であるため、共振電流Ir sは、主に、第1並列容量C1および第2並列容量C2を介して流れる(図4の電流Ic1、Ic2参照)。このとき、第1並列容量C1は放電し、一方、第2並列容量C2は充電される。そのため、第1接続点電圧Vn1が上昇する。なお、ここで、第1接続点電圧Vn1と、第2スイッチ素子SW2のドレイン

—ソース間電圧である第2電圧 $V_{sw2}$ とは等しい。そのため、図2に示されるように、第2期間 $K_2$ において第2電圧 $V_{sw2}$ は上昇する。

[0037] そして、時刻 $t_2$ において、第1接続点電圧 $V_{n1}$ （第2電圧 $V_{sw2}$ ）が入力電圧 $V_{in}$ に達すると、第1スイッチ素子 $SW1$ のボディダイオード $D1$ が導通して、第1スイッチ素子 $SW1$ のドレイン—ソース間電圧である第1電圧 $V_{sw1}$ がゼロとなる。図5に、ボディダイオード $D1$ の導通期間である時刻 $t_2$ から時刻 $t_3$ （第3期間 $K_3$ ）の状態が示される。このとき、ボディダイオード $D1$ を介して逆方向の第1電流 $I_{sw1}$ が流れる。

[0038] そして、ボディダイオード $D1$ の導通中に、第1スイッチ素子 $SW1$ がオンされる（時刻 $t_3$ ）。すなわち、第1スイッチ素子 $SW1$ がゼロ電圧スイッチング（ZVS）される。このとき、補助リクトル $LA$ には逆方向の電圧（入力電圧 $V_{in}$ —補助コンデンサ電圧（充電電圧） $V_{ca}$ ）が印加される。すると、図2に示されるように、時刻 $t_3$ 以降において、第1スイッチ素子 $SW1$ に流れる電流である第1電流 $I_{sw1}$ が増加するとともに、共振電流 $I_{rs}$ が減少する。そして第1電流 $I_{sw1}$ の値が出力電流 $I_o$ に達する時刻 $t_4$ の後において、共振電流 $I_{rs}$ がゼロとなる。図6の（a）には、時刻 $t_3$ において第1スイッチ素子 $SW1$ がオンされた直後における電流の流れが示され、図6の（b）には、時刻 $t_3$ から時刻 $t_4$ までの期間（第4期間 $K_4$ ）における電流の流れが示される。

[0039] そして、共振電流 $I_{rs}$ がゼロとなる時刻 $t_4$ から所定時刻後の時刻 $t_5$ において、第1スイッチ素子 $SW1$ がオフされる。図6の（c）には、時刻 $t_4$ から時刻 $t_5$ までの期間（第5期間 $K_5$ ）における電流の流れが示される。

[0040] 時刻 $t_5$ において第1スイッチ素子 $SW1$ がオフされると、第1電流 $I_{sw1}$ が、第1並列容量 $C_1$ および第2並列容量 $C_2$ に転流される（図7の電流 $I_{c1}$ 、 $I_{c2}$ 参照）。このとき、第1接続点電圧 $V_{n1}$ （第2電圧 $V_{sw2}$ ）が急激に下降する。そして、第1接続点電圧 $V_{n1}$ がゼロVに達する時刻 $t_6$ 以降において、ボディダイオード $D2$ が導通（図8参照）し、第2

電圧  $V_{sw2}$  がゼロ  $V$  に維持される。このとき、ボディダイオード  $D_2$  を介して第2電流  $I_{sw2}$  が流れる。

- [0041] そして、ボディダイオード  $D_2$  が導通する時刻  $t_6$  以降の時刻  $t_7$ において、第2スイッチ素子  $SW_2$  がオンされて、すなわち、ゼロ電圧スイッチングされて、いわゆる同期整流が開始される。このとき第2電流  $I_{sw2}$  による補助コンデンサ  $CA$ への充電は継続される（図9参照）。そして補助コンデンサ  $CA$  の充電電圧  $V_{ca}$  の上昇に伴い充電電流（逆方向の共振電流）  $I_{rs}$  が減少する。
- [0042] 共振電流  $I_{rs}$  がゼロに達する時刻  $t_8$  において補助スイッチ素子  $SA$  がオフ、すなわち、ゼロ電流スイッチング（ZCS）される。時刻  $t_8$  から次に第2スイッチ素子  $SW_2$  がオフされる時刻  $t_9$  までの期間は同期整流が継続される。時刻  $t_9$  以降は、上記時刻  $t_0$  からの動作が繰り返される。なお、時刻  $t_0$  から時刻  $t_9$  までの1周期は、例えば、 $10 \mu s$ （マイクロ秒）である。
- [0043] ここで、時刻  $t_5$  から時刻  $t_7$  までの期間は、いわゆるデッドタイムである。図7には、デッドタイムの前半である時刻  $t_5$  から時刻  $t_6$  までの期間（第6期間  $K_6$ ）における電流の流れが示され、図8には、デッドタイムの後半である時刻  $t_6$  から時刻  $t_7$  までの期間（第7期間  $K_7$ ）における電流の流れが示される。
- [0044] また、時刻  $t_0$  から時刻  $t_4$  までが補助コンデンサ  $CA$  の放電期間  $K_H$  に相当し、時刻  $t_4$  から時刻  $t_8$  までが補助コンデンサ  $CA$  の充電期間  $K_J$  に相当する。なお、補助コンデンサ  $CA$  の放電時の電圧  $V_{ca}$  は、補助コンデンサ  $CA$  の容量によって決まる。
- [0045] ここで、充電期間  $K_J$  には、図2に示されるように、第1電流  $I_{sw1}$  が出力電流  $I_o$  を超える期間（時刻  $t_4$  から時刻  $t_5$  までの期間）と、第2電流  $I_{sw2}$  が出力電流  $I_o$  を超える期間（時刻  $t_6$  から時刻  $t_8$  までの期間）とが含まれる。そして、補助コンデンサ  $CA$  のゲート制御信号（制御信号の一例）  $GA$  のオン期間（時刻  $t_0$  から時刻  $t_8$ ）は、充電期間  $K_J$  を含む

。すなわち、補助コンデンサCAのゲート制御信号（制御信号の一例）GAのオン期間は、出力電流Ioを超える第1電流Is w1、および出力電流Ioを超える第2電流Is w2によって、補助コンデンサCAを充電する充電期間KJを含む。

[0046] なお、補助スイッチ素子SAがオフされ、補助スイッチ素子SAおよびボディダイオードD3に流れる電流がゼロとなった時刻t8以降において、補助スイッチ素子SAの寄生容量Cpを介して流れる電流によって、発振することが考えられる。詳しくは、補助リクトルLA、寄生容量Cp、補助スイッチ素子SA、および第2スイッチ素子SW2によって形成される回路において、補助スイッチ素子SAのドレインーソース間の電圧Vs aが発振によって大きく振動することが考えられる。しかしながら、このような、電圧Vs aの振動の発生は、電圧安定化ダイオードD21によって抑制することができる。

[0047] ここで、各ゲート制御信号（G1、G2、GA）のオンオフタイミングの決定は、周知の方法によって行われる。すなわち、オンオフタイミングは、例えば、共振電流Ir s等の電気量を検知する検知回路（図示せず）からの検知信号と、基準値との比較に基づいて、スイッチ制御部11によって決定される。または、補助リクトルLAのリクトンス値、補助コンデンサCAの容量等の回路定数に基づく計算によって予め決定される。この場合、決定されたタイミングデータがスイッチ制御部11のメモリ等に格納され、スイッチ制御部11は、その格納データに基づいてオンオフタイミングを決定する。あるいは、オンオフタイミングは、検知信号と格納データの両方に基づいて決定される。

### [0048] 3. 実施形態1の効果

実施形態1では、補助共振回路20の補助スイッチ素子SAに補助コンデンサCAが接続されている。そのため、補助コンデンサCAから補助共振回路20に補助共振に係るエネルギーを供給することができる。また、第1スイッチ素子SW1および第2スイッチ素子SW2はゼロ電圧スイッチングさ

れ、補助スイッチ素子S Aはゼロ電流スイッチングされる。そのため、実施形態1の直流電圧変換装置1 0によれば、大容量負荷に適用される際であっても、高効率の変換効率を維持できる。

[0049] また、スイッチ制御部1 1が生成する、補助スイッチ素子S Aのケート制御信号G Aのオン期間（図2の時刻t 0から時刻t 8まで）は、出力電流I oを超える第1電流I sw 1、および出力電流I oを超える第2電流I sw 2によって、補助コンデンサC Aを充電する充電期間（図2の時刻t 4から時刻t 5まで、および時刻t 6から時刻t 8まで）を含む。そのため、電圧変換の際に生じる余剰エネルギーを用いて補助コンデンサC Aを充電して、補助コンデンサC Aに蓄えられたエネルギーによって補助共振回路2 0を動作させることができる。それによって電圧変換に係る余剰エネルギーを効果的に利用でき、変換効率を向上させることができる。

[0050] なお、ケート制御信号G Aのオン期間には、出力電流I oを超える第2電流I sw 2によって、補助コンデンサC Aを充電する充電期間（図2の時刻t 6から時刻t 8まで）は含まれなくてもよい。要は、ケート制御信号G Aのオン期間には、少なくとも出力電流I oを超える第1電流I sw 1によって、補助コンデンサC Aを充電する充電期間を含むものであればよい。

[0051] また、実施形態1では、第2接続点N 2とグランド線L gとの間に接続された電圧安定化ダイオードD 2 1が設けられている。電圧安定化ダイオードD 2 1によって、補助スイッチ素子S Aがオフの期間における第2接続点N 2の電位を安定化できる。すなわち、補助スイッチ素子S A 2 1がオフで第2スイッチ素子S W 2がオンの期間（第8期間K 8）においては、実施形態1のように補助スイッチ素子S AとしてNチャネルMOSFETが使用される場合、補助スイッチ素子S Aの寄生容量C pを介した発振によって、第2接続点N 2の電位が変動し、第2接続点N 2の電位が入力電圧V inより大きく上昇することも考えられる。しかしながら、その際、電圧安定化ダイオードD 2 1によって第2接続点N 2の電位の変動が抑制される。なお、電圧安定化ダイオードD 2 1は、省略されてもよい。

[0052] また、各スイッチ素子（SW1、SW2、SA）に印加される電圧を入力電圧V<sub>i n</sub>とほぼ同一レベルにできる。そのため、各スイッチ素子を定格の小さい部品とすることができます、それによって導通損失を低減できる。

[0053] <実施形態2>

実施形態2を、図10を参照して説明する。実施形態1とはスイッチ制御部11が生成する各スイッチ素子（SW1、SW2、SA）のゲート制御信号（G1、G2、GA）のオンオフタイミングのみが異なる。そのため、以下において、ゲート制御信号（G1、G2、GA）のオンオフタイミングの相違点のみを説明する。

[0054] 実施形態2では、スイッチ制御部は、特に、補助スイッチ素子SAのゲート制御信号GAのオン期間を、補助コンデンサCAを放電する放電期間KHと充電期間KJとに分けて生成する。

[0055] すなわち、実施形態1では、図2に示されるように、補助コンデンサCAの放電期間KHと充電期間KJとが連続するように、ゲート制御信号GAのオン期間が、図2の時刻t0から時刻t8の直後までの期間の一期間とされている。しかしながら、実施形態2では、図10に示されるように、ゲート制御信号GAのオン期間が、補助コンデンサCAの放電期間KHに相当する、図10の時刻t0から時刻t2までの期間と、充電期間KJにほぼ相当する、図10の時刻t3から時刻t5までの二つの期間に分けられている。

[0056] そして、図10の放電期間KH中の時刻t1において第1スイッチ素子SW1がオンされ、図10の充電期間KJ中の時刻t4において第1スイッチ素子SW1がオフされる。

[0057] また、放電期間KHにおける補助スイッチ素子SAのオンタイミングである図10のほぼ時刻t0において第2スイッチ素子SW2がオフされ、充電期間KJにおける補助スイッチ素子SAのオフタイミングである図10のほぼ時刻t5において第2スイッチ素子SW2がオンされる。

[0058] このように、補助スイッチ素子SAのゲート制御信号GAのオン期間を、補助コンデンサCAを放電する放電期間KHと充電期間KJとに分けて生成

することによって、実施形態1の場合と比べて、補助スイッチ素子SAに流れる電流の期間を短くすることができる。それによって補助スイッチ素子SAの導通損失を低減できる。

＜他の実施形態＞

本発明は上記記述および図面によって説明した実施形態に限定されるものではなく、例えば次のような実施形態も本発明の技術的範囲に含まれる。

- [0059] (1) 上記実施形態では、補助コンデンサを補助スイッチ素子と前記グランド線との間に接続されている補助コンデンサCAによって構成する例を示したが、これに限られない。例えば、補助コンデンサを、図11に示されるように、補助スイッチ素子SAとグランド線Lgとの間に接続された第1補助コンデンサCA1と、第1補助コンデンサCA1と補助スイッチ素子SAとの接続点N3と内部電源線Lsとの間に接続された第2補助コンデンサCA2とによって構成されるようにしてもよい。この場合、各コンデンサの容量は、ほぼ、 $CA = 2 \times CA1 = 2 \times CA2$ とすることが好ましい。
- [0060] あるいは、補助コンデンサを、図12に示されるように、補助スイッチ素子と内部電源線との間に接続されている補助コンデンサCAによって構成するようにしてもよい。これらの場合であっても、上記実施形態と同様な制御によって、補助コンデンサCAに蓄えられたエネルギーを利用した補助共振回路を構成することができる。
- [0061] (2) 上記実施形態では、補助スイッチ素子SAを、一個の補助スイッチ素子SAによって構成する例を示したが、これに限られない。例えば、補助スイッチ素子SAは、直列に接続され、スイッチ制御部によって同時に制御される二個の補助スイッチ素子によって構成されるようにしてもよい。一個の補助スイッチ素子SA21によって構成されてもよい。
- [0062] (3) 上記実施形態では、還流部14が第2スイッチ素子SW2と第2並列容量C2とによって構成される例を示したがこれに限られない。例えば、還流部14は、一個の還流ダイオードによって構成されてもよい。
- [0063] (4) 上記実施形態では、直流電圧変換装置10をチョッパ型の降圧DC

—DCコンバータに適用する例を示したが、これに限られず、例えば、直流電圧変換装置10をチョッパ型の昇圧DC—DCコンバータに適用することもできる。図11に、直流電圧変換装置10をチョッパ型の昇圧DC—DCコンバータに適用した際の、制御および動作の例を示す。

## 符号の説明

[0064] 10…直流電圧変換装置

11…スイッチ制御部

13…ローパスフィルタ

14…還流部（第2スイッチ素子）

20…補助共振回路

40…主電源

C1…第1並列容量

C2…第2並列容量

CA…補助コンデンサ

D…第2スイッチ素子のドレイン端子（第2端子）

D21…電圧安定化ダイオード

LA…補助リアクトル

Lg…グランド線

Ls…内部電源線

N1…第1接続点

N2…第2接続点

S…第2スイッチ素子のソース端子（第1端子）

SA…補助スイッチ素子

SW1…第1スイッチ素子（NチャネルMOSFET）

SW2…第2スイッチ素子（NチャネルMOSFET）

## 請求の範囲

- [請求項1] 主電源から印加される直流の入力電圧を所定の電圧値を有する出力電圧に変換する直流電圧変換装置であって、  
前記主電源に接続される内部電源線と、  
前記内部電源線に接続された第1スイッチ素子と  
一端が前記第1スイッチ素子の一端と接続されるローパスフィルタ  
と、  
直列接続された補助スイッチ素子と補助リクトルとを含み、前記  
補助リクトルの一端が前記第1スイッチ素子と前記ローパスフィル  
タとの接続点である第1接続点に接続された補助共振回路と、  
前記第1接続点とグランド線との間に接続された還流部と、  
前記第1スイッチ素子をゼロ電圧スイッチングし、前記補助スイッ  
チ素子をゼロ電流スイッチングするスイッチ制御部と、を備え、  
前記補助共振回路の前記補助スイッチ素子は、前記補助リクトル  
の他端に接続された第1端子と、前記第1端子に対して接続がオンオ  
フされる第2端子とを含み、  
前記補助共振回路は、  
前記補助スイッチ素子の前記第2端子と、グランド線または前記内部  
電源線との間に接続された補助コンデンサを含む、直流電圧変換装置  
。
- [請求項2] 請求項1に記載の直流電圧変換装置において、  
前記スイッチ制御部は、前記補助スイッチ素子をオンオフさせる制  
御信号を生成し、  
前記制御信号のオン期間は、少なくとも出力電流を超える前記第1  
スイッチ素子に流れる第1電流によって、前記補助コンデンサを充電  
する充電期間を含む、直流電圧変換装置。
- [請求項3] 請求項2に記載の直流電圧変換装置において、  
前記スイッチ制御部は、前記制御信号のオン期間を、補助コンデン

サを放電する放電期間と前記充電期間とに分けて生成する、直流電圧変換装置。

[請求項4] 請求項1から請求項3の何れか一項に記載の直流電圧変換装置において、

前記補助コンデンサは、前記補助スイッチ素子と前記グランド線との間に接続されている、直流電圧変換装置。

[請求項5] 請求項1から請求項4の何れか一項に記載の直流電圧変換装置において、

前記補助リクトルと前記補助スイッチ素子との接続点である第2接続点と前記グランド線との間に接続された電圧安定化ダイオードをさらに備える、直流電圧変換装置。

[請求項6] 請求項1から請求項5の何れか一項に記載の直流電圧変換装置において、

前記補助スイッチ素子は、直列に接続され、前記スイッチ制御部によって同一の制御信号によって制御される二個の補助スイッチ素子によって構成される、直流電圧変換装置。

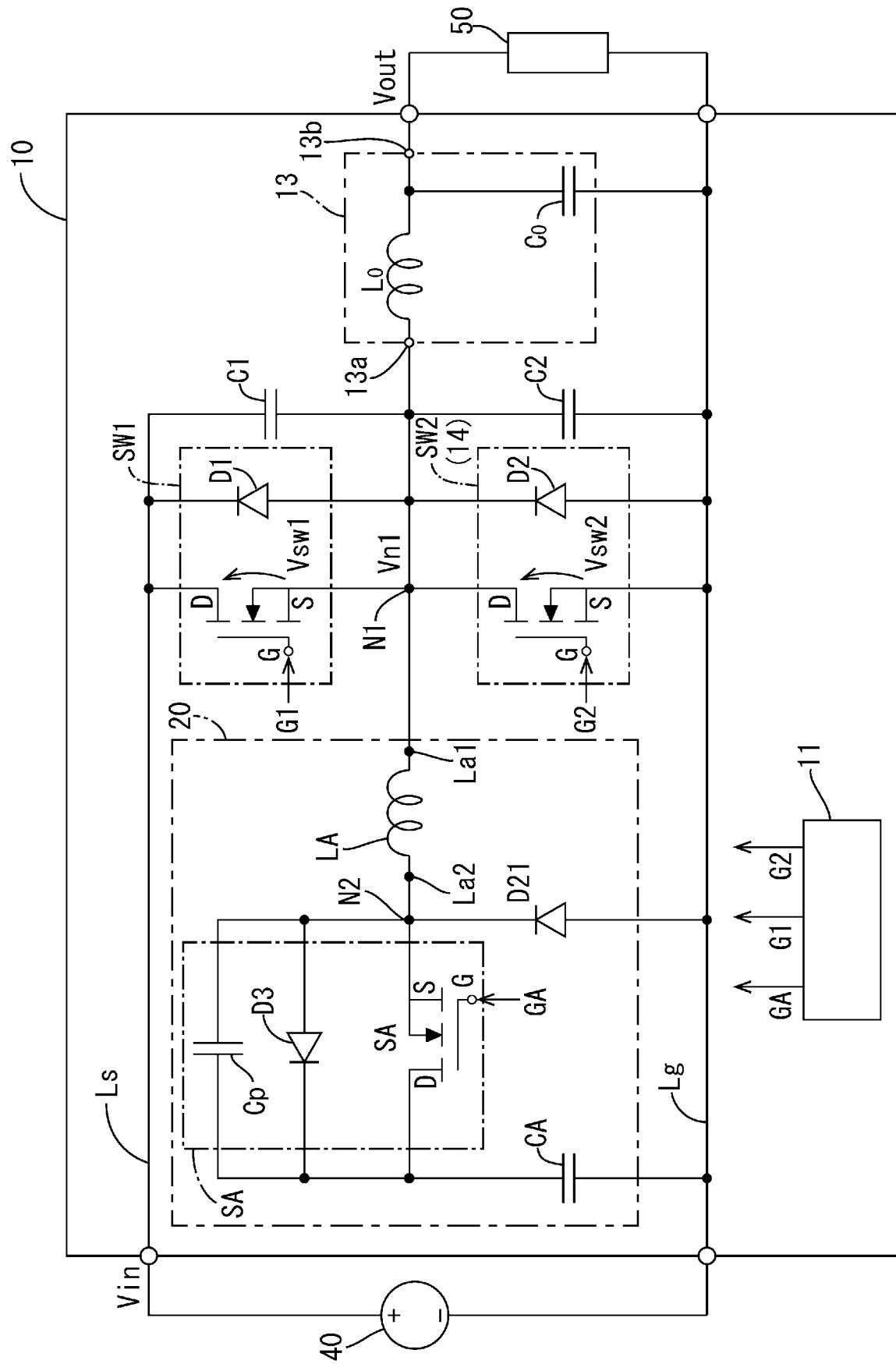
[請求項7] 請求項1から請求項6の何れか一項に記載の直流電圧変換装置において、

前記還流部は、前記スイッチ制御部によってゼロ電圧スイッチングされる第2スイッチ素子によって構成される、直流電圧変換装置。

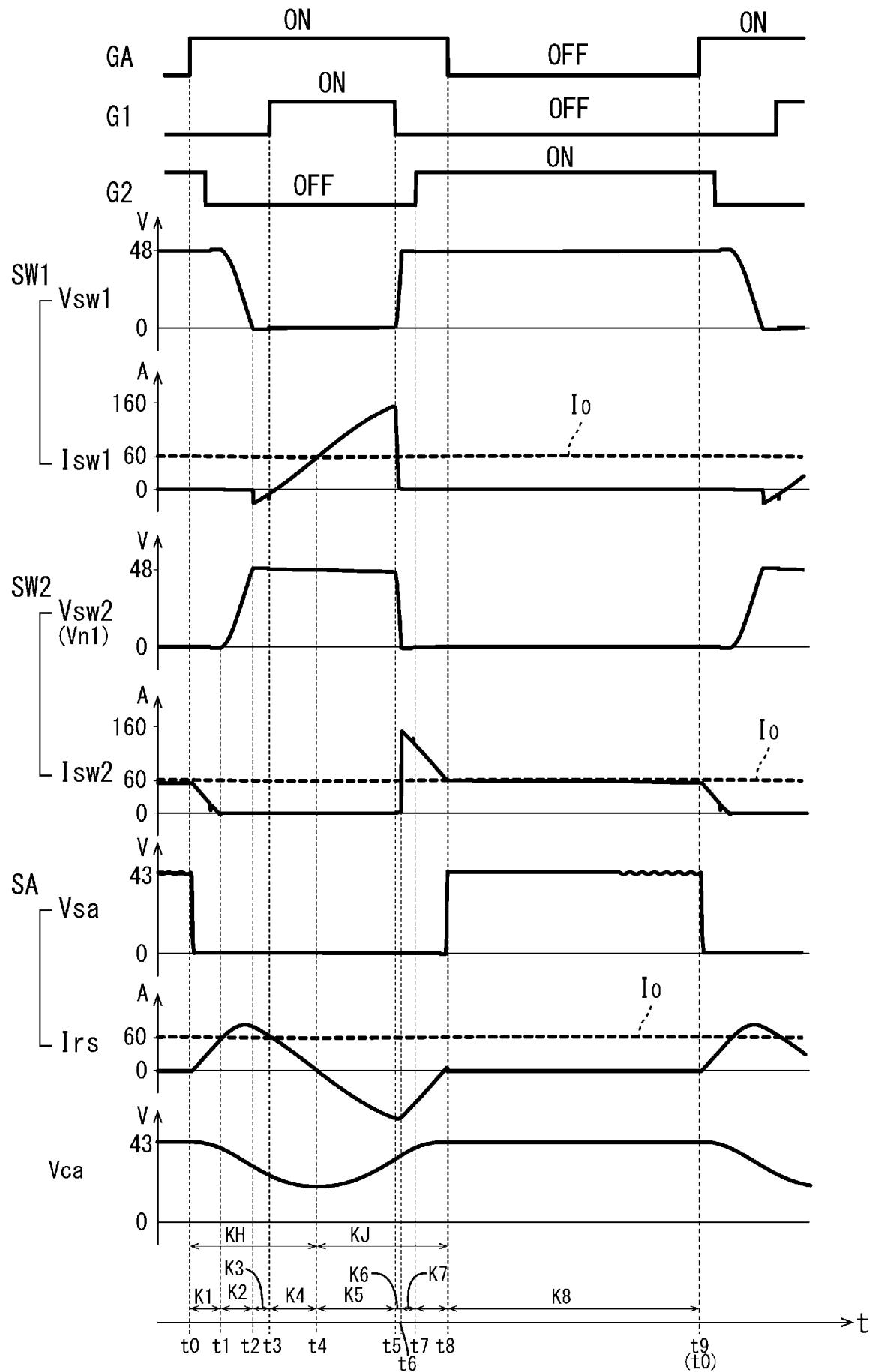
[請求項8] 請求項1から請求項7の何れか一項に記載の直流電圧変換装置において、

前記第1スイッチ素子に並列に接続された第1並列容量と、前記還流部に並列に接続された第2並列容量と、をさらに備える、直流電圧変換装置。

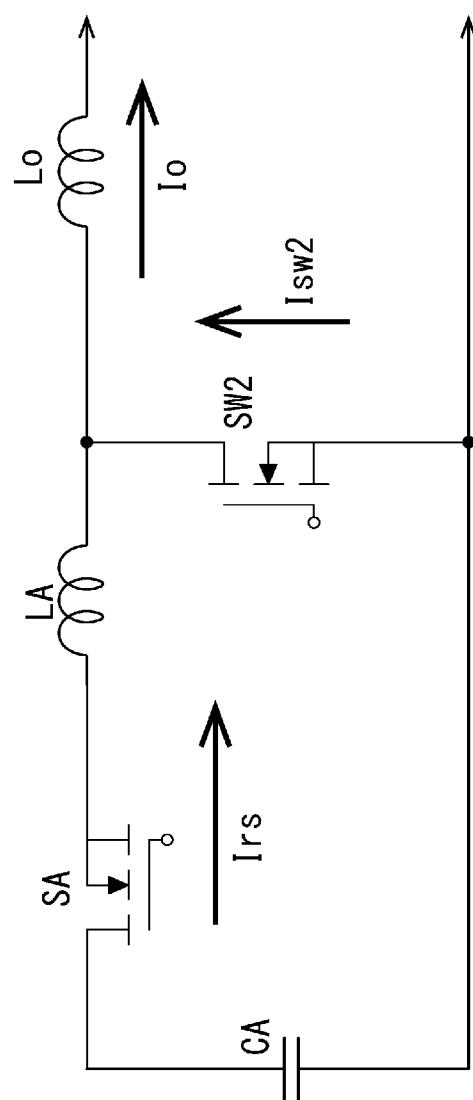
[図1]



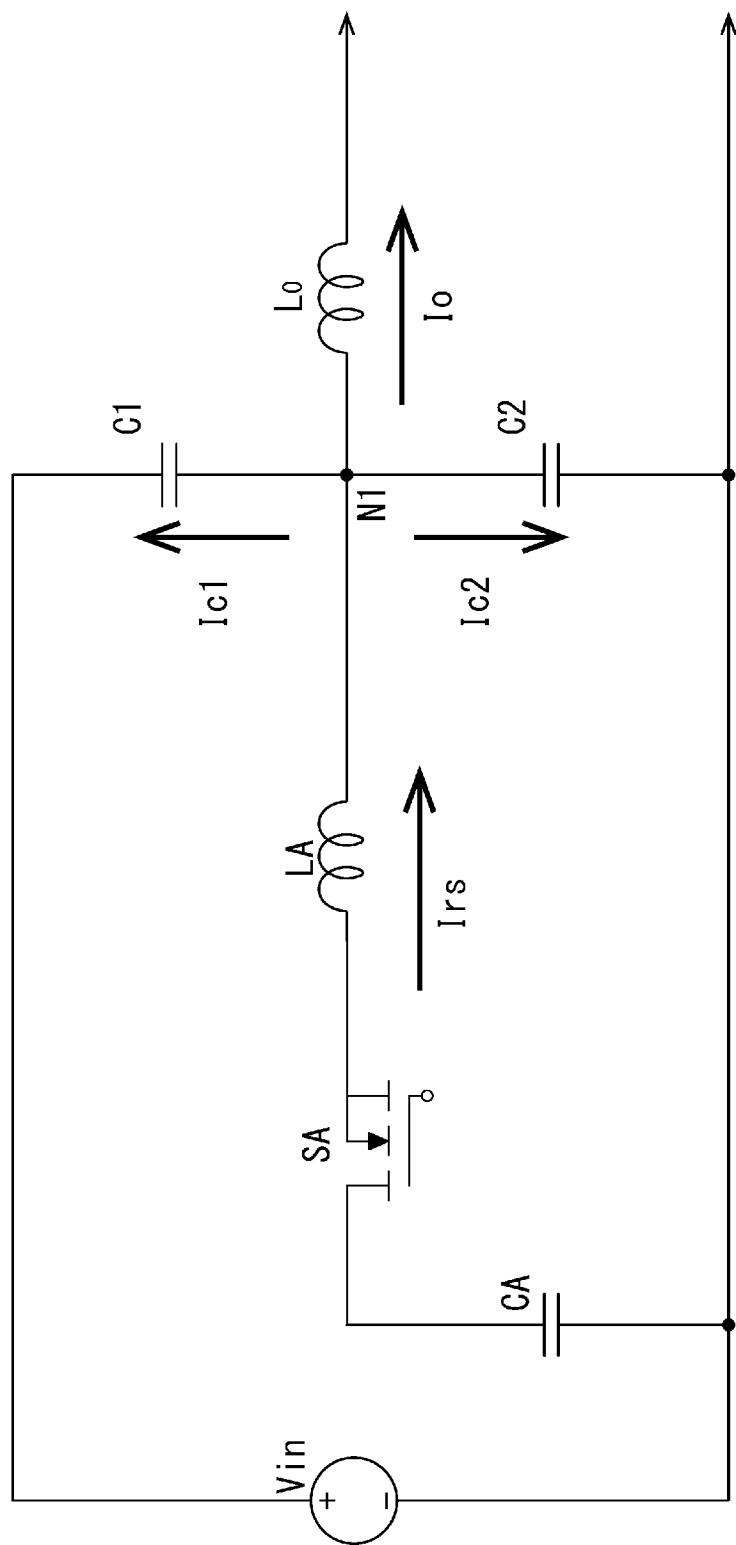
[図2]



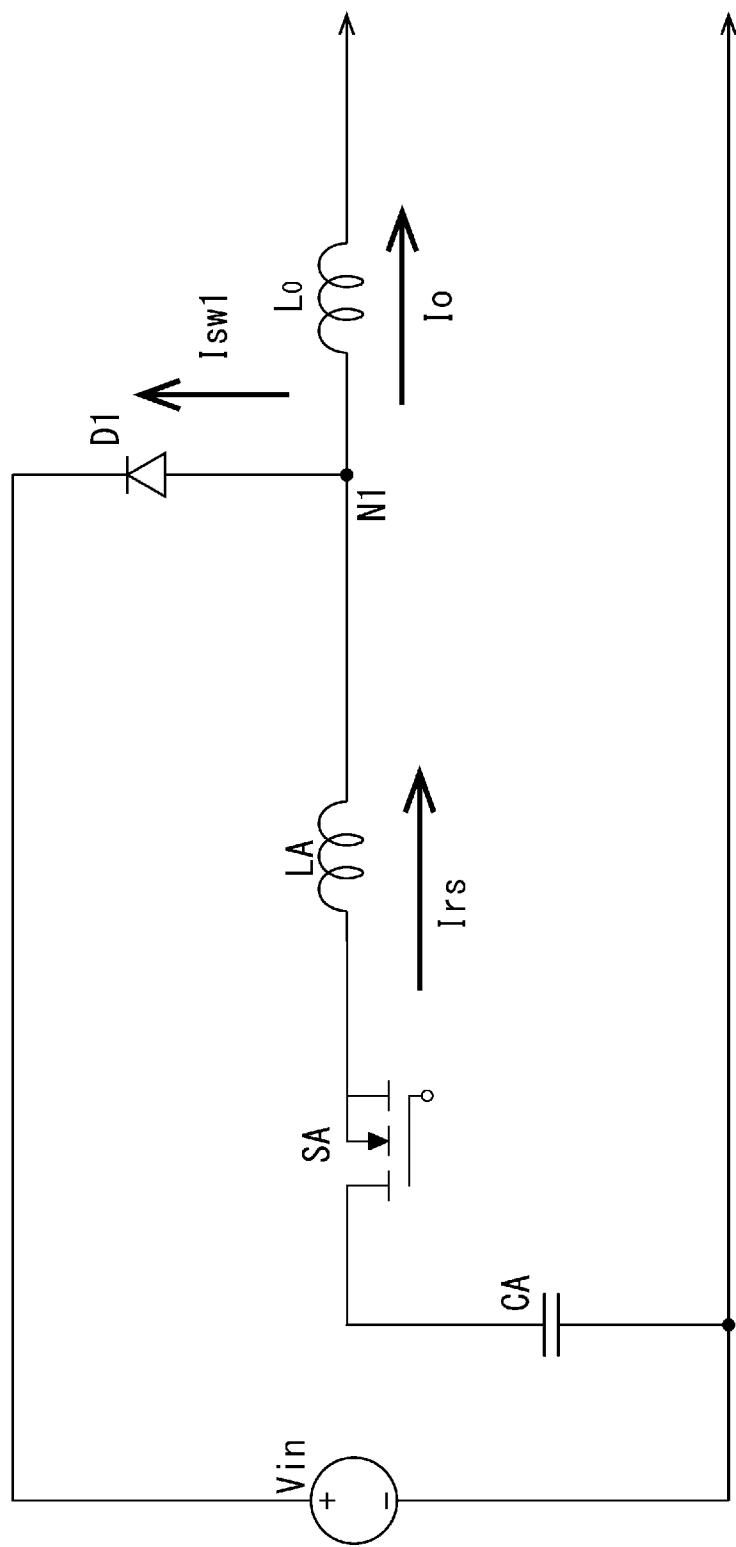
[図3]



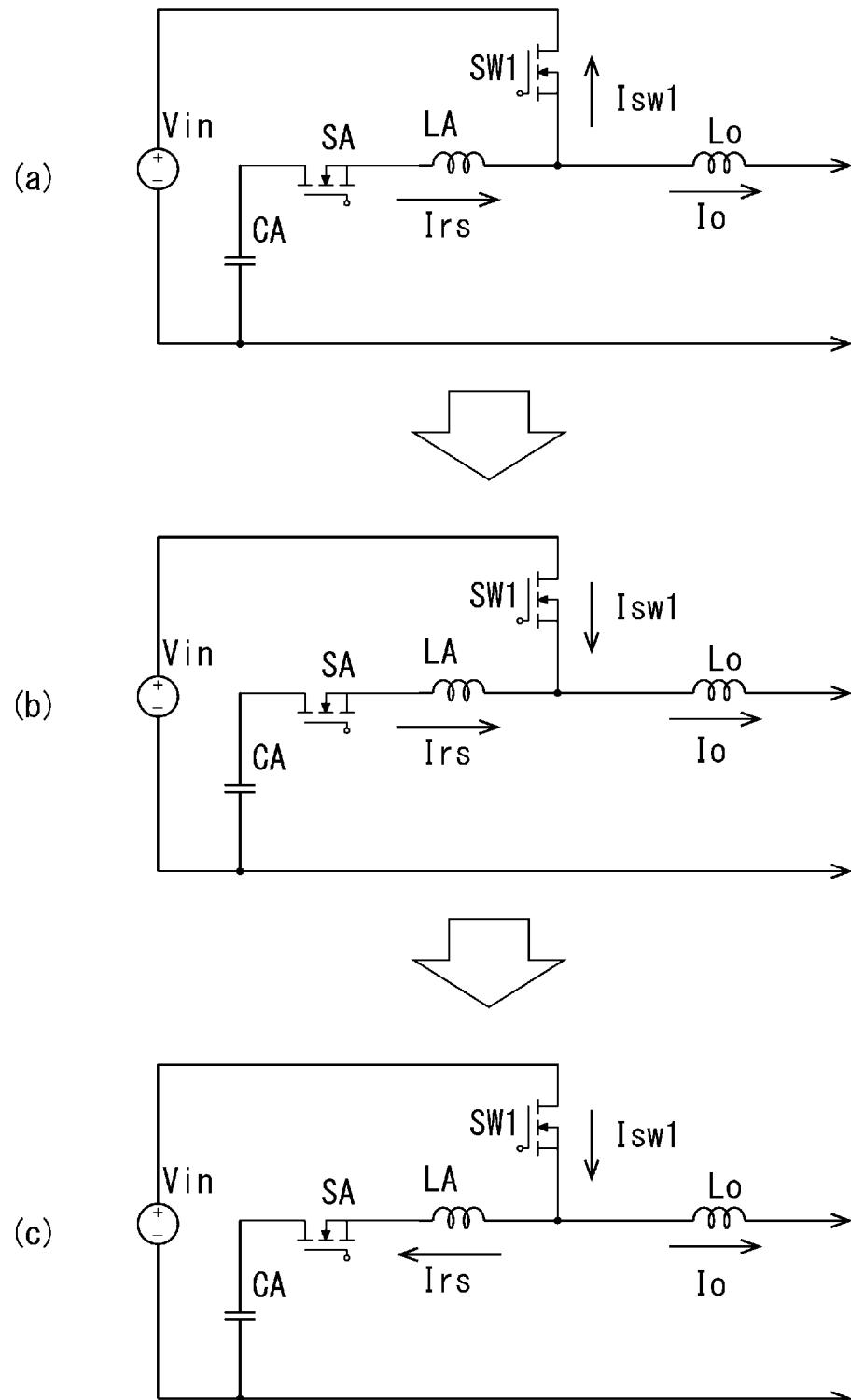
[図4]



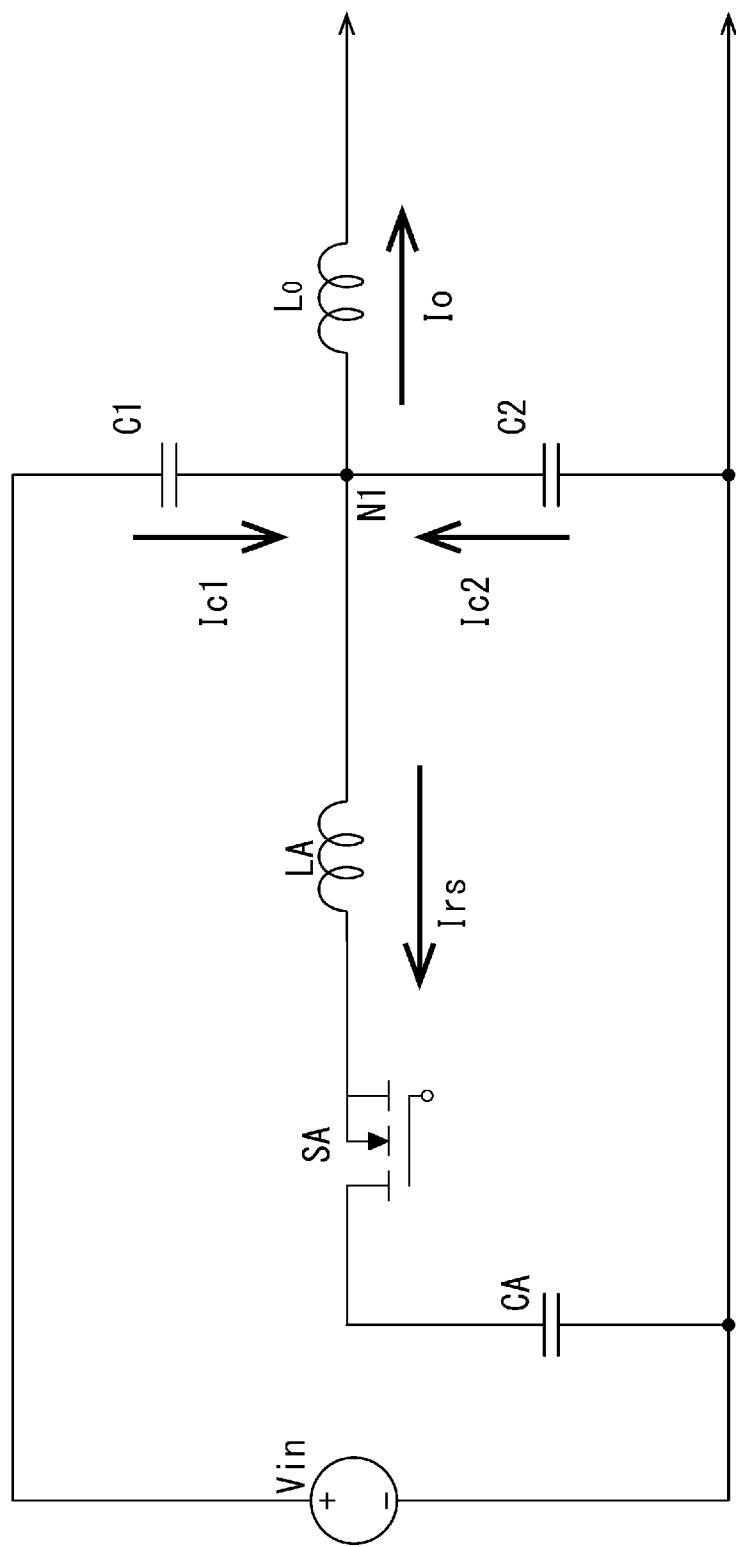
[図5]



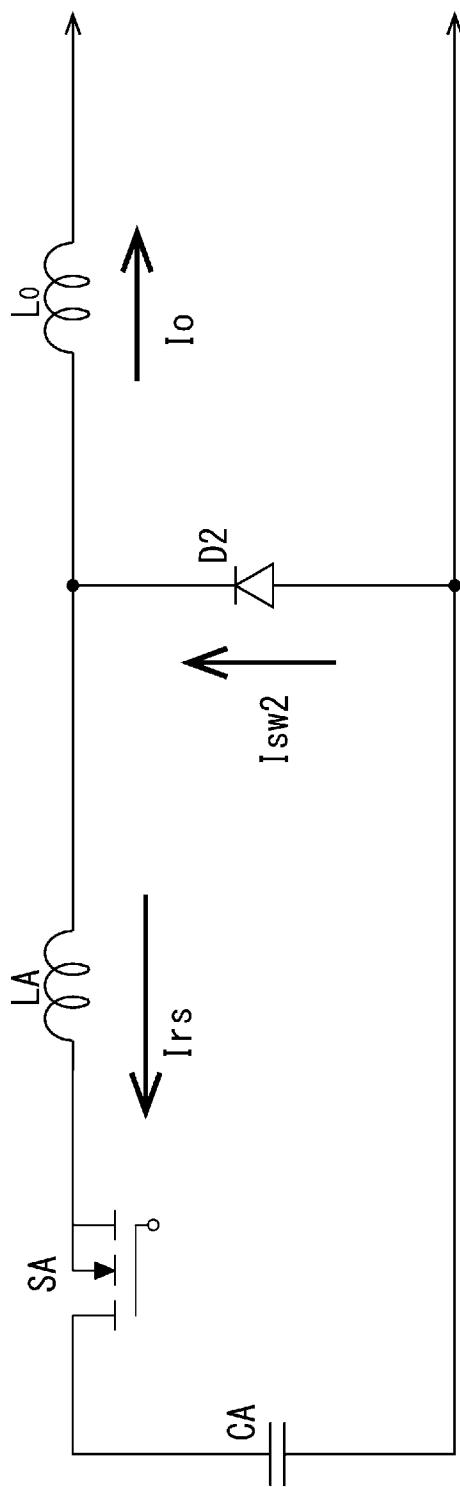
[図6]



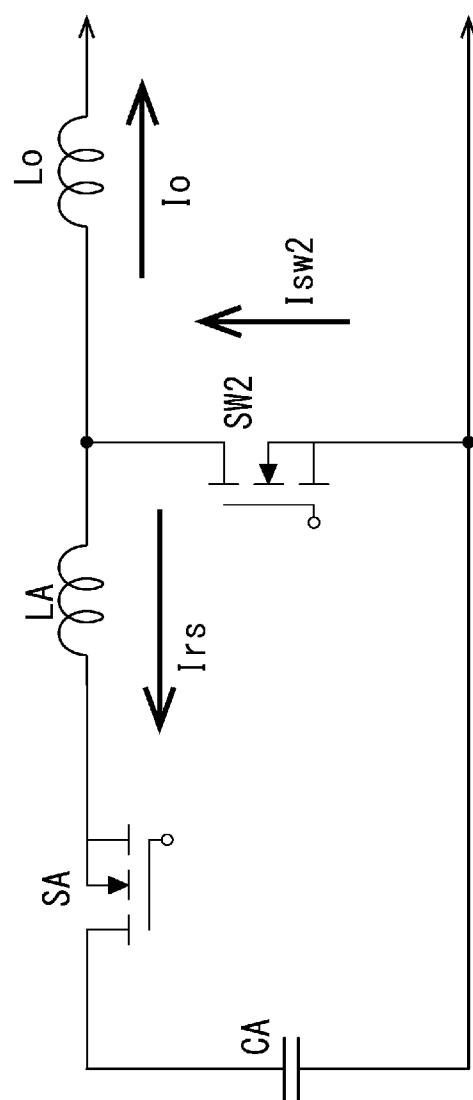
[図7]



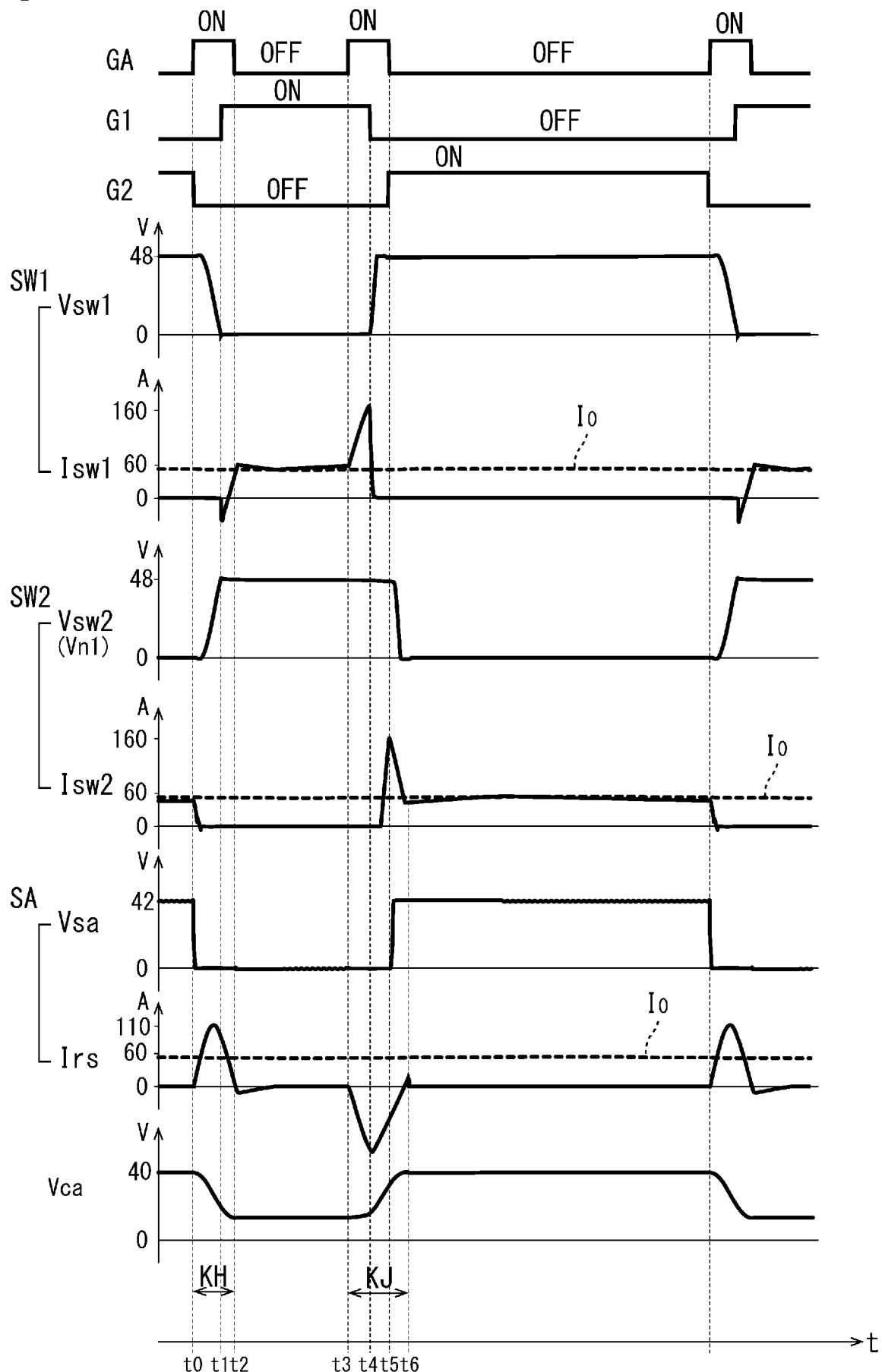
[図8]



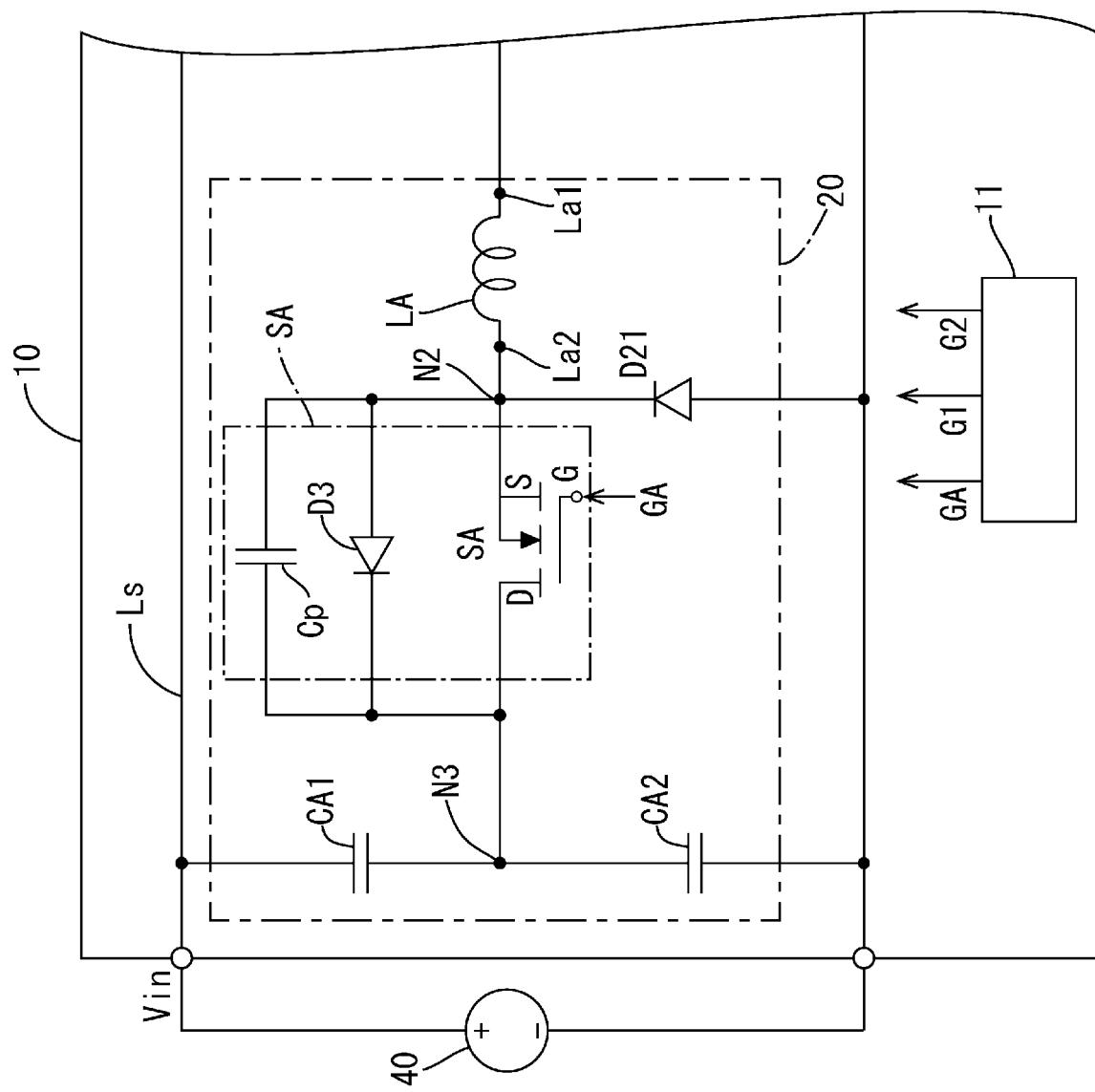
[図9]



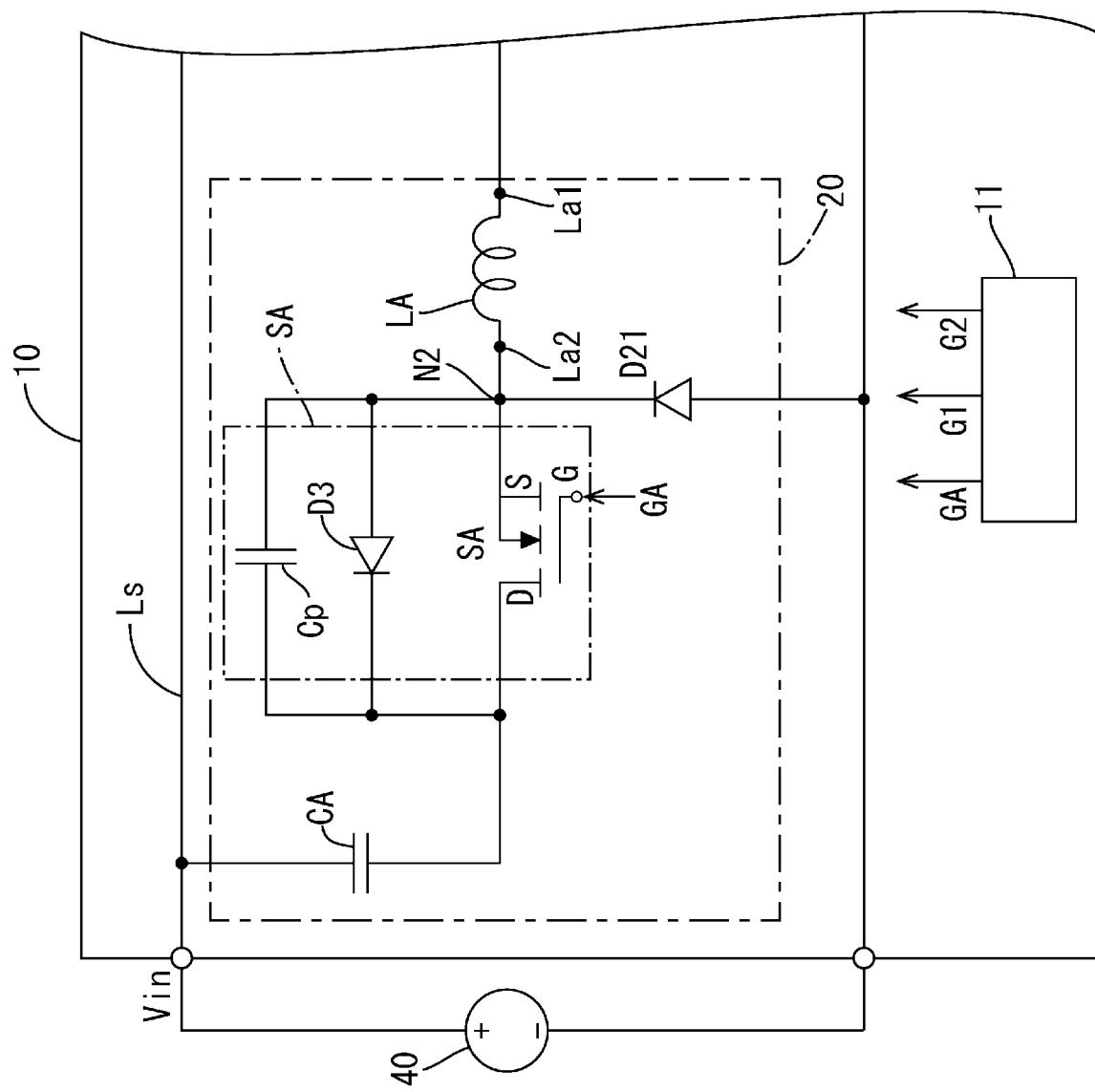
[図10]



[図11]



[図12]



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/005840

**A. CLASSIFICATION OF SUBJECT MATTER**  
Int.Cl. H02M3/155 (2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H02M3/155

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922–1996
Published unexamined utility model applications of Japan	1971–2018
Registered utility model specifications of Japan	1996–2018
Published registered utility model applications of Japan	1994–2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2002-252965 A (DENSO CORP.) 06 September 2002, paragraphs [0023]–[0038], fig. 1 (Family: none)	1, 4–8 2, 3
Y A	JP 2002-171759 A (HITACHI MEDICAL CORPORATION) 14 June 2002, paragraph [0045], fig. 7(j) (Family: none)	1, 4–8 2, 3
A	JP 11-178319 A (TOYO ELECTRIC MANUFACTURING CO., LTD.) 02 July 1999 (Family: none)	1–8
A	JP 6-269165 A (SANKEN ELECTRIC CO., LTD.) 22 September 1994 (Family: none)	1–8
A	US 5410467 A (SMITH, A. David) 25 April 1995 & GB 2265771 A	1–8

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:	
"A" document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"E" earlier application or patent but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O" document referring to an oral disclosure, use, exhibition or other means	"&" document member of the same patent family
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search  
23 March 2018 (23.03.2018)

Date of mailing of the international search report  
03 April 2018 (03.04.2018)

Name and mailing address of the ISA/  
Japan Patent Office  
3-4-3, Kasumigaseki, Chiyoda-ku,  
Tokyo 100-8915, Japan

Authorized officer  
Telephone No.

## A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H02M3/155 (2006.01)i

## B. 調査を行った分野

## 調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H02M3/155

## 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

## 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

## C. 関連すると認められる文献

引用文献の カテゴリーエ	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2002-252965 A (株式会社デンソー) 2002.09.06,	1, 4-8
A	【0023】-【0038】、図1 (ファミリーなし)	2, 3
Y	JP 2002-171759 A (株式会社日立メディコ) 2002.06.14,	1, 4-8
A	【0045】、図7 (j) (ファミリーなし)	2, 3
A	JP 11-178319 A (東洋電機製造株式会社) 1999.07.02, (ファミリーなし)	1-8

☞ C欄の続きにも文献が列挙されている。

☞ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）  
 「O」口頭による開示、使用、展示等に言及する文献  
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
 「&」同一パテントファミリー文献

## 国際調査を完了した日

23. 03. 2018

## 国際調査報告の発送日

03. 04. 2018

## 国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

栗栖 正和

5G 3987

電話番号 03-3581-1101 内線 3526

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 6-269165 A (サンケン電気株式会社) 1994.09.22, (ファミリーなし)	1 - 8
A	US 5410467 A (SMITH, David A.) 1995.04.25, & GB 2265771 A	1 - 8