

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4596846号  
(P4596846)

(45) 発行日 平成22年12月15日(2010.12.15)

(24) 登録日 平成22年10月1日(2010.10.1)

(51) Int. Cl. F I  
 HO 1 L 23/12 (2006.01) HO 1 L 23/12 5 O 1 T  
 HO 1 L 25/04 (2006.01) HO 1 L 25/04 Z  
 HO 1 L 25/18 (2006.01)

請求項の数 8 (全 15 頁)

(21) 出願番号	特願2004-222115 (P2004-222115)	(73) 特許権者	000001889 三洋電機株式会社
(22) 出願日	平成16年7月29日(2004.7.29)		大阪府守口市京阪本通2丁目5番5号
(65) 公開番号	特開2006-41376 (P2006-41376A)	(74) 代理人	100091605 弁理士 岡田 敬
(43) 公開日	平成18年2月9日(2006.2.9)	(72) 発明者	高草木 貞道 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内
審査請求日	平成19年6月29日(2007.6.29)	(72) 発明者	五十嵐 優助 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内
		(72) 発明者	根津 元一 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

最終頁に続く

(54) 【発明の名称】 回路装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

表面に導電箔が貼り付けられた支持基板を用意し、  
 凸状に成る様に前記導電箔をエッチングし、前記凸状に成った前記導電箔から成る凸部と前記凸部の周囲に前記凸部と一体となり、前記凸部の厚みよりも厚みが薄い導電箔を形成し、

前記凸部および前記凸部の周囲の前記薄い導電箔にレジストを形成し、更には前記薄い導電箔からなる導電パターンの形成領域に前記レジストを形成し、

前記レジストをマスクとして前記導電箔をエッチングし、前記支持基板には、前記薄い導電箔から成る第1の導電パターンと、前記凸部と前記凸部の周囲の前記薄い導電箔とが一体となった第2の導電パターンとを形成し、

前記第2の導電パターンの前記凸部に回路素子を固着し、前記回路素子と前記第1の導電パターンを電氣的に接続し、

前記回路素子、第1の導電パターンおよび第2の導電パターンが被覆されるように前記支持基板の上面を封止樹脂で封止し、

前記第1の導電パターン、前記第2の導電パターンおよび前記封止樹脂の裏面を前記支持基板から分離することを特徴とする回路装置の製造方法。

【請求項2】

表面に導電箔が貼り付けられた支持基板を用意し、

凸状に成る様に前記導電箔をエッチングし、前記凸状に成った前記導電箔から成る凸部

と前記凸部の周囲に前記凸部と一体となり、前記凸部の厚みよりも厚みが薄い導電箔を形成し、

前記凸部および前記凸部の周囲の前記薄い導電箔にレジストを形成し、更には前記薄い導電箔からなる導電パターンの形成領域に前記レジストを形成し、

前記レジストをマスクとして前記導電箔をエッチングし、前記支持基板には、前記薄い導電箔から成る第1の導電パターンと、前記凸部と前記凸部の周囲の前記薄い導電箔とが一体となった第2の導電パターンとからなる第1の配線層を形成し、

絶縁層を介して前記第1の配線層の上に導電膜を積層し、

前記凸部と前記導電膜とを導通させる接続部を形成し、

前記導電膜をパターンニングすることにより、第2の配線層を形成し、

前記第2の配線層と回路素子を電氣的に接続し、

前記回路素子が被覆されるように前記支持基板の上面を封止樹脂で封止し、

前記第1の配線層および絶縁層の裏面を前記支持基板から分離することを特徴とする回路装置の製造方法。

#### 【請求項3】

前記接続部は、前記導電膜を部分的に除去して前記絶縁層を露出させ、露出した前記絶縁層を除去することにより貫通孔を形成し、前記貫通孔にメッキ膜を形成することにより形成されることを特徴とする請求項2記載の回路装置の製造方法。

#### 【請求項4】

前記メッキ膜は、無電解メッキ処理により前記貫通孔の側壁にメッキ膜を形成した後に、電解メッキ処理を行い、新たなメッキ膜を前記貫通孔に形成することにより形成されることを特徴とする請求項3記載の回路装置の製造方法。

#### 【請求項5】

前記メッキ膜は、前記導電膜を電極として用いた電解メッキ処理を行うことにより、前記貫通孔の周辺部に位置する前記導電膜から前記貫通孔の内側に形成されることを特徴とする請求項3記載の回路装置の製造方法。

#### 【請求項6】

前記導電膜から成るひさしを前記貫通孔の周辺部に形成し、

前記ひさしから前記貫通孔の内側に向けてメッキ膜を形成することを特徴とする請求項5記載の回路装置の製造方法。

#### 【請求項7】

前記絶縁層にはフィラーが混入されていることを特徴とする請求項2記載の回路装置の製造方法。

#### 【請求項8】

前記支持基板と前記第1の配線層とは接着剤で貼着されており、前記接着剤を溶解することにより前記第1の配線層、前記絶縁層および前記封止樹脂の裏面は前記支持基板から分離されることを特徴とする請求項1または請求項2記載の回路装置の製造方法。

#### 【発明の詳細な説明】

#### 【技術分野】

#### 【0001】

本発明は回路装置の製造方法に関し、特に、薄型の回路装置を実現する回路装置の製造方法に関するものである。

#### 【背景技術】

#### 【0002】

電子機器の小型化および高機能化に伴い、その内部で使用される回路装置においても小型化および高密度化が要求されている。図9を参照して従来の回路装置の製造方法の一例を説明する(特許文献1を参照)。

#### 【0003】

先ず、図9(A)を参照して、樹脂等の絶縁性の材料から成る基板101にレーザー等でコンタクトホール103を形成する。そして、コンタクトホール103の内を含む基板

10

20

30

40

50

101の両面にメッキ膜102を形成する。

【0004】

次に、図9(B)を参照して、メッキ膜102をエッチングすることにより、基板101の表面に第1の導電パターン102Aを形成し、裏面に第2の導電パターン102Bを形成する。

【0005】

図9(C)を参照して、第1の導電パターン102A上に半導体素子104を載置し、金属細線105を介して第1の導電パターン102Aと半導体素子104とを電氣的に接続する。そして、半導体素子104、金属細線105および第1の導電パターン102Aが覆われるように封止樹脂107で封止する。最後に、第2の導電パターン102Bをソルダーレジスト109で被覆し、所定の箇所に外部電極108を形成する。このようにして回路装置100が製造される。

10

【特許文献1】特開2002-26198号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、上述した回路装置の製造方法では、基板101にガラスエポキシ基板が用いられており、製造過程に於いて、配線を支持するために使用されていた。そのため、製造コストの上昇や、基板101の厚みによる回路装置の小型化、薄型化、軽量化の限界が問題視されていた。更には、ガラスエポキシ基板を用いることによる放熱性の悪化が指摘されていた。

20

【0007】

また、封止樹脂107を硬化させる際に、基板101と封止樹脂107および、半導体素子104と封止樹脂107との熱膨張係数の差によって反りが発生していた。このことにより、導電パターン102が基板101から剥離したり、第1の導電パターン102Bと金属細線105との接続に不良が生じるなどの問題があった。

【0008】

更に、基板101にガラスエポキシ基板を採用した場合は、両面の電極を電氣的に接続するためのコンタクトホール103の形成が不可欠であり、製造工程が長くなる問題があった。

30

【0009】

更に、大電流が流れる導電パターンを形成する場合、導電パターンの面積を広くすることによって、その電気容量を確保していた。従って、回路装置の小型化が困難であった。

【0010】

本発明は、上記した問題を鑑みて成されたものである。本発明の主な目的は、回路装置の小型化、薄型化および軽量化を実現する信頼性の高い回路装置の製造方法を提供することにある。

【課題を解決するための手段】

【0011】

本発明の回路装置の製造方法は、支持基板の表面に第1の導電パターンと前記第1の導電パターンよりも厚く形成される第2の導電パターンとから成る配線層を形成する工程と、前記配線層と回路素子とを電氣的に接続する工程と、前記回路素子が被覆されるように前記支持基板の上面を封止樹脂で封止する工程と、前記配線層および前記封止樹脂の裏面を前記支持基板から分離する工程とを具備することを特徴とする。従って、基板のない回路装置を製造することができるので、製造コストの低減や、回路装置の薄型化、軽量化および放熱性の向上を実現することが可能となる。更に、厚みの異なる導電パターンを同一回路装置内に形成することができるので、要求される電流量に対応した導電パターンをそれぞれ形成することにより回路装置の小型化が可能となる。

40

【0012】

また、本発明の回路装置の製造方法は、支持基板の表面に厚み方向に突出する凸部を有

50

する第1の配線層を形成する工程と、絶縁層を介して前記第1の配線層に導電膜を積層させる工程と、前記凸部と前記導電膜とを導通させる接続部を形成する工程と、前記導電膜をパターニングすることにより、第2の配線層を形成する工程と、前記第2の配線層と回路素子を電気的に接続する工程と、前記回路素子が被覆されるように前記支持基板の上面を封止樹脂で封止する工程と、前記第1の配線層、絶縁層および前記封止樹脂の裏面を前記支持基板から分離する工程とを具備することを特徴とする。従って、上記した効果の他に、多層配線を可能にしたことにより、回路装置の高密度化を実現した。

【発明の効果】

【0013】

本発明の回路装置の製造方法によれば、基板を持たない回路装置を製造することができる。従って、回路装置の薄型化、軽量化および放熱性の向上を実現することが可能となる。

10

【0014】

また、本発明の回路装置の製造方法によれば、支持基板上で封止樹脂による封止ができるため、封止樹脂と導電箔および、封止樹脂と回路素子との熱膨張係数の差による反りを防止することができる。従って、導電パターンの剥離や導電パターンと金属細線との接続不良を抑止できるので、信頼性の高い回路装置を製造することが可能となる。

【0015】

更に、本発明の回路装置の製造方法によれば、ガラスエポキシ基板では必要であったコンタクトホールを形成を省くことができるので、製造工程を大幅に短縮することが可能となる。

20

【0016】

更に、本発明の回路装置の製造方法によれば、大電流が流れる導電パターンを厚く形成することができるので、回路装置の小型化が可能となる。

【0017】

更に、本発明の回路装置の製造方法によれば、凸部が埋め込まれることにより薄く形成された絶縁層に貫通孔を設けることができる。従って、絶縁層に貫通孔を容易に形成することが可能となる。更に、貫通孔を浅く形成することが可能になることから、この貫通孔へのメッキ膜の形成を容易にすることができる。更に、フィラーが混入された絶縁層を介して多層の配線層が積層された場合でも、前記絶縁層を貫通して配線層同士を導通させる接続部を形成することが可能となる。

30

【発明を実施するための最良の形態】

【0018】

第1の実施形態

図1および図2を参照して、第1の実施形態の回路装置の製造方法を説明する。先ず、図1(A)を参照して、支持基板11上に接着剤12を介して導電箔13を貼着する。導電箔13は、ロウ材の付着性、ボンディング性、メッキ性が考慮されて、その材料が選択される。具体的な材料としては、Cuを主原料とした導電箔、Alを主原料とした導電箔または、Fe-Ni等の合金から成る導電箔などが採用される。また、他の導電材料でも可能であり、特にエッチングできる導電材が好ましい。導電箔13の厚さは、10μm~300μm程度である。しかし、10μm以下または300μm以上の導電箔を採用することも可能である。

40

【0019】

接着剤12は熱可塑性樹脂、UVシート(紫外線を照射することにより接着性が落ちるもの)等が採用される。また、接着剤12は、溶剤に溶かしたり、加熱することにより液状にしたり、紫外線照射により接着性を低減させることが可能な材料であればよい。

【0020】

支持基板11はCu、Alなどの金属または、樹脂などの材料から成り、導電箔13を平坦に支持することが可能な強度または厚みを有する。また、接着剤12にUVシートを採用した場合はガラス、またはプラスチック等の透明基板を採用することが好適である。

50

## 【 0 0 2 1 】

図 1 ( B ) を参照して、導電箔 1 3 の上面にレジスト 1 4 をパターンニングする。そしてレジスト 1 4 をエッチングマスクとしてウエットエッチングを行い、レジスト 1 4 が形成されない主面のエッチングを行う。このエッチングにより凸部 1 8 と薄い導電箔の二種類が形成される。エッチングが終了した後、レジスト 1 4 は除去される。

## 【 0 0 2 2 】

図 1 ( C ) を参照して、導電箔 1 3 をエッチングすることにより、導電パターン 2 0 A、2 0 B を形成する。まず、レジスト 1 4 を導電パターン形成予定領域の上面を覆うようにパターンニングする。このとき、レジスト 1 4 は厚く形成された凸部 1 8 よりも広い領域を被覆するようにパターンニングされる。これは、一回のエッチングで導電箔 1 3 をパターンニングするには、厚みの薄い部分をエッチングすればよいからである。例えばマスクズレを考慮すれば、すこし縁が形成されるようにパターンニングした方が、導電箔 1 3 を完全に分離できるからである。また薄い部分でパターンニングすれば、一回のエッチングですむ。逆に凸部 1 8 の厚みでパターンニングすれば、薄い導電膜はオーバーエッチングになってしまい、パターン幅が狭くなってしまう。

## 【 0 0 2 3 】

このように、厚さの異なる導電パターンを薄い導電箔側で一度にパターンニングすることで、厚薄のパターンが一度に形成でき、例えばパワー系のパターンと小信号系のパターンが、2 回のエッチングにより可能となる。

## 【 0 0 2 4 】

また、導電パターンの面積を広くして大電流に対応するのではなく、導電パターンの厚みを増加させることによって対応でき、回路装置の平面サイズを小さくできる。

## 【 0 0 2 5 】

更に、発熱量の大きい回路素子を厚く形成された導電パターン上に配置することにより、放熱性を向上させることが可能となる。

## 【 0 0 2 6 】

図 2 ( A ) を参照して、導電パターン 2 0 に回路素子 2 5 を実装し、封止樹脂 2 8 にて封止された樹脂封止体 3 1 を形成する。ここで、第 1 の回路素子 2 5 A は第 1 の導電パターン 2 0 A に載置され、第 2 の回路素子 2 5 B は第 2 の導電パターン 2 0 B に載置される。同図に示すように、回路素子 2 5 は金属細線 2 7 介して導電パターン 2 0 と電氣的に接続されている。当然であるがフェイスダウンでも可能である。

## 【 0 0 2 7 】

本形態では、比較的小さな電流が流れる第 1 の回路素子 2 5 A と、大電流が流れる第 2 の回路素子 2 5 B とが載置されるとして説明する。

## 【 0 0 2 8 】

第 1 の回路素子 2 5 A としては、チップコンデンサが開示されているが、トランジスタ、LSI チップ、チップ抵抗またはソレノイド等を採用することができる。

## 【 0 0 2 9 】

第 2 の回路素子 2 5 B としては、大きな電流を流すパワー系のトランジスタ、例えばパワーモス、GTBT、IGBT、サイリスタ等を採用することができる。またパワー系の IC も該当する。近年、チップもサイズが小さく薄型で高機能なため、昔と比べて大量に熱が発生する。従って、放熱を必要とされる回路素子も第 2 の導電パターン 2 0 B に載置することにより放熱性を向上させることができる。

## 【 0 0 3 0 】

そして、回路素子 2 5 と導電パターンとの接続は、フェイスアップまたはダウンにより、金属細線、ろう材または、導電ペースト等によって成される。その後、回路素子 2 5 は封止樹脂 2 8 によって封止される。ここではトランスファーマールド、インジェクションモールド、ディッピングまたは、塗布により樹脂封止することができる。樹脂材料としては、エポキシ樹脂などの熱硬化性樹脂またはポリイミド樹脂などの熱可塑性樹脂を採用することが可能である。

10

20

30

40

50

## 【 0 0 3 1 】

ここで、樹脂封止体 3 1 は、封止樹脂 2 8 が硬化するまで表面が平坦な支持基板 1 1 と一体であるため、その平坦性を維持することが可能となる。

## 【 0 0 3 2 】

図 2 ( B ) を参照して、樹脂封止体 3 1 を支持基板 1 1 から分離する。ここで、接着剤 1 2 に熱可塑性樹脂を採用した場合には、熱可塑性樹脂を加熱して溶融することにより分離することが可能となる。また、有機溶剤などの薬剤で選択的に接着剤 1 2 を溶かすことも可能である。

## 【 0 0 3 3 】

接着剤 1 2 に UV シートを採用した場合には、紫外線を照射することにより分離することが可能となる。このとき、支持基板 1 1 にガラスなどの紫外線を通過させる材料を採用することにより、迅速かつ効率的な分離を行うことが可能である。

10

## 【 0 0 3 4 】

支持基板 1 1 から分離が行われた後、樹脂封止体 3 1 の裏面には接着剤 1 2 の一部が残存する恐れがある。これは、再度、有機溶剤などの薬剤を用いて溶融除去することによって解決される。

## 【 0 0 3 5 】

図 2 ( C ) を参照して、樹脂封止体 3 1 の裏面処理を施し、ダイシングして個別に分離することにより、回路装置 1 0 A を完成させる。ここでは、樹脂封止体 3 1 の裏面にソルダーレジスト 2 9 をパターンニングして導電パターンを露出し、この箇所外部電極 3 0、例えば口ウ材を形成する。しかし、樹脂封止体 3 1 の裏面から露出した導電パターン 2 0 を外部電極として機能させることも可能である。

20

## 【 0 0 3 6 】

以上の構成により、薄い導電パターンと厚い導電パターンが形成でき、パワー系 / 小信号系の素子が一つのパッケージに収納することができる。例えば、インバータモジュールとして、6 つのパワー素子と 1 つの制御 IC を 1 パッケージする場合、6 つのパワー素子のソース・ドレインは、厚い導電パターンに、ゲートやパワートランジスタを制御する IC は、薄い導電パターンに電氣的に接続すれば、1 パッケージからなる S I P が可能となる。

## 【 0 0 3 7 】

## 第 2 の実施形態

図 3 から図 5 を参照して、第 2 の実施形態の回路装置の製造方法を説明する。本形態の回路装置の製造方法は、第 1 の実施形態と基本工程は同じである。従って、ここでは相違点を中心に説明する。

30

## 【 0 0 3 8 】

先ず、図 3 ( A ) を参照して、支持基板 1 1 上に接着剤 1 2 を介して貼着された第 1 の導電膜 3 3 に凸部 1 8 を形成する。第 1 の導電膜 3 3 がレジスト 1 4 をマスクにしてハーフエッチングされることにより、厚い部分である凸部 1 8 と薄い部分が形成される。凸部 1 8 を形成した後、レジスト 1 4 は除去される。

## 【 0 0 3 9 】

図 3 ( B ) を参照して、前実施形態と同様に、薄い部分をエッチングして、厚い導電パターンと薄い導電パターンを形成する。ここで、レジスト 1 4 は凸部 1 8 の領域よりも広い範囲を覆うようにパターンニングされる。そして、レジスト 1 4 をマスクにしてウェットエッチングすることで、第 1 の導電パターン 4 0 A と第 1 の導電パターン 4 0 A よりも厚く形成される第 2 の導電パターン 4 0 B から成る第 1 の配線層 4 0 が形成される。

40

## 【 0 0 4 0 】

図 3 ( C ) を参照して、絶縁層 4 1 を介して第 1 の配線層 4 0 の上面に第 2 の導電膜 3 4 を積層させる。これは、表面に接着層等の絶縁層 4 1 が設けられた第 2 の導電膜 3 4 を第 1 の配線層 4 0 と密着させることで成される。また、絶縁層 4 1 を第 1 の配線層に塗布してから第 2 の導電膜 3 4 を積層させることも可能である。

50

## 【 0 0 4 1 】

ここで、凸部 1 8 は絶縁層 4 1 に埋め込まれるように密着される。この密着を真空プレスで行うことにより、第 1 の配線層 4 0 と絶縁層 4 1 の間の空気により発生するポイドを防止することができる。また、等方エッチングにより形成される凸部 1 8 の側面は、滑らかな曲面となっている。従って、第 1 の配線層 4 0 を絶縁層 4 1 に埋め込む際に、この曲面に沿って樹脂が浸入し、未充填部が無くなる。このことから、凸部 1 8 の側面形状によっても、ポイドの発生を抑止することができる。更に、凸部 1 8 が絶縁層 4 1 に埋め込まれることで、第 1 の配線層 4 0 と絶縁層 4 1 との密着強度を向上させることができる。

## 【 0 0 4 2 】

本形態では、放熱性を向上させるために、絶縁層 4 1 としてエポキシ樹脂等の絶縁性樹脂にフィラーが混入されたものを採用している。ここで、混入されるフィラーとしては、SiO<sub>2</sub>、Al<sub>2</sub>O<sub>3</sub>、SiC、AlN 等である。もちろん、絶縁層 4 1 にフィラーが混入されていない樹脂を採用することも可能である。

10

## 【 0 0 4 3 】

図 4 ( A ) から図 4 ( C ) を参照して、第 1 の配線層 4 0 と第 2 の導電膜 3 4 を導通させる接続部を形成する工程を説明する。まず、レジスト 1 4 をマスクにして、接続部 4 3 が形成される予定の領域をエッチングして絶縁層 4 1 の表面が露出するように貫通孔 4 2 を形成する。そして、第 2 の導電膜 3 4 をマスクとして、レーザーを照射することにより貫通孔 4 2 の下部から凸部 1 8 を露出させる。そして、貫通孔 4 2 にメッキ層を形成することにより、接続部 4 3 を形成する。接続部 4 3 を形成することによって第 1 の配線層 4 0 と第 2 の導電膜 3 4 とを導通させることができる。

20

## 【 0 0 4 4 】

この接続部 4 3 の形成工程の詳細は図 6 から図 9 を参照して後述する。

## 【 0 0 4 5 】

図 5 ( A ) を参照して、第 2 の導電膜 3 4 をパターニングすることにより、第 2 の配線層 4 5 を形成する。そして、第 2 の配線層 4 5 上に回路素子 2 5 を電氣的に接続した後、封止樹脂 2 8 にて封止する。

## 【 0 0 4 6 】

ここで、第 1 の配線層 4 0 と第 2 の配線層 4 5 とは、平面的に交差するように形成することができる。そして、第 1 の配線層 4 0 と第 2 の配線層 4 5 とは、接続部 4 3 を介して所望の箇所で接続されている。従って、回路素子 2 5 が多数個の電極を有する場合でも、本形態の多層配線構造により、クロスオーバーが可能となり配線の引き回しを自由に行うことができる。当然、回路素子の電極の数、素子の実装密度等により、3 層、4 層、5 層以上に増やすことも可能である。

30

## 【 0 0 4 7 】

また、本形態では、第 2 の配線層 4 5 は同一の厚みのパターンによって形成されているが、図 1 を参照して説明したように、厚みの異なるパターンを有する配線層にすることも可能である。従って、厚く形成された導電パターンを形成することにより、電気容量の確保ができるとともに、ヒートシンクとしての機能を持たせることができる。更に、接続部 4 3 をサーマルビアとして機能させることも可能である。

40

## 【 0 0 4 8 】

図 5 ( B ) を参照して、樹脂封止体 3 1 を支持基板 1 1 から分離する。この分離方法は上述した方法にて実施することができる。そして、樹脂封止体 3 1 の裏面処理を行い、ダイシングして個別に分離することにより、図 5 ( C ) に示すような回路素子 1 0 B が完成される。

## 【 0 0 4 9 】

図 6 から図 9 を参照して接続部 4 3 の形成方法を説明する。

## 【 0 0 5 0 】

図 6 ( A ) では、第 1 の配線層 4 0 の上面に絶縁層 4 1 を介して第 2 の導電膜 3 4 が積層されている。ここで、第 2 の導電膜 3 4 は、接続部 4 3 を形成する予定の領域が除去さ

50

れている。そして、貫通孔 4 2 の下部から絶縁層 4 1 の表面が露出している。更に、絶縁層 4 1 には放熱性が考慮されてフィラーが混入されている。ここでは、先ず、破線で囲まれた接続部形成領域 4 4 の拡大図を図 6 ( B ) および図 6 ( C ) に示し、貫通孔 4 2 の形成方法を詳述する。

【 0 0 5 1 】

図 6 ( B ) を参照して、本形態では、凸部 1 8 が埋め込まれることにより、貫通孔 4 2 の下方の絶縁層 4 1 の膜厚は薄くなる。そして、薄くなった領域の絶縁層 4 1 を、レーザー 3 9 を用いて除去することで、貫通孔 4 2 の下部に、凸部 1 8 の上面を露出させている。大部分の領域に於いて、絶縁層 4 1 の厚み T 2 は、例えば 5 0  $\mu\text{m}$  程度である。それに対して、貫通孔 4 2 の下部に対応する領域の絶縁層 4 1 の厚み T 1 は、例えば 1 0  $\mu\text{m}$  ~ 2 5  $\mu\text{m}$  程度と薄くなっている。

10

【 0 0 5 2 】

後の工程で、メッキにて接続部 4 3 を形成する場合、低アスペクト比の貫通孔 4 2 を形成する必要がある。これは、アスペクト比が高いと、貫通孔 4 2 内部におけるメッキ液の流動性の悪化や、メッキ液の供給が不十分になることにより、接続部 4 3 の形成が困難になるからである。

【 0 0 5 3 】

ここで、メッキにて信頼性の高い接続部 4 3 が形成可能な貫通孔 4 2 のアスペクト比は 1 以下であることが確認されていることから、本形態の貫通孔 4 2 をアスペクト比が 1 またはそれ以下になるように形成した。ここで、アスペクト比とは、貫通孔 4 2 の径を D とし、貫通孔 4 2 の深さ L とすると  $L/D$  で示される値である。

20

【 0 0 5 4 】

また、絶縁層 4 1 には、放熱性を確保するためのフィラーは、レーザーによる貫通孔 4 2 の形成を若干困難にする。このような状況下に於いて、貫通孔 4 2 が形成される絶縁層 4 1 を薄くすることは有意義である。

【 0 0 5 5 】

図 6 ( C ) を参照して、上記方法により貫通孔 4 2 を形成した後の断面を示す。貫通孔 4 2 の下面からは、凸部 1 8 の上面が露出している。そして、レーザー処理により形成される貫通孔 4 2 の側壁からは、絶縁層 4 1 に混入されているフィラーが露出している。本形態の絶縁層 4 1 には、放熱性の向上のために、幅広い径のフィラーが混入されている。従って、貫通孔 4 2 の側壁は、凹凸を有する形状となっている。尚、上記レーザー処理にて、貫通孔 4 2 の底部に残渣が残留する場合は、この残渣を取り除くための洗浄を行う。

30

【 0 0 5 6 】

凸部 1 8 の平面的な大きさは、その上方に形成さえる貫通孔 4 2 よりも大きく形成される。換言すると、貫通孔 4 2 および凸部 1 8 の平面的な形状は、例えば円形であるので、凸部 1 8 の径は、貫通孔 4 2 の径よりも大きく形成されている。一例を挙げると、貫通孔 4 2 の径 W 1 が 1 0 0  $\mu\text{m}$  程度である場合は、凸部 1 8 の径 W 2 は、1 5 0  $\mu\text{m}$  から 2 0 0  $\mu\text{m}$  程度に形成される。また、貫通孔 4 2 の径 W 1 が 3 0  $\mu\text{m}$  から 5 0  $\mu\text{m}$  程度である場合は、凸部 1 8 の径 W 2 は、5 0  $\mu\text{m}$  から 7 0  $\mu\text{m}$  程度に調整される。このように凸部 1 8 の平面的な大きさを、貫通孔 4 2 よりも大きくすることで、貫通孔 4 2 が多少の位置ズレを伴って形成された場合でも、貫通孔 4 2 を凸部 1 8 の上方に位置させることができる。従って上記位置ズレに起因した、接続信頼性の低下を防止することができる。また、凸部 1 8 の平面的な形状としては、円形以外の形状も採用可能である。

40

【 0 0 5 7 】

また、図示しないが、絶縁層 4 1 を第 1 の樹脂膜と第 2 の樹脂膜から形成することにより、貫通孔 4 2 の形成を容易にすることができる。具体的には、絶縁層 4 1 の下層を第 1 の樹脂膜によって形成する。ここで、第 1 の樹脂膜の上面は凸部 1 8 の上面と同じ高さにする。そして、第 1 の樹脂膜の上面に第 2 の樹脂膜を形成する。ここで、第 1 の樹脂膜は放熱性が十分維持するためにフィラーの充填率を高くし、第 2 の樹脂膜はレーザーによって貫通孔 4 2 の形成を容易にできるように充填率を低くする。こうすることによって、貫

50



通孔内部にフィラーの残渣または貫通孔 4 2 の側面から剥離したフィラーによる貫通孔 4 2 の詰まりを抑止することができる。従って、信頼性の高い接続部の形成が可能となる。また、第 2 の樹脂膜に混入されるフィラーの径を小さくしてもよい。更には、第 2 の樹脂膜にフィラーが混入されなくてもよい。

**【 0 0 5 8 】**

更に、上記説明では、絶縁層 4 1 を第 2 の導電膜 3 4 にて被覆した後に貫通孔 4 2 を形成したが、他の方法により貫通孔 4 2 の形成を行うこともできる。具体的には、第 2 の導電膜 3 4 を被覆する前に、絶縁層 4 1 を除去することで貫通孔 4 2 を形成し、貫通孔 4 2 の下部から凸部 1 8 の上面を露出させることが可能である。ここで、樹脂を除去する手段として Y A G レーザーまたは、ウエットエッチングを採用することができる。そして、接

10

**【 0 0 5 9 】**

次に、図 7 および図 8 を参照して、貫通孔 4 2 にメッキ膜を形成することで、接続部 4 3 を形成し、第 1 の配線層 4 0 と第 2 の導電膜 3 4 とを導通させる工程を説明する。このメッキ膜の形成は 2 つの方法が考えられる。第 1 の方法は無電解メッキによりメッキ膜を形成した後に、電解メッキにより再びメッキ膜を成膜させる方法である。第 2 の方法は、電解メッキ処理のみでメッキ膜を成膜する方法である。

**【 0 0 6 0 】**

20

図 7 を参照して、メッキ膜を形成する上記第 1 の方法を説明する。先ず図 7 ( A ) を参照して、貫通孔 4 2 の側壁も含めた第 2 の導電膜 3 4 の表面に、無電解メッキ処理により第 1 のメッキ膜 4 6 を形成する。この第 1 のメッキ膜 4 6 の厚みは、3  $\mu$  m から 5  $\mu$  m 程度で良い。

**【 0 0 6 1 】**

次に、図 7 ( B ) を参照して、第 1 のメッキ膜 4 6 の上面に、電解メッキ法により新たな第 2 のメッキ膜 4 7 を形成する。具体的には、第 1 のメッキ膜 4 6 が形成された第 2 の導電膜 3 4 をカソード電極として、電解メッキ法により第 2 のメッキ膜 4 7 を形成する。上述した無電解メッキ法により、貫通孔 4 2 の内壁には第 1 のメッキ膜 4 6 が形成されている。従って、ここで形成される第 2 のメッキ膜 4 7 は、貫通孔 4 2 の内壁も含めて一様

30

**【 0 0 6 2 】**

図 7 ( C ) を参照して、ここではフィリングメッキを行うことにより、第 2 のメッキ膜 4 7 により貫通孔 4 2 を埋め込んでいる。このフィリングメッキを行うことにより、接続部 4 3 の機械的強度を向上させることができる。

**【 0 0 6 3 】**

40

次に図 8 を参照して、電解メッキ法を用いて接続部 4 3 を形成する方法を説明する。

**【 0 0 6 4 】**

図 8 ( A ) を参照して、先ず、金属イオンを含む溶液を貫通孔 4 2 に接触させる。ここで、メッキ膜 4 8 の材料としては、銅、金、銀、パラジウム等を採用することができる。そして、第 2 の導電膜 3 4 をカソード電極として電流を流すと、カソード電極である第 2 の導電膜 3 4 に金属が析出してメッキ膜が形成される。ここでは、メッキ膜が成長する様子を 4 8 A、4 8 B にて表している。電解メッキ法では、電界が強い箇所に優先的にメッキ膜が形成される。本形態ではこの電界は、貫通孔 4 2 の周縁部に面する部分の第 2 の導電膜 3 4 で強くなる。従って、この図に示すように、貫通孔 4 2 の周縁部に面する部分の第 2 の導電膜 3 4 から、優先的にメッキ膜が成長する。形成されたメッキ膜が凸部に接

50

触した時点で、第1の配線層40と第2の導電膜34とが導通する。その後は、貫通孔42内部に、一様にメッキ膜が形成される。このことにより、貫通孔42の内部に、第2の導電膜34と一体化した接続部43が形成される。

【0065】

図8(B)を参照して、次に、接続部43を形成する他の方法を説明する。ここでは、ひさし50を貫通孔42の周辺部に設けることにより、電解メッキ法による接続部43の形成を容易にしている。ここで、「ひさし」とは、貫通孔42の周辺部を覆うように、せり出す第2の導電膜34から成る部位を指す。ひさし50の具体的な製造方法は、レーザーによる貫通孔42の形成を行う際に、このレーザーの出力を大きくすることで行うことができる。レーザーの出力を大きくすることにより、レーザーによる第2の導電膜34の除去が横方向に進行することで、ひさし50の下方の領域の樹脂が除去される。上記した条件にて、第2の導電膜34をカソード電極とした電解メッキ処理を行うことで、ひさし50の部分から優先的にメッキ膜が成長する。ひさし50から、メッキ膜が成長することにより、図8(A)の場合と比較して、下方に優先してメッキ膜を成長させることができる。従って、メッキ膜による貫通孔42の埋め込みを確実に行うことが可能となる。

10

【0066】

上述したように、本形態の貫通孔42の側壁は凹凸を有する形状となっている。更に、貫通孔42の側壁には、絶縁層41に混入されたフィラーが露出している。これらのことにより、貫通孔42の側壁にメッキ膜を形成することが困難になっている。一般的に無機物であるフィラーの表面には、メッキ膜が付着し難い。特に、AlNが貫通孔42の側壁に露出する場合は、メッキ膜の形成が困難になる。そこで本形態では、上記電解メッキ法を用いた方法により、接続部43を形成した。

20

【0067】

更にまた、フィリングメッキを施すことにより貫通孔42を埋め込む場合でも、上記したように貫通孔42が浅く形成されることから、フィリングメッキを容易に行うことができる。

【0068】

本形態では、上記した凸部18と接続部43とが接触する箇所を、絶縁層41の厚み方向の中間部に位置させている。ここで、中間部とは、第1の配線層40の上面より上方であり、第2の配線層45の下面より下方であることを意味している。従って、紙面では、凸部18と接続部43とが接触する箇所は、絶縁層41の厚み方向の中央部付近となっている。そして、この箇所は上記した中間部の範囲で変化させることができる。接続部43をメッキ処理により形成することを考慮した場合、凸部18と接続部43とがコンタクトする部分は、第1の配線層40の上面と、第2の配線層45の下面の間において、その中間位置よりも上方に配置されることが好ましい。このことにより、メッキ膜から成る接続部43の形成が容易になる利点がある。つまり、接続部43を形成するために、貫通孔42を形成するが、この貫通孔42の深さを浅くできるからである。また、浅い分、貫通孔42の径も小さくすることができる。更に、貫通孔42の径が小さい分、貫通孔42の間隔も狭めることができる。従って、全体的に微細パターンを実現でき、回路装置の小型化が可能となる。

30

40

【図面の簡単な説明】

【0069】

【図1】本発明の回路装置の製造方法を説明する(A)断面図 - (C)断面図である。

【図2】本発明の回路装置の製造方法を説明する(A)断面図 - (C)断面図である。

【図3】本発明の回路装置の製造方法を説明する(A)断面図 - (C)断面図である。

【図4】本発明の回路装置の製造方法を説明する(A)断面図 - (C)断面図である。

【図5】本発明の回路装置の製造方法を説明する(A)断面図 - (C)断面図である。

【図6】本発明の回路装置の製造方法を説明する(A)断面図 - (C)断面図である。

【図7】本発明の回路装置の製造方法を説明する(A)断面図 - (C)断面図である。

【図8】本発明の回路装置の製造方法を説明する(A)断面図、(B)断面図である。

50

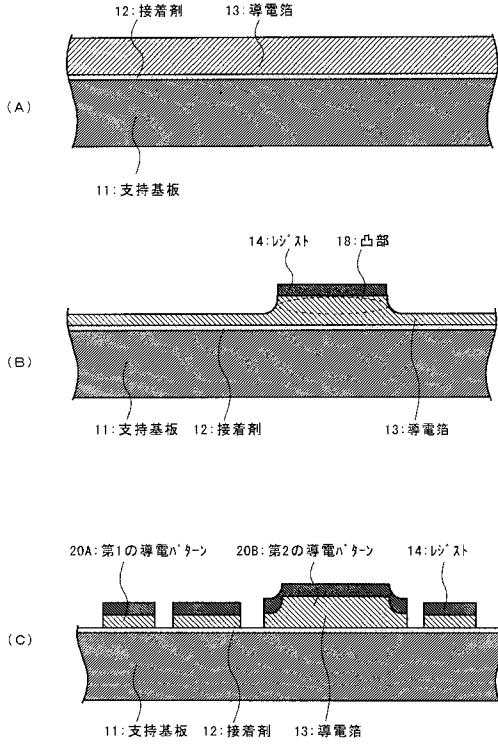
【図9】従来の回路装置の製造方法を説明する（A）断面図 - （C）断面図である。

【符号の説明】

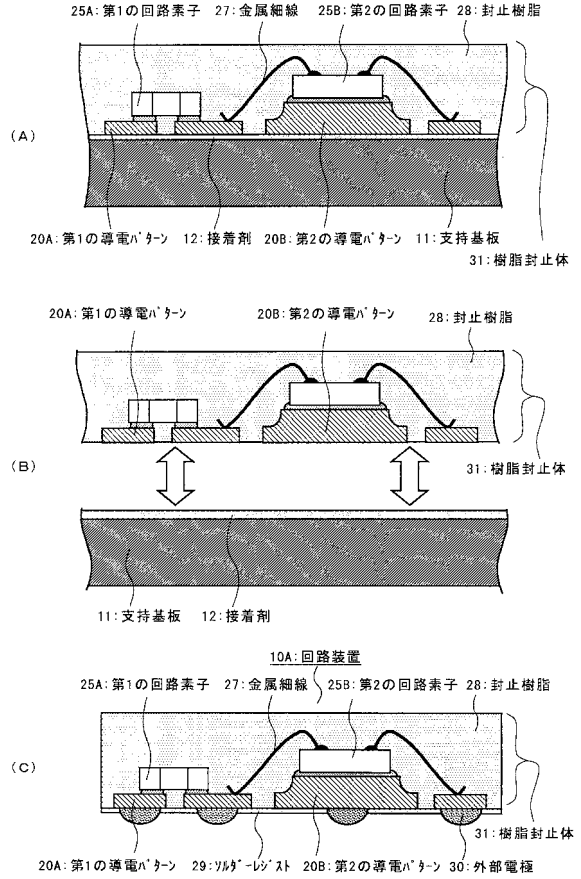
【0070】

10	回路装置	
11	支持基板	
12	接着剤	
13	導電箔	
14	レジスト	
18	凸部	
20A	第1の導電パターン	10
20B	第2の導電パターン	
25A	第1の回路素子	
25B	第2の回路素子	
27	金属細線	
28	封止樹脂	
29	ソルダーレジスト	
30	外部電極	
31	樹脂封止体	
33	第1の導電膜	
34	第2の導電膜	20
40	第1の配線層	
40A	第1の導電パターン	
40B	第2の導電パターン	
41	絶縁層	
42	貫通孔	
43	接続部	
45	第2の配線層	
46	第1のメッキ膜	
47	第2のメッキ膜	
48	メッキ膜	30
50	ひさし	

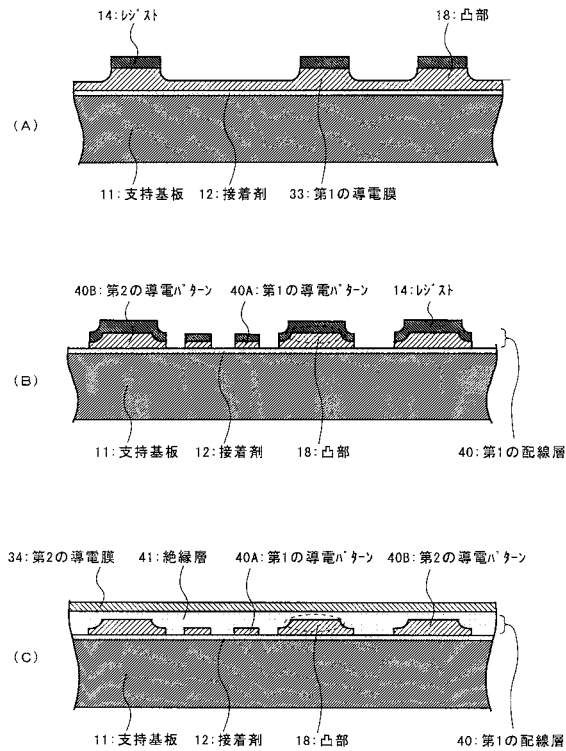
【図1】



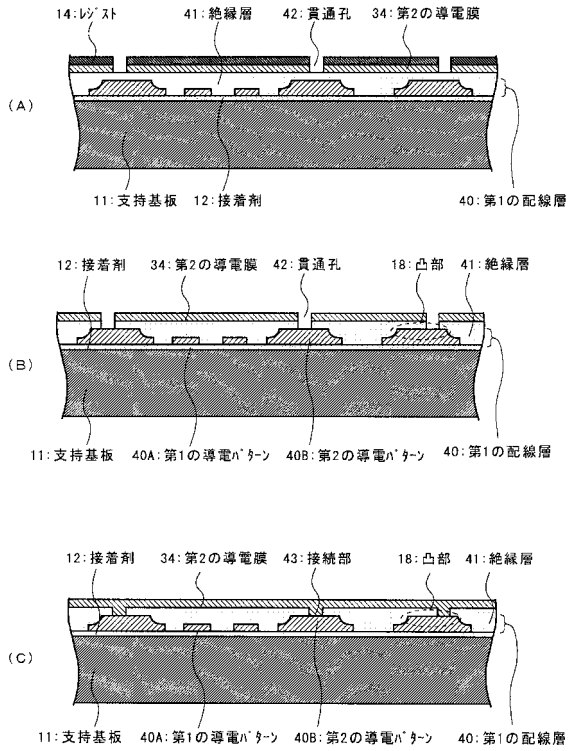
【図2】



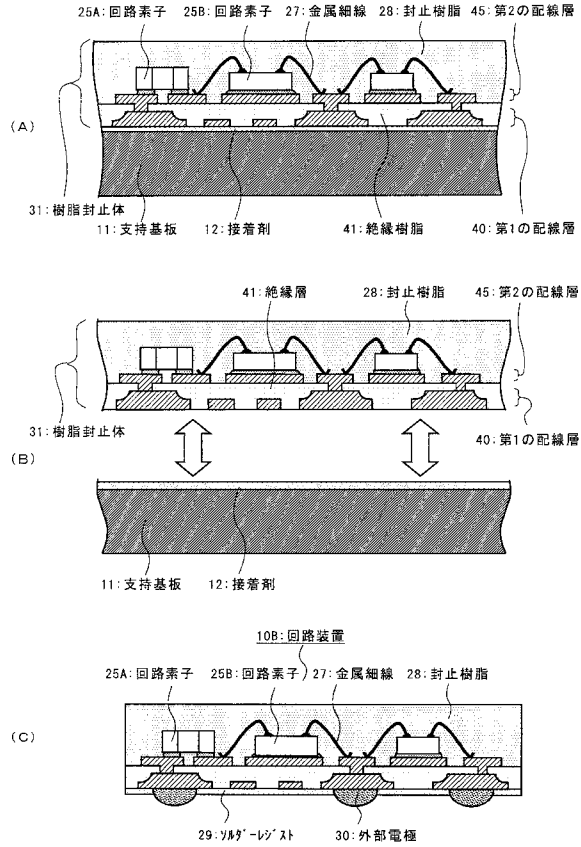
【図3】



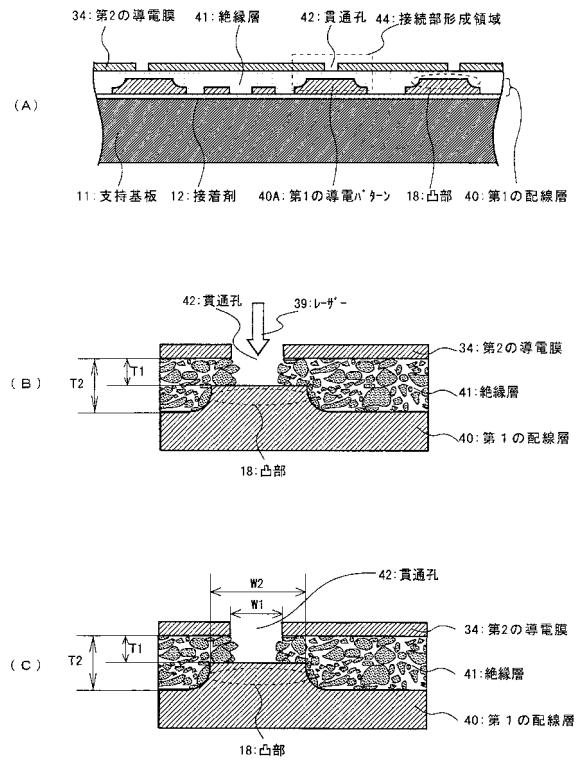
【図4】



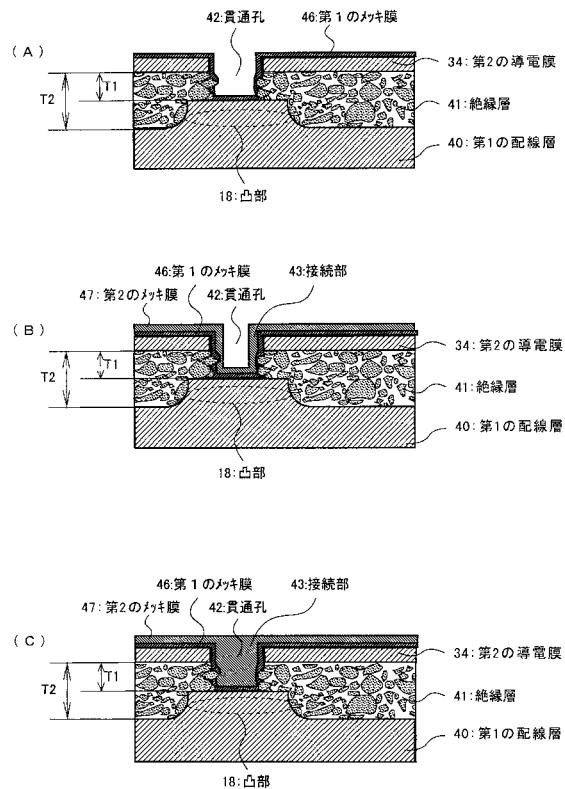
【図5】



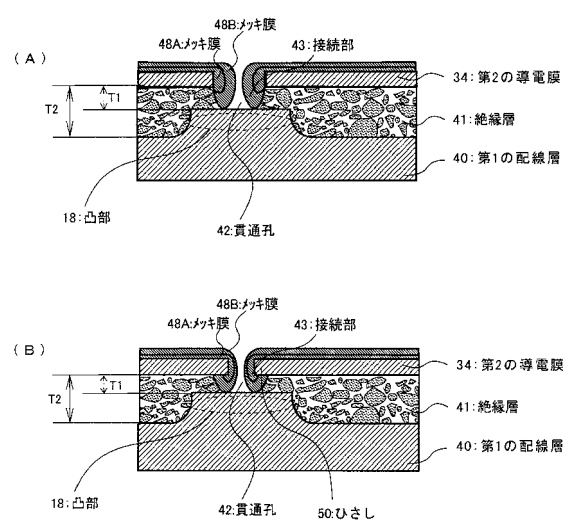
【図6】



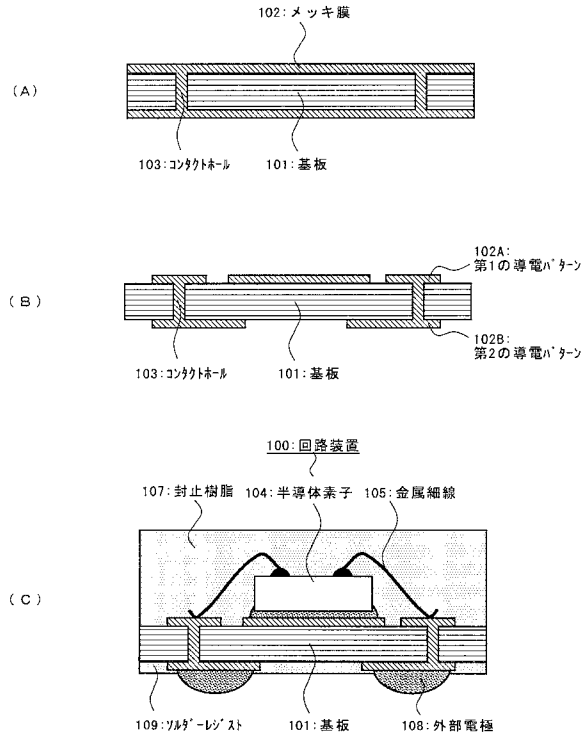
【図7】



【図8】



【図9】



---

フロントページの続き

(72)発明者 草部 隆也  
大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

審査官 宮本 靖史

(56)参考文献 特開2003-303863(JP,A)  
特開2004-014672(JP,A)  
特開2002-198462(JP,A)  
特開2002-185097(JP,A)  
特開2004-047587(JP,A)  
特開平03-050890(JP,A)  
特開平09-275178(JP,A)  
特開2003-309215(JP,A)

(58)調査した分野(Int.Cl., DB名)  
H01L 23/12  
H01L 25/04  
H01L 25/18