

(12) 发明专利申请

(10) 申请公布号 CN 102117238 A

(43) 申请公布日 2011. 07. 06

(21) 申请号 201010022428. 8

(22) 申请日 2010. 01. 05

(71) 申请人 上海硅知识产权交易中心有限公司  
地址 200030 上海市番禺路 1028 号数娱大厦 1207 室

(72) 发明人 徐步陆 刘芸 赵乾 史佳欢  
顾文雅 陈娟 陈玉梅 樊炜

(74) 专利代理机构 上海智信专利代理有限公司  
31002

代理人 王洁

(51) Int. Cl.

G06F 11/26 (2006. 01)

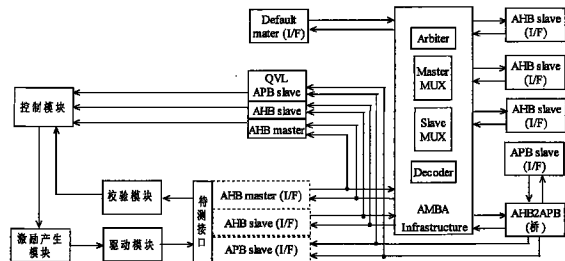
权利要求书 2 页 说明书 7 页 附图 2 页

(54) 发明名称

IP 核 AMBA 总线接口兼容性通用验证方法及验证平台

(57) 摘要

本发明提供的 IP 核与 AMBA 总线接口兼容性通用验证平台, 包括功能仿真工具, AMBA 总线底层基础架构, 第三方验证 IP 核, 控制模块, 驱动模块, 激励产生模块, 校验模块, APB 桥, AHB master 接口, AHB slave 接口和 APB slave 接口, 采用 SystemVerilog 语言和 AVM 验证方法学所提供的验证组件和层次化打包、互联方式将各模块互联为一体化的协调验证环境。该平台可以验证不同类型 IP 核接口的兼容性, 减少了验证平台及验证方法的开发时间和成本。本发明还提供 IP 核与 AMBA 总线接口兼容性通用验证方法, 更加标准化, 科学、精准的产生激励, 减少了不必要的迭代, 从而减少验证时间。



1. 一种 IP 核与 AMBA 总线接口兼容性通用验证平台,包括功能仿真工具,AMBA 总线底层基础架构,第三方验证 IP 核,控制模块,驱动模块,激励产生模块和校验模块,所述验证平台采用 SystemVerilog 语言和 AVN 验证方法学所提供的验证组件和层次化打包、互联方式将各模块互联为一体化的协调验证环境,

所述 AMBA 总线底层基础架构支持 AMBA 总线协议的握手机制和各种传输模式,

所述第三方验证 IP 核,提供必要的 AMBA 总线协议参考集合的功能覆盖率模型并监控验证过程中出现的 AMBA 总线接口协议违反情况,

所述控制模块收集各 QVL 验证 IP 核的时序检查和覆盖率信息,并在高抽象层智能化的激发未覆盖功能项的敏感因子,

所述驱动模块负责将高抽象层的测试程序翻译为符合协议要求的具体 RTL 接口激励向量并发送给被测接口,

所述激励产生模块产生带约束的随机测试程序,用来产生带约束的随机激励,

所述校验模块提供被测接口进行总线传输的数据一致性检查机制,并在数据未正常传输时准确报告错误数据的各种信息以方便定位错误,

其特征在于,

所述验证平台还包括 APB 桥,AHB master 接口,AHB slave 接口和 APB slave 接口,所述 APB 桥把 APB 接口连接到 AHB,AHB master 接口,AHB slave 接口和 APB slave 接口连接带有 AHB master 接口、AHB slave 接口和 APB slave 接口的各种 IP 核。

2. 根据权利要求 1 所述的 IP 核与 AMBA 总线接口兼容性通用验证平台,其特征在于,所述功能仿真工具为 Mentor 公司 Questa 前端仿真工具。

3. 根据权利要求 1 所述的 IP 核与 AMBA 总线接口兼容性通用验证平台,其特征在于,所述 AMBA 总线底层基础架构采用 3 级流水设计,并完全支持 AMBA2.0 协议的总线握手机制和各种传输模式。

4. 根据权利要求 1 所述的 IP 核与 AMBA 总线接口兼容性通用验证平台,其特征在于,所述第三方验证 IP 核为 Mentor 公司的 QVL 库。

5. 一种 IP 核与 AMBA 总线接口兼容性通用验证方法,其特征在于,所述验证方法包括以下步骤:

(1) 采用脚本语言,编写一个 IP 核与 AMBA 总线接口兼容性通用验证的主操作台,该操作台负责对仿真工具的操作流程控制;

(2) 建立验证工作目录并转入目录工作;

(3) 调入并编译验证平台的各工作组件;

(4) 生成带约束的激励;包括验证刚开始人工输入的激励和验证过程中激励产生模块产生带约束的随机测试程序生成的带约束的随机激励;

(5) 校验模块提供被测接口进行总线传输的数据一致性检查机制;如果数据不一致,则调试修改待测接口,然后返回步骤(4),如果数据一致,则通过 QVL 进行功能覆盖率分析;

(6) 判断时序是否满足要求,如果不满足,则调试修改待测接口,然后返回步骤(4);

(7) 判断是否满足目标覆盖率,如果满足,则验证循环结束,如果不满足,则返回步骤(4)。

步骤(3)中所述验证平台包括功能仿真工具,AMBA 总线底层基础架构,第三方验证 IP

核,控制模块,驱动模块,校验模块,APB 桥,AHBmaster 接口,AHB slave 接口和 APB slave 接口;采用 SystemVerilog 语言和 AVM 验证方法学所提供的验证组件和层次化打包、互联方式将各模块互联为一体化的协调验证环境;

所述 AMBA 总线底层基础架构支持 AMBA 总线协议的握手机制和各种传输模式;

所述第三方验证 IP 核,提供必要的 AMBA 总线协议参考集合的功能覆盖率模型并监控验证过程中出现的 AMBA 总线接口协议违反情况;

所述控制模块收集各 QVL 验证 IP 核的时序检查和覆盖率信息,并在高抽象层智能化的激发未覆盖功能项的敏感因子;

所述驱动模块负责将高抽象层的测试程序翻译为符合协议要求的具体 RTL 接口激励向量并发送给被测接口;

所述激励产生模块产生带约束的随机测试程序,用来产生带约束的随机激励;

所述校验模块提供被测接口进行总线传输的数据一致性检查机制,并在数据未正常传输时准确报告错误数据的各种信息以方便定位错误;

所述 APB 桥把 APB 接口连接到 AHB,AHB master 接口,AHB slave 接口和 APB slave 接口连接带有 AHB master 接口、AHB slave 接口和 APB slave 接口的各种 IP 核。

6. 根据权利要求 5 所述的 IP 核与 AMBA 总线接口兼容性通用验证方法,其特征在于,步骤 (4) 中的带约束的激励包括人工输入的激励或随机化产生的激励,所述随机化产生的激励由验证过程中激励产生模块产生带约束的随机测试程序生成。

7. 根据权利要求 5 所述的 IP 核与 AMBA 总线接口兼容性通用验证方法,其特征在于,所述功能仿真工具为 Mentor 公司 Ques ta 前端仿真工具。

8. 根据权利要求 5 所述的 IP 核与 AMBA 总线接口兼容性通用验证方法,其特征在于,所述 AMBA 总线底层基础架构采用 3 级流水设计,并完全支持 AMBA2.0 协议的总线握手机制和各种传输模式。

9. 根据权利要求 5 所述的 IP 核与 AMBA 总线接口兼容性通用验证方法,其特征在于,所述第三方验证 IP 核为 Mentor 公司的 QVL 库。

## IP 核 AMBA 总线接口兼容性通用验证方法及验证平台

### 技术领域

[0001] 本发明涉及集成电路设计领域,具体涉及一种 IP 核与 AMBA 总线接口兼容性通用验证平台及验证方法。

### 背景技术

[0002] 随着超大规模集成电路工艺技术向 45nm 的迈进,SoC 设计复杂度大幅提升,IP 核复用也已成为实现 SoC 设计的主要途径。目前,85%的 IC 设计公司在进行 SoC 设计的过程中,都会采用 IP 复用为主的预定模块。

[0003] 在基于 IP 核复用的 SoC 设计中,保证 IP 接口与片上通讯协议的兼容性是 SoC 设计重用方法学解决 SoC 集成难题的有效手段,因此,片上总线的设计和验证变得尤为关键。目前业内存在多种片上总线标准,主要有:OCP、AMBA、CoreConnect、Wishbone 等。其中 AMBA 片上总线已经成为 SoC 构建和 IP 库开发的主要标准,目前市场上大约 70%的可复用数字 IP 核使用 AMBA 片上总线。

[0004] 如图 1 所示,AMBA 片上总线构架包括高性能的系统总线--AHB 与低功耗的外设总线--APB。系统总线是负责连接诸如 ARM 之类嵌入式 CPU、DMA、片上高速存储器、高速接口,以及重要的协处理器、视音频编解码等高速 IP 核,而外设总线则是用来连接系统周边元件和低速 IP 核,APB 协议相对 AHB 来讲较为简单,通过桥连接 AHB。

[0005] 其中 AHB 总线具有以下特点:

- [0006] • 单时钟沿同步触发,支持 8 ~ 1024bit 传输;
- [0007] • 非三态总线,同一时刻只有一个主设备占用总线并发起数据传输;
- [0008] • 支持多个主/从设备,单周期内完成主设备总线控制权的交接;
- [0009] • 流水线操作,支持数据突发传输 (Burst transfer) 和数据分割传输 (Split transaction);
- [0010] • 支持总线仲裁、总线请求、总线授予和总线锁定等握手机制;
- [0011] • 支持非定长传输、分段传输和背靠背传输。

[0012] 可以说 AMBA2.0 协议既有简单可行的外设总线 (APB),又有功能复杂、吞吐率高的系统总线 (AHB)。AMBA 总线的复杂多样给 IP 核 AMBA 总线接口的全面验证带来了巨大的挑战。

[0013] AMBA 总线接口协议虽然功能复杂,但是比较容易形式化,适合定义覆盖率模型,进行功能覆盖率分析。功能覆盖率分析就是首先找出覆盖率模型中还未被覆盖的区域,然后找出下一步需要针对的功能验证需求的过程。AMBA 总线的协议特点非常适合使用第三方工具和验证 IP 建立完备的协议检查机制,同时在约束的条件范围内进行随机测试,验证各种边界条件、顺序关系,最终使功能覆盖率达到预定目标。

[0014] 当前,一般的验证平台往往只针对某种接口类型定制开发,没有考虑通用性,不同的接口类型需要不同的验证平台,增加了验证平台的开发时间和成本。

## 发明内容

[0015] 本发明要解决的技术问题是,提供一种可以验证多个 IP 核与 AMBA 总线接口兼容性验证平台及验证方法。

[0016] 为解决以上技术问题,本发明提供一种 IP 核与 AMBA 总线接口兼容性通用验证平台,包括功能仿真工具,AMBA 总线底层基础架构 (Infrastructure),第三方验证 IP 核,控制模块 (Controller),驱动模块 (Driver),激励产生模块 (Stimulus),校验模块 (Checker),APB 桥,AHB master 接口,AHB slave 接口和 APB slave 接口,

[0017] 所述验证平台采用 SystemVerilog 语言和 AVM 验证方法学所提供的验证组件和层次化打包、互联方式将各模块互联为一体化的协调验证环境, SystemVerilog 语言提供了天然的断言验证机制和带约束的随机产生机制,搭载 AVM 验证方法学可以验证各抽象层次的随机断言验证,验证效率和准确率大大提高,

[0018] 所述 AMBA 总线底层基础架构支持 AMBA 总线协议的握手机制和各种传输模式,提供了 AMBA 总线的所有功能,保障各主从设备在总线上畅通交换数据,

[0019] 所述第三方验证 IP 核,提供必要的 AMBA 总线协议参考集合的功能覆盖率模型并监控验证过程中出现的 AMBA 总线接口协议违反情况, QVL 第三方 IP 库,内嵌先进的断言检测机制,可以做到无缝的 AMBA 总线时序检查,以及 AMBA 总线功能覆盖率分析,

[0020] 所述控制模块收集各 QVL 验证 IP 核的时序检查和覆盖率信息,并在高抽象层智能化的激发未覆盖功能项的敏感因子,

[0021] 所述驱动模块负责将高抽象层的测试程序翻译为符合协议要求的具体 RTL 接口激励向量并发送给被测接口,

[0022] 所述激励产生模块产生带约束的随机测试程序,用来产生带约束的随机激励,

[0023] 所述校验模块提供被测接口进行总线传输的数据一致性检查机制,并在数据未正常传输时准确报告错误数据的各种信息以方便定位错误,

[0024] 所述 APB 桥把 APB 接口连接到 AHB, AHB master 接口, AHB slave 接口和 APB slave 接口连接带有 AHB master 接口、AHB slave 接口和 APB slave 接口的各种 IP 核。

[0025] 优选地,在上述 IP 核与 AMBA 总线接口兼容性通用验证平台中,所述功能仿真工具为 Mentor 公司 Questa 前端仿真工具。

[0026] 优选地,在上述 IP 核与 AMBA 总线接口兼容性通用验证平台中,所述 AMBA 总线底层基础架构采用 3 级流水设计,并完全支持 AMBA2.0 协议的总线握手机制和各种传输模式。

[0027] 优选地,在上述 IP 核与 AMBA 总线接口兼容性通用验证平台中,所述第三方验证 IP 核为 Mentor 公司的 QVL 库。

[0028] 本发明还提供一种 IP 核与 AMBA 总线接口兼容性通用验证方法,其特征在于,所述验证方法包括以下步骤:

[0029] (1) 采用脚本语言,编写一个 IP 核与 AMBA 总线接口兼容性通用验证的主操作台,该操作台负责对仿真工具的操作流程控制;

[0030] (2) 建立验证工作目录并转入目录工作;

[0031] (3) 调入并编译验证平台的各工作组件;

[0032] (4) 生成带约束的激励,包括验证刚开始人工输入的激励和验证过程中激励产生模块产生带约束的随机测试程序生成的带约束的随机激励;

[0033] (5) 校验模块提供被测接口进行总线传输的数据一致性检查机制,如果数据不一致,则调试修改待测接口,然后返回步骤(4),如果数据一致,则通过 QVL 进行功能覆盖率分析;

[0034] (6) 判断时序是否满足要求,如果不满足,则调试修改待测接口,然后返回步骤(4);

[0035] (7) 判断是否满足目标覆盖率,如果满足,则验证循环结束,如果不满足,则返回步骤(4)。

[0036] 步骤(3)所述验证平台包括功能仿真工具,AMBA 总线底层基础架构,第三方验证 IP 核,控制模块,驱动模块,校验模块,APB 桥,AHB master 接口,AHB slave 接口和 APB slave 接口,所述验证平台采用 SystemVerilog 语言和 AVM 验证方法学所提供的验证组件和层次化打包、互联方式将各模块互联为一体化的协调验证环境;

[0037] 所述 AMBA 总线底层基础架构支持 AMBA 总线协议的握手机制和各种传输模式;

[0038] 所述第三方验证 IP 核,提供必要的 AMBA 总线协议参考集合的功能覆盖率模型并监控验证过程中出现的 AMBA 总线接口协议违反情况;

[0039] 所述控制模块收集各 QVL 验证 IP 核的时序检查和覆盖率信息,并在高抽象层智能化的激发未覆盖功能项的敏感因子;

[0040] 所述驱动模块负责将高抽象层的测试程序翻译为符合协议要求的具体 RTL 接口激励向量并发送给被测接口;

[0041] 所述激励产生模块产生带约束的随机测试程序,用来产生带约束的随机激励;

[0042] 所述校验模块提供被测接口进行总线传输的数据一致性检查机制,并在数据未正常传输时准确报告错误数据的各种信息以方便定位错误;

[0043] 所述 APB 桥把 APB 接口连接到 AHB,AHB master 接口,AHB slave 接口和 APB slave 接口连接带有 AHB master 接口、AHB slave 接口和 APB slave 接口的各种 IP 核。

[0044] 在上述 IP 核与 AMBA 总线接口兼容性通用验证方法中,步骤(4)中的带约束的激励包括人工输入的激励或随机化产生的激励,所述随机化产生的激励由验证过程中激励产生模块产生带约束的随机测试程序生成。

[0045] 优选地,在上述 IP 核与 AMBA 总线接口兼容性通用验证方法中,所述功能仿真工具为 Mentor 公司 Questa 前端仿真工具。

[0046] 优选地,在上述 IP 核与 AMBA 总线接口兼容性通用验证方法中,所述 AMBA 总线底层基础架构采用 3 级流水设计,并完全支持 AMBA2.0 协议的总线握手机制和各种传输模式。

[0047] 优选地,在上述 IP 核与 AMBA 总线接口兼容性通用验证方法中,所述第三方验证 IP 核为 Mentor 公司的 QVL 库。

[0048] 本发明的技术效果是,通过提供一种 IP 核与 AMBA 总线接口兼容性通用验证平台,与当前只针对某种接口类型定制开发的验证平台相比,可以验证不同类型 IP 核接口的兼容性,可以在较短时间内,较全面的完成总线接口的验证任务,减少了验证平台及验证方法的开发时间和成本。所述通用验证平台和验证流程仅针对 AMBA 总线接口的验证而避免繁杂的 IP 核内部逻辑功能验证。

[0049] 本发明提供的 IP 核与 AMBA 总线接口兼容性通用验证方法,与当前的验证方法比,更加标准化,科学、精准的产生激励,减少了不必要的迭代,从而减少验证时间。本发明提供

的验证方法还使用随机化产生的激励,需要根据 QVL 产生的覆盖率报告,调整激励产生代码,运用 SystemVerilog 语言带约束条件的随机化数据产生机制,添加定向约束化的随机数据。通过不断调整验证方向,迭代使用带约束的随机测试,有效的增强了未覆盖空间的测试,迅速向预定目标的覆盖率目标逼近,最终以实际功能覆盖率达到目标功能覆盖率为验证结束的标准。

#### 附图说明

- [0050] 图 1 为 AMBA 总线系统框架结构。  
[0051] 图 2 为本发明提供的 IP 核与 AMBA 总线接口兼容性通用验证平台组成图。  
[0052] 图 3 为 oc8051AHBmaster 接口兼容性验证平台组成图。  
[0053] 图 4 为 Checker 工作原理图。  
[0054] 图 5 为本发明提供的 IP 核与 AMBA 总线接口兼容性通用验证方法的流程图。

#### 具体实施方式

[0055] 为使本发明的目的、技术方案和优点更加清楚,下面结合附图对本发明作进一步的详细描述。

[0056] 如图 2 所示,本发明提供的 IP 核与 AMBA 总线接口兼容性通用验证平台包括功能仿真工具, AMBA 总线底层基础架构,第三方验证 IP 核,控制模块,驱动模块,激励产生模块,校验模块, APB 桥, AHB master 接口, AHB slave 接口和 APB slave 接口,该验证平台采用 SystemVerilog 语言和 AVM 验证方法学所提供的验证组件和层次化打包、互联方式将各模块互联为一体化的协调验证环境;该验证平台采用 SystemVerilog 语言和 AVM 验证方法学所提供的验证组件和层次化打包、互联方式将各模块互联为一体化的协调验证环境;MBA 总线底层基础架构支持 AMBA 总线协议的握手机制和各种传输模式;第三方验证 IP 核,提供必要的 AMBA 总线协议参考集合的功能覆盖率模型并监控验证过程中出现的 AMBA 总线接口协议违反情况;控制模块收集各 QVL 验证 IP 核的时序检查和覆盖率信息,并在高抽象层智能化的激发未覆盖功能项的敏感因子;驱动模块负责将高抽象层的测试程序翻译为符合协议要求的具体 RTL 接口激励向量并发送给被测接口;激励产生模块产生带约束的随机测试程序,用来产生带约束的随机激励;校验模块提供被测接口进行总线传输的数据一致性检查机制,并在数据未正常传输时准确报告错误数据的各种信息以方便定位错误;APB 桥把 APB 接口连接到 AHB, AHB master 接口, AHB slave 接口和 APB slave 接口连接带有 AHB master 接口、AHB slave 接口和 APB slave 接口的各种 IP 核。

[0057] 在本实施例中,验证平台使用 Questa 仿真工具和 SystemVerilog 语言搭载 AVM 验证方法学构建。SystemVerilog 语言是一种硬件描述和验证的高级语言,可以作为 RTL 设计语言,也可以作为验证语言。它不但与 Verilog 有很好的同源性,能够做到与 RTL 设计无缝连接,而且具有抽象级别高的特点,在事务级建立抽象层完全解决了 Verilog 在验证中时序复杂、高耗时、代码效率低等缺点。

[0058] 同时我们还运用 Mentor 公司 QVL 库 (Questa Verification Library) 作为第三方验证 IP,提供必要的 AMBA 总线协议参考集合的功能覆盖率模型并监控验证过程中出现的 AMBA 总线接口协议违反情况。

[0059] 通用验证平台构架形成之后,我们选择一种 oc8051 的 IP 核作为待测 IP (DUT)。它具有 AMBA AHB master 接口,是总线操作的发起者。可以根据相关指令操作和相关寄存器的控制位完成总线的控制以及选择数据传输的种类。通用平台中 AMBA Infrastructure 除挂载 oc8051 外,还挂载了 Defaultmaster、DMA 控制器两个 AHB master。同时在 AHB slave 端还挂载了片上存储器以便 oc8051 存取各种数据,具体定制化如图 3 所示。

[0060] 该 oc8051 通过 AHB master 接口完成对 Memory (AHB slave) 内各种数据的搬移和存取的操作。在 QVL 覆盖率模型里 AHB master 共有 25 个功能覆盖项,其中 15 项是 oc8051 所支持的。不支持的覆盖项预先筛选出来,这样有效的减少了验证的复杂度,使验证更具针对性。具体验证检查项如表 1。

[0061]

检查类型	检查方法	具体支持情况
时序检查	通过 QVL 库验证 IP 的覆盖项以及内建断言分析工具检查 AHB master 接口是否满足所支持的协议时序	支持四种 burst 传输 (SINGLE、INCR、INCR4、WRAP4) 支持四种 htrans 传输 (NONSEQUENTIAL、SEQUENTIAL、IDEL、BUSY) 支持一种 hsize 类型 (byte)
数据检查	SystemVerilog 语言建立高抽象级的数据检查器 (Checker) 进行数据的一致性检查	Stimulus 产生事务型写数据序列与从 AHB master 读回的相同地址相同批次的的数据在 Checker 中比对

[0062] 如图 4 所示,我们用 SystemVerilog 语言设计了一个数据检查器 (Checker),它的原理为:Stimulus 产生一个 write 事务型序列 (write(address, data)),该序列同时进行自我拷贝 (拷贝序列),原序列将 Driver 解释为适合总线协议的激励信号,通过 AHB master 写出,经过总线的地址译码后存储到片上存储器的相应地址,而拷贝序列则在 Checker 中自动存储;当 Stimulus 在同一地址发出相同批次的一个 read 事务型序列 (read(address)) 后,Checker 自动将原先拷贝序列与从总线读入的 read 序列中的数据进行比对。比对结果将以报告的形式表达出来。

[0063] Checker 的高级语言抽象特性解放了原本基于时序特征的数据读写操作。使得数据的一致性检查无需依赖于时序,而是在更高抽象层次的事务层完成。

[0064] 本发明还提供一种 IP 核与 AMBA 总线接口兼容性通用验证方法,其特征在于,所述



验证方法包括以下步骤：

[0065] 步骤 S11, 采用脚本语言, 编写一个 IP 核与 AMBA 总线接口兼容性通用验证的主操作台, 该操作台负责对仿真工具的操作流程控制；

[0066] 步骤 S12, 建立验证工作目录并转入目录工作；

[0067] 步骤 S13, 调入并编译验证平台的各工作组件；

[0068] 步骤 S14, 生成带约束的激励, 包括验证刚开始人工输入的激励和验证过程中激励产生模块产生带约束的随机测试程序生成的带约束的随机激励；

[0069] 步骤 S15, 校验模块提供被测接口进行总线传输的数据一致性检查机制, 如果数据不一致, 则调试修改待测接口, 然后返回步骤 S14, 如果数据一致, 则通过 QVL 进行功能覆盖率分析；

[0070] 步骤 S 16, 判断时序是否满足要求, 如果不满足, 则调试修改待测接口, 然后返回步骤 S14；

[0071] 步骤 S17, 判断是否满足目标覆盖率, 如果满足, 则验证循环结束, 如果不满足, 则返回步骤 S14。

[0072] 在本实施例中, 验证平台包括功能仿真工具, AMBA 总线底层基础架构, 第三方验证 IP 核, 控制模块, 驱动模块, 校验模块, APB 桥, AHB master 接口, AHB slave 接口和 APB slave 接口采用 SystemVerilog 语言和 AVM 验证方法学所提供的验证组件和层次化打包、互联方式将各模块互联为一体化的协调验证环境；AMBA 总线底层基础架构支持 AMBA 总线协议的握手机制和各种传输模式；第三方验证 IP 核, 提供必要的 AMBA 总线协议参考集合的功能覆盖率模型并监控验证过程中出现的 AMBA 总线接口协议违反情况；控制模块收集各 QVL 验证 IP 核的时序检查和覆盖率信息, 并在高抽象层智能化的激发未覆盖功能项的敏感因子；驱动模块负责将高抽象层的测试程序翻译为符合协议要求的具体 RTL 接口激励向量并发送给被测接口；激励产生模块产生带约束的随机测试程序, 用来产生带约束的随机激励；校验模块提供被测接口进行总线传输的数据一致性检查机制, 并在数据未正常传输时准确报告错误数据的各种信息以方便定位错误；APB 桥把 APB 接口连接到 AHB, AHBmaster 接口, AHB slave 接口和 APB slave 接口连接带有 AHB master 接口、AHB slave 接口和 APB slave 接口的各种 IP 核。

[0073] 在本实施例中, 步骤 (4) 中的带约束的激励包括人工输入的激励或随机化产生的激励, 所述随机化产生的激励由验证过程中激励产生模块产生带约束的随机测试程序生成。

[0074] 在本实施例中, AMBA 总线底层基础架构采用 3 级流水设计, 并完全支持 AMBA2.0 协议的总线握手机制和各种传输模式, 功能仿真工具为 Mentor 公司 Questa 前端仿真工具, 第三方验证 IP 核为 Mentor 公司的 QVL 库。

[0075] 在进行具体验证之前, 需要制作验证计划, 其中有必要重点考虑 AMBA AHB master 验证中容易忽视的 Cornercases, 例如：

[0076] • master 授予总线后, 必须进行数据传输；

[0077] • 在 slave 插入等待状态时, master 应该保持地址和控制信号 (htrans、hwrite、hsize、hburst 和 hprot) 不变；

[0078] • master 的传输类型为 busy 时, 地址和控制信号应该反应为与其 burst 传输相关

的下一个传输；

- [0079] • 一个 SEQUENTIAL 类型的传输的当前地址与前一地址必须相关；
- [0080] • master 在收到一个 ERROR/RETRY/SPLIT 响应后,应立即进入 IDLE 状态；
- [0081] • Hreset 后,AHB 所有信号不能为 X 或 Z；
- [0082] • Early burst termination 的重建检查。

[0083] 上述 Cornercases 都已经反映在 QVL 覆盖率模型的断言检查里,可以根据添加的边界测试进行具体时序检查。通过 QVL 得到的各种覆盖率分析和断言检查来调整 Stimulus 发出各种操作组合,以此最大程度的提高功能覆盖率。

[0084] 在验证初期首先完成 oc8051AHBmaster 总线抢断的功能。为此,验证平台中特意加入了 Defaultmater 和 DMA 控制器两个 AHBmaster,它们占用总线的优先级顺序由高到低依次为 DMA 控制器、oc8051、Defaultmaster。这样可以依次测试 oc8051 抢断 Default mater 的总线控制权,DMA 控制器抢断 oc8051 的总线控制权。并且检查在抢断过程中时序和功能正确性。

[0085] 在进行 oc8051AMBA 总线兼容性基本功能验证的基础上,还进行了随机化激励产生及测试。在具体验证目标的覆盖率模型和验证策略的指导下,需要根据 QVL 产生的覆盖率报告,调整激励产生代码,运用 SystemVerilog 语言带约束条件的随机化数据产生机制,添加定向约束化的随机数据。通过不断调整验证方向,迭代使用带约束的随机测试,有效的增强了未覆盖空间的测试,迅速向预定目标的覆盖率目标逼近。

[0086] 时序检验的同时,Stimulus 迭代进行不同传输类型的各种数据检查,通过 Checker,检查在传输过程中数据的一致性。

[0087] 通过 oc8051 在 AMBA 总线兼容性通用验证平台,运用覆盖率驱动带约束的随机化验证方法,短期内完成了 oc8051 AHB master 的接口验证工作。整个验证使用了 5000 多个带约束的随机测试,共发现 oc8051 AHB master 隐藏的错误 11 处。形成了完整的覆盖率报告,除去 oc8051 AHB master 对协议不支持的部分,最终总的有效覆盖率达到 100%,而且通过数据检查器有效的保障了验证中数据传输的正确性。

[0088] 随着 SoC 规模的不断增大,IP 复用成为 SoC 设计中必不可少的部分。AMBA 总线已经成为 IP 核接口互连的事实标准。在 SoC 集成过程中对 IP 核 AMBA 总线接口的兼容性验证尤为重要。本发明提供一种 IP 核 AMBA 总线接口兼容性验证平台及验证方法的普适性好,较好的解决了这一难题。在本实施例中,运用此平台对一种 oc 8051 的 AHB master 接口进行验证后,又分别对 UART (APB slave) 和 MPEG2 (AHB slave&AHB master) 进行了 AMBA 总线接口的兼容性验证。运用此通用验证平台都可以在较短时间内,较全面的完成总线接口的验证任务。

[0089] 在不偏离本发明的精神和范围的情况下还可以构成许多有很大差别的实施例。应当理解,除了如所附的权利要求所限定的,本发明不限于在说明书中所述的具体实施例。

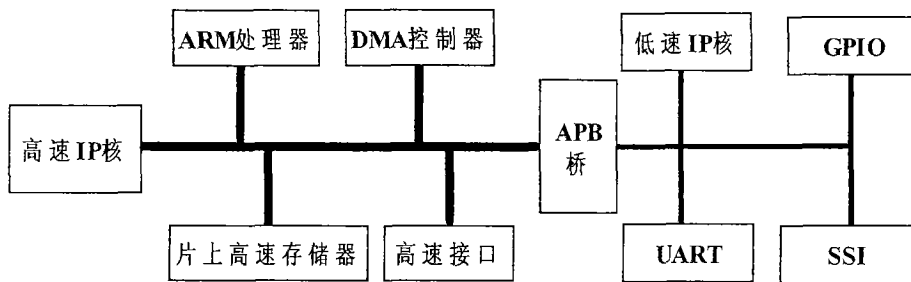


图 1

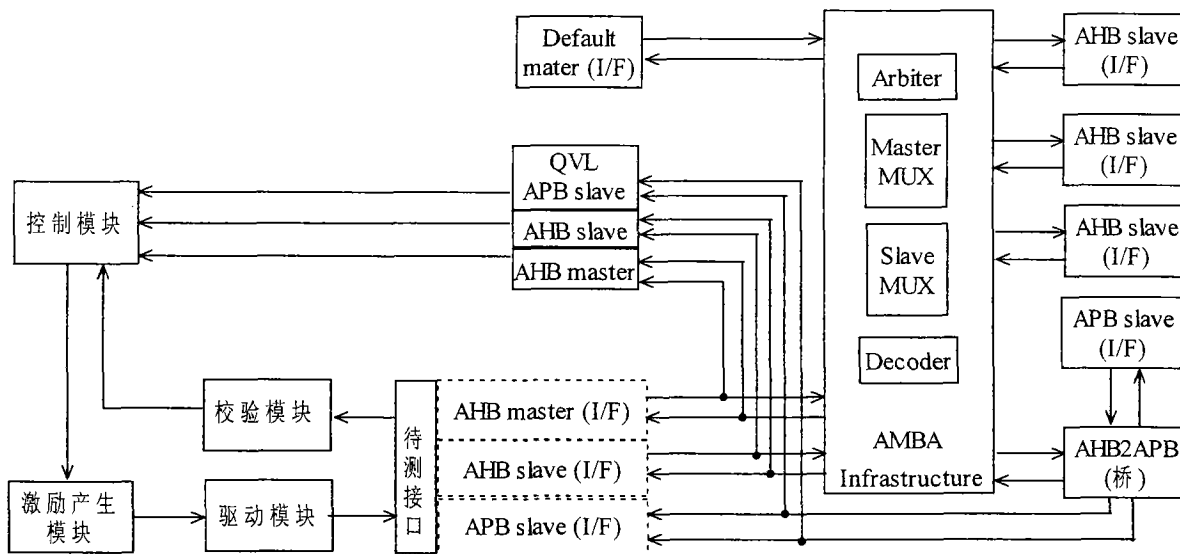


图 2

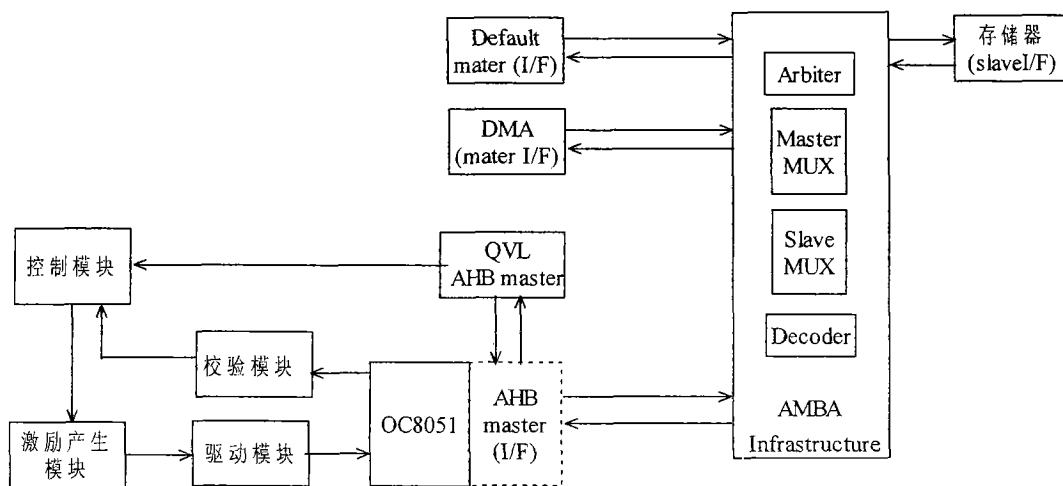


图 3

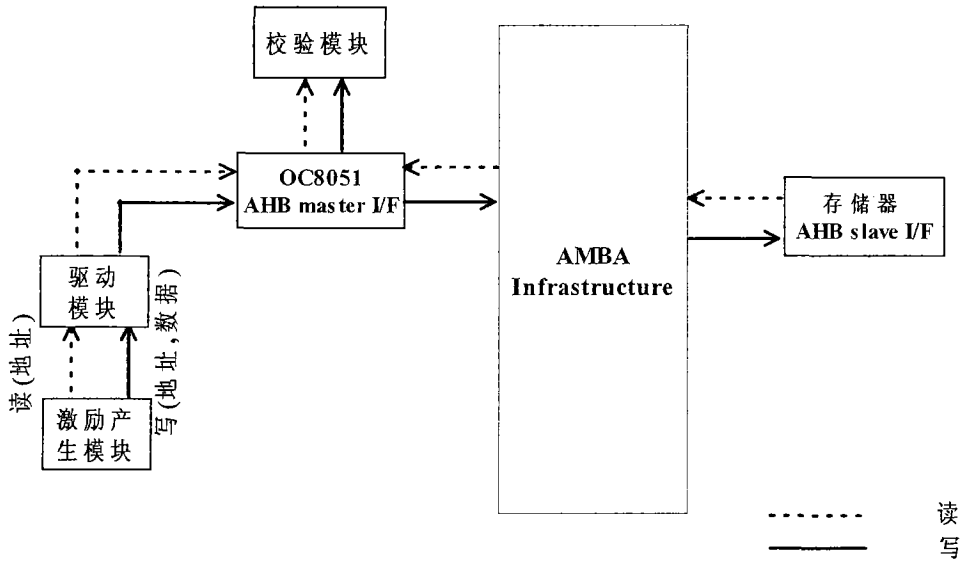


图 4

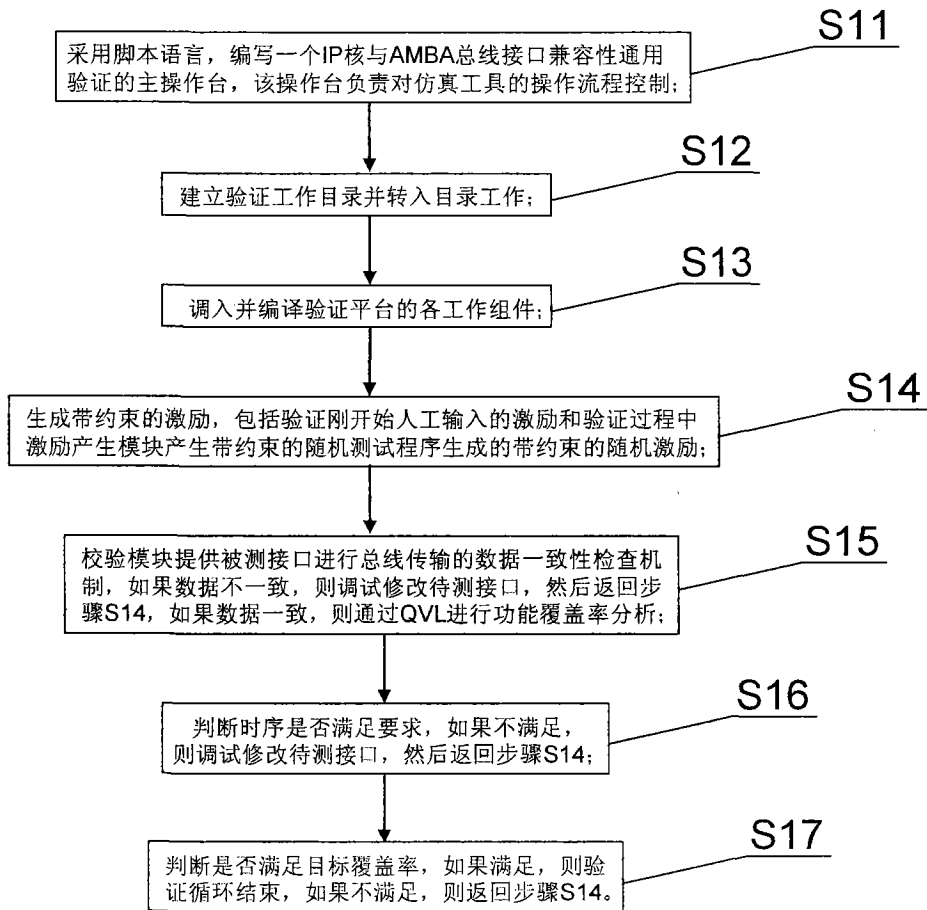


图 5