



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/30 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년11월24일 10-0649243 2006년11월16일
--	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2002-0015437 2002년03월21일 2004년06월30일	(65) 공개번호 (43) 공개일자	10-2003-0075946 2003년09월26일
----------------------------------	---	------------------------	--------------------------------

(73) 특허권자	삼성에스디아이 주식회사 경기 수원시 영통구 신동 575
(72) 발명자	신동용 서울특별시관악구봉천1동969-37 권오경 서울특별시송파구신천동장미아파트14동1102호
(74) 대리인	유미특허법인

심사관 : 최정윤

전체 청구항 수 : 총 29 항

(54) 유기 전계발광 표시 장치 및 그 구동 방법

(57) 요약

본 발명에 따른 유기 EL 표시 장치에서 화소 회로는 4개의 트랜지스터로 이루어지며, 캐패시터는 이전 주사선에 선택 신호가 인가될 때 제1 프리차지 전압이 인가되어 충전된다. 데이터 드라이버는 복수의 데이터선을 적어도 하나의 데이터선을 하나의 그룹으로 하는 복수의 그룹으로 나누어, 각 그룹에 해당하는 데이터 전압을 차례로 데이터선에 인가한다. 유기 EL 표시 장치는 프리차지 수단을 더 포함하고, 이러한 프리차지 수단은 화소 회로가 연결된 주사선에 상기 주사선을 선택하는 선택 신호가 인가되기 전에 적어도 하나의 그룹의 데이터선에 제2 프리차지 전압을 인가하고 각 그룹에 해당하는 데이터 전압이 인가되기 전에 제2 프리차지 전압을 차단한다.

이와 같이 하면, 기생 캐패시터에 저장된 이전 데이터 전압에 의한 캐패시터의 전하 재분배에 따른 화질 불량을 해결할 수 있다.

대표도

도 6

특허청구의 범위

청구항 1.

데이터 전압을 전달하는 복수의 데이터선,

선택 신호를 전달하는 복수의 주사선,

이웃하는 두 데이터선과 이웃하는 두 주사선에 의해 정의되는 화소 영역에 형성되며, 각각 상기 주사선에 인가되는 선택 신호에 응답하여 상기 데이터선에 인가되는 데이터 전압을 전달하는 제1 스위칭 소자, 상기 제1 스위칭 소자를 통해 게이트에 입력되는 상기 데이터 전압에 대응하여 상기 유기 전계 발광 소자에 전류를 공급하는 제1 박막 트랜지스터, 상기 제1 박막 트랜지스터의 게이트에 게이트가 연결되는 제2 박막 트랜지스터, 상기 데이터 전압을 일정 시간 유지하기 위한 캐패시터, 및 이전 주사선에 선택 신호가 인가되는 동안 제어 신호에 응답하여 상기 캐패시터에 제1 프리차지 전압을 인가하는 제2 스위칭 소자를 포함하는 복수의 화소 회로,

상기 복수의 데이터선을 복수개의 그룹으로 나누어, 데이터 전압을 그룹 단위로 상기 각 그룹에 선택적으로 인가하는 데이터 드라이버, 그리고

상기 데이터 드라이버로부터 선택적으로 인가되는 데이터 전압을 해당하는 복수의 데이터선으로 인가하며, 상기 화소 회로가 연결된 주사선에 상기 주사선을 선택하는 선택 신호가 인가되기 전에 상기 그룹 중 적어도 하나의 그룹의 데이터선에 제2 프리차지 전압을 인가하는 역다중화부

를 포함하는 유기 전계발광 표시 장치.

청구항 2.

제1항에 있어서,

상기 역다중화부는

상기 복수의 데이터선에 각각 연결되며, 연결된 데이터선에 해당하는 데이터 전압이 인가되는 경우에 도통되는 복수의 제3 스위칭 소자, 그리고

상기 제2 프리차지 전압을 전달하는 신호선과 상기 적어도 하나의 그룹의 데이터선 사이에 각각 연결되며, 상기 화소 회로가 연결된 주사선에 상기 선택 신호가 인가되기 전에 도통되고 상기 연결된 데이터선에 해당하는 데이터 전압이 인가될 때 차단되는 복수의 제4 스위칭 소자

를 포함하는 유기 전계발광 표시 장치.

청구항 3.

제2항에 있어서,

상기 데이터 드라이버는 복수의 데이터선을 각각 제1 내지 제3 색에 해당하는 데이터 전압이 인가되는 데이터선의 3개의 그룹으로 나누어, 상기 제1 내지 제3 색에 해당하는 데이터 전압을 차례로 출력하며,

상기 복수의 제4 스위칭 소자는 상기 제1 내지 제3 색 중 적어도 하나의 색에 해당하는 복수의 데이터선에 각각 연결되는

유기 전계발광 표시 장치.

청구항 4.

데이터 전압을 전달하는 복수의 데이터선,

선택 신호를 전달하는 복수의 주사선,

이웃하는 두 데이터선과 이웃하는 두 주사선에 의해 정의되는 화소 영역에 형성되며, 각각 상기 주사선에 인가되는 선택 신호에 응답하여 상기 데이터선에 인가되는 데이터 전압을 전달하는 제1 스위칭 소자, 상기 제1 스위칭 소자를 통해 게이트에 입력되는 상기 데이터 전압에 대응하여 상기 유기 전계 발광 소자에 전류를 공급하는 제1 박막 트랜지스터, 상기 제1 박막 트랜지스터의 게이트에 게이트가 연결되는 제2 박막 트랜지스터, 상기 데이터 전압을 일정 시간 유지하기 위한 캐패시터, 및 이전 주사선에 선택 신호가 인가되는 동안 제어 신호에 응답하여 상기 캐패시터에 제1 프리차지 전압을 인가하는 제2 스위칭 소자를 포함하는 복수의 화소 회로,

데이터 전압을 각 데이터선에 차례로 인가하는 데이터 드라이버, 그리고

상기 화소 회로에 연결된 주사선에 상기 주사선을 선택하는 선택 신호가 인가되기 전에 복수의 데이터선에 제2 프리차지 전압을 인가하고 상기 제2 프리차지 전압이 인가된 데이터선 중 어느 하나에 데이터 전압이 인가될 때 동시에 상기 제2 프리차지 전압을 차단하는 프리차지 수단

을 포함하는 유기 전계발광 표시 장치.

청구항 5.

제4항에 있어서,

상기 데이터 드라이버는

데이터 전압을 나타내는 화상 신호를 전달하는 적어도 하나의 제1 신호선과 상기 복수의 데이터선 사이에 각각 연결되어 상기 화상 신호가 상기 데이터선에 해당하는 값을 가질 때 스위칭 동작하는 복수의 제3 스위칭 소자, 그리고

상기 복수의 제3 스위칭 소자를 각각 구동하는 복수의 스위칭 신호를 차례로 출력하는 시프트 레지스터

를 포함하며,

상기 프리차지 수단은

상기 제2 프리차지 전압을 전달하는 제2 신호선과 상기 복수의 데이터선 사이에 각각 연결되며, 상기 화소 회로가 연결된 주사선에 상기 주사선을 선택하는 선택 신호가 인가되기 전에 동시에 도통되고 연결된 데이터선 중 어느 하나에 데이터 전압이 인가될 때 동시에 차단되는 복수의 제4 스위칭 소자를 포함하는

유기 전계발광 표시 장치.

청구항 6.

제5항에 있어서,

상기 복수의 제4 스위칭 소자는 상기 복수의 데이터선 중 적어도 두 번째 데이터선부터 마지막 데이터선에 각각 연결되는 유기 전계발광 표시 장치.

청구항 7.

제5항에 있어서,

상기 시프트 레지스터의 이웃하는 두 출력이 모두 상기 제3 스위칭 소자를 구동하는 레벨을 가질 때, 상기 스위칭 신호가 상기 제3 스위칭 소자를 구동하는 레벨로 되는 유기 전계발광 표시 장치.

청구항 8.

데이터 전압을 전달하는 복수의 데이터선,

선택 신호를 전달하는 복수의 주사선,

이웃하는 두 데이터선과 이웃하는 두 주사선에 의해 정의되는 화소 영역에 형성되며, 각각 상기 주사선에 인가되는 선택 신호에 응답하여 상기 데이터선에 인가되는 데이터 전압을 전달하는 제1 스위칭 소자, 상기 제1 스위칭 소자를 통해 게이트에 입력되는 상기 데이터 전압에 대응하여 상기 유기 전계 발광 소자에 전류를 공급하는 제1 박막 트랜지스터, 상기 제1 박막 트랜지스터의 게이트에 게이트가 연결되는 제2 박막 트랜지스터, 상기 데이터 전압을 일정 시간 유지하기 위한 캐패시터, 및 이전 주사선에 선택 신호가 인가되는 동안 제어 신호에 응답하여 상기 캐패시터에 제1 프리차지 전압을 인가하는 제2 스위칭 소자를 포함하는 복수의 화소 회로,

데이터 전압을 각 데이터선에 차례로 인가하는 데이터 드라이버, 그리고

상기 화소 회로가 연결된 주사선에 상기 주사선을 선택하는 선택 신호가 인가되기 전에 복수의 데이터선에 제2 프리차지 전압을 인가하고, 상기 각 데이터선에 차례로 데이터 전압이 인가되기 전에 상기 각 데이터선에 인가되는 제2 프리차지 전압을 차례로 차단하는 프리차지 수단

을 포함하는 유기 전계발광 표시 장치.

청구항 9.

제8항에 있어서,

상기 데이터 드라이버는

데이터 전압을 나타내는 화상 신호를 전달하는 적어도 하나의 제1 신호선과 상기 복수의 데이터선 사이에 각각 연결되어 상기 화상 신호가 상기 데이터선에 해당하는 값을 가질 때 스위칭 동작하는 복수의 제3 스위칭 소자, 그리고

상기 복수의 제3 스위칭 소자를 각각 구동하는 복수의 스위칭 신호를 차례로 출력하는 시프트 레지스터

를 포함하며,

상기 프리차지 수단은

상기 제2 프리차지 전압을 전달하는 제2 신호선과 복수의 데이터선 사이에 각각 연결되는 복수의 제4 스위칭 소자, 그리고

이전 데이터선에 연결된 상기 제4 스위칭 소자를 구동하는 프리차지 제어 신호 및 상기 이전 데이터선에 연결된 상기 제3 스위칭 소자를 구동하는 상기 스위칭 신호를 입력으로 가지고, 현재 데이터선에 연결된 상기 제4 스위칭 소자를 구동하는 프리차지 제어 신호를 생성하는 복수의 프리차지 제어 신호 생성부

를 포함하는

유기 전계발광 표시 장치.

청구항 10.

제9항에 있어서,

상기 프리차지 제어 신호 생성부는

상기 이전 데이터선에 연결된 상기 제3 스위칭 소자를 구동하는 상기 스위칭 신호와 상기 이전 데이터선에 연결된 상기 제4 스위칭 소자를 구동하는 상기 프리차지 제어 신호를 입력으로 가지는 AND 게이트로 이루어지는 유기 전계발광 표시 장치.

청구항 11.

제9항에 있어서,

상기 프리차지 제어 신호 생성부는

다음 데이터선에 연결된 상기 제3 스위칭 소자를 도통시키는 스위칭 신호가 인가될 때, 현재 데이터선에 연결된 상기 제4 스위칭 소자를 차단하도록 하는 프리차지 제어 신호를 생성하는 유기 전계발광 표시 장치.

청구항 12.

제11항에 있어서,

상기 프리차지 제어 신호 생성부는

다음 데이터선에 연결된 상기 제3 스위칭 소자를 구동하는 스위칭 신호의 반전된 값과 현재 데이터선에 연결된 상기 제3 스위칭 소자를 구동하는 스위칭 신호를 입력으로 가지는 OR 게이트, 그리고

상기 OR 게이트의 출력과 이전 프리차지 제어 신호를 입력으로 가지는 AND 게이트

를 포함하며,

상기 AND 게이트의 출력이 프리차지 제어 신호로 되는 유기 전계발광 표시 장치.

청구항 13.

제9항에 있어서,

상기 시프트 레지스터의 이웃하는 두 출력이 모두 상기 제3 스위칭 소자를 구동하는 레벨을 가질 때, 상기 스위칭 신호가 상기 제3 스위칭 소자를 구동하는 레벨로 되는 유기 전계발광 표시 장치.

청구항 14.

제1항, 제4항 또는 제8항 중 어느 한 항에 있어서,

상기 제2 프리차지 전압은 '상기 제1 프리차지 전압 - 상기 박막 트랜지스터의 문턱 전압'과 같거나 그보다 상기 데이터 전압과 더 차이가 있는 값을 가지는 유기 전계발광 표시 장치.

청구항 15.

제1항, 제4항 또는 제8항 중 어느 한 항에 있어서,
상기 제2 프리차지 전압은 고정된 값을 가지는 유기 전계발광 표시 장치.

청구항 16.

제1항, 제4항 또는 제8항 중 어느 한 항에 있어서,
상기 제어 신호는 이전 주사선에 인가되는 선택 신호인 유기 전계발광 표시 장치.

청구항 17.

제1항, 제4항 또는 제8항 중 어느 한 항에 있어서,
상기 제어 신호는 별도의 리셋 신호인 유기 전계발광 표시 장치.

청구항 18.

데이터 전압을 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선, 및 이웃하는 두 데이터선과 이웃하는 두 주사선에 의해 정의되는 화소 영역에 형성되며 유기 전계발광 소자에 전류를 공급하는 박막 트랜지스터와 상기 박막 트랜지스터에 인가되는 데이터 전압을 일정 기간 유지하는 캐패시터를 가지는 복수의 화소 회로를 포함하는 유기 전계발광 표시 장치를 구동하는 방법에 있어서,

(i-1)번째 주사선에 선택 신호가 인가되는 동안 i번째 주사선에 연결된 상기 화소 회로의 상기 캐패시터가 제1 프리차지 전압으로 충전되는 제1 단계,

상기 i번째 주사선에 선택 신호가 인가되기 전에 복수의 상기 데이터선에 제2 프리차지 전압을 인가하는 제2 단계, 그리고

적어도 하나의 데이터선을 하나의 그룹으로 하여 상기 각 그룹에 해당하는 데이터 전압을 차례로 인가하면서, 상기 제2 프리차지 전압이 인가된 데이터선에 데이터 전압이 인가될 때 상기 제2 프리차지 전압을 차단하는 제3 단계

를 포함하는 유기 전계발광 표시 장치의 구동 방법.

청구항 19.

제18항에 있어서,

상기 제2 단계는 상기 복수의 데이터선에 상기 제2 프리차지 전압을 동시에 인가하는 유기 전계발광 표시 장치의 구동 방법.

청구항 20.

제18항에 있어서,

상기 제2 단계는 상기 각 데이터선에 상기 제2 프리차지 전압을 차례로 인가하는 유기 전계발광 표시 장치의 구동 방법.

청구항 21.

제18항에 있어서,

상기 제3 단계는 상기 제2 프리차지 전압이 인가된 그룹 중 어느 하나에 데이터 전압이 인가되기 전에 상기 제2 프리차지 전압을 동시에 차단하는 유기 전계발광 표시 장치의 구동 방법.

청구항 22.

제18항에 있어서,

상기 제3 단계는 상기 제2 프리차지 전압이 인가된 그룹에 데이터 전압이 차례로 인가되기 전에 상기 각 그룹에 인가되는 상기 제2 프리차지 전압을 차례로 차단하는 유기 전계발광 표시 장치의 구동 방법.

청구항 23.

제18항에 있어서,

상기 제2 프리차지 전압은 '상기 제1 프리차지 전압 - 상기 박막 트랜지스터의 문턱 전압'과 같거나 그보다 상기 데이터 전압과 더 차이가 있는 값을 가지는 유기 전계발광 표시 장치.

청구항 24.

제18항에 있어서,

상기 제2 프리차지 전압은 고정된 값을 가지는 유기 전계 발광 표시 장치의 구동 방법.

청구항 25.

제18항에 있어서,

상기 화소 회로는 상기 캐패시터와 상기 제1 프리차지 전압 사이에 연결되는 스위칭 소자를 포함하며,

상기 제1 단계는 상기 (i-1)번째 주사선에 인가되는 선택 신호로 상기 스위칭 소자를 구동하여 상기 캐패시터를 상기 제1 프리차지 전압으로 충전하는 유기 전계발광 표시 장치의 구동 방법.

청구항 26.

제18항에 있어서,

상기 화소 회로는 상기 캐패시터와 상기 제1 프리차지 전압 사이에 연결되는 스위칭 소자를 포함하며,

상기 제1 단계는 별도의 리셋 신호로 상기 캐패시터를 상기 제1 프리차지 전압으로 충전하는 유기 전계발광 표시 장치의 구동 방법.

청구항 27.

화상 신호를 나타내는 데이터 전압을 전달하는 복수의 데이터선,

선택 신호를 전달하는 복수의 주사선,

이웃하는 두 데이터선과 이웃하는 두 주사선에 의해 정의되는 화소 영역에 형성되며, 각각 상기 주사선에 인가되는 선택 신호에 응답하여 상기 데이터선에 인가되는 데이터 전압을 전달하는 제1 스위칭 소자, 데이터 전압을 일정 시간 유지하기 위한 캐패시터, 및 이전 주사선에 선택 신호가 인가되는 동안 제어 신호에 응답하여 상기 캐패시터에 제1 프리차지 전압을 인가하는 제2 스위칭 소자를 포함하는 복수의 화소 회로,

상기 복수의 데이터선을 적어도 하나의 데이터선을 하나의 그룹으로 하는 복수의 그룹으로 나누어, 각 그룹에 해당하는 데이터 전압을 차례로 상기 데이터선에 인가하는 데이터 드라이버, 그리고

상기 화소 회로가 연결된 주사선에 상기 주사선을 선택하는 선택 신호가 인가되기 전에 적어도 하나의 그룹의 데이터선에 제2 프리차지 전압을 인가하고 상기 그룹에 해당하는 데이터 전압이 인가될 때 상기 제2 프리차지 전압을 차단하는 프리차지 수단

을 포함하는 유기 전계발광 표시 장치.

청구항 28.

제27항에 있어서,

상기 제2 프리차지 전압은 '상기 제1 프리차지 전압 - 상기 박막 트랜지스터의 문턱 전압'과 같거나 그보다 상기 데이터 전압과 더 차이가 있는 값을 가지는 유기 전계발광 표시 장치.

청구항 29.

제27항에 있어서,

상기 제2 프리차지 전압은 고정된 값을 가지는 유기 전계 발광 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 전계발광(electroluminescent, 이하 EL이라 함) 표시 장치와 그 구동 방법 및 그 화소 회로에 관한 것으로서, 특히 능동 구동 방식의 유기 EL 표시 장치에 관한 것이다.

일반적으로 유기 EL 표시 장치는 형광성 유기 화합물을 전기적으로 여기시켜 발광시키는 표시 장치로서, M×N 개의 유기 발광셀들을 전압 구동 혹은 전류 구동하여 영상을 표현할 수 있도록 되어 있다. 이러한 유기 발광셀은 애노드(ITO), 유기 박막, 캐소드 레이어(metal)의 구조를 가지고 있다. 유기 박막은 전자와 정공의 균형을 좋게 하여 발광 효율을 향상시키기

위해 발광층(emission layer, EML), 전자 수송층(electron transport layer, ETL) 및 정공 수송층(hole transport layer, HTL)을 포함한 다층 구조로 이루어지고, 또한 별도의 전자 주입층(electron injection layer, EIL)과 정공 주입층(hole injection layer, HIL)을 포함하고 있다.

이와 같이 이루어지는 유기 발광셀을 구동하는 방식에는 단순 매트릭스(passive matrix) 방식과 TFT를 이용한 능동 구동(active matrix) 방식이 있다. 단순 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는데 비해, 능동 구동 방식은 TFT를 각 ITO 화소 전극에 접속하고 TFT의 게이트에 접속된 캐패시터 용량에 의해 유지되는 전압에 따라 구동하는 방식이다.

도 13은 유기 EL 소자를 TFT를 이용하여 구동하기 위한 종래의 화소 회로로서, M×N 개의 화소 중 하나를 대표적으로 도시한 것이다. 도 13을 참조하면, 유기 EL 소자(OLED)에 구동용 트랜지스터(Mb)가 연결되어 발광을 위한 전류를 공급한다. 구동용 트랜지스터(Mb)의 전류량은 스위칭 트랜지스터(Ma)를 통해 인가되는 데이터 전압에 의해 제어되도록 되어 있다. 이 때 인가된 전압을 일정 기간 유지하기 위한 캐패시터(C)가 트랜지스터(Mb)의 소스와 게이트 사이에 연결되어 있다. 트랜지스터(Ma)의 게이트에는 주사선이 연결되어 있으며, 소스 측에는 데이터선이 연결되어 있다.

이와 같은 구조의 화소의 동작을 살펴보면, 스위칭 트랜지스터(Ma)의 게이트에 인가되는 선택 신호에 의해 트랜지스터(Ma)가 온 되면, 데이터선을 통해 데이터 전압이 구동용 트랜지스터(Mb)의 게이트(노드A)에 인가된다. 그리고, 게이트에 인가되는 데이터 전압에 대응하여 트랜지스터(Mb)를 통해 유기 EL 소자(OLED)에 전류가 흘러 발광이 이루어진다.

이때, 유기 EL 소자에 흐르는 전류는 다음의 [수학식 1]과 같다.

수학식 1

$$I_{OLED} = \frac{\beta}{2} (V_{GS} - V_{TH})^2 = \frac{\beta}{2} (V_{DD} - V_{DATA} - V_{TH})^2$$

여기서, I_{OLED} 는 유기 EL 소자에 흐르는 전류, V_{GS} 는 트랜지스터(Mb)의 소스와 게이트 사이의 전압, V_{TH} 는 트랜지스터(Mb)의 문턱전압, V_{DATA} 는 데이터 전압, β 는 상수 값을 나타낸다.

상기 [수학식 1]에 나타난 바와 같이, 도 13에 도시한 화소 회로에 의하면 인가되는 데이터 전압에 대응하는 전류가 유기 EL 소자(OLED)에 공급되고, 공급된 전류에 대응하여 유기 EL 소자가 발광하게 된다. 이때, 인가되는 데이터 전압은 계조를 표현하기 위하여 일정 범위에서 다단계의 값을 갖는다.

그런데 이와 같은 종래의 화소 회로에서는 제조 공정의 불균일성에 의해 생기는 박막 트랜지스터의 문턱전압(V_{th})의 편차로 고계조를 얻기 어려운 문제점이 있다. 예를 들어, 3V로 화소의 박막 트랜지스터를 구동하는 경우 8비트(256) 계조를 표현하기 위해서는 12mV(=3V/256) 간격으로 박막 트랜지스터의 게이트에 전압을 인가해야 하는데, 만일 제조 공정의 불균일로 인한 박막 트랜지스터의 문턱 전압의 편차가 100mV인 경우에는 고계조를 표현하기 어렵다는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 문턱 전압의 편차를 보상하여 고계조를 표현하는 것을 그 기술적 과제로 한다.

또한 본 발명은 화소 회로의 박막 트랜지스터의 동작 특성에 따른 화상 불량을 제거하는 것을 그 기술적 과제로 한다.

발명의 구성

본 발명은 데이터선에 프리차지 전압을 인가함으로써 이러한 과제를 달성한다.

본 발명에 따르면 데이터 전압을 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선, 복수의 화소 회로 및 데이터 드라이버를 포함하는 유기 EL 표시 장치가 제공된다. 화소 회로는 이웃하는 두 데이터선과 이웃하는 두 주사선에 의해 정의되는 화소 영역에 형성되며, 제1 및 제2 스위칭 소자, 제1 및 제2 박막 트랜지스터, 및 캐패시터를 포함한다.

제1 스위칭 소자는 주사선에 인가되는 선택 신호에 응답하여 데이터선에 인가되는 데이터 전압을 스위칭하며, 제1 박막 트랜지스터는 제1 스위칭 소자를 통해 게이트에 입력되는 데이터 전압에 대응하여 유기 전계 발광 소자에 전류를 공급한다.

다. 제2 박막 트랜지스터는 제1 박막 트랜지스터의 게이트에 게이트가 연결되며, 캐패시터는 데이터 전압을 일정 시간 유지하고, 제2 스위칭 소자는 이전 주사선에 선택 신호가 인가되는 동안 제어 신호에 응답하여 캐패시터에 제1 프리차지 전압을 인가한다.

이때, 제어 신호는 별도의 외부 리셋 신호 또는 이전 주사선에 인가되는 선택 신호인 것이 바람직하다.

본 발명의 첫 번째 특징에 따르면, 데이터 드라이버는 복수의 데이터선을 복수개의 그룹으로 나누어 각 그룹에 해당하는 데이터 전압을 차례로 인가하고, 유기 EL 표시 장치는 역다중화부를 더 포함하는 것이 바람직하다. 역다중화부는 데이터 드라이버로부터 차례로 인가되는 데이터 전압을 해당하는 복수의 데이터선으로 인가하며, 화소 회로가 연결된 주사선에 상기 주사선을 선택하는 선택 신호가 인가되기 전에 그룹 중 적어도 하나의 그룹의 데이터선에 제2 프리차지 전압을 인가한다.

본 발명의 두 번째 특징에 따르면, 데이터 드라이버는 데이터 전압을 각 데이터선에 차례로 인가하고, 유기 EL 표시 장치는 화소 회로에 연결된 주사선에 주사선을 선택하는 선택 신호가 인가되기 전에 복수의 데이터선에 제2 프리차지 전압을 동시에 인가하는 프리차지 수단을 더 포함하는 것이 바람직하다.

본 발명의 세 번째 특징에 따르면, 데이터 드라이버는 데이터 전압을 각 데이터선에 차례로 인가하고, 유기 EL 표시 장치는 프리차지 수단을 더 포함하는 것이 바람직하다. 프리차지 수단은 화소 회로가 연결된 주사선에 상기 주사선을 선택하는 선택 신호가 인가되기 전에 복수의 데이터선에 제2 프리차지 전압을 동시에 인가하고, 각 데이터선에 차례로 데이터 전압이 인가되기 전에 각 데이터선에 인가되는 제2 프리차지 전압을 차례로 차단한다.

본 발명의 네 번째 특징에 따르면, 데이터 드라이버는 복수의 데이터선을 적어도 하나의 데이터선을 하나의 그룹으로 하는 복수의 그룹으로 나누어, 각 그룹에 해당하는 데이터 전압을 차례로 데이터선에 인가하고, 유기 EL 표시 장치는 프리차지 수단을 더 포함하는 것이 바람직하다. 프리차지 수단은 화소 회로가 연결된 주사선에 상기 주사선을 선택하는 선택 신호가 인가되기 전에 적어도 하나의 그룹의 데이터선에 제2 프리차지 전압을 인가하고 그룹에 해당하는 데이터 전압이 인가되기 전에 제2 프리차지 전압을 차단한다.

본 발명의 첫 번째 내지 네 번째 특징에 따른 유기 EL 표시 장치에서, 제2 프리차지 전압은 제1 프리차지 전압과 같거나 제1 프리차지 전압보다 데이터 전압에 멀리 떨어진 값을 가지는 것이 바람직하다. 또한 제2 프리차지 전압은 고정된 값을 가지는 것이 바람직하다.

본 발명의 다섯 번째 특징에 따르면, 이러한 유기 EL 표시 장치를 구동하는 방법이 제공된다. 먼저 (i-1)번째 주사선에 선택 신호가 인가되는 동안 i번째 주사선에 연결된 화소 회로의 캐패시터가 제1 프리차지 전압으로 충전된다. 그리고 i번째 주사선에 선택 신호가 인가되기 전에 복수의 데이터선에 제2 프리차지 전압을 인가한다. 다음에 적어도 하나의 데이터선을 하나의 그룹으로 하여 각 그룹에 해당하는 데이터 전압을 차례로 인가하면서, 제2 프리차지 전압이 인가된 데이터선에 데이터 전압이 인가되기 전에 제2 프리차지 전압을 차단한다.

그러면 도면을 참조하여 본 발명에 따른 유기 EL 표시 장치와 그 구동 방법에 대하여 자세하게 설명한다.

먼저 도 1, 도 2a 및 도 2b를 참조하여 본 발명의 제1 실시예에 따른 유기 EL 표시 장치 및 그 구동 방법에 대하여 설명한다.

도 1은 본 발명의 제1 실시예에 따른 유기 EL 표시 장치를 나타내는 도면이며, 도 2a 및 도 2b는 각각 본 발명의 제1 실시예 및 그 변형예에 따른 유기 EL 표시 장치의 화소 회로를 나타내는 도면이다.

도 1에 도시한 바와 같이, 본 발명의 제1 실시예에 따른 유기 EL 표시 장치는 유기 EL 표시 장치 패널(110), 주사 드라이버(120) 및 데이터 드라이버(130)를 포함한다.

유기 EL 표시 장치 패널(110)은 화상 신호를 나타내는 데이터 전압을 전달하는 복수의 데이터선(Y_1, Y_2, \dots, Y_N), 선택 신호를 전달하기 위한 복수의 주사선(X_1, X_2, \dots, X_M) 및 복수의 화소 회로(112)를 포함한다. 화소 회로(112)는 이웃한 두 데

이터선과 이웃한 두 주사선에 의해 정의되는 화소 영역에 형성되어 있다. 주사 드라이버(120)는 주사선(X_1, X_2, \dots, X_M)에 선택 신호를 인가하며, 데이터 드라이버(130)는 데이터선(Y_1, Y_2, \dots, Y_N)에 화상 신호를 나타내는 데이터 전압을 인가한다.

도 2a에 도시한 바와 같이, 본 발명의 제1 실시예에 따른 화소 회로(112)는 유기 EL 소자(OLED), 트랜지스터(M1, M2, M3, M4) 및 캐패시터(C1)를 포함한다.

트랜지스터(M3)는 주사선(X_m)에 연결된 게이트, 데이터선에 연결된 소스 및 트랜지스터(M2)의 소스에 연결된 드레인을 세 단자로 가져서, 주사선(X_m)에 인가되는 선택 신호에 응답하여 데이터 전압을 트랜지스터(M2)로 전달한다.

트랜지스터(M2)는 다이오드 기능을 수행하도록 게이트와 드레인이 연결되어 트랜지스터(M3)로부터의 데이터 전압을 트랜지스터(M1)로 전달한다.

트랜지스터(M1)는 전원 전압(VDD)에 연결된 소스, 유기 EL 소자(OLED)에 연결된 드레인 및 트랜지스터(M2)의 드레인에 연결된 게이트를 세 단자로 가져서, 게이트에 인가되는 트랜지스터(M2)로부터의 데이터 전압에 대응하는 전류를 유기 EL 소자(OLED)에 공급하고, 유기 EL 소자(OLED)는 인가되는 전류의 양에 대응하는 빛을 발광한다. 캐패시터(C1)는 전원 전압(VDD)과 트랜지스터(M1)의 게이트 사이에 연결되어 트랜지스터(M1)의 게이트에 인가되는 데이터 전압 및 프리차지 전압(V_P)을 일정기간 유지한다.

트랜지스터(M4)는 이전 주사선(X_{m-1})에 연결되어 있는 게이트, 트랜지스터(M2)의 드레인에 연결된 소스 및 프리차지 전압(V_P)이 인가되는 드레인을 세 단자로 가지며, 이전 주사선(X_{m-1})에 인가되는 선택 신호에 응답하여 트랜지스터(M1)의 게이트를 프리차지 전압(V_P)으로 초기화한다.

이때, 프리차지 전압(V_P)은 최대 그레이 레벨에 도달하기 위해 노드 A에 인가되는 전압(즉, 데이터선에 인가되는 최저 전압에 대응하는 전압)보다 약간 낮은 값으로 설정하는 것이 바람직하다.

주사선(X_m)에 인가되는 선택 신호에 의해 트랜지스터(M3)가 온 되면, 데이터선에 인가된 데이터 전압이 트랜지스터(M2)를 통해 구동용 트랜지스터(M1)의 게이트(노드A)에 전달된다. 그리고, 게이트에 인가되는 데이터 전압에 대응하여 트랜지스터(M1)를 통해 유기 EL 소자(OLED)에 전류가 흘러 발광이 이루어진다.

이때, 본 발명의 제1 실시예에 따라 유기 EL 소자에 흐르는 전류는 다음의 [수학식 2]와 같다.

수학식 2

$$I_{OLED} = \frac{\beta}{2} (V_{GS} - |V_{TH1}|)^2 = \frac{\beta}{2} (V_{DD} - (V_{DATA} - |V_{TH2}|) - |V_{TH1}|)^2$$

여기서, I_{OLED} 는 유기 EL 소자에 흐르는 전류, V_{GS} 는 트랜지스터(M1)의 소스와 게이트 사이의 전압, V_{TH1} 는 트랜지스터(M1)의 문턱 전압, V_{TH2} 는 트랜지스터(M2)의 문턱 전압, β 는 상수 값을 나타낸다.

이때 트랜지스터(M1)와 트랜지스터(M2)의 문턱 전압이 같다면, 즉 $V_{TH1} = V_{TH2}$ 이라면, [수학식 2]는 다음의 [수학식 3]으로 표현될 수 있다. 실제로 본 발명의 제1 실시예에 따르면, 트랜지스터(M1)와 트랜지스터(M2)가 서로 이웃하여 공정의 영향을 거의 동일하게 받으므로 두 트랜지스터의 문턱 전압 사이에는 문턱 전압의 편차가 거의 없기 때문에 문턱 전압이 같게 된다.

수학식 3

$$I_{OLED} = \frac{\beta}{2} (V_{DD} - V_{DATA})^2$$

따라서, 본 발명의 제1 실시예에 따르면 유기 EL 소자(OLED)가 [수학식 3]으로부터 알 수 있는 바와 같이, 전류 구동용 트랜지스터(M1)의 문턱 전압에 관계없이 데이터선에 인가되는 데이터 전압에 대응하는 전류를 흐른다. 즉, 본 발명의 실시예에 따르면 트랜지스터(M2)가 전류 구동용 트랜지스터(M1)의 문턱 전압의 편차를 보상하기 때문에 유기 EL 소자에 흐르는 전류를 미세하게 제어할 수 있어 고계조의 유기 EL 표시 장치를 제공할 수 있다.

본 발명의 제1 실시예에서는 화소 회로(112)의 박막 트랜지스터(M1, M2, M3, M4)를 PMOS 트랜지스터로 하여 설명하였지만, 본 발명은 이에 한정되지 않고 박막 트랜지스터(M1, M2, M3, M4)를 NMOS 트랜지스터 또는 PMOS와 NMOS 트랜지스터를 혼합하여 사용할 수 있다. 이러한 경우에 달라지는 화소 회로는 이미 설명한 내용으로부터 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 알 수 있는 내용이므로 설명을 생략한다.

또한 본 발명의 제1 실시예에서는 화소 회로(112)의 트랜지스터(M1)의 게이트를 프리차지 전압(V_p)으로 초기화하기 위해 이전 주사선(X_{m-1})의 선택 신호로 트랜지스터(M4)를 구동하였지만, 도 2b에 도시한 바와 같이 이전 주사선의 선택 신호를 트랜지스터(M4)의 게이트에 인가하지 않고 별도의 리셋 신호(reset)를 트랜지스터(M4)의 게이트에 인가하여 트랜지스터(M4)를 구동할 수도 있다.

여기서, 데이터선에 데이터 전압을 인가할 때 모든 데이터선에 일시에 데이터 전압을 인가하지 않고, 데이터 전압을 데이터선(Y_1, Y_2, \dots, Y_N)에 차례로 인가할 수 있다. 이와 같이 데이터 전압을 차례로 인가하는 경우에 있어서, 주사선(X_m)을 선택하여 먼저 데이터선(Y_1)에 데이터 전압을 인가하는 동안에, 데이터선(Y_2)에는 이전 주사선(X_{m-1})이 선택되었을 때 인가된 데이터 전압이 데이터선의 기생 캐패시터(C_p)에 저장되어 있고 주사선(X_m)에 연결되어 있는 화소 회로(112)의 캐패시터(C_1)는 프리차지 전압(V_p)으로 충전되어 있다.

이때, 기생 캐패시터(C_p)의 전압과 캐패시터(C_1)의 전압 차이에 의해 다이오드 소자(M2)가 켜지면 기생 캐패시터(C_p)와 캐패시터(C_1) 사이에 전하 재분배가 일어나 캐패시터(C_1)의 전압이 바뀌게 된다. 이와 같이 바뀐 캐패시터(C_1)의 전압과 이후 데이터선(Y_2)에 인가되는 데이터 전압의 차이에 의해 트랜지스터(M2)가 켜지지 않을 수 있으며, 트랜지스터(M2)가 켜지지 않으면 캐패시터(C_1)에는 원하는 데이터 전압이 인가되지 않아서 원하는 화상을 얻을 수 없게 된다.

이와 같은 문제점을 해결하기 위하여 데이터 전압이 인가되고 있지 않는 데이터선에 프리차지 전압(V_{pre})을 인가하여, 데이터선을 프리차지 전압(V_{pre})으로 충전하여 캐패시터(C_1)와의 전압 차이에 의해 트랜지스터(M2)가 켜지지 않도록 할 수 있다. 이때, 프리차지 전압(V_{pre})은 '프리차지 전압(V_p) - 문턱 전압(V_{TH})'과 같거나 그보다 데이터 전압에서 멀리 떨어진 전압이 되어서 트랜지스터(M2)가 켜지지 않도록 해야 한다. 트랜지스터(M2)를 PMOS로 구성하면 문턱전압(V_{TH})은 음수, NMOS로 구성하면 문턱전압(V_{TH})은 양수이다.

아래에서는 이러한 프리차지 전압(V_{pre})을 인가하여 유기 EL 표시 장치를 구동하는 방법에 대하여 설명한다.

먼저, 도 3 내지 도 5를 참조하여 본 발명의 제2 실시예에 따른 유기 EL 표시 장치 및 그 구동 방법에 대하여 설명한다.

도 3은 본 발명의 제2 실시예에 따른 유기 EL 표시 장치를 나타내는 도면이다. 도 4는 본 발명의 제2 실시예에 따른 유기 EL 표시 장치의 역다중화부를 나타내는 도면이다.

도 3에 도시한 바와 같이, 본 발명의 제2 실시예에 따른 유기 EL 표시 장치(200)는 유기 EL 표시 장치 패널(210), 주사 드라이버(220), 데이터 드라이버(230) 및 역다중화부(240)를 포함한다.

본 발명의 제2 실시예에 따른 유기 EL 표시 장치는 데이터 드라이버(230) 및 역다중화부(240)를 제외하면 제1 실시예에 따른 유기 EL 표시 장치와 동일한 구조를 가지며, 유기 EL 표시 장치 패널(210)의 화소 회로(212)는 본 발명의 제1 실시예에 따른 화소 회로(112) 및 본 발명의 제1 실시예에서 변형 가능한 화소 회로를 모두 포함한다.

데이터 드라이버(230)는 제어부(도시하지 않음)의 제어에 의해 데이터 전압을 R(red), G(green), B(blue) 별로 차례로 역다중화부(240)로 출력한다. 데이터선($Y_1, Y_2, Y_3, Y_4, Y_5, Y_6, \dots, Y_{3n-2}, Y_{3n-1}, Y_{3n}$)이 R 데이터 전압을 전달하는 데이터

선($Y_1, Y_4, \dots, Y_{3n-2}$), G 데이터 전압을 전달하는 데이터선($Y_2, Y_5, \dots, Y_{3n-1}$) 및 B 데이터 전압을 전달하는 데이터선(Y_3, Y_6, \dots, Y_{3n})의 $3n$ 개인 경우에, 데이터 드라이버(230)에서 역다중화부(240)로 데이터 전압을 출력하는 제1 데이터선(D_1, D_2, \dots, D_n)은 R, G, B 데이터선에 각각 하나씩 대응하여 n 개이다.

이와 같이 하면, 데이터 드라이버(230)는 제어부의 제어에 의해 제1 신호선(D_1, D_2, \dots, D_n)으로 R, G, B 데이터 전압을 차례로 출력한다.

도 4에 도시한 바와 같이, 역다중화부(240)는 데이터 드라이버(230)로부터 R, G, B별로 데이터 전압을 받은 후 R, G, B 데이터 전압을 각각의 데이터선으로 차례로 출력한다.

이러한 역다중화부(240)는 PMOS 트랜지스터로 이루어진 데이터 전압 공급용 스위칭 소자($MR_1, MG_1, MB_1, MR_2, MG_2, MB_2, \dots, MR_n, MG_n, MB_n$) 및 프리차지 전압 공급용 스위칭 소자($PG_1, PB_1, PG_2, PB_2, \dots, PG_n, PB_n$)를 포함한다.

데이터선(Y_1, Y_2, Y_3)은 각각 스위칭 소자(MR_1, MG_1, MB_1)를 통하여 제1 데이터선(D_1)에 병렬로 연결되며, 데이터선(Y_4, Y_5, Y_6)은 각각 스위칭 소자(MR_2, MG_2, MB_2)를 통하여 제1 데이터선(D_2)에 병렬로 연결되며, 이러한 식으로 데이터선($Y_{3n-2}, Y_{3n-1}, Y_{3n}$)은 각각 스위칭 소자(MR_n, MG_n, MB_n)를 통하여 제1 데이터선(D_n)에 병렬로 연결되어 있다. 또한 스위칭 소자($PG_1, PB_1, PG_2, PB_2, \dots, PG_n, PB_n$)는 각각 프리차지 전압(V_{pre})과 데이터선($Y_2, Y_3, Y_5, Y_6, \dots, Y_{3n-1}, Y_{3n}$) 사이에 연결되어 있다.

데이터 전압 공급용 스위칭 소자(MR_1, MR_2, \dots, MR_n)는 스위칭용 신호선(241)에 연결되어 신호선(241)을 통하여 제어부에서 인가되는 스위칭 신호(H_R)에 응답하여 데이터 드라이버(230)로부터의 R 데이터 전압을 데이터선($Y_1, Y_4, \dots, Y_{3n-2}$)을 거쳐 화소 회로(212)에 인가하며, 데이터 전압 공급용 스위칭 소자(MG_1, MG_2, \dots, MG_n)는 스위칭용 신호선(243)에 연결되어 스위칭 신호(H_G)에 응답하여 G 데이터 전압을 데이터선($Y_2, Y_5, \dots, Y_{3n-1}$)을 거쳐 화소 회로(212)에 인가한다. 또한 데이터 전압 공급용 스위칭 소자(MB_1, MB_2, \dots, MB_n)는 스위칭용 신호선(245)에 연결되어 스위칭 신호(H_B)에 응답하여 B 데이터 전압을 데이터선(Y_3, Y_6, \dots, Y_{3n})을 거쳐 화소 회로(212)에 인가한다.

또한 프리차지 전압 공급용 스위칭 소자(PG_1, PG_2, \dots, PG_n)는 스위칭용 신호선(242)에 연결되어 신호선(242)을 통하여 제어부에서 인가되는 스위칭 신호(P_G)에 응답하여 프리차지 전압(V_{pre})을 데이터선($Y_2, Y_5, \dots, Y_{3n-1}$)을 거쳐 화소 회로(212)에 인가하며, 프리차지 전압 공급용 스위칭 소자(PB_1, PB_2, \dots, PB_n)는 스위칭용 신호선(244)에 연결되어 스위칭 신호(P_B)에 응답하여 프리차지 전압(V_{pre})을 데이터선(Y_3, Y_6, \dots, Y_{3n})을 거쳐 화소 회로(212)에 인가한다.

이러한 프리차지 전압(V_{pre})은 화소 회로(212)의 캐패시터(C_1)에 인가되는 프리차지 전압(V_p)과 비교하여 '프리차지 전압(V_p) - 문턱전압(V_{TH})'과 같거나 그보다 데이터 전압에서 멀리 떨어진 값으로 하여야 한다. 그러면 데이터선에 저장된 전압(V_{pre})과 캐패시터(C_1)에 저장된 전압(V_p)의 차이에 의해 트랜지스터(M2)는 켜지지 않는다.

본 발명의 제2 실시예에서는 화소 회로(212)의 트랜지스터(M1, M2, M3, M4), 데이터 전압 공급용 스위칭 소자($MR_1, MG_1, MB_1, MR_2, MG_2, MB_2, \dots, MR_n, MG_n, MB_n$) 및 프리차지 전압 공급용 스위칭 소자($PG_1, PB_1, PG_2, PB_2, \dots, PG_n, PB_n$)를 PMOS 트랜지스터를 사용하여 설명하지만 이에 한정되지 않고 NMOS 트랜지스터 또는 PMOS 및 NMOS 트랜지스터를 혼합하여 사용하여도 관계없다. 이와 같이 사용하는 경우에 달라지는 회로 구조 및 구동 파형에 대해서는 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게는 용이한 내용이므로 설명을 생략한다.

다음에 도 5를 참조하여 본 발명의 제2 실시예에 따른 유기 EL 표시 장치 패널의 동작을 설명한다.

도 5는 본 발명의 제2 실시예에 따른 유기 EL 표시 장치의 구동 타이밍을 나타내는 도면이다.

도 5에 도시한 바와 같이, 먼저 데이터 드라이버(230)로부터 주사선(X_m)에 연결되는 화소 회로(212)에 해당하는 R 데이터 전압이 인가되면, 로우 레벨의 스위칭 신호(H_R, P_G, P_B)로 스위칭 소자(MR_1, MR_2, \dots, MR_n) 및 스위칭 소자($PG_1, PG_2, \dots, PG_n, PB_1, PB_2, \dots, PB_n$)를 도통(ON)시키고 주사선(X_m)을 선택하는 선택 신호를 인가한다. 이와 같이 하면 데이터선($Y_1, Y_4, \dots, Y_{3n-2}$)에는 R 데이터 전압이 인가되어 주사선(X_m)과 데이터선($Y_1, Y_4, \dots, Y_{3n-2}$)에 연결된 화소 회로(212)가 구동하고, 데이터선($Y_2, Y_3, Y_5, Y_6, \dots, Y_{3n-1}, Y_{3n}$)에는 프리차지 전압(V_{pre})이 인가되어 데이터선($Y_2, Y_3, Y_5, Y_6, \dots, Y_{3n-1}, Y_{3n}$)은 기생 캐패시터에 의해 프리차지 전압(V_{pre})으로 프리차지된다.

다음에 데이터 드라이버(230)로부터 G 데이터 전압이 인가되면, 하이 레벨의 스위칭 신호(H_R, P_G)와 로우 레벨의 스위칭 신호(H_G)로 스위칭 소자($MR_1, MR_2, \dots, MR_n, PG_1, PG_2, \dots, PG_n$)를 차단(OFF)하고 스위칭 소자(MG_1, MG_2, \dots, MG_n)를 도통시킨다. 이와 같이 하면 데이터선($Y_2, Y_5, \dots, Y_{3n-1}$)에는 G 데이터 전압이 인가되어 주사선(X_m)과 데이터선($Y_2, Y_5, \dots, Y_{3n-1}$)에 연결된 화소 회로(212)가 구동하고, 데이터선(Y_3, Y_6, \dots, Y_{3n})은 계속 프리차지 전압(V_{pre})으로 프리차지되어 있다.

다음에 데이터 드라이버(230)로부터 B 데이터 전압이 인가되면, 하이 레벨의 스위칭 신호(H_G, P_B)와 로우 레벨의 스위칭 신호(H_B)로 스위칭 소자($MG_1, MG_2, \dots, MG_n, PB_1, PB_2, \dots, PB_n$)를 차단하고 스위칭 소자(MB_1, MB_2, \dots, MB_n)를 도통시킨다. 이와 같이 하면, 데이터선(Y_3, Y_6, \dots, Y_{3n})에는 B 데이터 전압이 인가되어 주사선(X_m)과 데이터선(Y_3, Y_6, \dots, Y_{3n})에 연결된 화소 회로(212)가 구동한다.

본 발명의 제2 실시예에서와 같이 주사선(X_m)이 선택되었을 때 R, G, B 데이터 전압을 순차로 인가하는 경우에, 데이터선($Y_1, Y_4, \dots, Y_{3n-2}$)에 R 데이터 전압이 인가될 때 다른 데이터선($Y_2, Y_3, Y_5, Y_6, \dots, Y_{3n-1}, Y_{3n}$)에는 프리차지 전압(V_{pre})이 인가되어 있어서, 이전 주사선(X_{m-1})이 선택될 때 캐패시터(C1)에 저장된 프리차지 전압(V_p)과 프리차지 전압(V_{pre})의 차이에 의해 트랜지스터(M2)는 켜지지 않아서 캐패시터(C1)는 계속 프리차지 전압(V_p)으로 유지할 수 있다.

따라서 앞에서 설명한 것처럼 캐패시터(C1)의 전압이 바뀌어서 데이터 전압이 인가될 때 트랜지스터(M2)가 켜지지 않는 경우가 발생하지 않는다.

본 발명의 제2 실시예에서는 데이터 전압을 R, G, B 별로 차례로 출력하고, 역다중화부(240)는 1:3 DEMUX 기능을 수행하는 것으로 설명하였지만, 본 발명은 이에 한정되지 않고 N개의 데이터선을 하나의 그룹으로 하고, 각 그룹에 해당하는 데이터 전압을 차례로 출력할 수도 있다. 그러면 역다중화부는 1:N DEMUX 기능을 수행하여, 각 그룹에 입력되는 데이터 전압을 N개의 데이터선 중 해당하는 데이터선으로 분배하도록 하면 된다. 이와 같이 할 때 달라지는 구성 및 구동 과정은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 용이한 내용이므로 설명을 생략한다.

다음에 데이터 드라이버를 시프트 레지스터를 이용하여 구성하는 경우에 대해서 설명한다.

먼저, 도 6 및 도 7을 참조하여 본 발명의 제3 실시예에 따른 유기 EL 표시 장치 및 그 구동 방법에 대하여 설명한다.

도 6은 본 발명의 제3 실시예에 따른 유기 EL 표시 장치를 나타내는 도면이며, 도 7은 본 발명의 제3 실시예에 따른 유기 EL 표시 장치의 구동 타이밍을 나타내는 도면이다.

도 6에 도시한 바와 같이, 본 발명의 제3 실시예에 따른 유기 EL 표시 장치는 유기 EL 표시 장치 패널(310), 주사 드라이버(320), 데이터 드라이버(330) 및 프리차지 수단(340)을 포함한다.

유기 EL 표시 장치 패널(310)은 화상 신호를 나타내는 데이터 전압을 전달하는 복수의 데이터선(Y_1, Y_2, \dots, Y_N), 선택 신호를 전달하기 위한 복수의 주사선(X_1, X_2, \dots, X_M) 및 복수의 화소 회로(312)를 포함한다. 화소 회로(312)는 본 발명의 제1 실시예에 따른 화소 회로(112) 및 본 발명의 제1 실시예에서 변형 가능한 화소 회로를 모두 포함한다.

주사 드라이버(320)는 주사선(X_1, X_2, \dots, X_M)에 선택 신호를 인가하여 화소 회로(312)의 박막 트랜지스터(M3)의 개폐를 제어한다.

데이터 드라이버(330)는 시프트 레지스터(332), 복수의 OR 게이트(OR_1, OR_2, \dots, OR_N) 및 PMOS 트랜지스터로 이루어진 데이터 전압용 스위칭 소자($HSW_1, HSW_2, \dots, HSW_N$)를 포함한다.

시프트 레지스터(332)는 스위칭 소자($HSW_1, HSW_2, \dots, HSW_N$)를 개폐하기 위한 제어 신호(H_1, H_2, \dots, H_N)를 순차로 출력하며, 이 신호(H_1, H_2, \dots, H_N)는 각각 OR 게이트(OR_1, OR_2, \dots, OR_N)에 제어부(도시하지 않음)로부터의 OE 신호와 함께 입력된다. OE 신호는 화상 신호(V_{sig})의 데이터가 바뀐 이후에 데이터선을 선택하기 위한 제어 신호이며, OR 게이트(OR_1, OR_2, \dots, OR_N)의 각 출력이 스위칭 소자($HSW_1, HSW_2, \dots, HSW_N$)를 개폐하기 위한 스위칭 신호(S_1, S_2, \dots, S_N)로 된다.

시프트 레지스터(332)의 스위칭 신호(S_1, S_2, \dots, S_N)에 의해 화상 신호(V_{sig})는 각 데이터선(Y_1, Y_2, \dots, Y_N)에 순차로 샘플링되어 인가한다. 상세하게 설명하면, 데이터선(Y_1, Y_2, \dots, Y_N)의 일단에는 각각 스위칭 소자($HSW_1, HSW_2, \dots, HSW_N$)의 일단이 연결되어 있으며, 이 스위칭 소자($HSW_1, HSW_2, \dots, HSW_N$)의 타단에는 화상 신호(V_{sig})를 전달하는 화상 신호선(334)이 연결되어 있다. 스위칭 소자($HSW_1, HSW_2, \dots, HSW_N$)는 각각 스위칭 신호(S_1, S_2, \dots, S_N)에 응답하여 순차로 화상 신호(V_{sig})를 각 데이터선(Y_1, Y_2, \dots, Y_N)에 인가한다.

프리차지 수단(340)은 데이터선(Y_2, \dots, Y_N)의 타단에 각각 연결되며 PMOS 트랜지스터로 이루어진 프리차징용 스위칭 소자($PSW_2, PSW_3, \dots, PSW_N$)를 포함한다. 이 스위칭 소자($PSW_2, PSW_3, \dots, PSW_N$)는 제어부로부터의 프리차지 제어 신호(PC)에 응답하여 프리차지 전압(V_{Pre})을 데이터선(Y_2, \dots, Y_N)에 동시에 인가한다. 이러한 프리차지 전압(V_{Pre})은 캐패시터(C1)에 인가되는 프리차지 전압(V_p)과 비교하여 '프리차지 전압(V_p) - 문턱전압(V_{TH})'과 같거나 그보다 화상 신호(V_{sig})에서 멀리 떨어진 값이다.

본 발명의 제3 실시예에서는 스위칭 소자($HSW_1, HSW_2, \dots, HSW_N$)와 추가의 스위칭 소자($PSW_2, PSW_3, \dots, PSW_N$)는 각각 데이터선(Y_1, Y_2, \dots, Y_N)의 양단에 형성되어 있지만, 이에 한정되지 않고 데이터선(Y_1, Y_2, \dots, Y_N)의 같은 측에 형성될 수도 있다.

또한 본 발명의 제3 실시예에서는 화소 회로(312)의 트랜지스터(M1, M2, M3, M4), 스위칭 소자($HSW_1, HSW_2, \dots, HSW_N$) 및 스위칭 소자($PSW_2, PSW_3, \dots, PSW_N$)를 PMOS 트랜지스터를 사용하여 설명하지만 이에 한정되지 않고 NMOS 트랜지스터 또는 PMOS 및 NMOS 트랜지스터를 혼합하여 사용하여도 관계없다. 이와 같이 사용하는 경우에 달라지는 회로 구조 및 구동 과정에 대해서는 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게는 용이한 내용으로 설명을 생략한다.

이하, 도 7을 참조하여 본 발명의 제3 실시예에 따른 유기 EL 표시 장치의 동작에 대하여 설명한다.

도 7에 도시한 바와 같이, 먼저 로우 레벨의 스위칭 신호(S_1) 및 제어 신호(PC)로 스위칭 소자(HSW_1) 및 스위칭 소자($PSW_2, PSW_3, \dots, PSW_N$)를 도통시키고 주사선(X_m)을 선택하는 선택 신호를 인가한다. 그러면 주사선(X_m) 및 데이터선(Y_1)에 연결된 화소 회로(312)의 유기 EL 소자(OLED)는 화상 신호(V_{sig})가 스위칭 소자(HSW_1)에 의해 샘플링된 데이터 전압으로 구동되며, 데이터선(Y_2, Y_3, \dots, Y_N)은 기생 캐패시터에 의해 프리차지 전압(V_{Pre})으로 프리차지된다.

다음에 제어 신호(PC)를 반전하여 스위칭 소자($PSW_2, PSW_3, \dots, PSW_N$)를 차단하면 데이터선(Y_2, Y_3, \dots, Y_N)은 플로팅(floating)되어 데이터 전압이 인가되기 전까지 프리차지 전압(V_{Pre})으로 유지된다. 이후, 시프트 레지스터(332)는 선택 신호를 시프트하여 출력하여 스위칭 소자($HSW_2, HSW_3, \dots, HSW_N$)를 차례로 도통시켜 화상 신호(V_{sig})를 데이터선(Y_2, Y_3, \dots, Y_N)에 차례로 인가하여 화소 회로(312)의 유기 EL 소자(OLED)를 구동한다.

이와 같이 하면, 데이터선(Y_2, Y_3, \dots, Y_N)은 화상 신호(V_{sig})에 의한 데이터 전압이 인가되기 전까지 프리차지 전압(V_{Pre})으로 유지되므로, 주사선(X_{m-1})이 선택될 때 캐패시터(C1)에 저장된 프리차지 전압(V_P)과 프리차지 전압(V_{Pre})의 차이에 의해 트랜지스터(M2)는 켜지지 않아서 캐패시터(C1)는 계속 프리차지 전압(V_P)으로 유지할 수 있다. 따라서 앞에서 설명한 것처럼 캐패시터(C1)의 전압이 바뀌어서 데이터 전압이 인가될 때 트랜지스터(M2)가 켜지지 않는 경우가 발생하지 않는다.

그러나 본 발명의 제3 실시예에서와 같이 하나의 신호선으로 스위칭 소자($PSW_2, PSW_3, \dots, PSW_N$)를 동시에 구동하는 경우에는 패널 크기와 해상도가 커질수록 신호선의 저항과 스위칭 소자인 박막 트랜지스터의 게이트 캐패시턴스 등이 증가하여 이로 인한 RC 딜레이가 커진다.

이러한 RC 딜레이로 인해 프리차지 제어 신호(PC)의 상승 시간과 하강 시간이 길어지므로 스위칭 신호(H_1)와 스위칭 신호(H_2)의 리딩 에지 사이의 시간 차이가 커져야 한다. 따라서 스위칭 신호(H_1, H_2, \dots, H_N)의 펄스 폭이 커져야 하기 때문에 클록을 느리게 해야 하며, 이는 결국 데이터 드라이버(330)의 주파수를 제한하게 된다.

이러한 문제점을 해결하기 위하여 프리차징용 스위칭 소자를 따로 구동하는 제4 실시예를 제안한다.

도 8 및 도 9를 참조하여 본 발명의 제4 실시예에 따른 유기 EL 표시 장치에 대하여 설명한다.

도 8은 본 발명의 제4 실시예에 따른 유기 EL 표시 장치를 나타내는 도면이며, 도 9는 본 발명의 제4 실시예에 따른 유기 EL 표시 장치의 구동 타이밍을 나타내는 도면이다.

도 8에 도시한 바와 같이, 본 발명의 제4 실시예에 따른 유기 EL 표시 장치는 유기 EL 표시 장치 패널(410), 주사 드라이버(420), 데이터 드라이버(430) 및 프리차지 수단(440)을 포함한다.

제4 실시예에서의 유기 EL 표시 장치 패널(410) 및 주사 드라이버(420)는 제3 실시예에서의 유기 EL 표시 장치 패널(310) 및 주사 드라이버(320)와 동일하며, 유기 EL 표시 장치 패널(410)의 화소 회로(412)는 본 발명의 제1 실시예에 따른 화소 회로(112) 및 본 발명의 제1 실시예에서 변형 가능한 화소 회로를 모두 포함한다.

데이터 드라이버(430)는 시프트 레지스터(432), 데이터 전압용 스위칭 소자($HSW_1, HSW_2, \dots, HSW_N$) 및 OR 게이트(OR_1, OR_2, \dots, OR_N)를 포함한다.

시프트 레지스터(432)는 스위칭 소자($HSW_1, HSW_2, \dots, HSW_N$)를 개폐하기 위한 제어 신호(H_1, H_2, \dots, H_N)를 순차로 출력하며, 이 제어 신호(H_1, H_2, \dots, H_N)는 각각 OR 게이트(OR_1, OR_2, \dots, OR_N)에 제어부(도시하지 않음)로부터의 OE 신호와 함께 입력된다. OR 게이트(OR_1, OR_2, \dots, OR_N)의 각 출력이 스위칭 소자($HSW_1, HSW_2, \dots, HSW_N$)를 개폐하기 위한 스위칭 신호(S_1, S_2, \dots, S_N)로 된다.

시프트 레지스터(432)의 스위칭 신호(S_1, S_2, \dots, S_N)에 의해 화상 신호(V_{sig})는 각 데이터선(Y_1, Y_2, \dots, Y_N)에 순차로 샘플링되어 인가한다. 상세하게 설명하면, 데이터선(Y_1, Y_2, \dots, Y_N)의 일단에는 각각 스위칭 소자($HSW_1, HSW_2, \dots, HSW_N$)의 일단이 연결되어 있으며, 이 스위칭 소자($HSW_1, HSW_2, \dots, HSW_N$)의 타단에는 화상 신호(V_{sig})를 전달하는 화상 신호선(434)이 연결되어 있다. 스위칭 소자($HSW_1, HSW_2, \dots, HSW_N$)는 각각 스위칭 신호(S_1, S_2, \dots, S_N)에 응답하여 순차로 화상 신호(V_{sig})를 각 데이터선(Y_1, Y_2, \dots, Y_N)에 인가한다.

프리차지 수단(440)은 프리차징용 스위칭 소자(PSW_2, \dots, PSW_N) 및 복수의 프리차지 제어 신호 생성부(442)를 포함한다.

복수의 프리차지 제어 신호 생성부(442)는 각각 시프트 레지스터(432)로부터의 제어 신호(H_1, H_2, \dots, H_{N-1})와 이전 프리차지 제어 신호(P_1, P_2, \dots, P_{N-1})를 입력으로 받아서 프리차지 제어 신호(P_2, P_3, \dots, P_N)를 생성한다. 프리차지 제어 신호(P_1)는 항상 하이 레벨의 값을 가지는 신호이다. 이러한 프리차지 제어 신호 생성부(334)는 본 발명의 제3 실시예에서는 AND 게이트로 이루어진다.

스위칭 소자($PSW_2, PSW_3, \dots, PSW_N$)는 프리차지 제어 신호(P_2, P_3, \dots, P_N)에 응답하여 프리차지 전압(V_{Pre})을 데이터선(Y_2, \dots, Y_N)에 인가한다. 이러한 프리차지 전압(V_{Pre})은 캐패시터(C1)에 인가되는 프리차지 전압(V_P)과 비교하여 '프리차지 전압(V_P) - 문턱전압(V_{TH})'과 같거나 그보다 화상 신호(V_{sig})에서 멀리 떨어진 값이다.

이하, 도 9를 참조하여 본 발명의 제4 실시예에 따른 유기 EL 표시 장치의 동작에 대하여 설명한다.

도 9에 도시한 바와 같이, 먼저 로우 레벨의 제어 신호(H_1)와 하이 레벨의 제어 신호(H_2, H_3, \dots, H_N) 및 하이 레벨의 제어 신호(P_1)에 의해 제어 신호(P_2, P_3, \dots, P_N)는 로우 레벨의 신호가 되며, 이 신호로 스위칭 소자(HSW_1) 및 스위칭 소자($PSW_2, PSW_3, \dots, PSW_N$)를 도통시키고 주사선(X_m)을 선택하는 선택 신호를 인가한다. 그러면 주사선(X_m) 및 데이터선(Y_1)에 연결된 화소 회로(412)의 유기 EL 소자(OLED)는 화상 신호(V_{sig})가 스위칭 소자(HSW_1)에 의해 샘플링된 데이터 전압으로 구동되며, 데이터선(Y_2, Y_3, \dots, Y_N)은 기생 캐패시터에 의해 프리차지 전압(V_{Pre})으로 프리차지된다.

다음에 시프트 레지스터(432)에 의해 제어 신호(H_1)가 하이 레벨의 신호, 제어 신호(H_2)가 로우 레벨의 신호로 되면, 제어 신호(P_2)는 하이 레벨의 신호가 되며 제어 신호(P_3, P_4, \dots, P_N)는 계속 로우 레벨의 신호를 유지한다. 이 신호들에 의해 스위칭 소자(PSW_2)는 차단되고 스위칭 소자(HSW_2)가 도통되어 데이터선(Y_2)에 데이터 전압이 인가되며, 스위칭 소자($PSW_3, PSW_4, \dots, PSW_N$)는 계속 도통되어 데이터선(Y_3, Y_4, \dots, Y_N)에는 프리차지 전압(V_{Pre})이 계속 인가된다.

이와 같이 시프트 레지스터(432)에 의해 스위칭 소자(HSW_2, \dots, HSW_N)가 차례로 도통되며 스위칭 소자($PSW_2, PSW_3, \dots, PSW_N$)가 차례로 차단되어, 데이터선(Y_2, Y_3, \dots, Y_N)에 데이터 전압이 차례로 인가되며, 데이터 전압이 인가되기 전의 데이터선은 프리차지 전압(V_{PRE})으로 계속 프리차지된다.

이와 같이 하면, 데이터선(Y_2, Y_3, \dots, Y_N)은 화상 신호(V_{sig})에 의한 데이터 전압이 인가되기 전까지 프리차지 전압(V_{Pre})으로 유지되므로, 주사선(X_{m-1})이 선택될 때 캐패시터(C1)에 저장된 프리차지 전압(V_P)과 프리차지 전압(V_{Pre})의 차이에 의해 트랜지스터(M2)는 켜지지 않아서 캐패시터(C1)는 계속 프리차지 전압(V_P)으로 유지할 수 있다. 따라서 앞에서 설명한 것처럼 캐패시터(C1)의 전압이 바뀌어서 데이터 전압이 인가될 때 트랜지스터(M2)가 켜지지 않는 경우가 발생하지 않는다.

한편, 본 발명의 제4 실시예에서 도 10에 도시한 바와 같이 제어 신호(H_1, H_2, \dots, H_N)가 일부 중첩되어 출력되는 시프트 레지스터(432)를 사용하면 앞에서 설명한 문제점이 다시 발생할 수 있다. 즉, 데이터선(Y_1)에 데이터를 쓰는 동안 제어 신호(H_2)에 의해 데이터선(Y_2)이 화상 신호(V_{sig})를 전달하는 화상 신호선에 연결된다. 그러면 화상 신호(V_{sig})가 데이터선(Y_2)에 해당하는 값이 되어 데이터선(Y_2)에 데이터를 기록해야 할 때, 데이터선(Y_1)에 데이터를 쓰는 동안 데이터선(Y_2)에 기록된 데이터에 의해 위에서 설명한 바와 같이 트랜지스터(M2)가 켜지지 않는 문제점이 발생할 수 있다.

아래에서는 제어 신호(H_1, H_2, \dots, H_N)가 일부 중첩되어 출력되는 시프트 레지스터(432)를 사용하는 경우의 실시예인 제5 및 제6 실시예에 대하여 자세하게 설명한다.

도 10은 본 발명의 제5 및 제6 실시예에 따른 유기 EL 표시 장치의 구동 타이밍을 나타내는 도면이다. 도 11 및 12는 각각 본 발명의 제5 및 제6 실시예에 따른 유기 EL 표시 장치에서 프리차지 제어 신호 생성부를 나타내는 도면이다.

따라서 본 발명의 제5 실시예에서는 도 10에 도시한 바와 같은 프리차지 제어 신호(H_1, H_2, \dots, H_N)가 출력되는 경우에 도 11에 도시한 바와 같은 프리차지 제어 신호 생성부(442)가 프리차지 제어 신호(P_2, P_3, \dots, P_N)를 생성한다.

아래에서는 이러한 복수의 프리차지 제어 신호 생성부(442)에서 데이터선(Y_n)에 인가되는 프리차지 제어 신호(P_n)를 생성하는 프리차지 제어 신호 생성부(442)에 대하여 설명한다.

프리차지 제어 신호(P_n)를 생성하는 프리차지 제어 신호 생성부(442)는 인버터, OR 게이트 및 AND 게이트를 포함한다. OR 게이트는 다음 데이터선(Y_{n+1})에 해당하는 제어 신호(H_{n+1})가 인버터를 통과한 신호와 현재 데이터선(Y_n)에 해당하는 제어 신호(H_n)를 입력으로 가진다. 그리고 이 OR 게이트 출력이 이전 프리차지 제어 신호(P_{n-1})와 함께 AND 게이트에 입력되어 프리차지 제어 신호(P_n)를 생성한다.

이와 같이 생성된 프리차지 제어 신호(P_1, P_2, \dots, P_N)는 도 10에 도시한 바와 같이 된다. 예를 들어, 제어 신호(H_1)에 의해 데이터선(Y_1)에 해당하는 데이터 전압이 인가되는 동안, 로우 레벨의 제어 신호(H_2)에 의해 스위칭 소자(HSW_2)가 도통되는 구간이 생긴다. 이때, 화상 신호(V_{sig})가 데이터선(Y_2)에 해당하는 값이 될 때까지, 제5 실시예에 따른 프리차지 제어 신호(P_2)로 스위칭 소자(PSW_2)를 도통시켜 프리차지 전압(V_{Pre})을 인가할 수 있다.

이와 같이 스위칭 소자(HSW_2, PSW_2)가 도통되는 구간에서 프리차지 전압(V_{Pre})을 데이터선(Y_2)에 인가하는 경우에는, 화상 신호(V_{sig})와 프리차지 전압(V_{Pre})에 의해 데이터선(Y_2)에 인가되는 전압이 '프리차지 전압(V_P) - 문턱전압(V_{TH})'과 같거나 그보다 화상 신호(V_{sig})에서 멀리 떨어진 값으로 되도록 프리차지 전압(V_{Pre})을 정해 주어야 한다.

이러한 제5 실시예에 의하면 프리차지 전압(V_{Pre})과 화상 신호(V_{sig}) 전압의 차이가 커져 스위칭 소자(PSW_2, HSW_2)의 구동 전압이 커질 수 있다. 이와 같이 구동 전압이 커지면 데이터 드라이버에서 소비 전력이 증가하는 문제점이 있다.

따라서 본 발명의 제6 실시예에서는 제5 실시예에서와 같은 시프트 레지스터의 출력을 조절하여 출력이 오버랩되지 않는 시프트 레지스터를 구성한다.

도 12에 도시한 바와 같이, 스위칭 소자($HSW_1, HSW_2, \dots, HSW_N$)이 PMOS 트랜지스터인 경우에 시프트 레지스터(432)의 이웃한 두 출력을 OR 게이트로 OR 연산하여 출력이 중첩되지 않는 시프트 레지스터를 형성할 수 있다.

예를 들면 시프트 레지스터(432)의 출력(H_1, H_2)를 OR 게이트로 OR 연산한 결과를 새로운 출력(H_1')으로 한다. 즉, 두 출력(H_1, H_2)이 모두 로우 레벨의 신호인 경우에만 OR 게이트의 출력(H_1')이 로우 레벨이 되고, 마찬가지로 출력(H_2, H_3)이 모두 로우 레벨의 신호이면 출력(H_2')이 로우 레벨이 되어 중첩되지 않는 시프트 레지스터를 형성할 수 있다.

본 발명의 제1 내지 제6 실시예에서 스위칭 소자로서 PMOS 트랜지스터를 사용하여 설명하였지만, 스위칭 소자로서 NMOS, CMOS 트랜지스터는 물론 이들을 섞어서 사용할 수도 있다. 이와 같이 하였을 때 달라지는 구조 및 구동 파형은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게는 용이한 내용이므로 설명을 생략한다.

또한 본 발명의 제2 내지 제6 실시예에서도 도 2b에 도시한 바와 같이, 별도의 리셋 신호를 트랜지스터(M4)의 게이트에 인가하여 트랜지스터(M4)를 구동하여 화소 회로(112)의 커패시터(C1)를 프리차지 전압(V_P)으로 충전할 수 있다.

발명의 효과

이와 같이 본 발명에 의하면, 데이터선에 데이터 전압을 인가하기 전에 미리 프리차지 전압(V_{pre})을 인가함으로써, 이전 주사선의 선택 신호에 의하여 화소 회로의 캐패시터(C1)에 충전되었던 프리차지 전압(V_p)과 데이터선의 기생 캐패시터에 저장된 이전 데이터 전압에 의하여 스위칭 소자가 도통되어서 생기는 캐패시터(C1)의 전하 재분배를 방지할 수 있다. 따라서 캐패시터(C1)의 전하 재분배에 따른 화질 불량을 해결할 수 있다.

도면의 간단한 설명

도 1은 본 발명의 제1 실시예에 따른 유기 전계발광 표시 장치를 나타내는 도면이다.

도 2는 본 발명의 제1 실시예에 따른 유기 전계발광 표시 장치의 화소 회로를 나타내는 도면이다.

도 3은 본 발명의 제2 실시예에 따른 유기 전계발광 표시 장치를 나타내는 도면이다.

도 4는 본 발명의 제2 실시예에 따른 유기 전계발광 표시 장치의 역다중화부를 나타내는 도면이다.

도 5는 본 발명의 제2 실시예에 따른 유기 전계발광 표시 장치의 구동 타이밍을 나타내는 도면이다.

도 6 및 도 8은 각각 본 발명의 제3 및 제4 실시예에 따른 유기 전계발광 표시 장치를 나타내는 도면이다.

도 7 및 도 9는 각각 본 발명의 제3 및 제4 실시예에 따른 유기 전계발광 표시 장치의 구동 타이밍을 나타내는 도면이다.

도 10은 본 발명의 제5 및 제6 실시예에 따른 유기 전계발광 표시 장치의 구동 타이밍을 나타내는 도면이다.

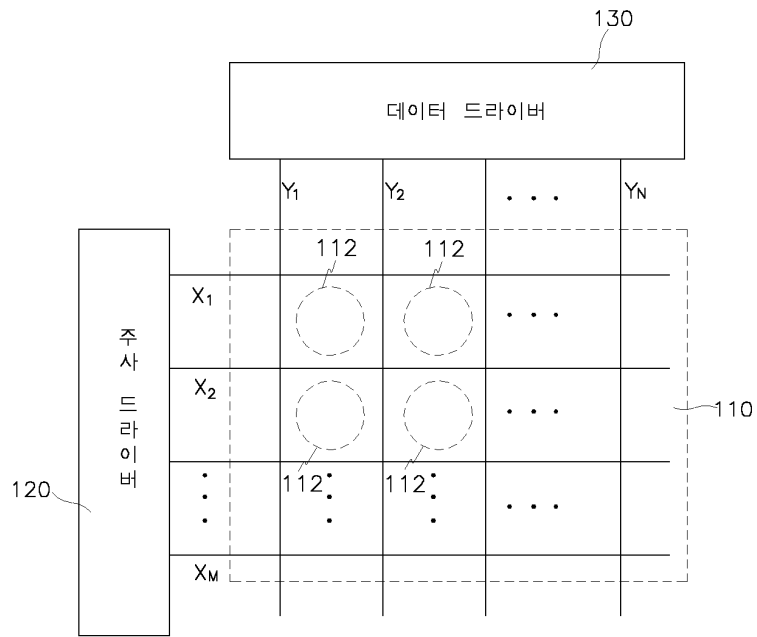
도 11은 본 발명의 제5 실시예에 따른 유기 전계발광 표시 장치에서 프리차지 제어 신호 생성부를 나타내는 도면이다.

도 12는 본 발명의 제6 실시예에 따른 유기 전계발광 표시 장치에서 시프트 레지스터의 출력부를 나타내는 도면이다.

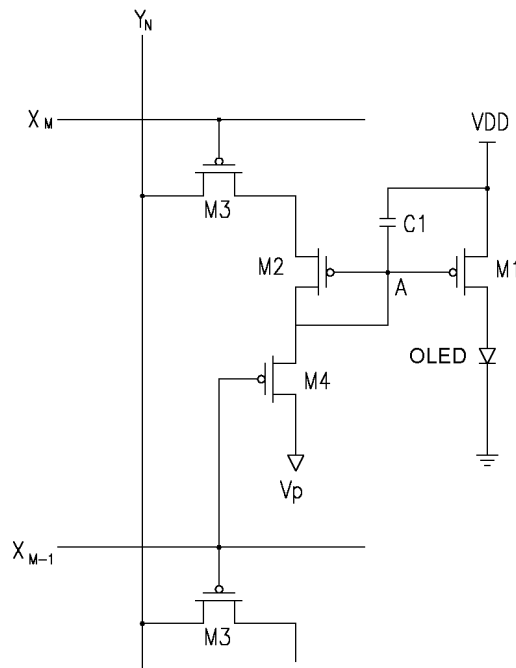
도 13은 종래 기술에 따른 유기 전계발광 표시 장치의 화소 회로를 나타내는 도면이다.

도면

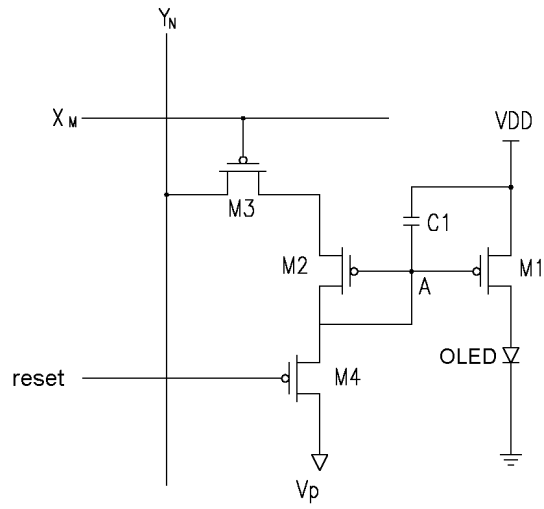
도면1



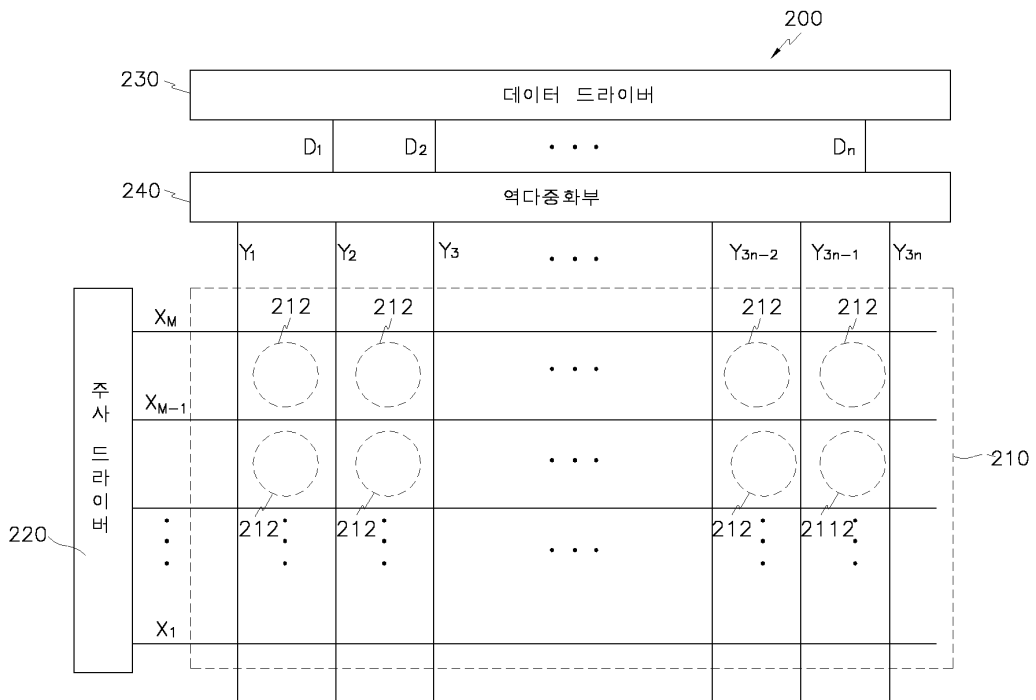
도면2a



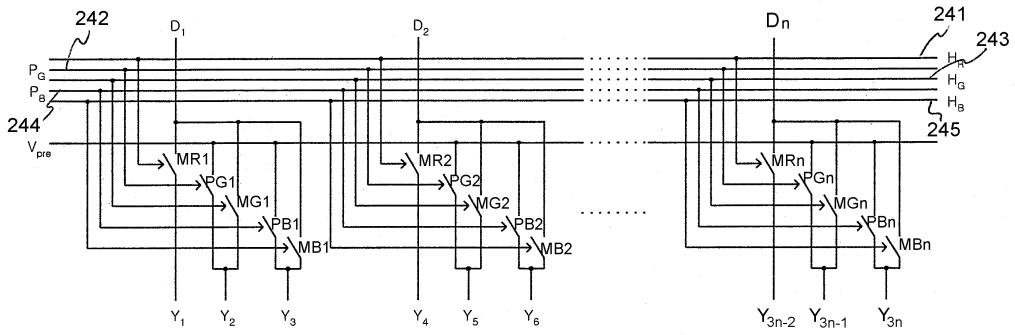
도면2b



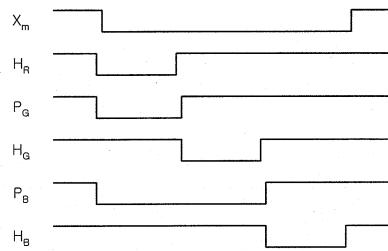
도면3



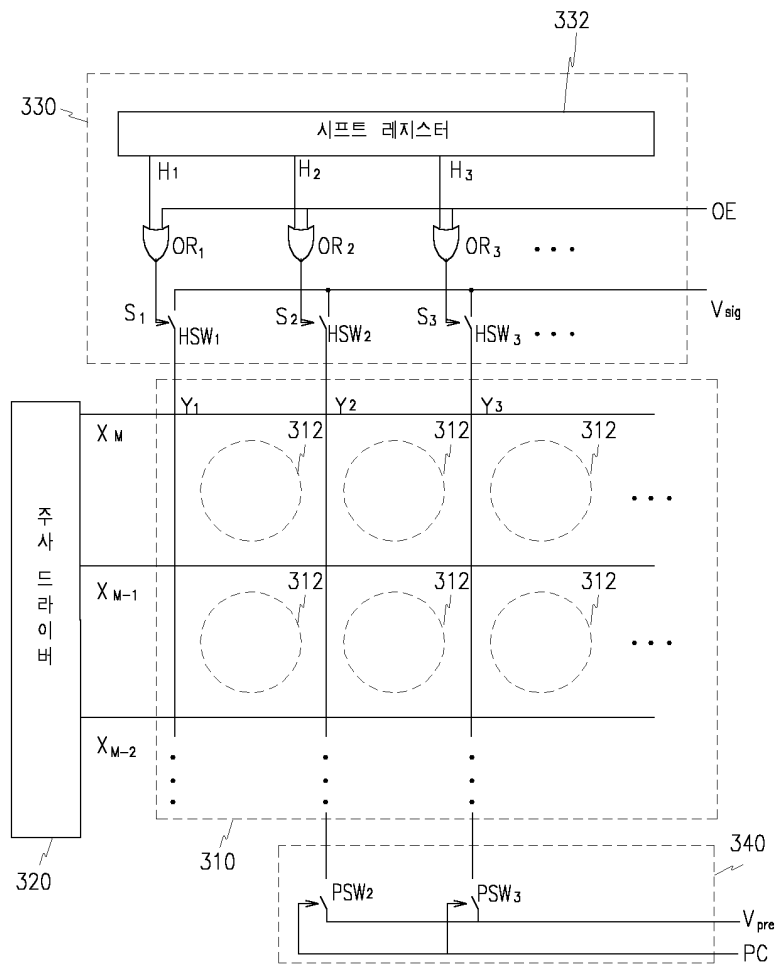
도면4



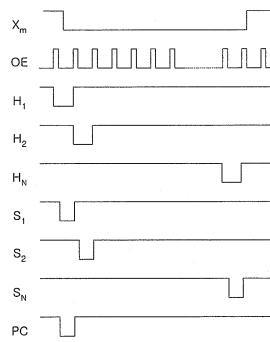
도면5



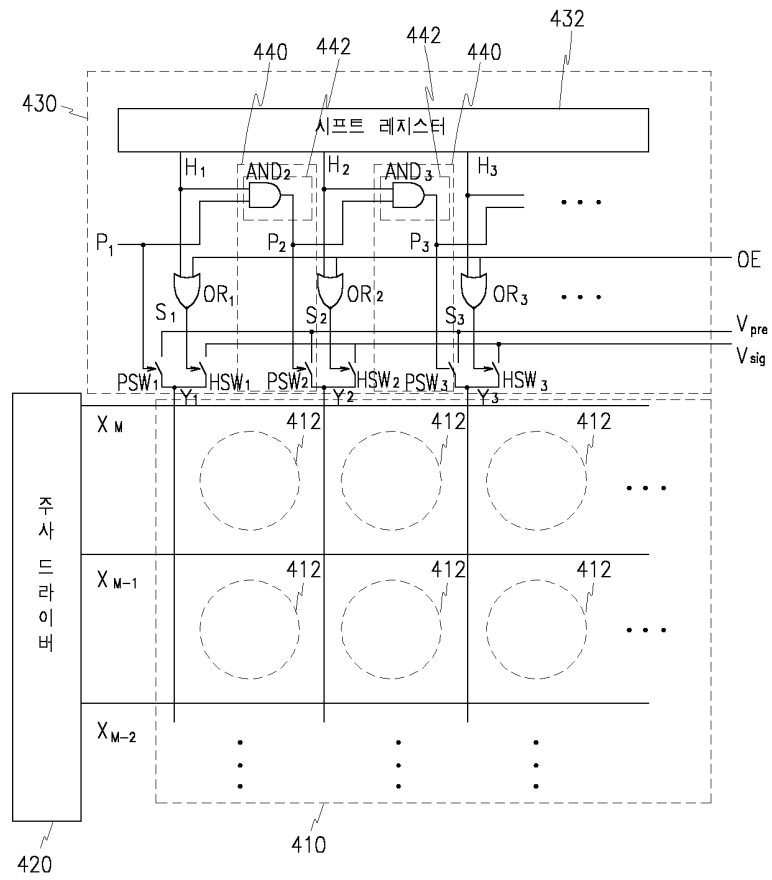
도면6



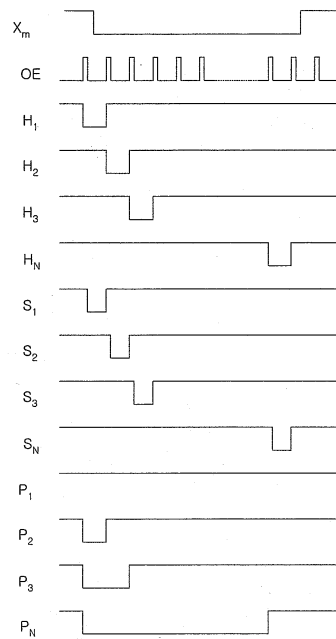
도면7



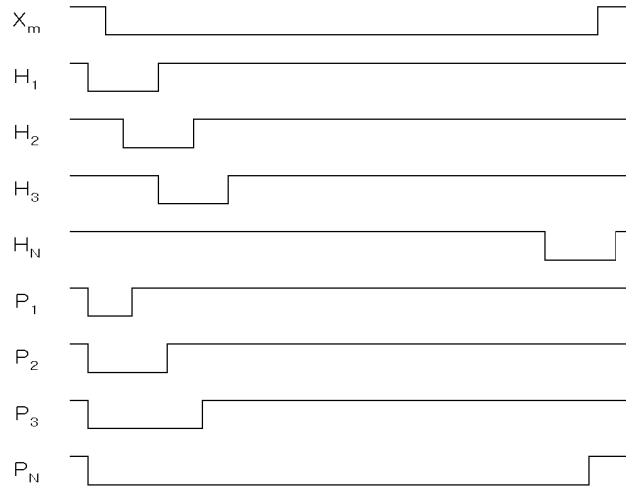
도면8



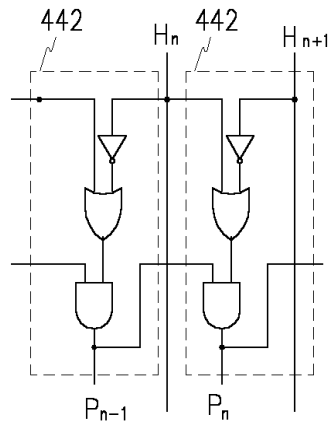
도면9



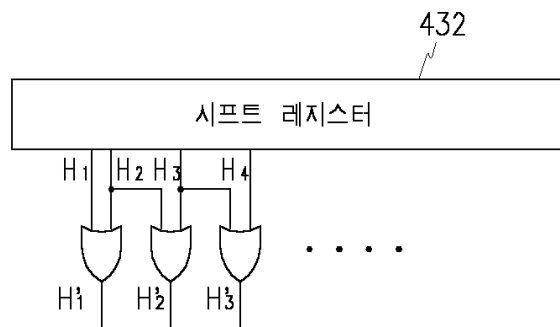
도면10



도면11



도면12



도면13

