



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I433618 B

(45) 公告日：中華民國 103 (2014) 年 04 月 01 日

(21) 申請案號：101104028

(22) 申請日：中華民國 101 (2012) 年 02 月 08 日

(51) Int. Cl. : H05K1/14 (2006.01)

H05K9/00 (2006.01)

(71) 申請人：環旭電子股份有限公司 (中國大陸) UNIVERSAL SCIENTIFIC INDUSTRIAL (SHANGHAI) CO., LTD. (CN)

中國大陸

環鴻科技股份有限公司 (中華民國) UNIVERSAL GLOBAL SCIENTIFIC INDUSTRIAL CO., LTD. (TW)

南投縣草屯鎮太平路 1 段 351 巷 141 號

(72) 發明人：鄭宗榮 CHENG, TSUNG JUNG (TW)

(74) 代理人：莊志強

(56) 參考文獻：

TW I294673

TW I334634

審查人員：劉育瑜

申請專利範圍項數：10 項 圖式數：13 共 0 頁

(54) 名稱

堆疊式基板結構

STACKED SUBSTRATE STRUCTURE

(57) 摘要

本發明提出一種堆疊式基板結構，其包含一基板單元、一第一框體、一導電體單元及一阻擋體單元。基板單元具有一第一基板及一第二基板，第一框體位於第一基板及第二基板之間，導電體單元具有多個第一導電體及多個第二導電體，多個第一導電體分別透過焊錫而達成連接第一基板及第一框體，多個第二導電體分別透過焊錫而達成連接第二基板及第一框體，該些第一導電體則電性連接該些第二導電體。阻擋體單元具有至少兩個第一阻擋體及至少兩個第二阻擋體，該些第一阻擋體圍繞多個第一導電體的外圍，該些第二阻擋體圍繞多個第二導電體的外圍，且該些第一阻擋體透過焊錫而密合於第一基板與第一框體之間，該些第二阻擋體透過焊錫而密合於第二基板與第一框體之間。

The instant disclose relates to a stacked substrate structure. The stacked substrate structure has a substrate unit, a first frame, a conductor unit and a stopper unit. The substrate unit has a first substrate and a second substrate. The first frame is located between the first substrate and the second substrate. The conductor unit has a plurality of first conductors and a plurality of second conductors. The first conductors connect the first substrate and the first frame by solder. The second conductors connect the second substrate and the first frame by solder. The first conductors electrically connect the second conductors. The stopper unit has at least two first stoppers and at least two second stoppers. The first stoppers are around a plurality of the first conductors. The second stoppers are around a plurality of the second conductors. The first stoppers are closed between the first substrate and the first frame by solder. The second stoppers are closed between the second substrate and the first frame by solder.

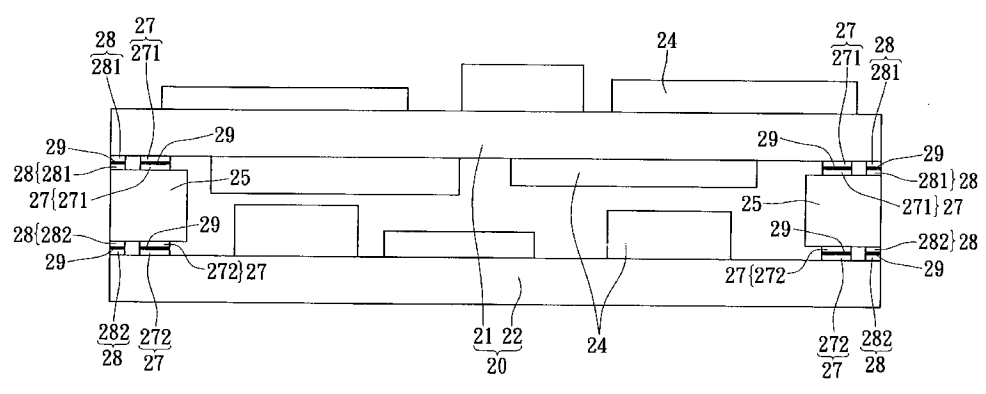


圖3

- 2 . . . 堆疊式基板結構
- 20 . . . 基板單元
- 21 . . . 第一基板
- 22 . . . 第二基板
- 24 . . . 電子元件
- 25 . . . 第一框體
- 27 . . . 導體單元
- 271 . . . 第一導體
- 272 . . . 第二導體
- 28 . . . 阻擋體單元
- 281 . . . 第一阻擋體
- 282 . . . 第二阻擋體
- 29 . . . 焊錫

公告本

## 發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：101104028

※申請日：101.2.8

※IPC分類：

H05K 1/14 (2006.01)

H05K 9/00 (2006.01)

一、發明名稱：(中文/英文)

堆疊式基板結構/ STACKED SUBSTRATE STRUCTURE

二、中文發明摘要：

本發明提出一種堆疊式基板結構，其包含一基板單元、一第一框體、一導體單元及一阻擋體單元。基板單元具有一第一基板及一第二基板，第一框體位於第一基板及第二基板之間，導體單元具有多個第一導體及多個第二導體，多個第一導體分別透過焊錫而達成連接第一基板及第一框體，多個第二導體分別透過焊錫而達成連接第二基板及第一框體，該些第一導體則電性連接該些第二導體。阻擋體單元具有至少兩個第一阻擋體及至少兩個第二阻擋體，該些第一阻擋體圍繞多個第一導體的外圍，該些第二阻擋體圍繞多個第二導體的外圍，且該些第一阻擋體透過焊錫而密合於第一基板與第一框體之間，該些第二阻擋體透過焊錫而密合於第二基板與第一框體之間。

三、英文發明摘要：

The instant disclose relates to a stacked substrate structure. The stacked substrate structure has a substrate unit, a first frame, a conductor unit and a stopper unit. The

substrate unit has a first substrate and a second substrate. The first frame is located between the first substrate and the second substrate. The conductor unit has a plurality of first conductors and a plurality of second conductors. The first conductors connect the first substrate and the first frame by solder. The second conductors connect the second substrate and the first frame by solder. The first conductors electrically connect the second conductors. The stopper unit has at least two first stoppers and at least two second stoppers. The first stoppers are around a plurality of the first conductors. The second stoppers are around a plurality of the second conductors. The first stoppers are closed between the first substrate and the first frame by solder. The second stoppers are closed between the second substrate and the first frame by solder.

#### 四、指定代表圖：

(一)本案指定代表圖為：圖3

(二)本代表圖之元件符號簡單說明：

- 2 堆疊式基板結構
- 20 基板單元
- 21 第一基板
- 22 第二基板
- 24 電子元件
- 25 第一框體
- 27 導電體單元
  - 271 第一導電體
  - 272 第二導電體
- 28 阻擋體單元
  - 281 第一阻擋體
  - 282 第二阻擋體
- 29 焊錫

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

## 六、發明說明：

### 【發明所屬之技術領域】

本發明在於提供一種基板結構，尤指一種用於印刷電路板的堆疊式基板結構。

### 【先前技術】

隨著電子消費產品的快速發展，各種因應消費者不同需求的電子產品也跟著不斷地推陳出新。為了使一般電子產品的功能更加強大，並進一步吸引消費者購買慾望，電子產品將逐漸朝輕薄短小化發展，因而所使用的印刷電路板也就朝向高密度設計佈局、堆疊多層結構、微縮尺寸、不斷增加功能及薄板化來設計。所以如何在印刷電路板設計過程中充分考量到電性連接的良好性，以及確保訊號完整，不會產生電路異常或訊號傳送不良，已經成為現在印刷電路板的重點。

請參考圖 1 所示，第一基板 11 及第二基板 12 上設計佈局出多個電子元件 13，當第一基板 11 及第二基板 12 進行堆疊時，為防止第一基板 11 的電子元件 13 與第二基板 12 的電子元件 13 產生接觸而造成電路短路，此時會在第一基板 11 及第二基板 12 之間設置一框體 14，框體 14 的形狀為中空形狀，以使該第一基板 11 及第二基板 12 之間具有一容置空間，讓第一基板 11 的電子元件 13 與第二基板 12 的電子元件 13 容置於其中。並且框體 14 上下分別具有多個焊墊 15，第一基板 11 透過焊墊 15、焊錫 16 及框體 14 而與第二基板 12 達成電性連接。

在習知的 conformal shielding 技術中，將第一基板 11 與框體 14 結合及第二基板 12 與框體 14 結合且設置封裝層

後(未標示封裝層)，為防止後續的導電層塗佈製程時，導電物質滲透進入第一基板 11 與框體 14 之間及第二基板 12 與框體 14 之間，因此會在第一基板 11 與框體 14 之間及第二基板 12 與框體 14 之間注入絕緣的膠體 17，膠體 17 可為環氧樹脂或熱固性膠體等，以使膠體 17 封閉焊墊 15 的外圍及第一、第二基板與框體 14 之間的縫隙，而達到阻絕後續的導電層塗佈製程時導電物質與焊墊 15 接觸。然而，由於注入膠體 17 的製程，需多花幾道製程步驟，不符合經濟成本，且注膠過程中需掌控注膠的進行，過程不容易控制。因此，提出能簡化製程步驟及不用注膠的製程，將能大幅提高生產效率。

#### 【發明內容】

本發明目的在於使用焊墊圍設於基板與框體之間，來取代習知技術的膠體，如此一來即可不需另外進行注膠的製程，可簡化製程步驟，增加生產的效率。

本發明提出一種堆疊式基板結構，其包含一基板單元、一第一框體、一導電體單元及一阻擋體單元。基板單元具有一第一基板及一第二基板，第一基板及第二基板分別具有多個電子元件，第一框體位於第一基板及第二基板之間。導電體單元具有多個第一導電體及多個第二導電體，第一導電體連接第一基板及第一框體，第二導電體連接第二基板及第一框體，第一導電體則電性連接第二導電體。阻擋體單元具有至少兩個第一阻擋體及至少兩個第二阻擋體，該些第一阻擋體圍繞多個第一導電體的外圍，該些第二阻擋體圍繞多個第二導電體的外圍，且該些第一阻擋體透過焊錫與該些第一導電體密合於第一基板與第一框體之

間，該些第二阻擋體透過焊錫與該些第二導電體密合於第二基板與第一框體之間。本發明係使用焊錫(如含有錫、銀或銅之金屬合金)並透過基板上第一導電體及第二導電體，與框體上的第一導電體及第二導電體，經 SMT 製程電性連接而成。

本發明另提出一種堆疊式基板結構，其包含一第一基板、一第一框體、多個第一導電體及至少兩個第一阻擋體，第一基板具有多個電子元件，第一框體位於第一基板的一側，多個第一導電體連接第一基板及第一框體，至少兩個第一阻擋體圍繞多個第一導電體的外圍，其中該些第一阻擋體透過焊錫而密合於第一基板與第一框體之間。本發明係使用焊錫(如含有錫、銀或銅之金屬合金)並透過基板上第一導電體，與框體上的第一導電體，經 SMT 製程電性連接而成。

綜上所述，本發明的堆疊式基板結構由於將阻擋體設置於基板及框體之間，可充分防止在後續的導電層塗佈製程中，導電物質滲透進入基板及框體之間，可減少電路短路或異常的情況發生。另外，阻擋體及導電體可於同一製程中製作，以取代習知技術的膠體，因此可不需另外進行注膠的製程，可簡化製程步驟，並能大幅提高生產效率。

為使能更進一步瞭解本發明之特徵及技術內容，請參閱以下有關本發明之詳細說明與附圖，然而所附圖式僅提供參考與說明用，並非用來對本發明加以限制者。

### 【實施方式】

#### [第一實施例]

請參考圖 2 及圖 3 所示，一種堆疊式基板結構 2，其包



含一基板單元 20、一第一框體 25、一導電體單元 27 及一阻擋體單元 28。首先，基板單元 20 具有一第一基板 21 及一第二基板 22，如圖 2(a)所示即為第一基板 21，圖 2(c)所示即為第二基板 22，第一基板 21 位於第二基板 22 的上方，第一基板 21 及第二基板 22 上分別具有多個電子元件 24，第一基板 21 及第二基板 22 可為印刷電路板。

其中，可於第一基板 21 及第二基板 22 之間設置一第一框體 25，如圖 2(b)所示即為第一框體 25，也就是說，第一基板 21 堆疊於第一框體 25 的上方，第二基板 22 設置於第一框體 25 的下方，而形成疊層的結構。在本實施例中，第一框體 25 可為方形的形狀，然而第一框體 25 也可為多邊形或圓弧形，第一框體 25 的形狀並不加以限定。並且，第一框體 25 為中空的型態，因此第一基板 21 與第二基板 22 之間會經由第一框體 25 而架設出一容置空間，以容置第一基板 21 及第二基板 22 的電子元件 24，且第一框體 25 可因實際需求而設計成使第一基板 21 及第二基板 22 電性連接。

導電體單元 27 具有多個第一導電體 271 及多個第二導電體 272，多個第一導電體 271 位於第一基板 21 及第一框體 25 之間，多個第二導電體 272 位於第二基板 22 及第一框體 25 之間，因此，第一導電體 271 電性連接第一基板 21 及第一框體 25，第二導電體 272 電性連接第二基板 22 及第一框體 25。其中，第一基板 21 上的第一導電體 271 及第二基板上的第二導電體 272 分別以焊錫 29(含有錫、銀或銅的金屬合金)與第一框體 25 上下兩側的第一導電體 271 與第二導電體 272，經 SMT 製程電性連接而成，第一導電體 271

及第二導電體 272 例如可為焊墊。

另外，由於第一框體 25 具有導電及訊號傳輸的性質，以使得第一導電體 271 電性連接第二導電體 272。因此，當電路訊號從第一基板 21 傳輸出來，透過第一導電體 271 到達第一框體 25，再經由第一框體 25 將電路訊號傳輸至第二導電體 272，最後由第二導電體 272 將電路訊號傳輸至第二基板 22 上。然而，也可為另一種方向的電路訊號傳輸方式，亦即電路訊號可從第二基板 22 傳輸出來，再依序通過第二導電體 272、第一框體 25 及第一導電體 271 而到達第一基板 21。除此之外，第一框體 25 也可具有電路設計的功能，以使得第一框體 25 可同時具有電路訊號傳輸及電路設計的效果，然而第一框體 25 的功能不加以限定。

阻擋體單元 28 具有至少兩個第一阻擋體 281 及至少兩個第二阻擋體 282，本發明第一阻擋體 281 及第二阻擋體 282 為環繞框體與基板四周連續型態之焊墊。兩個第一阻擋體 281 分別圍繞在多個第一導電體 271 的外圍，且兩個第一阻擋體 281 透過焊錫 29 達成連接因而密合於第一基板 21 與第一框體 25 之間。兩個第二阻擋體 282 分別圍繞在多個第二導電體 272 的外圍，且兩個第二阻擋體 282 透過焊錫 29 達成連接因而密合於第二基板 22 與第一框體 25 之間。透過第一阻擋體 281 及第二阻擋體 282 與焊錫 29 的結合，可使得第一基板 21 及第二基板 22 與第一框體 25 之間呈現為封閉的狀態，以阻絕其他物質滲透進入。

堆疊式基板結構 2 的製造方式，首先，請同時參考圖 2 及圖 3 所示，將第一導電體 271 及第一阻擋體 281 形成於第一基板 21 的下側面，且第一導電體 271 及第一阻擋體 281

亦形成於第一框體 25 的上側面。以及，將第二導電體 272 及第二阻擋體 282 形成於第一框體 25 的下側面(圖未標示)，第二導電體 272 及第二阻擋體 282 亦形成於第二基板 22 的上側面。其中，形成上述導電體及阻擋體的方式，是透過分別於基板或框體的周邊位置上印製焊錫 29，焊錫 29 位於基板及框體上的位置相互對應，再將上述第一及第二導電體 271、272 與第一及第二阻擋體 281、282 接合於焊錫 29 上，因此第一及第二導電體 271、272 的位置可分別相互對應，第一及第二阻擋體 281、282 的位置也可分別相互對應，之後經由迴焊(Reflow)製程使得焊錫 29 形成固態，即可將導電體與阻擋體固定於基板及框體的預定位置上。

接下來，印製焊錫 29 與組裝基板及框體的方式可參考下列所述，然而印製焊錫 29 與組裝基板及框體的方式不以下列所述為限。

請參考圖 4A 所示，可先在第二基板 22 上的第二導電體 272 的表面及第二阻擋體 282 的表面印製焊錫 29。接下來，如圖 4B 所示，將第二基板 22 及第一框體 25 進行堆疊，讓第二導電體 272 及第二阻擋體 282 分別透過焊錫 29 接合。之後，進行迴焊製程，亦即將其置入高溫爐(例如可為 IR 爐)內加熱，以溫度範圍 150°C 至 300°C 之間，較佳溫度為 230°C 進行迴焊製程，而後再冷卻至室溫。透過迴焊製程及冷卻至室溫後，可使得焊錫 29 形成為固態，以使第二導電體 272 透過焊錫 29 達成連接第二基板 22 及第一框體 25，以及第二阻擋體 282 透過焊錫 29 達成密合於第二基板 22 及第一框體 25 之間。

請參考圖 4C 所示，接下來，可於第一框體 25 上的第

一導電體 271 的表面及第一阻擋體 281 的表面印製焊錫 29。再來，請參考圖 4D 所示，將第一基板 21 及第一框體 25 進行堆疊，讓第一導電體 271 及第一阻擋體 281 分別透過焊錫 29 接合。之後，透過迴焊製程及冷卻至室溫後，可使得焊錫 29 形成為固態，以使第一導電體 271 透過焊錫 29 達成連接第一基板 21 及第一框體 25，以及第一阻擋體 281 透過焊錫 29 達成密合於第一基板 21 及第一框體 25 之間。然而，亦可改變順序，依序為先印製焊錫 29 於第一基板 21 上的第一導電體 271 及第一阻擋體 281，再堆疊第一基板 21 及第一框體 25 並進行迴焊製程，接下來進行印製焊錫 29 於第一框體 25 上的第二導電體 272 及第二阻擋體 282，之後堆疊第二基板 22 及第一框體 25 並進行迴焊製程，然而其順序並不加以限定。

由第一實施例可得知，舉凡於印刷電路板上的基板與框體之間使用阻擋體，以防止後續導電層塗佈製程中的導電物質滲透進入，皆為第一實施例的延伸，然而並不限定基板及框體的數量，亦不限定基板及框體位於印刷電路板的相對位置。

除此之外，如圖 5 所示，更可在第一基板 21 上設置一封裝層 30 以保護第一基板 21 及電子元件 24，封裝層 30 可為不同種類之封裝材料，例如：熱固性膠體或環氧樹脂等。之後，如圖 6 所示，可設置電磁屏蔽單元 40 於封裝層 30 的外表面及堆疊式基板結構 2 的側表面，其中電磁屏蔽單元 40 為導電物質，其可透過濺鍍、化學鍍膜、電鍍、氣相沉積或塗佈的製程而形成，其可以達到電磁屏蔽的效果。

[第二實施例]

請參考圖 7 及圖 8 所示，第二實施例的堆疊式基板結構 2 可由第一實施例延伸而出，亦即可於第一實施例的結構再繼續堆疊一層基板及框體，所以第二基板 22 的下方可再設置一第二框體 26 及一第三基板 23，以使得堆疊式基板結構 2 為三層基板及二個框體所堆疊而成。如圖 7(a)所示即為第一基板，圖 7(b)所示即為第一框體，圖 7(c)所示即為第二基板，圖 7(d)所示即為第二框體，圖 7(e)所示即為第三基板。

更進一步地說，可在第二基板 22 的下側面設置第二導電體 272 及焊錫 29 連接第二框體 26，第二框體 26 再透過第三導電體 273 及焊錫 29 連接第三基板 23，而形成疊層的結構。其中，在第二基板 22 及第二框體 26 之間設置兩個第二阻擋體 282 及連接兩個第二阻擋體 282 的焊錫 29，兩個第二阻擋體 282 分別圍繞在多個第二導電體 272 的外圍，第二框體 26 及第三基板 23 之間設置兩個第三阻擋體 283 及連接兩個第三阻擋體 283 的焊錫 29，兩個第三阻擋體 283 分別圍繞在多個第三導電體 273 的外圍，以使第二實施例的堆疊式基板結構 2 的基板與框體之間皆有阻擋體以阻絕其他物體滲入。本實施例中第三阻擋體 283 為環繞基板與框體四周連續型態之焊墊。

其中，第二實施例的堆疊式基板結構 2 的製造方式可參考第一實施例，亦即可將第一導電體 271、第二導電體 272 及第三導電體 273 分別設置於框體及基板上，且第一阻擋體 281、第二阻擋體 282 及第三阻擋體 283 分別設置於框體及基板上。再透過選擇性地於第一導電體 271 的表面、第二導電體 272 的表面及第三導電體 273 的表面印製焊錫

29，以及選擇性地於第一阻擋體 281 的表面、第二阻擋體 282 的表面及第三阻擋體 283 的表面印製焊錫 29，之後進行堆疊第一基板 21、第二基板 22 及第三基板 23，然而其堆疊順序並不加以限定。接下來透過迴焊製程之後冷卻至室溫使得焊錫 29 形成固態，以使第一導電體 271、第二導電體 272 及第三導電體 273 透過焊錫 29 分別連接基板及框體，兩個第一阻擋體 281、兩個第二阻擋體 282 及兩個第三阻擋體 283 則分別圍繞在多個第一導電體 271、多個第二導電體 272 及多個第三導電體 273 的外圍，並透過焊錫 29 密合於基板及框體之間。

因此，可由第二實施例延伸而出其他實施例，亦即可於第三基板 23 再繼續堆疊至少一個以上的基板及框體，以形成堆疊四層以上基板的堆疊式基板結構 2，並且堆疊基板的數量可視需求來決定，並不予以限定。

之後，更可在第一基板 21 上設置一封裝層 30 以保護第一基板 21 及第三基板 23，封裝層 30 可為不同種類之封裝材料，例如：熱固性膠體或環氧樹脂等。並且可再設置電磁屏蔽單元 40 於封裝層 30 的外表面及堆疊式基板結構 2 的側表面，其中電磁屏蔽單元 40 為導電物質，其可透過濺鍍、化學鍍膜、電鍍、氣相沉積或塗佈的製程而形成，其可以達到電磁屏蔽的效果。

### [第三實施例]

請參考圖 9 及圖 10 所示，第三實施例的堆疊式基板結構 2 包含一第一基板 21、一第一框體 25、多個第一導電體 271 及至少兩個第一阻擋體 281。如圖 9(a)所示為第一基板，圖 9(b)所示為第一框體。首先，第一基板 21 可為印刷電

路板，第一框體 25 位於第一基板 21 的一側，第一框體 25 可為中空形狀，故能容置第一基板 21 的電子元件 24，且第一框體 25 可具有導電及訊號傳輸的性質。

其中，多個第一導電體 271 連接第一基板 21 及第一框體 25，第一基板 21 上的多個第一導電體 271 透過焊錫 29(含有錫、銀或銅的金屬合金)與第一框體 25 上的多個第一導電體 271，經 SMT 製程電性連接而成，第一導電體 271 可為焊墊。另外，兩個第一阻擋體 281 則分別圍繞在多個第一導電體 271 的外圍，因而兩個第一阻擋體 281 是透過焊錫 29 達成連接且密合於第一基板 21 及第一框體 25 之間，且本實施例中第一阻擋體 281 為環繞基板與框體四周連續型態之焊墊。

第三實施例的堆疊式基板結構 2 的製造方式可參考第一實施例，亦即可將第一導電體 271 分別設置於第一基板 21 及第一框體 25 上，且第一阻擋體 281 分別設置於第一基板 21 及第一框體 25 上。之後，選擇性地於第一導電體 271 的表面印製焊錫 29，以及選擇性地於第一阻擋體 281 的表面印製焊錫 29，再堆疊第一基板 21 及第一框體 25，接下來透過迴焊製程之後冷卻至室溫使得焊錫 29 形成固態，以使第一導電體 271 透過焊錫 29 連接第一基板 21 及第一框體 25，第一阻擋體 281 則圍繞在多個第一導電體 271 的外圍，並且透過焊錫 29 密合於第一基板 21 及第一框體 25 之間。

之後，更可在第一基板 21 上設置一封裝層 30 以保護第一基板 21 及電子元件 24，封裝層 30 可為不同種類之封裝材料，例如：熱固性膠體或環氧樹脂等。並且可再設置

電磁屏蔽單元 40 於封裝層 30 的外表面及堆疊式基板結構 2 的側表面，其中電磁屏蔽單元 40 為導電物質，其可透過濺鍍、化學鍍膜、電鍍、氣相沉積或塗佈的製程而形成，其可以達到電磁屏蔽的效果。

綜上所述，本發明具有下列諸項優點：

1. 本發明的堆疊式基板結構由於將阻擋體設置於基板及框體之間，可充分防止在後續的導電層塗佈製程中，導電物質滲透進入基板及框體之間，可減少電路短路或異常的情況發生。
2. 本發明由於將阻擋體及導電體可於同一製程中製作，取代習知技術的膠體，因此可不需另外進行注膠的製程，可簡化製程步驟，並能大幅提高生產效率。

惟以上所述僅為本發明之較佳實施例，非意欲侷限本發明的專利保護範圍，故舉凡運用本發明說明書及圖式內容所為的等效變化，均同理皆包含於本發明的權利保護範圍內，合予陳明。

#### 【圖式簡單說明】

圖 1 為習知技術的堆疊式基板結構的剖面示意圖。

圖 2 為本發明的堆疊式基板結構第一實施例的分解示意圖。

圖 3 為本發明的堆疊式基板結構第一實施例的剖面示意圖。

圖 4A 為本發明的堆疊式基板結構的印製焊錫於第二基板的第二導電體及第二阻擋體上的剖面示意圖。

圖 4B 為本發明的堆疊式基板結構的組合第一框體及第二基板之後的剖面示意圖。



圖 4C 為本發明的堆疊式基板結構的印製焊錫於第一框體的第一導電體及第一阻擋體上的剖面示意圖。

圖 4D 為本發明的堆疊式基板結構的組合第一框體及第一基板之後的剖面示意圖。

圖 5 為本發明的堆疊式基板結構的增加封裝層的剖面示意圖。

圖 6 為本發明的堆疊式基板結構的增加電磁屏蔽單元的剖面示意圖。

圖 7 為本發明的堆疊式基板結構第二實施例的分解示意圖。

圖 8 為本發明的堆疊式基板結構第二實施例的剖面示意圖。

圖 9 為本發明的堆疊式基板結構第三實施例的分解示意圖。

圖 10 為本發明的堆疊式基板結構第三實施例的剖面示意圖。

#### 【主要元件符號說明】

[習知技術]

- |    |         |
|----|---------|
| 1  | 堆疊式基板結構 |
| 11 | 第一基板    |
| 12 | 第二基板    |
| 13 | 電子元件    |
| 14 | 框體      |
| 15 | 焊墊      |
| 16 | 焊錫      |
| 17 | 膠體      |

## [本發明]

- 2 堆疊式基板結構
- 20 基板單元
  - 21 第一基板
  - 22 第二基板
  - 23 第三基板
- 24 電子元件
- 25 第一框體
- 26 第二框體
- 27 導電體單元
  - 271 第一導電體
  - 272 第二導電體
  - 273 第三導電體
- 28 阻擋體單元
  - 281 第一阻擋體
  - 282 第二阻擋體
  - 283 第三阻擋體
- 29 焊錫
- 30 封裝層
- 40 電磁屏蔽單元

## 七、申請專利範圍：

### 1. 一種堆疊式基板結構，其包含：

- 一基板單元，其具有一第一基板及一第二基板，該第一基板及該第二基板分別具有多個電子元件；
- 一第一框體，其位於該第一基板及該第二基板之間；
- 一導電體單元，其具有多個透過焊錫而達成連接該第一基板及該第一框體的第一導電體與多個透過焊錫而達成連接該第二基板及該第一框體的第二導電體，該些第一導電體分別電性連接該些第二導電體；以及
- 一阻擋體單元，其具有至少兩個分別圍繞該些第一導電體的第一阻擋體及至少兩個分別圍繞該些第二導電體的第二阻擋體，且所述至少兩個第一阻擋體透過焊錫連接因而密合於該第一基板與該第一框體之間，所述至少兩個第二阻擋體透過焊錫連接因而密合於該第二基板與該第一框體之間。

### 2. 如申請專利範圍第 1 項所述的堆疊式基板結構，其中該第一基板及該第二基板為印刷電路板，該些第一導電體及該些第二導電體為焊墊，所述至少兩個第一阻擋體及所述至少兩個第二阻擋體為環繞框體與基板四周連續型態之焊墊。

### 3. 如申請專利範圍第 1 項所述的堆疊式基板結構，其中該第一框體為中空形狀，以容置該第一基板及該第二基板的該些電子元件，且該第一框體為具有電性連接及訊號傳輸之結構。

### 4. 如申請專利範圍第 1 項所述的堆疊式基板結構，其中該些第一導電體及該些第二導電體分別是透過迴焊製程的焊錫達成連接，所述至少兩個第一阻擋體及所述至少兩個第二阻擋體分別是透過迴焊製程的焊錫達成連接。

5. 如申請專利範圍第 1 項所述的堆疊式基板結構，更包含：
  - 一設置於該第一基板上的封裝層；以及
  - 一設置於該封裝層的外表面及該堆疊式基板結構的側表面的電磁屏蔽單元。
6. 一種堆疊式基板結構，其包含：
  - 一第一基板，其具有多個電子元件；
  - 一第一框體，其位於該第一基板的一側；
  - 多個第一導電體，其透過焊錫而達成連接該第一基板及該第一框體；以及
  - 至少兩個第一阻擋體，其分別圍繞該些第一導電體，且所述至少兩個第一阻擋體透過焊錫連接因而密合於該第一基板與該第一框體之間。
7. 如申請專利範圍第 6 項所述的堆疊式基板結構，其中該第一基板為印刷電路板，該些第一導電體為焊墊，所述至少兩個第一阻擋體為環繞框體與基板四周連續型態之焊墊。
8. 如申請專利範圍第 6 項所述的堆疊式基板結構，其中該第一框體為中空形狀，以容置該第一基板的該些電子元件，且該第一框體為具有電性連接及訊號傳輸之結構。
9. 如申請專利範圍第 6 項所述的堆疊式基板結構，其中該些第一導電體分別是透過迴焊製程的焊錫達成連接，所述至少兩個第一阻擋體是透過迴焊製程的焊錫達成連接。
10. 如申請專利範圍第 6 項所述的堆疊式基板結構，更包含：
  - 一設置於該第一基板上的封裝層；以及
  - 一設置於該封裝層的外表面及該堆疊式基板結構的側表面的電磁屏蔽單元。

八、圖式：

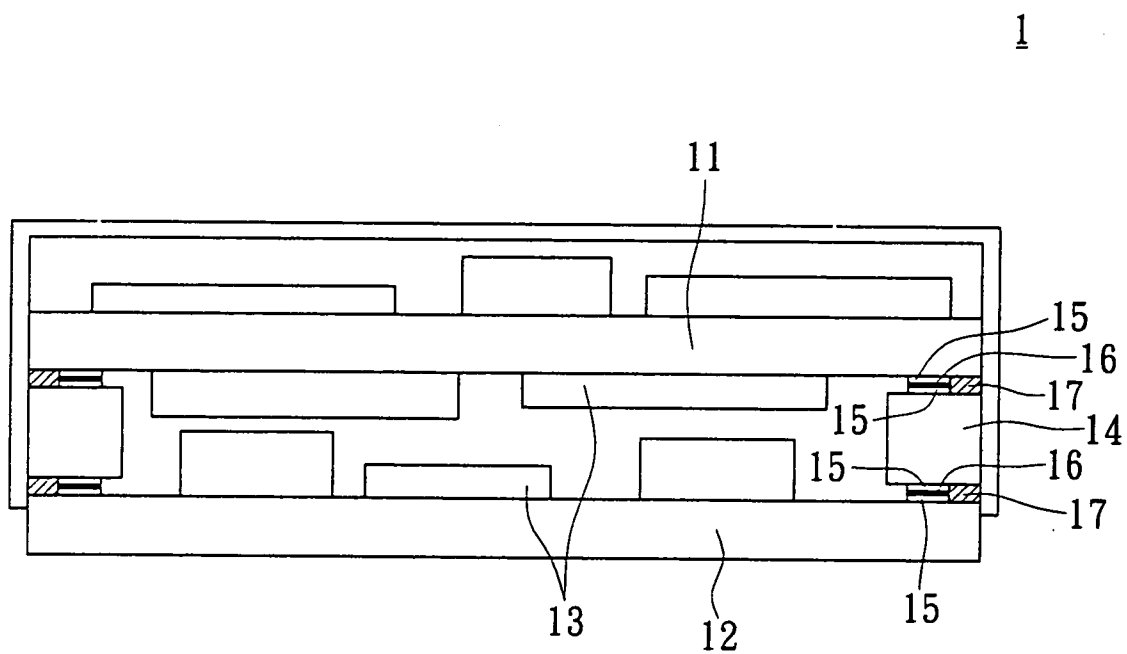
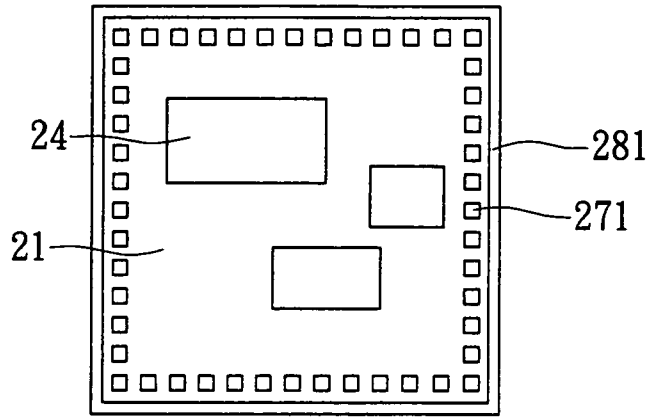
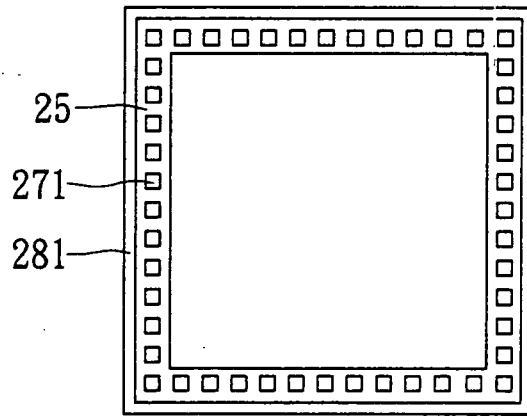


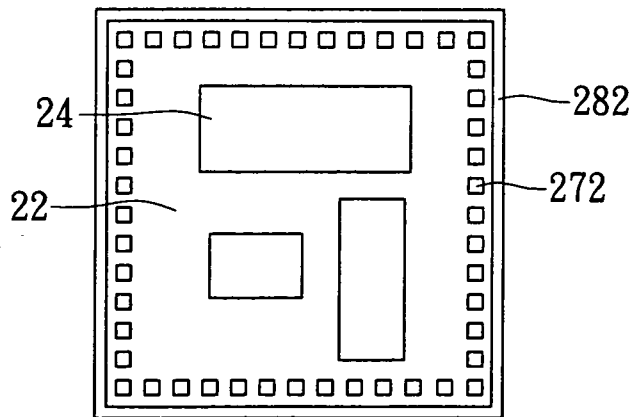
圖 1



(a)



(b)



(c)

圖2

2

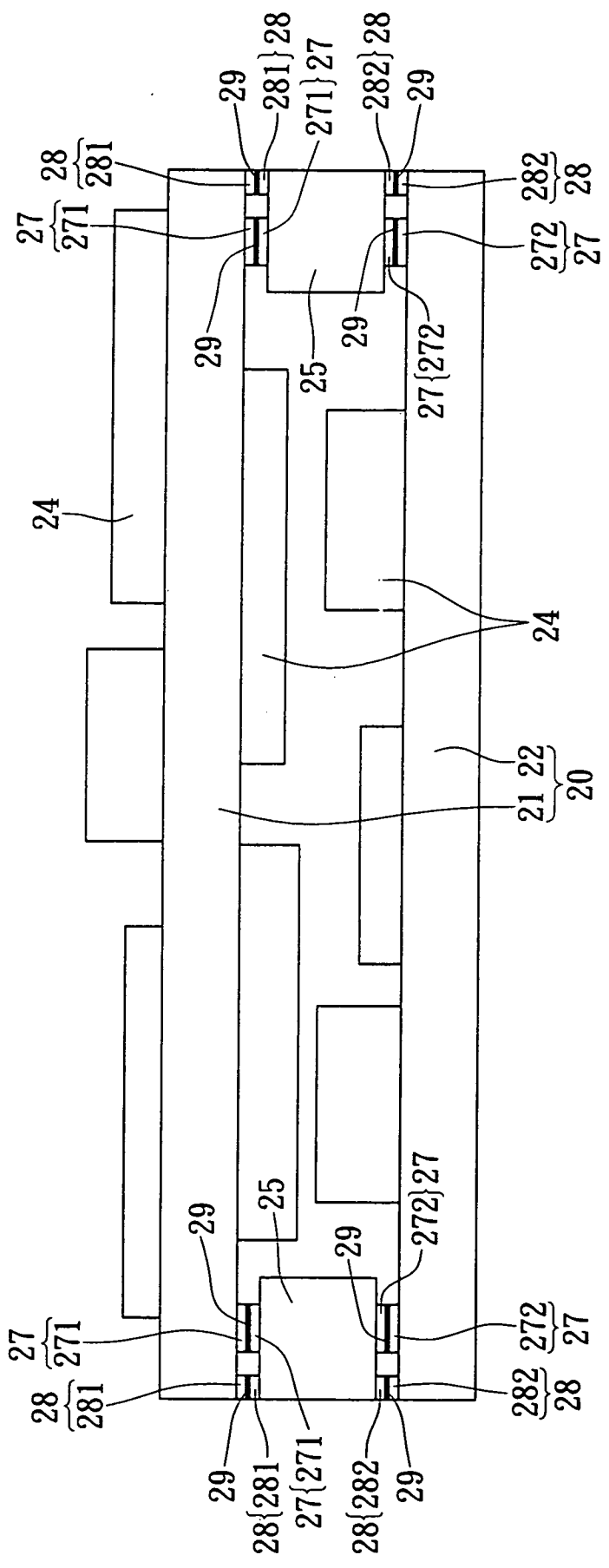


圖3

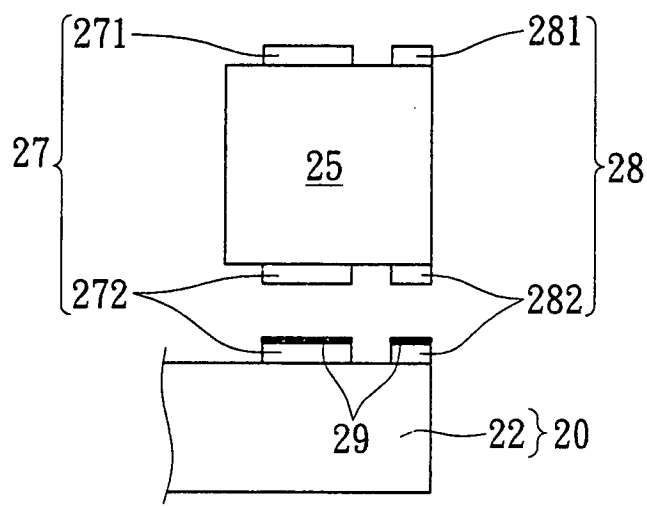


圖4A

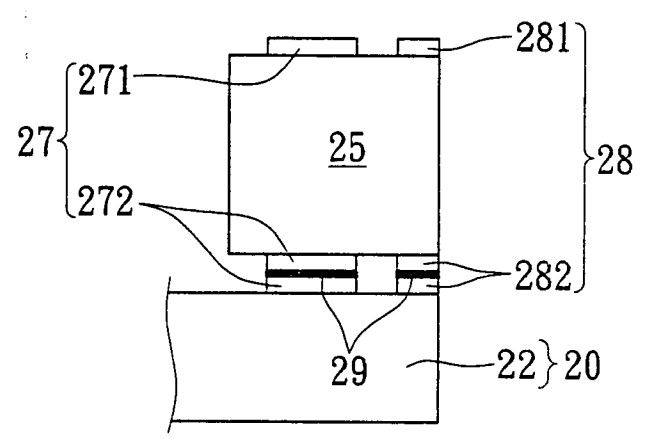


圖4B



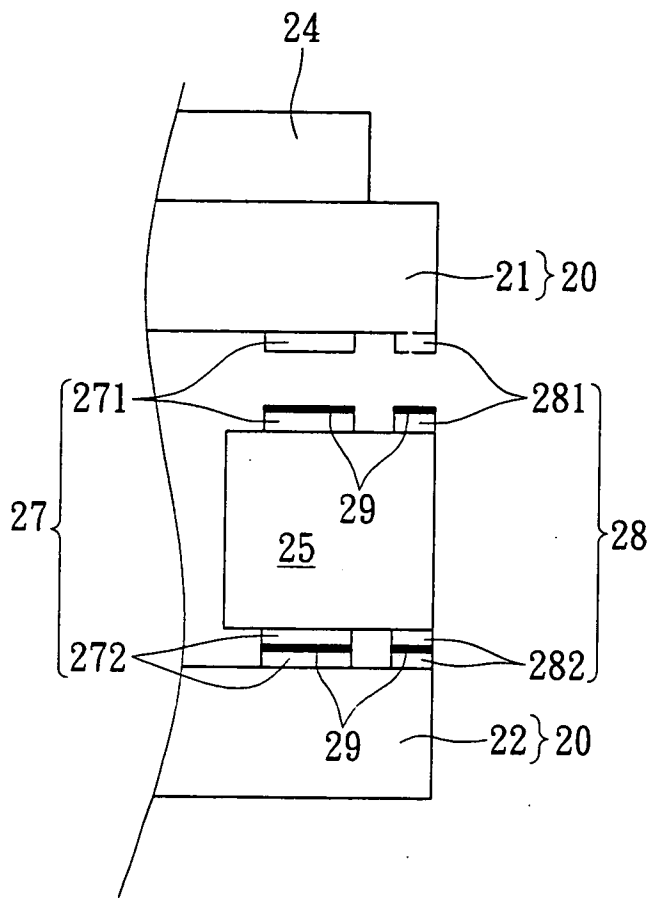


圖 4C

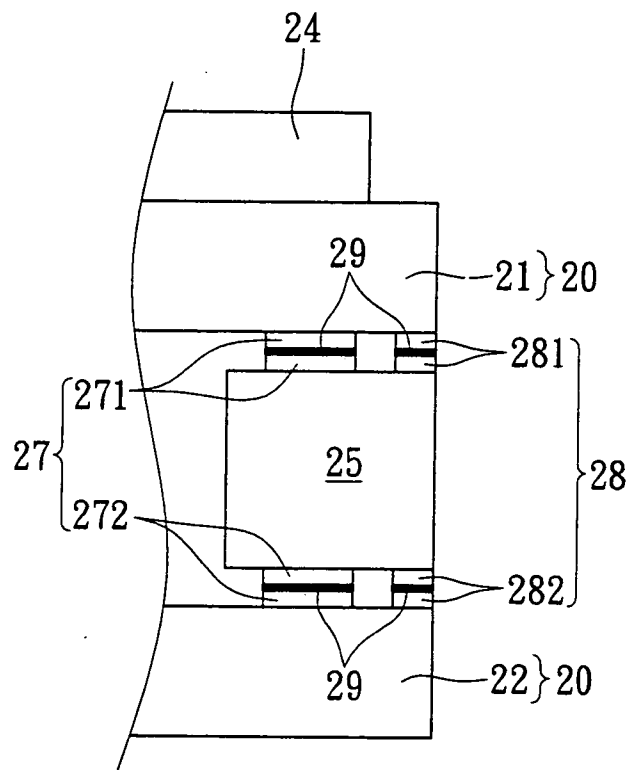


圖 4D

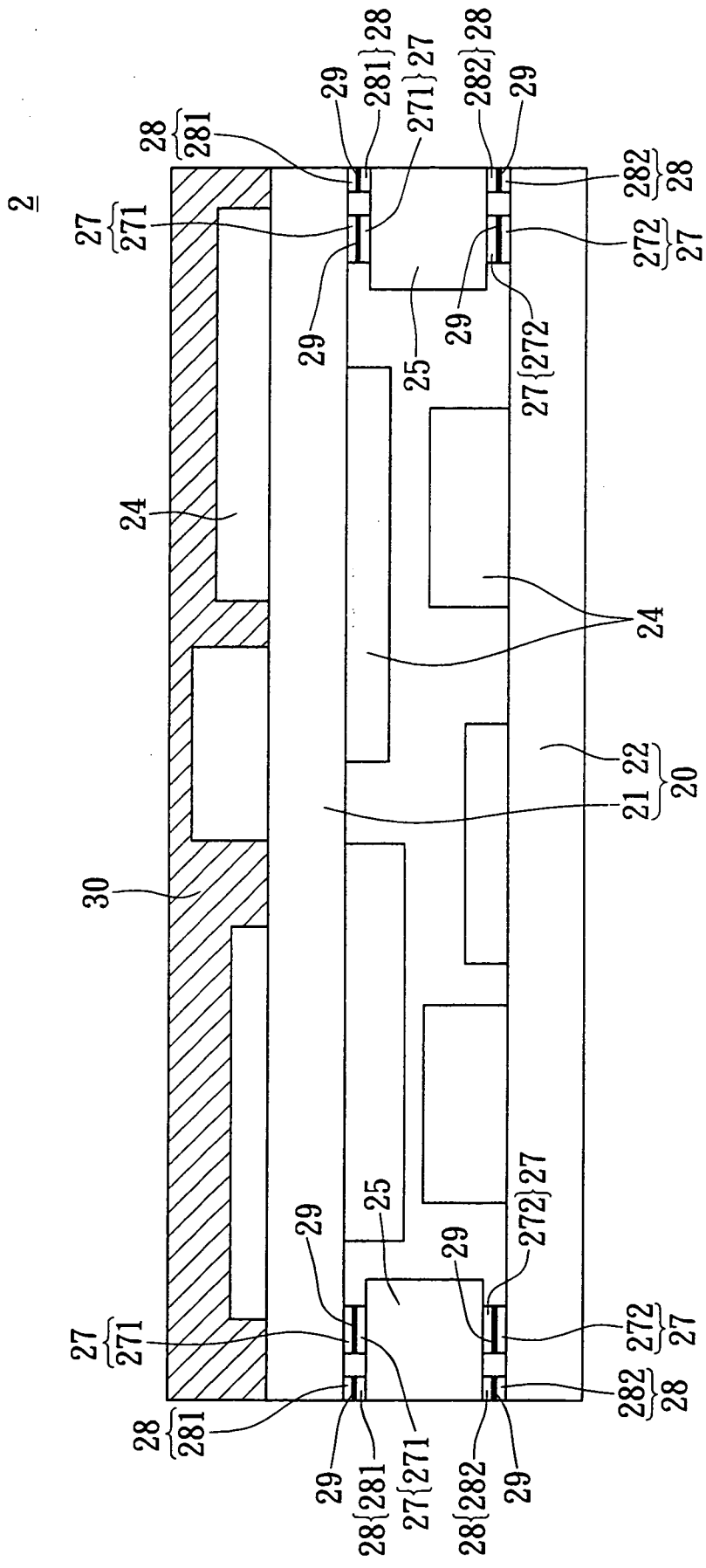


圖5

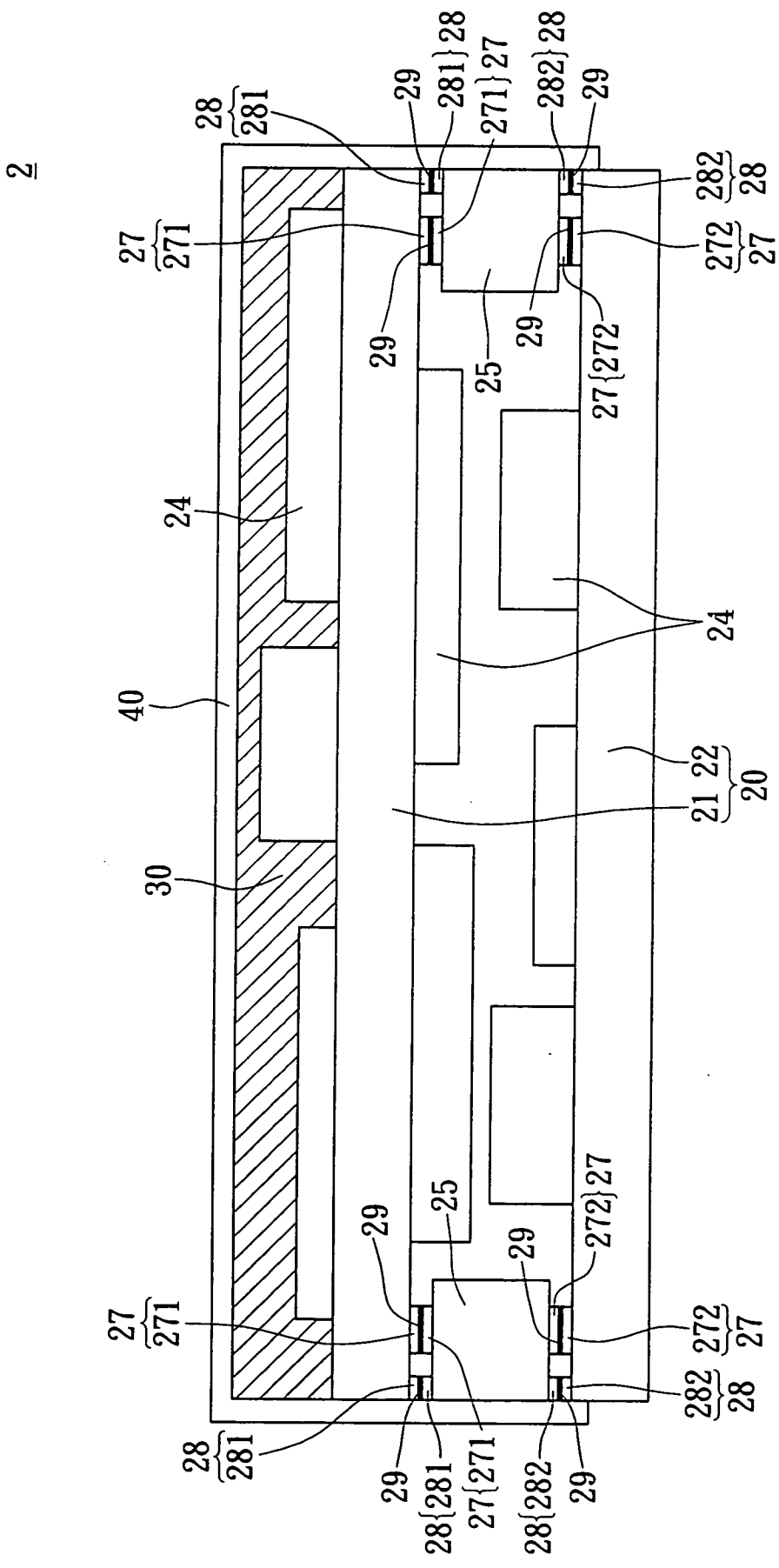


圖6

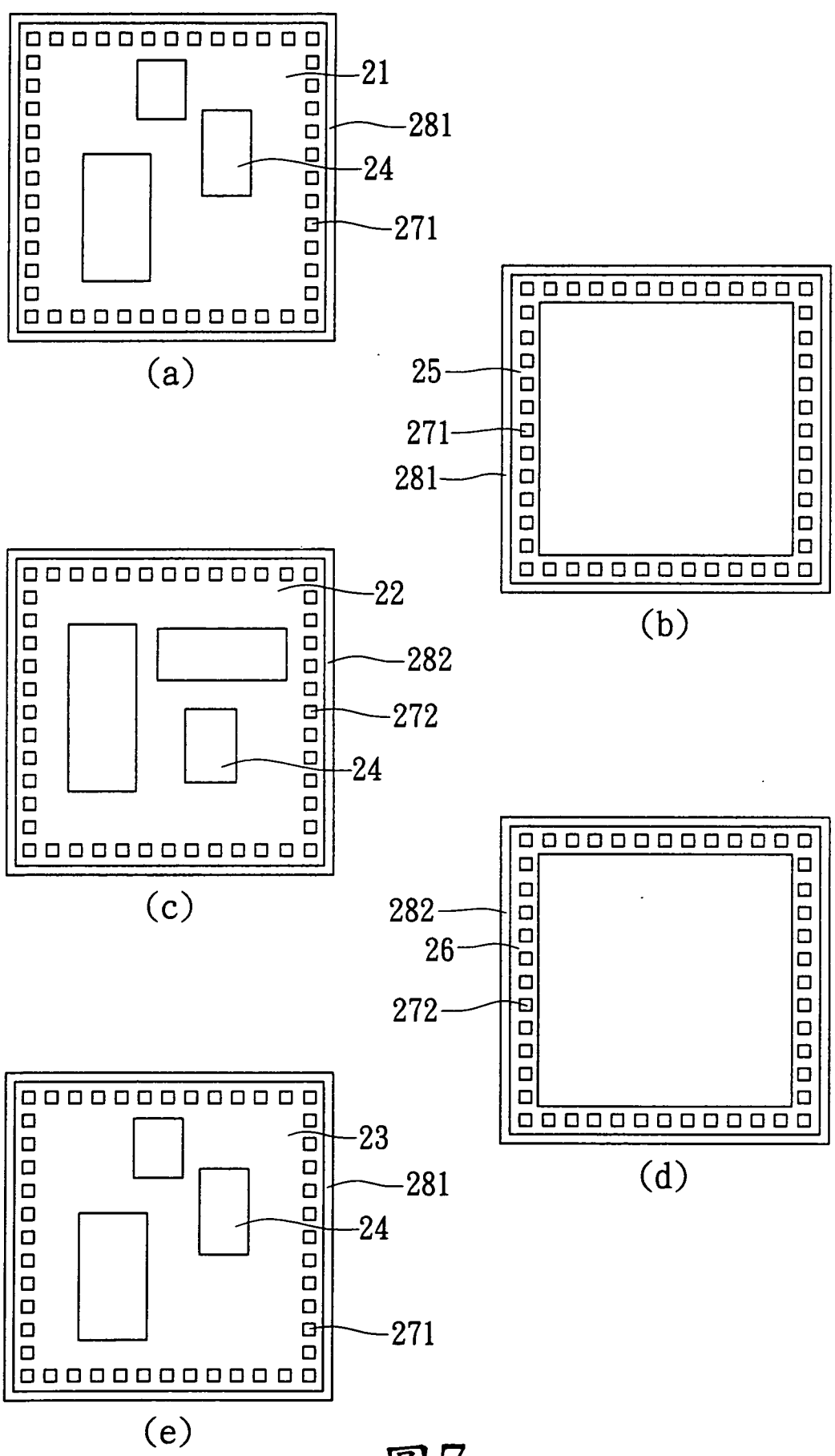


圖 7

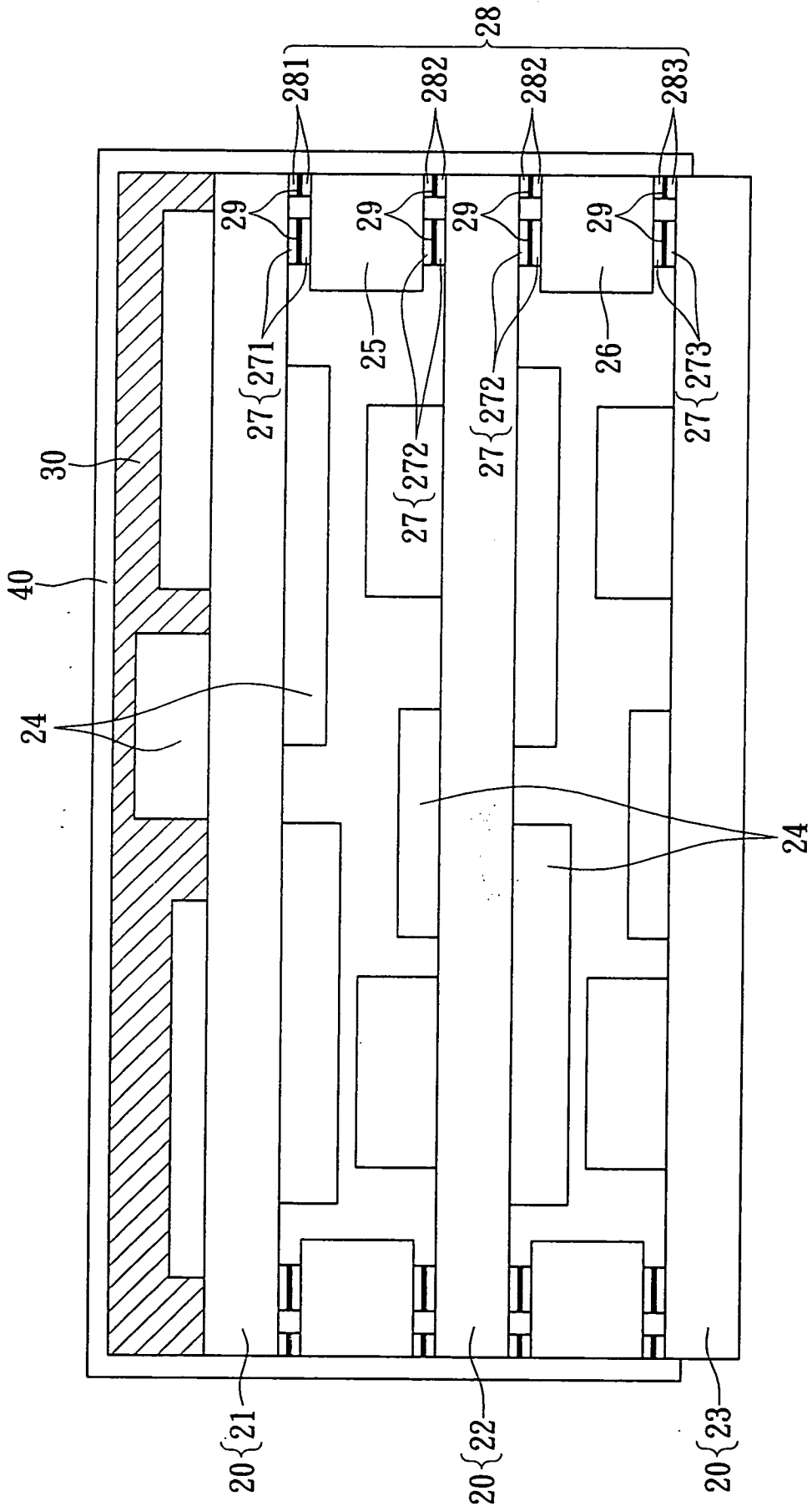
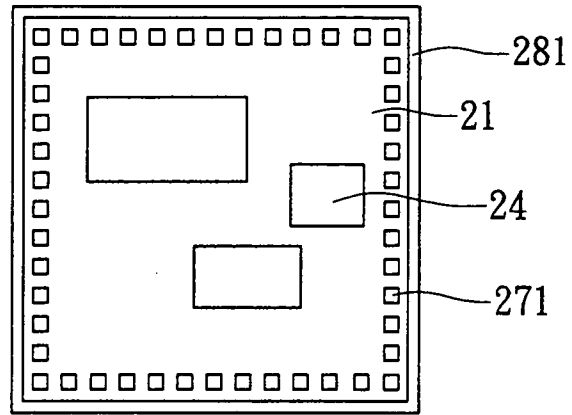
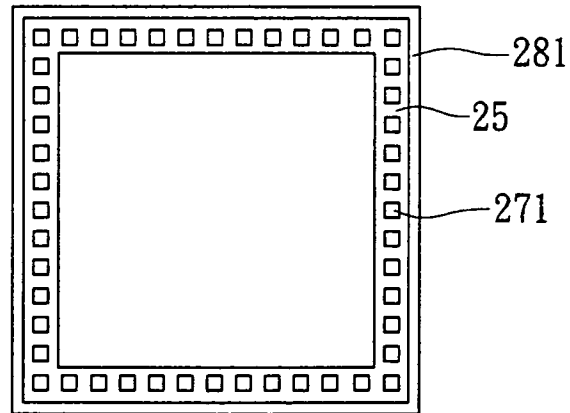


圖8



(a)



(b)

圖9

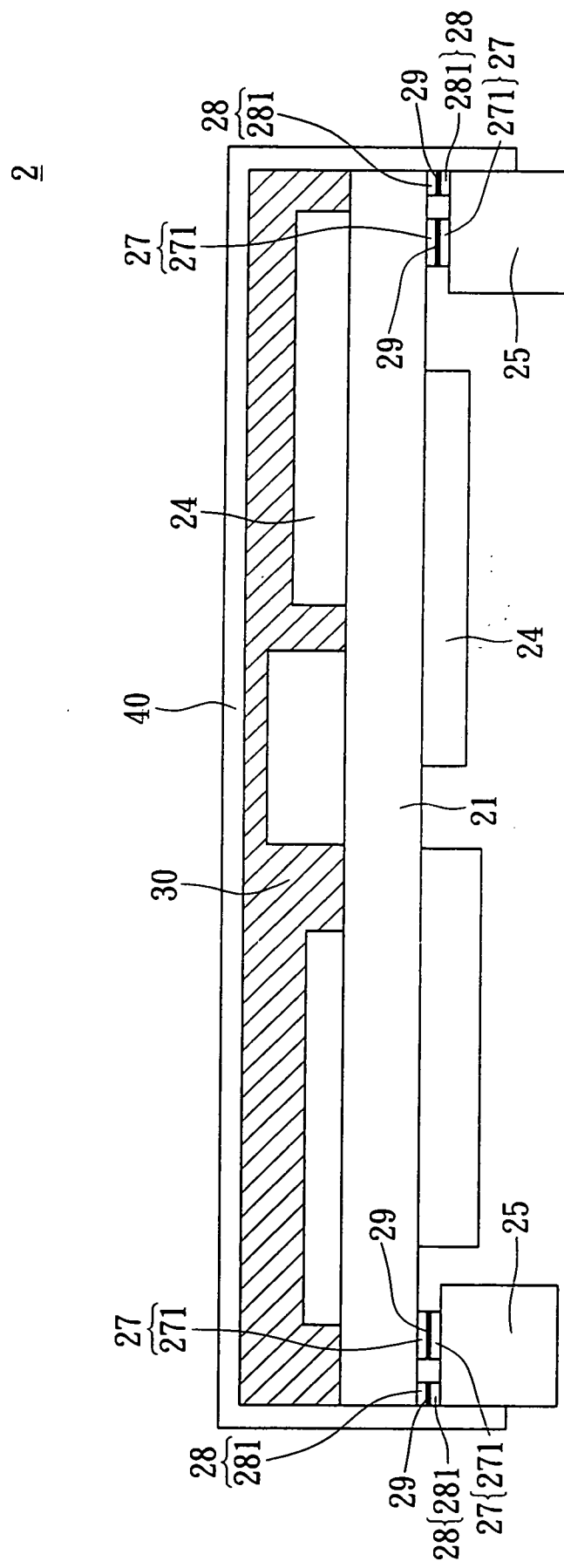


圖10