(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.[7]
H04L 27/06
H03D 1/00
H04B 1/707
H04J 13/04

(11) 공개번호 10-2004-0087324
(43) 공개일자 2004년10월13일

(21) 출원번호 10-2004-7013308
(22) 출원일자 2004년08월26일
번역문 제출일자 2004년08월26일
(86) 국제출원번호 PCT/US2003/005913
(87) 국제공개번호 WO 2003/075497
(86) 국제출원출원일자 2003년02월26일
(87) 국제공개일자 2003년09월11일

(30) 우선권주장 60/360,822 2002년02월28일 미국(US)
10/322,184 2002년12월18일 미국(US)

(71) 출원인 인터디지탈 테크날러지 코포레이션
미국, 델라웨어 19801, 윌밍톤, 델라웨어 애버뉴 300, 슈트 527

(72) 발명자 메이어잔
독일 바이헤임 82382 누스바움스트라쎄 4

본호프피터
독일 뮌헨 81667 코메니우스트라쎄 4

카웰존데이빗주니어
미국 펜실배니아주 18929 제미슨 라파에트 드라이브 1727

레즈닉알렉산더
미국 뉴저지주 08540 프린스톤 #5 랭글 코트 109

(74) 대리인 김진환

심사청구 : 있음

(54) 공지된 시퀀스에 대한 검색 장치 및 방법

요약

본 발명은 종래의 기술의 사용 시에 경험하게 되는 것 보다 더 악화되지 않는 진폭 열화 현상을 얻는 동안 하드웨어 요구 조건을 종래 기술의 요구 조건의 1/2로서 감소시키기 위하여 작은 수의 탭을 갖는 유한 임펄스 응답(FIR; Finite Impulse Response) 필터(24)의 사용을 통하여 무선 채널에 걸쳐서 공지된 시퀀스의 수신된 통신을 서로 상관시키는 장치 및 방법에 관한 것이다.

대표도

도 7

명세서

기술분야

본 발명은 상관성에 의하여 수신기 내의 잘 알려진 전송 신호 시퀀스에 대한 검색을 실시하는 경우에 접하게 되는 필요한 타이밍 해상도 대 성능 손실에 관한 것이다. 상기 검색은 전파 경로 검색 중이거나 랜덤 액세스 채널(RACH) 프리앰블 검출 중에 3세대 파트너쉽 프로젝트(3GPP) 광대역 부호 분할 다중 접속(WCDMA) 수신기 내에서 실시된다.

배경기술

본 발명은 통신 시스템의 주파수 분할 듀플렉스(FDD) 버전에 주로 초점을 맞추어서 설명한다. 그러나, 본 발명은 시간 영역 내의 수신 신호의 공지된 전송 시퀀스를 검색하기 위해 임의의 통신 시스템 내에서 거의 모든 공지된 시퀀스 검색에 적용할 수 있다.

수신기에 대하여 공지된 기호들의 시퀀스가 타이밍 지연, 진폭 및 경로 검색에서와 같은 위상에 대하여 채널 추정과 같은 송신기로부터 전송될 수 있는지와; 슬롯형 알로하(Slotted ALOHA)['ALOHA'는 하와이 대학에서 개발되었으며 시분할 다중 접속 기술을 사용해서 위성과 지구 사이의 무선 전송을 행하는 프로토콜이고, 'Slotted ALOHA'는 채널을 시간대별로 나누어서 충돌 위험을 줄이는 것으로 각 사 용자는 시간대의 시작에서만 전송할 수 있다] 다중 접속 충돌 검출 및 RACH 프리앰블 검출과 같은 접속 승인용 신호 전달; 및 타이밍 관계 및 셀 검색에서와 같은 균일한 부호 그룹 할당의 신호 전달의 몇 가지 목적이 존재하고 있다.

특히 저 레벨 신호 전달이 수반되는 경우, 가능한 전송될 수 있는 몇 가지 상이한 공지된 시퀀스가 통상적으로 존재하며, 그 신호 전달 값은 하나가 발견되는 것에 의존한다. 그러므로, 상기 검색은 모든 사용 가능성이 있는 시퀀스이거나 관련된 시퀀스를 통하여 실시될 수 있다. 본 발명은 하나의 시퀀스가 한번에 검색될 수 있는지 여부 또는 상이한 단일 시퀀스에 대한 몇 가지 상이한 검색이 병렬 또는 직렬로 실시될 수 있는지 여부에 대해서 적용할 수 있다.

공지된 시퀀스의 정확한 수신 타이밍과 관련해서는 종종 알려져 있지 않다. 유감스럽게도, 이것은 중요한 파라미터를 정확하게 한다(예컨대, RACH 프리앰블의 경우, 거리 및 이 거리에 따라서 송신기와 수신기 사이의 전파 지연 시간이 알려져 있지 않음). 또한, 상기 전송 타이밍은 셀 검색 내에서와 같이 완전하게 공지되지 않을 수 있거나; 또는 공지된 시퀀스의 수신은 타이밍, 진폭 및 위상에 대하여 상이하게 반복될 수 있지만, 이들 파라미터들은 경로 검색 내에서와 같이 특정 관심 대상이 될 수 있다.

일반적으로, 시퀀스가 수신되는 것이 예상되는 경우 특정 시간 윈도우가 존재하며, 이는 몇몇 전송 시간 관계에 의해 구성되거나, 또는 만약 상기 시퀀스를 규칙적으로 반복해서 전송하였다면 반복 비율을 간단하게 구성한다. 따라서, 수신 측면에 대해, 시간 윈도우 내에서, 통상적으로 연속적인 시간의 예에서 입력되는 수신 신호의 반복적인 상관 관계에 의하여 구성되는 시퀀스에 대한 검색은 이 상관기의 출력 신호의 최대 또는 임계치 비교의 검색에 의한 결과로서 발생한다. 연속적인 시간 예에서 이와 같은 상관성의 동작은 유한 임펄스 응답(FIR) 필터에 대한 계수로서 예상되는 시퀀스를 사용해서 입력 신호의 FIR 필터링으로서 간주될 수 있다. 이것은 검출용 정합 필터를 사용하는 견해로서 라인에서 존재한다.

3GPP 시스템에 있어서, 공지된 기호들의 시퀀스는 제곱근 코사인(RRC; Root Raised Cosine) 형태의 펄스 형상(Pulse Shaping) 필터를 사용해서 전송된다. 수신기측 단에서, 이와 같은 전송 펄스와 정합된 RRC형 필터가 사용된다. 합성곱의 시간 영역에서 양쪽 필터의 결합은 상승 코사인(RC) 형태가 된다. 도 1은 3GPP에 사용되는 것으로서 0.22의 필터 감쇠 계수를 갖는 시간 영역 내의 RC 필터의 임펄스 응답을 나타내며, 최대 진폭으로서 1.0으로 표준화된다. 도 1의 필터에 대한 임펄스 응답의 dB의 진폭 크기는 도 2에 도시하고 있다.

명백히, 만약 기호에 대한 송신 및 수신 타이밍이 완전히 정렬되면, 수신된 신호의 진폭은 최대가 되며, 기호의 구간 Tc의 정수배로 이격된 인접한 기호들의 경우 수신된 신호는 제로이다. 이것은 이들 필터의 유형의 기본 특성 중 하나이고, 이와 같은 필터의 유형이 이 응용 분야에서 적용되는 원인이기도 하다.

만약 정확한 기호의 타이밍이 공지되지 않은 경우라면, 일부 타이밍 오프셋에 의하여 수신은 이루어지지 않고, 이어서 수신된 신호의 진폭은 더 이상 최대가 되지는 않는다. 공지되지 않은 타이밍을 갖는 공지된 시퀀스의 검색에 의하여, 정확한 기호의 타이밍은 통상적으로 만족할 수는 없을 것이다. 따라서, 이와 같은 유 형의 에러는 거의 항상 발생한다.

만약 공지된 시퀀스에 대한 검색이 시간 구간 Tc로 이격되어 실시되는 경우라면, 최대 가능한 타이밍 에러는 Tc/2이고, 그 결과로서 발생하는 진폭 열화는 도 2에 도시된 바와 같이 성능 이유에 대해 금지되는 약 4 dB이다. Tc/2로 이

격되어 실시되는 시퀀스 검색의 경우, 최대 타이밍 에러는 Tc/4이고, 진폭 열화는 94 dB이다.

전술한 사항을 감안해서, Tc/2의 속도로 완전한 상관성을 실시하면, 공지되지 않은 타이밍으로 공지된 시퀀스 검색의 도전에 대해 현재의 방법 내에서 거의 폭넓게 볼 수 있는 방법이다. 그러나, 이러한 방법은 처리 노력에 대하여 최적의 방법은 아니다. 타이밍 부정합에 의해 발생되는 성능 열화의 문제는 기저 대역 처리 체인의 개시단에서 수행되는 단일 오버 샘플링 방법의 사용을 통해 종래 기술에서 해결되고 있다. 이 방법은 오버 샘플링이 사용되지 않는 처리와 비교해서 충분한 양의 추가적인 하드웨어를 필요로 한다.

본 발명은 오버 샘플 속도와 상반된 칩 속도 당 단일 샘플에 대한 칩 속도 처리를 요구하는 고도의 하드웨어를 수행하는 것이 가능하게 된다.

타이밍 에러의 가능성에 대처하기 위하여, 본 발명은 칩 속도 처리 시에 건너 뛰게되는 샘플들을 추정하는 추정 필터로서 FIR 필터 구조를 채용하고 있다. 그 처리가 기호 레벨 상에서 실시됨과 아울러, FIR 필터가 그 계수에 대하여 매우 짧기 때문에, 추가의 하드웨어는 오버 샘플링을 칩 속도로 실시하는 데 필요한 것보다 충분히 더 낮은 것이 요구된다. 검출 성능의 열화는 낮은 수의 탭을 갖는 FIR 필터 구조를 채용하고 있을 때조차도 무시 가능한 한계 주변이 되고, 상기한 필터 구조는 단일 설계이며 실시하는 데에 매우 저렴하다.

따라서, 본 발명은 타이밍 부정합으로 처리하는 데 사용되는 오버 샘플링 기술을 통해 현재와 비교해서 필요한 하드웨어의 저감된 비용 및 유사한 성능을 실현하는 동일한 시간 동안 50 %에 근접함으로써 상관성 처리의 처리 비용을 감소시킨다.

도면의 간단한 설명

도 1은 0.22의 감쇠 계수를 갖는 RC 필터의 시간 영역의 임펄스 응답을 나타내는 그래프이다.

도 2는 도 1의 필터의 dB의 진폭 크기를 나타내는 그래프이다.

도 3은 본 발명의 필터를 갖는 RC 펄스의 합성곱을 나타내는 그래프이다.

도 4는 최초의 상관 결과 및 추정된 상관 결과를 갖는 본 발명의 방법의 전체 최대 감쇠량의 dB의 진폭 크기의 비교를 나타내는 그래프이다.

도 5는 타이밍 동기화를 실현하기 위한 시스템의 블록도이다.

도 6은 현재 사용되고 있는 '브루트 포스(brute force)' 기술을 설명하는 데 유용한 블록도이다.

도 7은 본 발명의 기술을 설명하는 데 유용한 블록도이다.

도 8은 본 발명의 다른 실시예를 설명하는 도면이다.

실시예

바람직한 실시예의 상세한 설명

이하, 본 발명을 첨부 도면을 참조하여 설명하는데, 전체 도면에 걸쳐서 동일한 구성 요소에는 동일한 참조 번호를 사용해서 나타낸다.

전술한 배경 기술의 설명에서, 상관성 오프 시간을 실시할 때의 공지된 시퀀스에 대한 검색 시에, 그 검색에 따라 발생되는 진폭은 타이밍 지연에 의존하는 RC 펄스를 판독할 수 있다고 하는 점에 유의할 필요가 있다. 공지된 시퀀스가 단일의 디락(dirac) 펄스의 자동 상관 함수를 갖는 소망의 특성을 갖는 것을 가정하며, 상기 디락 펄스는 단지 근사치이다. 실제로, 이와 같은 자동 상관은 정확한 평가가 고려될 필요성이 있지만, 본원 명세서에서 설명의 간소화를 위해서 무시될 수 있는 정확하게 공지된 시퀀스/스크램블링 부호에 의존하는 것 외에 측대파(sidelobe)를 포함한다.

그러므로, 만약 시간(예컨대, Tc) 내에서 서로 이격된 공지된 시퀀스에 대한 상관성이 실시되면, RC 펄스의 샘플링 반복이 이들 상관성 결과의 시퀀스에서 볼 수 있다.

정확한 온 타임 상관성이 드물게 발생하는 경우에, 이것은 최대가 될 수 있고, 어떤 측파대도 볼 수 없다. 몇몇 타이밍 오프셋을 나타내는 일반적인 경우에, 하나의 최대값이 관측될 수 있고, 인접한 상관성 결과로서 상기 RC 펄스에 따라 Tc에서 샘플링된 양 및 음의 측파대가 관측될 것이다.

상관성 결과가 1/Tc의 비율로 계산되는 것이 바람직하지만, Tc/2의 타이밍 오프셋의 경우 4 dB의 손실을 받는 것을 피하는 것이 바람직하기 때문에, 본 발명은 그 손실 회피에는 실패하지만 측파대를 수집함과 동시에 구조적으로 결합함으로 써 사용 가능한 측파대에 대하여 Tc/2의 추가적인 타이밍 오프셋에서 원하는 상관성 결과 값을 추정하는 것이 시도된다. 이에 따라, 양의 측파대는 양의 중량과 결합될 수 있고, 음의 측파대는 음의 중량과 결합될 수 있다.

보다 정확하게 중량을 유도하기 위하여, 강한 측파대들은 증폭을 위해 사용될 수 있고, 약한 측파대들은 최대 비율의 결합 이론(즉, 정합 필터)에 의해 감쇠를 위해 사용될 수 있다. 샘플링된 RC 형태인 상관성 결과의 반복에 있어서, 이 신호에 정합된 FIR 필터가 적용되고, 이어서 상기 필터는 또한 필터의 샘플링된 RC 형태가 된다.

온 타임의 경우 및 1/Tc를 갖는 샘플링의 경우, FIR 필터의 임펄스 응답은 단일 디락 펄스이고, 그에 따라 추가적인 동작은 필요하지 않게 된다. Tc/2 편이된 경우 및 1/Tc를 갖는 샘플링의 경우, FIR 필터는 Tc = N + 1/2(여기서, N은 모든 정수임)의 시간 예로 샘플링된 RC 시간 펄스이다.

본 발명은 상관 필터인 공지된 시퀀스와 정합된 정합 필터 외에, RC 필터인 전체 공지된 송신 필터 체인에 정합된 정합 필터에 적용된다. Tc = N + 1/2(여기서, N은 모든 정수임)의 시간 예로 샘플링된 RC 펄스와 같은 계수를 갖는 상기한 필터는 무한 길이이고, 그에 따라 절단 기능이 필요하게 된다. 4 개의 계수($a_0, \cdots, a_3$)의 길이에 대해 필터의 절단을 가정하면, $a_0 = a_3 = RC(t=1.5) = -0.1914$ 이고, $a_1 = a_2 = RC(t=0.5) = 0.6294$ 이다(여기서, t는 Tc로 표준화됨). 만약 계산된 상관 결과인 cr(t)가 일부 지연 시간 t = 0, 1, 2, 3에서 사용 가능하면, cr(1.5) 의 양호한 추정 값은 사용 가능한 상관 결과를 통하여 4 탭의 FIR 필터를 사용하여 이하의 수학식 1과 같이 구성될 수 있다:

수학식 1

$$cr(1.5) = \sum_{n=0}^{3} a_n cr(n)$$

이 방법을 사용하면, 원하는 중심 값이 되는 임의의 4 개의 주변 상관성으로부터 추정될 수 있고, (비정수이지만 정수 + 1/2 Tc 타이밍 오프셋이기 때문에) 사용 가능하지 않지만, 타이밍 에러와 그에 따라 발생하는 진폭 감쇠를 감소시키기 위해 소망의 상관성이 발생한다.

필터 길이가 절단되기 때문에, 정확한 계산이 없는 추정이 존재한다. 또한, RC 펄스가 1/2(2*Tc) 보다 더 크지만 1.2 2/(2*Tc) 보다 작은 단면 주파수 대역폭을 갖기 때문에, 1/Tc를 사용해서 그 샘플 속도로서 하부 샘플링되는 사실로부터 보다 큰 손실이 발생한다. 또한, 사용된 추정 필터의 대역폭은 1/(2*Tc) 보다 작다. 2/Tc 내지 4/Tc의 해상도를 확장시키기 위해 하나의 실례가 요구될 수 있고, 대역폭 발생이 관련되지 않는 점에 주목할 필요가 있다. 그러나, 바람직한 실시예의 분야가 존재하지 않기 때문에, RC 펄스를 1/Tc 속도로 샘플링하는 것(즉, 1/Tc 속도로 초기 상관성을 실시한 후, 2/Tc 속도로 취하기 위해 나머지 값을 추정함)은 본 발명에서 실시된다.

또한, 시퀀스 검색 목적으로, RC형 전체 펄스 형상 필터 체인의 본래의 특성[제로와는 다른 N에 대해 N배 Tc에서 영 교차(Zero Crossing)에 의하여 비부호 상호 간 간섭(non-interSymbol interference)(ISI)]을 유지하는 것은 필수 과정은 아니다. 그러므로 최대치 검출 성능이 의사 랜덤 타이밍 오프셋으로부터 가능한 한 독립적이 되도록 모든 타이밍 오프셋에 대해 하이 피크치(high peak)를 실현하는 것은 이 응용 분야에 있어서 중요하다.

전술한 바와 같이, 본 발명은 1/Tc로 이격된 시간 예에서 사용 가능한 계산된 상관 결과로 적용되는 4 탭의 FIR 필터를 바람직하게 이용하여, 중간 상관 값을 추정함으로써, 상기 상관 결과의 타이밍 해상도를 2/Tc로 증가시킨다. 다음에, 임계치 비교 또는 최대 검색과 같은 임의의 연속적인 처리는 그들이 2/Tc의 속도로 브루트 포스 완전 상관에 의하여 마치 계산되는 것처럼 2/Tc의 속도로 사용 가능한 이들 상관 결과에 적용된다.

도 5는 디락 펄스(12)가 시퀀스 FIR 필터(14)를 통하여 채널부(16)를 형성하는 제곱근 코사인(RRC) FIR 필터(18)에 인가되는 시스템 모델(10)을 도시하고 있다. 수신 단에서, 제곱근 코사인(RRC) FIR 필터(20)는 송신 신호를 수신하며, 이 수신측 RRC FIR 필터(20)는 송신 펄스와 정합된다. 상기 RRC FIR 필터(18, 20)의 결합은 상승 코사인(RC)형 필터로서 기능한다. 본 발명의 신규의 양태는 신호 처리 체인 내에 공지된 시퀀스 검출기(22)를 이용하는 점에 있다. 보간 이후에, 후처리(post-processing), 예컨대 최대 검색 또는 임계치 검출은 종래의 장치와 동일한 방식으로 공지된

시퀀스 검출기(22)의 단에서 실시된다. 신호 처리 체인으로부터 FIR 필터 구조의 생략은 심각한 성능 열화를 경험하거나 주요 칩 속도 처리의 복잡도를 2배로 할 수 있는 것에 대하여 상관성에 의한 공지된 시퀀스를 검색할 수 있 다.

도 6은 '브루트 포스(brute force)' 방법을 도시하고 있는데, 동 도면에서 공지된 시퀀스 검출기(22)는 칩 당 2개의 샘플 속도로 입력 신호를 수신하고, 그 수신된 입력 신호의 출력을 최대 검색 검출기(25)에 공급하며, 또한 칩 당 2개의 샘플 속도로 동작하는 상관기 유한 임펄스 응답(FIR) 필터(24)를 포함하고 있다.

이와 비교해서, 도 7에 도시된 본 발명의 신규의 방법은 칩 당 1개의 샘플 비율로 시퀀스 상관기 FIR 필터(24)에 입력 신호를 공급한다. 또한, 칩 당 1개의 샘플 비율로 수신된 입력 신호의 출력은 바람직한 실시예에서 4 탭의 FIR 필터인 추정 필터(24) 뿐만 아니라 멀티플렉서(28)에 직접 인가된다.

신호는 칩 당 1개의 샘플 비율로 상기 FIR 필터(24)에 인가되고, 또한 칩 당 1개의 샘플 비율로 수신된 입력 신호의 출력은 추정 FIR 필터(26)에 의하여 처리된다.

멀티플렉서(28)는 칩 당 2개의 샘플 비율로 최대 검색/검출 조작을 실시하는 최대 검색/검출기(25)에 2 개의 신호 스트림과 이 스트림들의 다른 통로를 수신한다.

이 응용 분야에 대한 4 탭의 FIR 필터링의 성능 추정은 이하에서 설명한다. 필터에 대한 제안된 계수를 온 타임(즉, 3 Tc/2 오프의 경우, 1/Tc 샘플링) 신호에 대해서 필터(1.0의 최대 진폭을 가정함)의 내부로 샘플링된 RC 펄스 자체로서 취함으로서, 관련 계수로 곱해지는 탭 당 신호는 이하의 수학식 2와 동일하게 된다.

수학식 2

$$cr(n) = RC(n-1.5)$$

보간 필터는 상승 코사인(RC) 펄스와 정합된 정합 필터로서 고려될 수 있다. 이 펄스가 무한 값이기 때문에, 이상적인 필터도 또한 무한 값이 될 수 있다. 상기 필터를 4개의 탭으로 제한함으로써, 평균 제곱 오차를 최소화하는 것과 같이 공지된 방법을 사용하여 계수의 추가적인 최적화가 가능하게 된다. 그러나, 그 이득 개선점은 0.1 dB의 검출 감도 이상이 되지는 않는다.

수학식 1에 수학식 2를 대입하고 전술한 계수들을 사용해서, 수학식 1의 cr(1.5)은 이하의 수학식 3과 같이 추정된다.

수학식 3

$$cr'(1.5) = \sum_{n=0}^{3} (a_n)^2$$

이 경우, cr'(1.5) = 0.8656은 시간 t = 0, 1, 2, 3(즉, 4개의 주변 시간)에 대해서 cr(t)가 없이 추정된 t = 1.5에서 최대치의 추정 값이다. 이것은 추정 값의 최대치에 대해서 -1.25 dB = 20log(0.8656)의 손실이다. 수학식 3의 결과는 필터가 그 입력에서 백색 잡음(white noise) 신호를 인가할 수 있는 에너지 배율을 나타낸다. 이것은 그 필터의 입력에서의 백색 잡음이 출력에 대해 -0.63 dB = 10log(0.8656)에 의하여 감쇠되는 것을 의미한다.

가능한 작게 감쇠되는 추정 값에 대한 최대치를 얻는 동시에, 증폭되거나 감쇠되는 것으로부터 백색 잡음을 피하는 것이 바람직하기 때문에, FIR 필터의 전체 계수 세트는 1/sqrt(cr'(1.5)) = 1/sqrt(0.8656) = 1.0749에 의해 스케일링된다. 다음에, 새로운 계수 세트는 $b_0 = b_3$ = RC(t=1.5)/sqrt(cr'(1.5)) = -0.2057이고, $b_1 = b_2$ = RC(t=0.5)/sqrt(cr'(0.5)) = 0.6765이다.

이와 같은 필터 설계는 필터를 통과하는 경우에 백색 잡음 신호의 에너지를 변화시키지 않을 것이다. 그러나, 새로운 치수의 필터 계수를 갖는 추정 결과는 cr'(1.5) = sqrt(0.8656) = 0.9304의 값만을 달성할 것이다. 이하에서는 최대치의 나머지 감쇠는 -0.63 dB = 20log(sqrt(0.8656))으로 감소된다. 따라서, 이와 같은 -0.63 dB의 감쇠는 최대치에서 신호 대 잡음비(SNR)의 열화와 동일하다.

1/Tc로 상관된 값으로부터의 트루 타이밍(true timing) 오프셋이 Tc/2와 동일하면, 본 발명의 새롭게 스케일링된 추정 필터에 대하여 얼마나 많은 감쇠가 발생하는지를 설명하고 있다. 이와 같은 경우는 매우 드문 현상이고, 일반적으로 타이밍 오프셋은 상이하며 의사 랜덤한 현상이다. 따라서, 본 발명의 필터 추정 방법에 대해 상이한 타이밍 오프셋의 영향의 고려가 이하에서 제공할 것이다. 이것은 필터를 갖는 RC 필터의 합성곱이 관측되는 경우에 가능하게 된다. 그 결과를 도 3에 나타낸다.

추정된 상관 결과와 함께 최초의 상관 결과를 갖는 본 발명의 방법의 전체 최대 감쇠의 dB의 진폭 크기 사이의 차이는 도 4에 공통의 도면으로 도시하고 있다. 도 4에 도시된 바와 같이, 본 발명의 방법에 대한 최대 감쇠는 1.15 dB이고, 이는 Tc/2의 속도(0.94 dB)로 실시되는 브루트 포스 상관 계산보다 더 크지는 않게 된다.

4 탭의 FIR 추정 필터의 사용은 '브루트 포스' 방법을 실시하기 위해 이용된 하드웨어의 50% 정도의 감소를 가져오는 동안 상기 '브루트 포스' 방법의 성능과 동등한 성능을 제공한다.

FIR 추정 필터(26) 내에 보다 많은 수의 탭들이 제공될 수 있을 지라도, 필터 성능의 이득 개선점은 추가의 탭을 포함시킴으로서 상당히 드롭된다. 그러나, 탭의 수를 증가시킴으로써, 필터에 대한 복잡도의 부가 뿐만 아니라 이 필터를 통한 지연을 증가시킨다. 따라서, 전체 탭의 수는 4개가 바람직할 수 있지만, 2 내지 20 개의 범위 내에서 의미심장하게 나타낼 수 있다. 바람직한 수의 범위는 2 내지 10이지만, 가장 바람직한 범위는 2 내지 4이다.

성능 대 처리 노력을 최적화하기 위해서는 본 발명의 이러한 보간 방법의 몇 가지 변형이 존재한다:

- 필터 탭의 수를 변화시킨다.

- Tc로 서로 이격된 참 계산 값을 벗어난 Tc/2로 이격된 1 이상의 추정값을 사용한다(예컨대, 그 사이에 Tc/3 및 2개의 탭의 필터링으로 이격된 2개의 추정 값을 사용함).

- 도 8은 하나 이상의 FIR 추정 필터를 사용하는 구성의 일 실시예를 도시하는 도면이다. 예컨대, 2개의 추정 필터(26-1, 26-2)를 사용하는 것을 가정하면, 이들 추정 필터로부터의 출력은 시퀀스 상관기 FIR 필터(24)로부터의 출력과 함께 도 7에 도시된 멀티플렉서(28)와 상이한 멀티플렉서(28')에 인가되며, 26-1, 26-2, 24 로부터의 출력은 샘플 비율의 3배의 비율로 동작하는 최대 검색 검출기(25)로 순차 방식으로 공급된다. 여기에 제공된 실시예에 있어서, FIR 추정 필터(26-1, 26-2)는 2개의 탭의 FIR 추정 필터일 수 있다. 원하는 경우라면, 샘플 비율의 N+1 배의 비율로 동작하는 최대 검색 검출기(25)로 출력이 순차 공급되는 보다 많은 수의 추정 필터(26)가 사용될 수도 있는데, 여기서, N은 사용되는 추정 필터의 수와 동일하다. 보다 많은 수의 추정 필터를 사용하는 이득 성능 개선점이 또한 상당히 감쇠되고, 최대 수의 추정 필터(26)는 바람직하게 4를 초과하지 않는 점에 주목할 필요가 있다.

요약하면, 본 발명은 최초의 상관성의 해상도를 증가시키기 위해 비교되는 매우 작은 별도의 처리에 의해 시간 영역을 통한 극도의 처리 헝그리 상관(processing-hungry correlation)의 타이밍 해상도를 증가시키는 추정 값을 사용하는 것을 제안한다.

(57) 청구의 범위

청구항 1.

동기화를 행하기 위해 공지된 시퀀스를 갖는 수신 신호를 검출하는 방법으로서,

(a) 상기 수신 신호를 예상되는 공지된 시퀀스와 정합된 유한 임펄스 응답(FIR) 상관 시퀀스 필터에 통과시키는 단계와;

(b) 상기 단계 (a)에서 입수된 신호를, 주어진 칩 속도에서의 칩 속도 처리(chip rate processing) 이전에 볼 수 있는 신호 펄스와 정합된 제2 FIR 필터에 통과시키는 단계와;

(c) 중간 결과의 후처리 간섭 및 비간섭 결합을 실시하는 단계와;

(d) 상기 단계 (c)에서 입수된 신호에 대한 임계치 비교를 상기 주어진 칩 속도와 상이한 칩 속도로 실시하는 단계

를 포함하는 수신 신호 검출 방법.

청구항 2.

제1항에 있어서, 상기 단계 (d)는 상기 주어진 칩 속도의 2배로 실시되는 것인 수신 신호 검출 방법.

청구항 3.
제1항에 있어서, 상기 단계 (b)는 주어진 수의 탭을 갖는 FIR 필터를 제공하는 단계를 포함하는 수신 신호 검출 방법.

청구항 4.
제3항에 있어서, 상기 단계 (b)는 2 내지 20개 범위 내의 탭의 수를 갖는 FIR 필터를 제공하는 단계를 포함하는 수신 신호 검출 방법.

청구항 5.
제4항에 있어서, 상기 단계 (b)는 양호하게는 4 내지 10개의 탭을 갖는 FIR 필터를 제공하는 단계를 포함하는 수신 신호 검출 방법.

청구항 6.
제5항에 있어서, 가장 양호한 범위의 탭의 수는 2 내지 4인 것인 수신 신호 검출 방법.

청구항 7.
제6항에 있어서, 상기 단계 (b)는 계수들(a_A, a_2, a_3, a_4)을 갖는 4 개의 탭을 제공하는 단계를 포함하는데, 여기서, 상기 계수들은 가능한 작은 추정 값에 대한 최대치를 감쇠시키는 동시에, 백색 잡음이 증폭되거나 감쇠되지 않도록 하기 위하여 $a_0 = a_3$ = RC(t=1.5) = -0.1914 이고, $a_1 = a_2$ = RC(t=0.5) = 0.6294인 것인 수신 신호 검출 방법.

청구항 8.
제6항에 있어서, 상기 단계 (b)는 계수들(b_1, b_2, b_3, b_4)을 갖는 4 개의 탭을 제공하는 단계를 포함하는데, 여기서, 상기 계수들은 가능한 작은 추정 값에 대한 최대치를 감쇠시키는 동시에, 백색 잡음이 증폭되거나 감쇠되지 않도록 하기 위하여 $b_0 = b_3$ = RC(t=1.5)/sqrt(cr'(1.5)) = -0.2057이고, $b_1 = b_2$ = RC(t=0.5)/sqrt(cr'(0.5)) = 0.6765인 것인 수신 신호 검출 방법.

청구항 9.
제1항에 있어서,

(e) 상기 단계 (a)와 단계 (b)에서 입수된 신호를, 상기 단계 (c)를 실시하기 전에 다중화(multiplexing)하는 단계를 더 포함하고,

상기 단계 (c)는 상기 단계 (a)와 단계 (b)에서 입수된 신호에 대한 임계치 비교를 교대로 실시하는 단계를 포함하는 수신 신호 검출 방법.

청구항 10.
제1항에 있어서, 상기 단계 (b)는 1/Tc의 속도로 실시되고, 상기 단계 (d)는 2/Tc의 속도로 실시되며, 여기서 상기 1/Tc는 칩 속도인 것인 수신 신호 검출 방법.

청구항 11.
제1항에 있어서, 상기 단계 (b)는 2/Tc의 속도로 실시되고, 상기 단계 (d)는 4/Tc의 속도로 실시되며, 여기서 상기 1/Tc는 칩 속도인 것인 수신 신호 검출 방법.

청구항 12.
제1항에 있어서, 상기 단계 (b)는 N/Tc의 속도로 실시되고, 상기 단계 (d)는 2N/Tc의 속도로 실시되며, 여기서 상기 1/Tc는 칩 속도인 것인 수신 신호 검출 방법.

청구항 13.
동기화를 행하기 위해 공지된 시퀀스를 갖는 신호를 상관시키는 장치로서,

상기 공지된 시퀀스와 정합된 시퀀스 상관 유한 임펄스 응답(FIR) 필터와;

상기 시퀀스 상관 FIR 필터로부터의 최초의 신호에 대한 칩 속도 처리 동작 이전의 펄스와 정합된 유한 임펄스 응답(FIR) 추정 필터와;

최대치 검출을 위해 상기 FIR 추정 필터로부터의 상기 신호에 대해 동작하는 임계치 검출기

를 포함하는 신호 상관 장치.

청구항 14.
제13항에 있어서, 상기 임계치 검출기는 상기 수신 신호의 칩 속도의 2배로 동작하는 것인 신호 상관 장치.

청구항 15.
제13항에 있어서, 상기 FIR 추정 필터는 복수 개(N 개)의 탭을 가지며, 여기서 N = 20인 것인 신호 상관 장치.

청구항 16.
제15항에 있어서, N = 4인 것인 신호 상관 장치.

청구항 17.
제13항에 있어서, 상기 펄스는 광대역 부호 분할 다중 접속 시스템용 제곱근 코사인 펄스인 것인 신호 상관 장치.

청구항 18.
제13항에 있어서, 상기 FIR 추정 필터는 상기 시퀀스 상관 FIR 필터에 연결 된 몇 개의 정합 필터를 포함하는 신호 상관 장치.

청구항 19.
공지된 시퀀스 및 주어진 칩 속도를 갖는 수신 신호를 동기화하는 방법으로서,

(a) 다중 탭의 유한 임펄스 응답(FIR) 필터를 제공하는 단계와;

(b) 상기 FIR 필터의 계수 세트를 스케일링하는 단계와;

(c) 상기 주어진 칩 속도 보다 더 큰 사전 결정된 칩 속도로 상기 FIR 필터를 통과하는 신호를 샘플링하는 단계

를 포함하는 수신 신호 동기화 방법.

청구항 20.
제19항에 있어서, 상기 단계 (c)는 주어진 칩 속도의 2배로 실시되는 것인 수신 신호 동기화 방법.

청구항 21.
공지된 시퀀스 및 주어진 칩 속도를 갖는 수신 신호를 검출하는 방법으로서,

(a) 상기 신호를 시퀀스 상관용 유한 임펄스 응답(FIR) 필터에 통과시키는 단계와;

(b) 상기 단계 (a)에서 입수된 신호를, n 개의 유한 임펄스 응답(FIR) 추정 필터에 통과시키는 단계와;

(c) 상기 단계 (a)와 단계 (b)에서 입수된 신호를 N+1 배의 칩 속도로 동작하는 최대 검색/검출기에 순차적으로 결합하는 단계

를 포함하는 수신 신호 검출 방법.

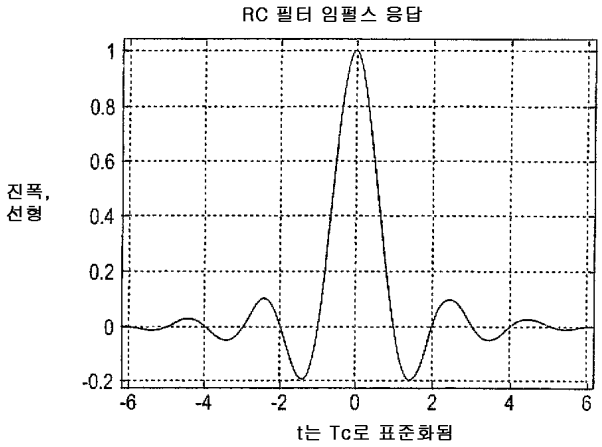
청구항 22.
제21항에 있어서, N = 1일 때, 상기 단계 (b)는 4개의 탭의 FIR 필터를 제공하는 단계를 포함하는 수신 신호 검출 방법.

청구항 23.
제21항에 있어서, N = 2일 때, 상기 단계 (b)는 제1 및 제2의 2개의 탭의 FIR 필터를 제공하는 단계를 포함하는 수신 신호 검출 방법.

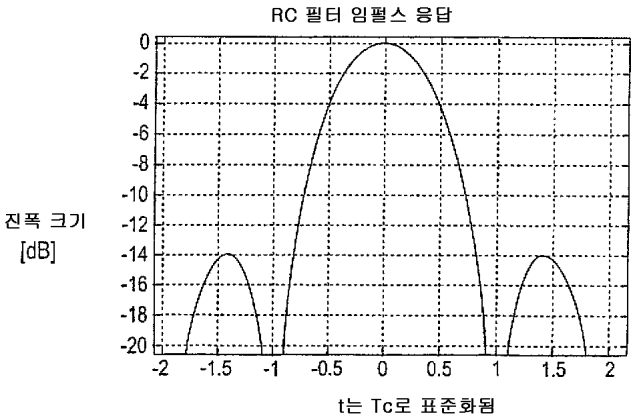
청구항 24.
제21항에 있어서, 상기 단계 (b)는 상기 칩 속도로 동작하도록 상기 FIR 필터를 배열하는 단계를 포함하는 수신 신호 검출 방법.

도면

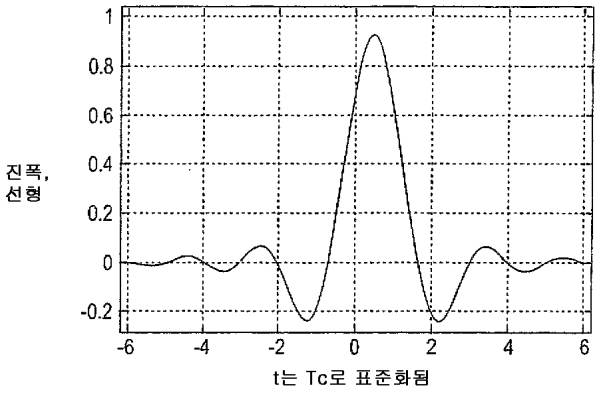
도면1



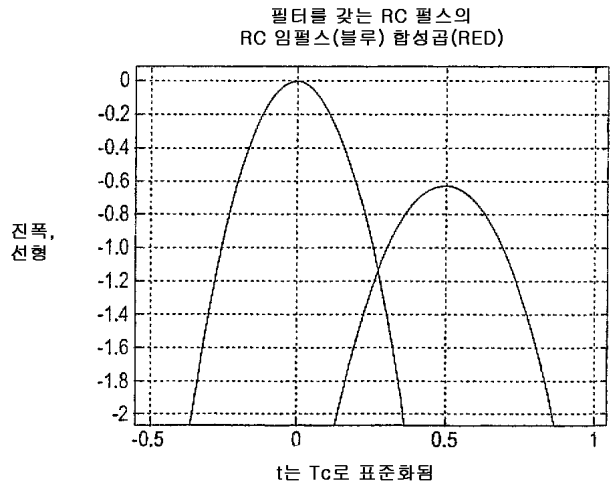
도면2



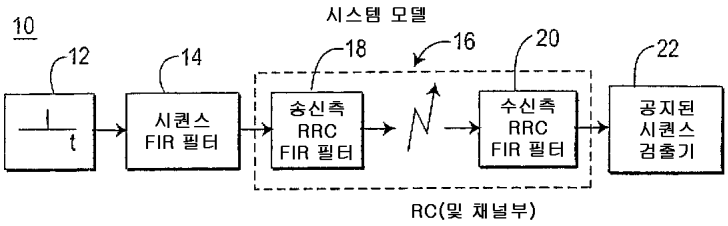
도면3



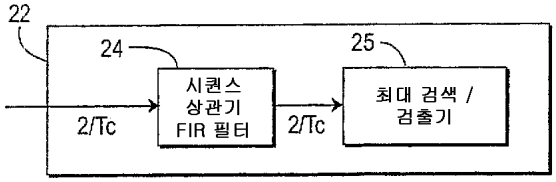
도면4



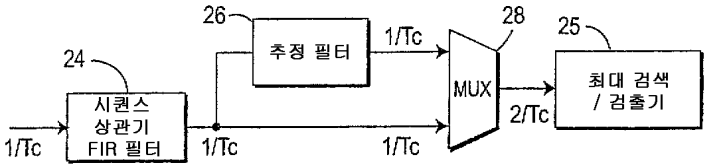
도면5



도면6



도면7



도면8