

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-220632
(P2012-220632A)

(43) 公開日 平成24年11月12日(2012.11.12)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H193
G09G 3/20 (2006.01)	G09G 3/20 624B	5C006
G02F 1/133 (2006.01)	G09G 3/20 621B	5C080
	G09G 3/20 624C	
	G09G 3/20 623D	

審査請求 未請求 請求項の数 8 O L (全 25 頁) 最終頁に続く

(21) 出願番号 特願2011-84628 (P2011-84628)
(22) 出願日 平成23年4月6日 (2011.4.6)

(71) 出願人 000002369
セイコーエプソン株式会社
東京都新宿区西新宿2丁目4番1号
(74) 代理人 110000752
特許業務法人朝日特許事務所
(72) 発明者 佐々木 仁
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
(72) 発明者 水迫 和久
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
Fターム(参考) 2H193 ZA04 ZA07 ZB07 ZB09 ZC16
ZC22 ZC24 ZD23 ZF17 ZF18
ZH04 ZH09

最終頁に続く

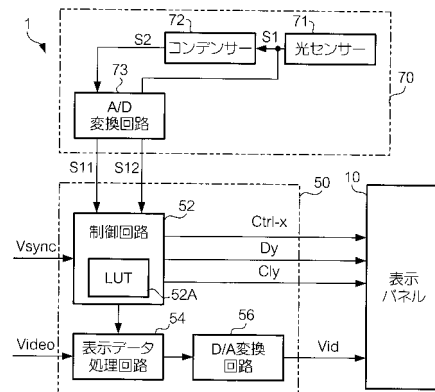
(54) 【発明の名称】 電気光学装置、電気光学装置の制御方法および電子機器

(57) 【要約】

【課題】調整用の画像を表示しなくともフリッカーの発生を抑えられるようにする。

【解決手段】光センサー71は、表示パネル10の明るさを検知する。制御回路52は、光センサー71から出力される信号S1から表示パネル10の明るさを検知し、コンデンサー72で信号S1の直流成分をカットした信号から画素が正極性電圧を保持している時の実効電圧と負極性電圧を保持している時の実効電圧に差を得る。制御回路52は、実効電圧の差が閾値以上となると、実効電圧の差が小さくなるように対向電極に印加する電圧を制御する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

複数の走査線と複数のデータ線との交差に対応してそれぞれ設けられ、各々は、前記走査線が選択されたときに、前記データ線に供給されたデータ信号の電圧に応じた階調となる画素を備えた表示領域を有し、該画素は、前記データ信号が印加される画素電極と、前記画素電極に対向する対向電極と、前記画素電極と前記対向電極との間に電気光学材料を挟持する電気光学装置であって、

前記画素の階調に応じた電圧であって所定の電位を基準として高位である正極性の電圧を前記データ信号として当該画素に対応するデータ線に供給する正極性フィールドと、前記画素の階調に応じた電圧であって所定の電位を基準として低位である負極性の電圧を前記データ信号として当該画素に対応するデータ線に供給する負極性フィールドのそれぞれにおいて、前記複数の走査線を所定の順番で選択する走査線駆動回路と、

前記正極性フィールドで一の前記走査線が選択された場合に、当該一の前記走査線に位置する画素に対し、当該画素の階調に応じた電圧を前記データ信号として当該画素に対応するデータ線に供給し、前記負極性フィールドで前記一の前記走査線が選択された場合に、前記一の前記走査線に位置する画素に対し、当該画素の階調に応じた電圧を前記データ信号として当該画素に対応するデータ線に供給するデータ線駆動回路と、

前記表示領域の明るさを検知して該明るさを表す信号を生成し、当該信号の直流成分を表す第 1 信号と、当該信号の交流成分を表す第 2 信号を生成する検出回路と、

前記検出回路が生成した第 2 信号の波形の波高が、前記検出回路が生成した第 1 信号に応じて定まる閾値以上である場合、当該波高が当該閾値未満となるように前記画素に対して前記正極性フィールドで印加される電圧の実効電圧と、前記負極性フィールドで印加される電圧の実効電圧との差を制御する制御回路

を備えることを特徴とする電気光学装置。

【請求項 2】

前記制御回路は、

前記第 1 信号に応じて定まる前記閾値を少なくとも 3 つ有し、

前記第 1 信号の値が予め定められた第 1 設定値未満である場合には、前記閾値を第 1 閾値とし、

前記第 1 信号の値が前記第 1 設定値より大きい予め定められた第 2 設定値未満であり且つ前記第 1 設定値以上である場合には、前記閾値を前記第 1 閾値より大きい第 3 閾値とし、

前記第 1 信号の値が前記第 2 設定値以上である場合には、前記閾値を前記第 1 閾値より大きく且つ前記第 3 閾値より小さい第 2 閾値とすること

を特徴とする請求項 1 に記載の電気光学装置。

【請求項 3】

前記制御回路は、前記第 2 信号の波高および前記第 1 信号から前記閾値を定めることを特徴とする請求項 1 に記載の電気光学装置。

【請求項 4】

前記制御回路は、前記対向電極に印加される電圧を制御することにより、前記画素に対して前記正極性フィールドで印加される電圧の実効電圧と、前記負極性フィールドで印加される電圧の実効電圧との差を制御すること

を特徴とする請求項 1 乃至請求項 3 のいずれかに記載の電気光学装置。

【請求項 5】

前記制御回路は、前記正極性の電圧の印加時間と前記負極性の電圧の印加時間の比を制御することにより、前記画素に対して前記正極性フィールドで印加される電圧の実効電圧と、前記負極性フィールドで印加される電圧の実効電圧との差を制御すること

を特徴とする請求項 1 乃至請求項 3 のいずれかに記載の電気光学装置。

【請求項 6】

前記制御回路は、前記対向電極に印加される電圧と、前記正極性の電圧の印加時間と前

10

20

30

40

50

記負極性の電圧の印加時間の比を制御することにより、前記画素に対して前記正極性フィールドで印加される電圧の実効電圧と、前記負極性フィールドで印加される電圧の実効電圧との差を制御すること

を特徴とする請求項 1 乃至請求項 3 のいずれかに記載の電気光学装置。

【請求項 7】

複数の走査線と複数のデータ線との交差に対応してそれぞれ設けられ、各々は、前記走査線が選択されたときに、前記データ線に供給されたデータ信号の電圧に応じた階調となる画素を備えた表示領域を有し、該画素は、前記データ信号が印加される画素電極と、前記画素電極に対向する対向電極と、前記画素電極と前記対向電極との間に電気光学材料を挟持する電気光学装置の制御方法であって、

10

正極性および負極性フィールドのそれぞれにおいて前記複数の走査線を所定の順番で選択し、

前記正極性フィールドで一の前記走査線が選択された場合に、当該一の前記走査線に位置する画素に対し、当該画素の階調に応じた電圧であって、所定の電位を基準として高位である正極性または低位である負極性のいずれか一方の極性の電圧を前記データ信号として当該画素に対応するデータ線に供給し、

前記負極性フィールドで前記一の前記走査線が選択された場合に、前記一の前記走査線に位置する画素に対し、当該画素の階調に応じた電圧であって、前記正極性または前記負極性のいずれか他方の極性の電圧を前記データ信号として当該画素に対応するデータ線に供給し、

前記表示領域の明るさを検知して該明るさを表す信号を生成し、当該信号の直流成分を表す第 1 信号と、当該信号の交流成分を表す第 2 信号を生成し、

20

前記第 2 信号の波形の波高が、前記第 1 信号に応じて定まる閾値以上である場合、当該波高が当該閾値未満となるように前記画素に対して前記正極性フィールドで印加される電圧の実効電圧と、前記負極性フィールドで印加される電圧の実効電圧との差を制御すること

を特徴とする電気光学装置の制御方法。

【請求項 8】

請求項 1 乃至請求項 6 のいずれかに記載の電気光学装置を有することを特徴とする電子機器。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電気光学装置におけるフリッカーの発生を抑える技術に関する。

【背景技術】

【0002】

液晶表示装置に用いられる液晶素子は、2つの電極で液晶を挟持する構成となっているが、直流成分が印加されると液晶が劣化してしまう。このため、液晶表示装置では、液晶素子を交流駆動するのが一般的である。ただし、交流駆動するだけでは、液晶に直流成分が印加される場合がある。具体的には、液晶表示装置においては、液晶層を挟む画素電極基板と、共通電極基板は物理的な構造が異なっており、共通電極から見て高位である正極性電圧が印加された場合と、共通電極から見て低位である負極性電圧が印加された場合とで、電極と配向膜との界面や配向膜と液晶層などの界面における抵抗値が異なってしまう。これにより、液晶表示装置においては、正極性電圧の印加時と負極性電圧の印加時とで液晶層への実効電圧が等しくても電流量が異なることとなり、電荷の移動量に非対象性が生じる。また、この電流量の非対称性により、液晶内部の電荷に偏りが生じ、電荷の偏りによって内部電界が発生する。この内部電界の影響により、実際に液晶層に印加される電圧は駆動電圧の極性によって非対称となり、液晶層に直流電圧成分が印加される。

40

【0003】

液晶層にこの直流成分が印加されるとフリッカーが生じることとなるため、フリッカーを抑えるために共通電極の電圧を調整する技術がある。例えば特許文献 1 に開示されてい

50

る液晶表示装置は、液晶素子に正極性電圧を印加した時の輝度と負極性電圧を印加した時の輝度との差に基づいて共通電極の電圧を調整する。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2010-197928号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

特許文献1に開示された液晶表示装置は、入力される画像が表示されるアクティブエリアの外側に光センサーを備えた画素を備えており、共通電極の電圧を調整する際には調整用の画像を光センサーを備える画素に表示させ、光センサーで画素の輝度を検出する。しかし、このような構成であると、光センサーを備えた液晶素子をアクティブエリアとは別に設けることとなり、装置の構造が複雑になる。また、アクティブエリアの表示とは別に調整用の画像を表示する必要がある。

10

【0006】

本発明は、上述した事情に鑑みてなされたもので、その目的の1つは、調整用の画像を表示しなくともフリッカーの発生を抑えられるようにすることにある。

【課題を解決するための手段】

【0007】

上記目的を達成するために、本発明に係る電気光学装置は、複数の走査線と複数のデータ線との交差に対応してそれぞれ設けられ、各々は、前記走査線が選択されたときに、前記データ線に供給されたデータ信号の電圧に応じた階調となる画素を備えた表示領域を有し、該画素は、前記データ信号が印加される画素電極と、前記画素電極に対向する対向電極と、前記画素電極と前記対向電極との間に電気光学材料を挟持する電気光学装置であって、前記画素の階調に応じた電圧であって所定の電位を基準として高位である正極性の電圧を前記データ信号として当該画素に対応するデータ線に供給する正極性フィールドと、前記画素の階調に応じた電圧であって所定の電位を基準として低位である負極性の電圧を前記データ信号として当該画素に対応するデータ線に供給する負極性フィールドのそれぞれにおいて、前記複数の走査線を所定の順番で選択する走査線駆動回路と、前記正極性フィールドで一画素の走査線が選択された場合に、当該一画素の走査線に位置する画素に対し、当該画素の階調に応じた電圧を前記データ信号として当該画素に対応するデータ線に供給し、前記負極性フィールドで前記一画素の走査線が選択された場合に、前記一画素の走査線に位置する画素に対し、当該画素の階調に応じた電圧を前記データ信号として当該画素に対応するデータ線に供給するデータ線駆動回路と、前記表示領域の明るさを検知して該明るさを表す信号を生成し、当該信号の直流成分を表す第1信号と、当該信号の交流成分を表す第2信号を生成する検出回路と、前記検出回路が生成した第2信号の波形の波高が、前記検出回路が生成した第1信号に応じて定まる閾値以上である場合、当該波高が当該閾値未満となるように前記画素に対して前記正極性フィールドで印加される電圧の実効電圧と、前記負極性フィールドで印加される電圧の実効電圧との差を制御する制御回路を備えることを特徴とする。

20

30

40

本発明によれば、正極性フィールドで印加される電圧の実効電圧と負極性フィールドで印加される電圧の実効電圧との差に応じて変化する表示領域の明るさから、正極性フィールドで印加される電圧の実効電圧と負極性フィールドで印加される電圧の実効電圧との差が検知される。また、実効電圧の差が閾値未満となるように正極性フィールドで印加される電圧の実効電圧と、前記負極性フィールドで印加される電圧の実効電圧との差が調整されるので、調整の為に使用する画像を表示領域に表示しなくともフリッカーの発生を抑えることができる。

【0008】

本発明においては、前記制御回路は、前記第1信号に応じて定まる前記閾値を少なくと

50

も3つ有し、前記第1信号の値が予め定められた第1設定値未満である場合には、前記閾値を第1閾値とし、前記第1信号の値が前記第1設定値より大きい予め定められた第2設定値未満であり且つ前記第1設定値以上である場合には、前記閾値を前記第1閾値より大きい第3閾値とし、前記第1信号の値が前記第2設定値以上である場合には、前記閾値を前記第1閾値より大きく且つ前記第3閾値より小さい第2閾値とする構成としてもよい。

この構成によれば、表示領域の明るさに応じてより適切に閾値を定めることが可能となり、実効電圧の差が閾値未満となるように正極性フィールドで印加される電圧の実効電圧と、負極性フィールドで印加される電圧の実効電圧との差を調整してフリッカーの発生を抑えることができる。

【0009】

本発明においては、前記制御回路は、前記第2信号の波高および前記第1信号から前記閾値を定める構成としてもよい。

この構成によれば、より適切に閾値を定めることが可能となり、実効電圧の差が閾値未満となるように正極性フィールドで印加される電圧の実効電圧と、負極性フィールドで印加される電圧の実効電圧との差を調整してフリッカーの発生を抑えることができる。

【0010】

また本発明においては、前記制御回路は、前記対向電極に印加される電圧を制御することにより、前記画素に対して前記正極性フィールドで印加される電圧の実効電圧と、前記負極性フィールドで印加される電圧の実効電圧との差を制御する構成としてもよい。

この構成によれば、対向電極の電位を調整することにより、正極性フィールドで印加される電圧の実効電圧と、負極性フィールドで印加される電圧の実効電圧との差が調整され、フリッカーの発生を抑えることができる。

【0011】

また本発明においては、前記制御回路は、前記正極性の電圧の印加時間と前記負極性の電圧の印加時間の比を制御することにより、前記画素に対して前記正極性フィールドで印加される電圧の実効電圧と、前記負極性フィールドで印加される電圧の実効電圧との差を制御する構成としてもよい。

この構成によれば、印加時間の比を調整することにより、正極性フィールドで印加される電圧の実効電圧と、負極性フィールドで印加される電圧の実効電圧との差が調整され、フリッカーの発生を抑えることができる。

【0012】

また本発明においては、前記制御回路は、前記対向電極に印加される電圧と、前記正極性の電圧の印加時間と前記負極性の電圧の印加時間の比を制御することにより、前記画素に対して前記正極性フィールドで印加される電圧の実効電圧と、前記負極性フィールドで印加される電圧の実効電圧との差を制御する構成としてもよい。

この構成によれば、対向電極の電位と印加時間比を調整することにより、正極性フィールドで印加される電圧の実効電圧と、負極性フィールドで印加される電圧の実効電圧との差が調整され、フリッカーの発生を抑えることができる。

【0013】

なお、本発明は、電気光学装置のみならず、電気光学装置の制御方法としても、当該電気光学装置を有する電子機器としても概念することが可能である。

【図面の簡単な説明】

【0014】

【図1】電気光学装置1の構成を示すブロック図。

【図2】電気光学装置1の表示パネル10の構成を示した図。

【図3】表示パネル10における画素110の構成を示した図。

【図4】走査線駆動回路130の動作を示す図。

【図5】表示パネル10におけるデータ信号の電圧波形例を示す図。

【図6】表示パネル10におけるデータ信号の電圧波形例を示す図。

【図7】表示領域における画素の書き込みの推移を示す図。

10

20

30

40

50

【図 8】表示パネル 10 の特性を示した図。

【図 9】液晶への印加電圧と透過率との関係を示した図。

【図 10】表示パネル 10 の明るさと電圧差 AC との関係を示した図。

【図 11】表示パネル 10 の明るさと電圧 DC、電圧差 AC との関係を示した図。

【図 12】制御回路 52 の処理の流れを示すフローチャート。

【図 13】走査線駆動回路 130 の動作を示す図。

【図 14】表示領域における画素の書き込みの推移を示す図。

【図 15】走査線駆動回路 130 の動作を示す図。

【図 16】表示領域における画素の書き込みの推移を示す図。

【図 17】制御回路 52 の処理の流れを示すフローチャート。

【図 18】制御回路 52 の処理の流れを示すフローチャート。

【図 19】実施形態に係る電気光学装置を用いたプロジェクターの構成を示す図。

【発明を実施するための形態】

【0015】

[第 1 実施形態]

図 1 は、本発明の第 1 実施形態に係る電気光学装置 1 の構成を示したブロック図である。図 1 に示したように、電気光学装置 1 は、表示パネル 10 と処理回路 50 と検出回路 70 とに大別される。このうち、表示パネル 10 の動作等を制御する回路モジュールである処理回路 50 は、制御回路 52、表示データ処理回路 54、および、D/A 変換回路 56 を含み、例えば FPC (flexible printed circuit) 基板によって表示パネル 10 に接続される。また、検出回路 70 は、光センサー 71 とコンデンサー 72 と A/D 変換回路 73 を含む。なお、電気光学装置 1 は、液晶を用いて画像の表示を行う液晶装置の一例である。

【0016】

制御回路 52 は、外部上位装置 (図示省略) から供給される同期信号 Vsync に同期して表示パネル 10 を制御するための各種の制御信号を生成する。なお、これらの制御信号については適宜後述するものとする。また、制御回路 52 は、各種の制御信号を生成するとともに、表示データ処理回路 54 を制御する。

【0017】

表示データ処理回路 54 は、外部上位装置から供給される表示データ Video を、制御回路 52 による制御にしたがって、一旦内部メモリ (図示省略) に記憶した後、表示パネル 10 の駆動に同期して読み出すものである。なお、表示データ Video は、表示パネル 10 における画素の階調を指定するデータであり、特に波形については図示しないが、周期 16.7 ミリ秒 (周波数 60 Hz) で 1 フレーム分 (表示パネル 10 の全画素分) を供給する。また、D/A 変換回路 56 は、制御回路 52 による制御にしたがって、読み出された表示データを、アナログのデータ信号 Vid に変換するものである。

【0018】

次に、表示パネル 10 について説明する。図 2 は、表示パネル 10 の構成を示す図である。この図に示されるように、表示パネル 10 は、表示領域 100 の周辺に走査線駆動回路 130 およびデータ線駆動回路 140 を内蔵した周辺回路内蔵型となっている。表示領域 100 では、480 行の走査線 112 が行 (X) 方向に延在するように設けられ、また、640 列のデータ線 114 が列 (Y) 方向に延在するように、かつ、各走査線 112 と互いに電氣的に絶縁を保つように設けられ、さらに、480 行の走査線 112 と 640 列のデータ線 114 との交差に対応して、画素 110 がそれぞれ配列している。したがって、本実施形態では、表示領域 100 において画素 110 が縦 480 行 × 横 640 列でマトリクス状に配列することになるが、本発明をこの配列に限定する趣旨ではない。

【0019】

画素 110 の構成について図 3 を参照して説明する。図 3 は、i 行及びこれと 1 行下で隣り合う (i + 1) 行と、j 列及びこれと 1 列右で隣り合う (j + 1) 列との交差に対応する 2 × 2 の計 4 画素分の構成を示している。なお、i、(i + 1) は、画素 110 が配

10

20

30

40

50

列する行を一般的に示す場合の記号であって、この説明では、1以上480以下の整数である。また、 j 、 $(j+1)$ は、画素110が配列する列を一般的に示す場合の記号であって、1以上640以下の整数である。

【0020】

図3に示されるように、各画素110は、 n チャンネル型のTFT116と液晶容量120を含む。ここで、各画素110については互いに同一構成なので、 i 行 j 列に位置する画素で代表させて説明すると、当該 i 行 j 列の画素110におけるTFT116のゲート電極は i 行目の走査線112に接続される一方、そのソース電極は j 列目のデータ線114に接続され、そのドレイン電極は液晶容量120の一端である画素電極118に接続されている。また、液晶容量120の他端は、対向電極108に接続されている。この対向電極108は、全ての画素110にわたって共通であって、電圧LCcomが印加されている。

10

【0021】

この表示パネル10は、特に図示しないが、素子基板と対向基板との一对の基板が一定の間隙を保って貼り合わせられるとともに、この間隙に液晶が封止された構成となっている。このうち、素子基板には、走査線112や、データ線114、TFT116および画素電極118が走査線駆動回路130やデータ線駆動回路140とともに形成される一方、対向基板に対向電極108が形成されて、これらの電極形成面が互に対向するように一定の間隙を保って貼り合わせられている。このため、本実施形態において液晶容量120は、画素電極118と対向電極108とが電気光学材料の一例である液晶105を挟持することによって構成されることになる。

20

なお、本実施形態では、液晶容量120において保持される電圧実効値がゼロに近ければ、液晶容量を通過する光の透過率が最大となって白色表示になる一方、電圧実効値が大きくなるにつれて透過する光量が減少して、ついには透過率が最小の黒色表示になるノーマリーホワイトモードに設定されている。

【0022】

この構成において、走査線112に選択電圧を印加し、TFT116をオン（導通）させるとともに、画素電極118に、データ線114およびオン状態のTFT116を介して、階調（明るさ）に応じた電圧のデータ信号を供給すると、選択電圧を印加した走査線112とデータ信号を供給したデータ線114との交差に対応する液晶容量120に、階調に応じた電圧実効値を保持させることができる。したがって、液晶容量120を透過する光は、画素毎に異ならせることが可能であり、これにより、表示領域100において画像が形成される。なお、形成された画像は、使用者に直視され、または、後述するプロジェクターのように拡大投射されて視認される。

30

【0023】

なお、走査線112が非選択電圧になると、TFT116がオフ（非導通）状態となるが、このときのオフ抵抗が理想的に無限大とはならないので、液晶容量120に蓄積された電荷が少なからずリークする。このオフリークの影響を少なくするために、蓄積容量109が画素毎に形成されている。この蓄積容量109の一端は、画素電極118（TFT116のドレイン）に接続される一方、その他端は、全画素にわたって容量線107に共通接続されている。この容量線107は、時間的に一定の電位、例えば対向電極108と同じ電圧LCcomに保たれている。

40

【0024】

走査線駆動回路130は、走査信号G1、G2、G3、・・・、G480を、それぞれ1、2、3、・・・、480行目の走査線112に供給するものである。ここで、走査線駆動回路130は、選択した走査線への走査信号を電圧Vddに相当するHレベルとし、それ以外の走査線への走査信号を非選択電圧（接地電位Gnd）に相当するLレベルとする。

【0025】

図4は、走査線駆動回路130により出力される走査信号G1～G480を、スタートパルスDya、Dybとクロック信号Clyとの関係において示すタイミングチャートである。この図に

50

示されるように、1フレームの期間において走査線112は、それぞれ2回選択される。ここで、フレームとは、1枚の画像を表示パネル10に表示させるのに要する期間をいうが、表示データVideoは、上述したように周期16.7ミリ秒で供給されるので、1フレームとは、この周期の16.7ミリ秒と一致する。

制御回路52は、デューティ比が50%のクロック信号Clyを、1フレームの期間にわたって走査線数に等しい480周期分出力する。なお、図4においては、クロック信号Clyの1周期分の期間をHと表記している。また、制御回路52は、クロック信号Clyの1周期分のパルス幅を有するスタートパルスDya、Dybを、それぞれクロック信号ClyがHレベルの立ち上がり時において、それぞれ次のよう出力する。すなわち、制御回路52は、スタートパルスDyaを1フレームの期間の最初(すなわち第1フィールドの最初)に出力する一方、スタートパルスDybを、スタートパルスDybを出力してからクロック信号Clyの240周期分を出力した(すなわち、1フレームの半分期間が経過した)タイミングTで出力する。ただし、制御回路52は、後述するように、スタートパルスDybをタイミングTに対し、クロック信号Clyの周期を単位とした分だけ時間的に前方側または後方側に出力する場合がある。

【0026】

なお、1フレームの期間のうち、スタートパルスDyaが出力されてからスタートパルスDybが出力されるまでの期間を第1フィールドとし、スタートパルスDybが出力されてから次のスタートパルスDyaが出力されるまでの期間を第2フィールドとしている。

ここで、スタートパルスDya、Dybは交互に出力され、このうち、スタートパルスDyaは、1フレームの開始タイミング、すなわち16.7ミリ秒毎に出力される。このため、スタートパルスDyaを特定すると、必然的にスタートパルスDybも特定できるので、図1、図2等においては、特に両者を区別することなく、スタートパルスDyとして表記している場合がある。

【0027】

走査線駆動回路130は、このようなスタートパルスDya、Dybおよびクロック信号Clyから、図4に示される走査信号G1~G480を出力する。すなわち、走査線駆動回路130は、走査信号G1~G480について、スタートパルスDyaが供給されると、クロック信号ClyがLレベルの期間において順次Hレベルとさせる一方、スタートパルスDybが供給されると、クロック信号ClyがHレベルの期間において順次Hレベルとさせる。

このため、スタートパルスDyaの供給によって走査線は、あるフレームの第1フィールドから第2フィールドまでにわたって画面下方向にむかって1、2、3、4、・・・、480行目の順番で、クロック信号Clyの半周期の期間において選択される。

一方、スタートパルスDybの供給によって走査線は、あるフレームの第2フィールドから次フレームの第1フィールドまでにわたって画面下方向にむかって1、2、3、4、・・・、480行目の順番で、スタートパルスDyaの供給を契機とする選択の間にて選択されることになる。

【0028】

データ線駆動回路140は、サンプリング信号出力回路142と、各データ線114にそれぞれ対応して設けられたnチャンネル型のTFT146とによって構成される。サンプリング信号出力回路142は、制御回路52による制御信号Ctrl-xにしたがって図5や図6に示されるように、いずれかの走査線112が選択され当該走査線に供給される走査信号がHレベルとなる期間に、順次排他的にHレベルとなるサンプリング信号S1、S2、S3、・・・、S640を、データ線114の各々に対応するように出力するものである。なお、制御信号Ctrl-xとは、実際にはスタートパルスやクロック信号であるが、本発明では直接関係しないので、説明を省略している。また、走査信号がHレベルとなる期間は、実際には図5や図6に示されるように、クロック信号Clyの半分周期の期間よりも若干狭められている。

【0029】

ところで、図1におけるD/A変換回路56は、走査線駆動回路130により選択され

10

20

30

40

50

た走査線 1 1 2 に位置する画素 1 行分の表示データVideoを、サンプリング信号出力回路 1 4 2 によるサンプリング信号S1～S640の出力に合わせて次のような極性のデータ信号Vidに変換する。すなわち、D/A変換回路56は、クロック信号ClyがLレベルのときに選択された行に位置する画素のデータ信号Vidについては正極性に、クロック信号ClyがHレベルのときに選択された行に位置する画素のデータ信号Vidについては負極性に、それぞれ変換する。なお、正極性とは、画素電極118への印加電圧を対向電極108への印加電圧よりも高位側とする場合をいい、負極性とは、画素電極118への印加電圧を対向電極108への印加電圧よりも低位側とする場合をいう。

【0030】

次に、スタートパルスDybの出力タイミングについて説明する。制御回路52は、スタートパルスDybの出力タイミングを制御する。制御回路52は、スタートパルスDybの出力タイミングを指定するための値を格納するレジスタを有しており、レジスタに格納された値に応じてスタートパルスDybの出力タイミングを変更する。

10

【0031】

まず、制御回路52は、外部上位装置から供給される表示データVideoを、表示データ処理回路54の内部メモリに記憶させた後、表示パネル10においてある行の走査線を選択するとき、当該行の表示データを記憶速度の倍の速度で読み出すとともに、表示データの読み出しに合わせて、サンプリング信号S1～S640が順番にHレベルとなるように、制御信号Ctrl-xを介してサンプリング信号出力回路142を制御する。なお、読み出された表示データは、D/A変換回路56によって、アナログのデータ信号Vidに変換される。

20

【0032】

ここで、制御回路52は、レジスタに格納されている値が「0」であると、タイミングTにおいてスタートパルスDybを供給する。制御回路52は、タイミングTにおいてスタートパルスDybを供給する場合、第1フィールドにおいて、走査線112が241、1、242、2、243、3、・・・、480、240行目という順番で選択される。このため、制御回路52は、はじめに241行目の走査線112が選択されるように、走査線駆動回路130を制御する。また、制御回路52は、表示データ処理回路54に対し、メモリに記憶された241行目に相当する表示データVideoを倍速で読み出させ、D/A変換回路56に対し、負極性のデータ信号Vidに変換するように制御するとともに、この読み出しに合わせて、サンプリング信号S1～S640がこの順番で排他的にHレベルとなるようにサンプリング信号出力回路142を制御する。サンプリング信号S1～S640が順番にHレベルになると、TF T 146が順番にオンして画像信号線171に供給されたデータ信号Vidが1～640列目のデータ線114に順番にサンプリングされる。

30

一方、241行目の走査線112が選択されて走査信号G241がHレベルになると、241行目に位置する画素110におけるTF T 116がすべてオンする。このため、データ線114にサンプリングされたデータ信号Vidの負極性電圧がそのまま画素電極118に印加される。このため、241行目であって1、2、3、4、・・・、639、640列の画素における液晶容量120には、表示データVideoで指定された階調に応じた負極性電圧が書き込まれて、保持されることになる。

【0033】

40

次に、制御回路52は、1行目の走査線112が選択されるように、走査線駆動回路130を制御する。また、制御回路52は、表示データ処理回路54に対し、メモリに記憶された1行目に相当する表示データVideoを倍速で読み出させ、D/A変換回路56に対し、正極性のデータ信号Vidに変換するように制御するとともに、この読み出しに合わせて、サンプリング信号S1～S640がこの順番で排他的にHレベルとなるようにサンプリング信号出力回路142を制御する。

1行目の走査線112が選択されて走査信号G1がHレベルになると、1行目に位置する画素110におけるTF T 116がすべてオンし、これにより、データ線114にサンプリングされたデータ信号Vidの電圧が画素電極118に印加される。このため、1行目であって1～640列の画素における液晶容量120には、表示データVideoで指定された

50

階調に応じた正極性の電圧が書き込まれて、保持されることになる。

【0034】

以下、第1フィールドにおいては、同様な電圧書込の動作が、242、2、243、3、・・・、480、240行目という順番で実行される。これにより、1～240行目の画素に対しては階調に応じた正極性電圧が書き込まれ、241～480行目の画素に対しては階調に応じた負極性電圧が書き込まれて、それぞれ保持されることになる。

なお、タイミングTにおいてスタートパルスDybが供給される場合であれば、第2フィールドにおいて、走査線112が1、241、2、242、3、243、4、244、・・・、240、480行目という順番で選択されるとともに、同一行における書込極性が反転される。このため、1～240行目の画素に対しては階調に応じた負極性電圧が書き込まれ、241～480行目の画素に対しては階調に応じた正極性電圧が書き込まれて、それぞれ保持されることになる。

【0035】

図5には、第1フィールドにおける($i + 240$)行目の走査線と*i*行目の走査線とが選択される期間におけるデータ信号Vidの電圧波形の一例が示されている。

この図において、電圧Vb(+)、Vb(-)は、それぞれ最低階調の黒色に相当する正極性、負極性電圧であり、基準電圧Vcを中心に対称の関係にある。基準電圧Vcは、データ信号Vidの振幅中心であり、電圧Vb(+)、Vb(-)の中間の電圧である。なお、本実施形態においては、特に説明のない限り、接地電位Gndを電圧の基準としている。表示データVideoで指定される階調値の十進値が「0」のときに最低階調の黒色を指定し、以後当該十進値が大きくなるにつれて明るい階調を指定する場合、本実施形態はノーマリーホワイトモードであるから、データ信号Vidの電圧は、正極性に変換する場合であれば、階調値が大きくなるにつれて電圧Vb(+)から低位側に振られた電圧となり、負極性に変換する場合であれば、電圧Vb(-)から高位側に振られた電圧となる。

【0036】

第1フィールドでは、*i*行目よりも先に($i + 240$)行目の走査線が選択されるので、走査信号G($i+240$)がHレベルになる期間のうち、例えばサンプリング信号S1がHレベルになる期間に、データ信号Vidは、*i*行1列の画素の階調に応じた負極性電圧となり、以降、サンプリング信号の変化に合わせて、2、3、4、・・・、640列目の画素の階調に応じた負極性電圧に変化する。

続いて選択される*i*行目では、正極性書込が指定されるので、走査信号GiがHレベルになる期間のうち、例えばサンプリング信号S1がHレベルになる期間に、データ信号Vidは、*i*行1列の画素の階調に応じた正極性電圧となり、以降、サンプリング信号の変化に合わせて、2、3、4、・・・、640列の画素の階調に応じた正極性電圧に変化する。

なお、第2フィールドでは、*i*行目よりも後に($i + 240$)行目の走査線が選択されるので、走査信号Giが先にHレベルになるとともに、書込極性が反転するので、データ信号Vidの電圧波形は図6に示される通りとなる。

図5および図6においてデータ信号Vidの電圧を示す縦スケールは、便宜的に他の信号における縦スケールよりも拡大してある。また、サンプリング信号S640がLレベルに変化してからサンプリング信号S1がHレベルに変化するまでの期間にわたって黒色に相当する電圧となっているが、その理由は、タイミングずれなどの理由により誤って画素に書き込まれても、表示に寄与させないためである。

【0037】

次に図7は、スタートパルスDybがタイミングTで供給される場合において、各行の書込状態を連続するフレームにわたった時間経過とともに示す図である。この図に示されるように、本実施形態では、第1フィールドにおいて241、242、243、・・・、480行目の画素では負極性の書き込みがなされ、1、2、3、・・・、240行目の画素では正極性の書き込みがなされて、次の書き込みまで保持される。一方、第2フィールドにおいて1、2、3、・・・、240行目の画素では負極性の書き込みがなされ、241、242、243、・・・、480行目の画素では正極性の書き込みがなされて、同様に

次の書き込みまで保持される。

レジスターの値が「0」であり、スタートパルスDybがタイミングTで供給される場合、第1および第2フィールドの期間は、クロック信号Clyの240周期分であるから、各画素において液晶容量120に正極性電圧が保持される期間と負極性電圧が保持される期間とは半分ずつとなる。

【0038】

ところで、対向電極108に印加される電圧LCcomは、図5に示されるように、工場出荷時において、基準電圧Vcよりも低位側に設定される。これは、画素電極をTF Tで駆動するアクティブマトリクス型の電気光学装置では、いわゆるプッシュダウンが発生することや、液晶容量のリークが正極性の電圧を保持する場合と負極性の電圧を保持する場合とで異なることなどによる。

仮に電圧LCcomを基準電圧Vcと一致させた場合、負極性書込による液晶容量120の電圧実効値が、正極性書込による実効値よりも若干大きくなってしまふ(TF T 116がnチャンネルの場合)ので、この差が相殺されるような最適値に、電圧LCcomを基準電圧Vcよりも低位側にオフセットして設定しているのである。

【0039】

本実施形態において、スタートパルスDybがタイミングTで供給される場合、第1および第2フィールドの期間は互いに等しく、各画素において液晶容量120に正極性電圧が保持される期間と負極性電圧が保持される期間とはフレームの期間の半分ずつとなるので、液晶容量120には直流成分が印加されないはずである。しかしながら、経年変化などによりTF Tのプッシュダウン量や、液晶容量におけるリーク量が工場出荷時から変化したとき、電圧LCcomは、もはや最適値ではなくなり、液晶容量120に直流成分が印加され、正極性電圧を保持している時の実効電圧と、負極性電圧を保持している時の実効電圧とに差が生じ、フリッカーが発生することになる。

また、表示パネル10は、個々に特性が異なり、レジスターの値を0にしても、一定時間が経過するとフリッカーを最小にする電圧LCcomを増やす必要があるパネルと、フリッカーを最小にする電圧LCcomを減らす必要があるパネルとがある。この場合、レジスターの値を0にしても、フリッカーが発生することになる。

【0040】

ここで図8は、レジスターの値と、レジスターの値に基づいて電圧を印加して一定時間経過した後には生じるフリッカーについて、フリッカー量を最小にする電圧LCcomの変化量を表した図である。この図において横軸はレジスターの値を表し、レジスターの値が正の場合には正極性電圧の保持期間が長く、レジスターの値が負の場合には負極性電圧の保持期間が長いことを示している。また、縦軸は、一定時間経過した後には、どれだけ電圧LCcomを変更するとフリッカーを最小にするかを表している。図8の(1)のパネルは、レジスターの値が0の時に一定時間が経過した後にはフリッカーを最小にするには、電圧LCcomを増やす必要のあるパネルである。図8の(2)のパネルは、レジスターの値が0の時に一定時間が経過した後にはフリッカーを最小にするには、電圧LCcomを減らす必要のあるパネルである。

【0041】

制御回路52は、実効電圧の差が予め定められた閾値以上となった場合、実効電圧の差が小さくなるように対向電極108に印加する電圧LCcomを制御する。この制御を行うのは、画素が正極性電圧を保持している時の実効電圧と、負極性電圧を保持している時の実効電圧との差が大きくなるにつれて画素の明るさの差が大きくなり、この差がフリッカーとして知覚されるようになるためである。

【0042】

電気光学装置1は、この制御を行うために検出回路70を備えている。検出回路70の光センサー71は、表示パネル10の明るさを検知するセンサーである。光センサー71は、フォトダイオードを有しており、フォトダイオードに光が入射すると、フォトダイオードに流れる電流の変化を電流-電圧変換回路により電圧の変化に変換し、表示パネル1

10

20

30

40

50

0の明るさを示すアナログの信号S1をA/D変換回路73とコンデンサー72へ供給する。本実施形態においては、光センサー71から出力される信号S1は、電圧値によって表示パネル10の明るさを表しており、検知した明るさに応じて電圧が変化する。コンデンサー72は、信号S1の直流成分をカットする。コンデンサー72により直流成分がカットされた信号S2、即ち信号S1の交流成分を表す信号S2は、A/D変換回路73に供給される。A/D変換回路73は、供給されるアナログの信号S1をデジタル信号である信号S11(第1信号)に変換し、信号S11を制御回路52へ供給する。またA/D変換回路73は、供給されるアナログの信号S2をデジタル信号である信号S12(第2信号)に変換し、信号S12を制御回路52へ供給する。

【0043】

画素が正極性電圧を保持している時の実効電圧と負極性電圧を保持している時の実効電圧に差が無い場合、表示パネル10が同じ画像を表示していれば、信号S1の電圧は一定となる。一方、上述したように液晶に直流成分が印加され、画素が正極性電圧を保持している時の実効電圧と負極性電圧を保持している時の実効電圧に差が生じると、画素においては、この差に応じて明るさに差が生じる。画素の明るさに差が生じるようになると、表示パネル10全体においても、画素が正極性電圧を保持している時と負極性電圧を保持している時とで明るさに差が生じる。これにより信号S1の電圧は、画素が正極性電圧を保持している時と負極性電圧を保持している時とで異なり、信号S11が表す電圧値と信号S12が表す電圧値も画素が正極性電圧を保持している時と負極性電圧を保持している時とで異なることとなる。なお、画素が負極性電圧を保持している時の明るさと負極性電圧を保持している時の明るさの差は、実効電圧の差に対応するため、例えば1フレームの間において得られた信号S12の最大値と最小値の差は、画素が正極性電圧を保持している時の実効電圧と、負極性電圧を保持している時の実効電圧との差に対応することとなる。

【0044】

また、交流成分がカットされる前の信号S1は、表示パネル10が暗ければ電圧値が低く、明るくなるにつれて電圧値が高くなる。このため、信号S11が表す電圧値は表示パネル10の明るさを表すこととなる。なお、表示パネル10の明るさは表示している画像に応じて変化し、黒の画素が多ければ暗く、中間調の画素や白の画素が多くなるにつれて明るくなるため、信号S1は、表示パネル10の明るさを示していると共に、表示している画像の内容を示しているともいえる。

【0045】

制御回路52は、スタートパルスDyを契機にして予め定められたnフレーム(nは1以上の整数)の間に供給された信号S11が表す電圧値の平均値を求め、求めた平均値を表示パネル10の明るさを表す電圧DCとする。また、制御回路52は、スタートパルスDyを契機にして予め定められたnフレーム(nは1以上の整数)の間に供給された信号S12について、信号S12が表す電圧値の最大値と最小値との差(信号S12の波形の波高)を求め、求めた差(波高)を電圧差ACとする。

【0046】

なお、電圧差ACは、実効電圧の差に応じて値が変化するが、画素に印加される実効電圧の差が同程度であっても、電圧差ACは画素の階調によって異なる。図9は、液晶105の印加電圧(V)と透過率(T)との関係を示した図である。本実施形態では、液晶105をノーマリーホワイトモードとしているので、図9に示されるような特性で表される。画素110を、データ信号Vidで指定された階調レベルに応じた透過率とさせるには、当該階調レベルに応じた電圧を、該液晶に印加すれば良いはずである。しかしながら、液晶に直流成分が印加されていると、負極性電圧を印加した時と正極性電圧を印加した時とで液晶に作用する電圧は異なる。

【0047】

例えば画素電極118に電圧V1を印加しても、液晶に直流成分が印加されていると、液晶に作用する電圧は、正極性電圧を印加した時と負極性電圧を印加した時とで電圧V11と電圧V12となる。中間階調においては、液晶に印加する電圧が変化すると透過率の変化も

10

20

30

40

50

大きいため、液晶に電圧V11が印加された時の透過率と、液晶に電圧V12が印加された時の透過率との差が大きく、透過率の差（画素の明るさの差）は図9に示したように C1となる。

一方、例えば画素電極118に画素を白にする電圧V2を印加すると、液晶に同じ直流成分が印加されていても、液晶に作用する電圧は、正極性電圧を印加した時と負極性電圧を印加した時とで電圧V21と電圧V22となる。ここで、電圧V21と電圧V22との電圧差と、電圧V11と電圧V12との電圧差は同じであるものの、透過率が最大に近い範囲においては、液晶に作用する電圧が変化しても透過率の変化は小さいため、液晶に電圧V21が印加された時の透過率と液晶に電圧V22が印加された時の透過率との差が小さく、透過率の差（画素の明るさの差）は C1より小さい C2となる。

このように正極性電圧印加時と負極性電圧印加時とで液晶に作用する電圧の差が同程度であっても画素の明るさの差は異なるため、表示パネル10全体においても表示している画像の内容によって明るさの差が異なり、電圧差ACも、明るい画像を表示している時と暗い画像を表示している時とで異なることとなる。

【0048】

図10は、実効電圧の差が既定値に達した時の電圧差ACを画像の内容毎に示したものである。また、図11は、表示領域100の全ての画素の階調を同一の階調とした画像を表示した場合における、表示パネル10の明るさと電圧DCとの関係、および実効電圧の差が既定値に達した時の表示パネル10の明るさと電圧差ACとの関係を示した図である。

実効電圧の差が同じであっても、暗い画像を表示パネル10が表示している場合、図11に示したように電圧差ACは小さくなる。また明るい画像を表示パネル10が表示している場合も、図11に示したように電圧差ACは小さくなる。また、中間調の画像を表示パネル10が表示している場合、図11に示したように電圧差ACは大きくなる。

【0049】

本実施形態においては、電圧差ACが実効電圧の差に応じて変化するため、電圧差ACが閾値以上となった場合に実効電圧差が既定値以上となったと判断して電圧LCcomを制御する。しかし電圧差ACは実効電圧差が同じであっても上述したように表示パネル10の明るさによって異なるため、閾値が一つの場合には、電圧差ACから実効電圧の差が閾値以上となったか否かを判断できない。

そこで本実施形態においては、図10に示したように、電圧DCの範囲を明るさが大の画像（白の画素が多い画像など）、明るさが小の画像（黒の画素が多い画像など）、明るさが中の画像（中間調の画像など）というように3つの範囲に分け、各範囲について実効電圧が既定値となった時の電圧差AC（図10のAC1～AC3）を測定し、各画像と測定した電圧差ACとを対応付けたLUT（Look Up Table）52Aを記憶している。制御回路52は、求めた電圧DCから表示画像を特定し、特定した画像に対応付けられている電圧差をLUT52Aから取得する。制御回路52は、LUT52Aから取得した電圧差を閾値とし、信号S12から求めた電圧差ACが閾値以上となると、電圧差ACが小さくなるように対向電極108に印加する電圧LCcomを制御する。

なお、この閾値は、使用者が表示パネル10を見た時にフリッカーとして認識されない値に設定されている。また、本実施形態においては、画像の明るさを判断する基準として予め電圧DC1と電圧DC2を定め（但し、電圧DC1 < 電圧DC2）、電圧DC < 電圧DC1である場合には明るさが小と判断し、電圧DC1 < 電圧DC < 電圧DC2である場合には明るさが中であると判断し、電圧DC2 < 電圧DCである場合には明るさが大であると判断する。また、LUT52Aから得られる各閾値は、明るさが小の場合（電圧DC < 電圧DC1の場合）には電圧差AC1であり、明るさが中の場合（電圧DC1 < 電圧DC < 電圧DC2の場合）には電圧差AC3であり、明るさが大の場合（電圧DC2 < 電圧DCの場合）には電圧差AC2である。電圧差ACの大小関係は、図10に示したように、電圧差AC3 > 電圧差AC2 > 電圧差AC1であるため、閾値の大小関係は、明るさが中の場合が最も大きく、明るさが小の場合が最も小さく、明るさが大の場合には、電圧D

10

20

30

40

50

Cが中の場合と電圧DCが低の場合との間となる。

【0050】

次に、制御回路52が電圧LCcomを制御する時の動作について説明する。図12は、制御回路52が行う処理の流れを示したフローチャートである。制御回路52は、表示パネル10の駆動を開始するとスタートパルスDybの出力タイミングを指定するためにレジスタに「0」を格納する。また、制御回路は、対向電極108の駆動開始時の電圧として、対向電極108の電圧を予め定めた電圧LCcomにする。次に、電気光学装置1においては、外部上位装置から同期信号Vsyncと表示データVideoが処理回路50に供給されると、データ信号Vidが表示パネル10に供給される。また、制御回路52は、供給された同期信号Vsyncに応じて表示パネル10を駆動する。ここで、制御回路52は、レジスタに格納されている値が「0」であるため、スタートパルスDybをタイミングTで出力する。

10

【0051】

表示パネル10が駆動されると、光センサー71により表示パネル10の明るさが測定され、信号S1がコンデンサー72とA/D変換回路73へ供給される。コンデンサー72からは、信号S1の直流成分をカットした信号S2がA/D変換回路73へ供給される。A/D変換回路73は、供給された信号S1を信号S11に変換し、信号S11を制御回路52へ供給する。またA/D変換回路73は、供給された信号S2を信号S12に変換し、信号S12を制御回路52へ供給する。

【0052】

制御回路52は、信号S11と信号S12を取得する(ステップSA1)。制御回路52は、信号S11と信号S12を取得すると、電圧DCと電圧差ACを求める(ステップSA2)。具体的には、制御回路52は、スタートパルスDyを契機にして予め定められたnフレームの間に供給された信号S11が表す電圧値の平均値を求め、求めた平均値を表示パネル10の明るさを表す電圧DCとする。また、制御回路52は、スタートパルスDyを契機にして予め定められたnフレームの間に供給された信号S12の最大値と最小値から電圧差ACを求める。

20

【0053】

制御回路52は、求めた電圧DCから表示されている画像が、明るさが大の画像(白の画素が多い画像など)、明るさが小の画像(黒の画素が多い画像など)、明るさが中の画像(中間調の画像など)のいずれであるか特定し、特定した画像に対応付けられている電圧差ACをLUT52Aから取得して閾値とする(ステップSA3)。制御回路52は、LUT52Aから取得した閾値と求めた電圧差ACを比較し、電圧差ACが閾値以上であるか判断する。ここで、求めた電圧差ACが閾値未満である場合には(ステップSA4でNO)、処理の流れをステップSA1に戻す。なお、制御回路52は、一定時間経過(例えば、数秒~数分)してから処理の流れをステップSA1に戻すようにしてもよい。

30

【0054】

一方、求めた電圧差ACが閾値以上であった場合(ステップSA4でYES)、実効電圧の差が小さくなるように、制御回路52は、対向電極108に印加する電圧を増加させる(ステップSA5)。例えば、電圧差ACが閾値となった時の負極性電圧印加時の実効電圧と正極性電圧印加時の実効電圧との差が50mVである場合、50mVを対向電極108に印加されている電圧LCcomにプラスする。

40

【0055】

ここで、正極性電圧印加時の実効電圧が負極性電圧印加時の実効電圧より大きい場合には、正極性電圧印加時の実効電圧と負極性電圧印加時の実効電圧の差が小さくなり、電圧差ACは、閾値以下となる。一方、正極性電圧印加時の実効電圧が負極性電圧印加時の実効電圧より小さい場合には、正極性電圧印加時の実効電圧と負極性電圧印加時の実効電圧の差がさらに大きくなり、電圧差ACは、さらに大きくなる。

【0056】

次に制御回路52は、信号S11と信号S12を取得する(ステップSA6)。制御回路52は、信号S11と信号S12を取得すると、ステップSA2と同様に電圧DCと電圧差ACを求

50

める（ステップ S A 7）。また、制御回路 5 2 は、ステップ S A 3 と同様に閾値を取得する（ステップ S A 8）。制御回路 5 2 は、L U T 5 2 A から取得した閾値と求めた電圧差 A C を比較し、電圧差 A C が閾値以上であるか判断する。ここで、求めた電圧差 A C が閾値未満である場合には（ステップ S A 9 で N O）、処理の流れをステップ S A 1 に戻す。なお、制御回路 5 2 は、ここでも一定時間経過（例えば、数秒～数分）してから処理の流れをステップ S A 1 に戻すようにしてもよい。

【 0 0 5 7 】

一方、求めた電圧差が閾値以上であった場合（ステップ S A 9 で Y E S）、つまり、ステップ S A 4 で Y E S と判断した時点において正極性電圧印加時の実効電圧が負極性電圧印加時の実効電圧より小さく、ステップ S A 4 で対向電極 1 0 8 の電圧を増加した結果、電圧差 A C が増えた場合、制御回路 5 2 は、対向電極 1 0 8 に印加されている電圧を減少させる（ステップ S A 1 0）。例えば、電圧差 A C が閾値となった時の負極性電圧印加時の実効電圧と正極性電圧印加時の実効電圧との差が 5 0 m V である場合、1 0 0 m V を対向電極 1 0 8 に印加されている電圧 L C c o m からマイナスする。ここで、正極性電圧印加時の実効電圧と負極性電圧印加時の実効電圧の差が小さくなり、電圧差 A C は、閾値以下となる。制御回路 5 2 は、ステップ S A 9 の処理を終えると、処理の流れをステップ S A 1 に戻す。

10

【 0 0 5 8 】

本実施形態によれば、液晶に直流成分が印加されることにより正極性の電圧を印加した時と負極性の電圧を印加した時とで実効電圧に差が生じて、実効電圧の差が少なくなるように対向電極 1 0 8 の電圧 L C c o m が制御されるので、フリッカーの発生を抑えることができる。また、本実施形態においては、画素に光センサーを設けず、表示パネル 1 0 の明るさを検知する光センサー 7 1 で実効電圧に差が生じているか判断できるため、画素に光センサーを設け、調整用の画面を表示する構成と比較すると、簡易な構成でフリッカーの発生を抑えることが可能となっている。

20

【 0 0 5 9 】

[第 2 実施形態]

次に、本発明の第 2 実施形態に係る電気光学装置 1 について説明する。第 2 実施形態に係る電気光学装置 1 は、ハードウェア構成については第 1 実施形態と同じである。第 2 実施形態に係る電気光学装置 1 が第 1 実施形態に係る電気光学装置 1 と相違する点は、制御回路 5 2 が行う処理が異なる点にある。したがって、以下においては、この相違点を中心に説明する。

30

【 0 0 6 0 】

第 1 実施形態においては、対向電極 1 0 8 に印加する電圧 L C c o m を制御することにより、実効電圧の差が小さくしているが、本実施形態においては、電圧 L C c o m の制御に加えてスタートパルス D y b のタイミングも制御することにより、実効電圧の差が小さくする。制御回路 5 2 は、スタートパルス D y b のタイミングを制御するため、スタートパルス D y b の出力タイミングを指定するための設定値として、予め定められた第 1 設定値と第 2 設定値を記憶している。なお、本実施形態においては、第 1 設定値は、マイナスの整数の値であり、第 2 設定値は、プラスの整数の値である。制御回路 5 2 は、レジスターに格納された値に応じてスタートパルス D y b の出力タイミングを変更する。以下、スタートパルス D y b の出力タイミングについて説明する。

40

なお、スタートパルス D y b の出力タイミングを指定するための設定値である第 2 設定値は、図 8 に示した第 2 設定値であり、(1) と (2) のパネルの両方について、一定時間経過後にフリッカーを最小にするには、電圧 L C c o m を減らす必要が生じる値である。また、スタートパルス D y b の出力タイミングを指定するための設定値である第 1 設定値は、図 8 に示した第 1 設定値であり、(1) と (2) のパネルの両方について、一定時間経過後にフリッカーを最小にするには、電圧 L C c o m を増やす必要が生じる値である。

【 0 0 6 1 】

本実施形態では、実効電圧の差を小さくするために、レジスターに格納された設定値の

50

値に応じてスタートパルスDybのタイミングを変更し、正極性電圧の印加時間と負極性電圧の印加時間との比を制御することにより、液晶容量120への直流成分の印加を制御する。例えば、レジスターに格納された値が「-1」である場合、制御回路52は、図13に示されるように、スタートパルスDybを、タイミングTよりもクロック信号Clyの1周期分だけ早いタイミングT(-1)に変更して出力する。すると、第1フィールドの期間はクロック信号Clyの239周期分となるのに対し、第2フィールドの期間はクロック信号Clyの241周期分となる。これにより、図14に示されるように、スタートパルスDybの供給を契機とする選択により書き込まれる負極性電圧の保持期間は、スタートパルスDyaの供給を契機とする選択により書き込まれる正極性電圧の保持期間よりも長くなる。したがって、画素においては、負極性電圧で保持された電圧実効値が高められ、正極性電圧で保持された電圧実効値が低められる。

10

【0062】

負極性電圧で保持された電圧実効値が正極性電圧で保持された電圧実効値より高くなると、画素は、負極性電圧を保持した時に明るくなり、正極性電圧を保持した時の暗くなる方向に変化する。なお、レジスターに格納した値が「-2」であれば、制御回路52は、スタートパルスDybを、タイミングTよりもクロック信号Clyの2周期分だけ早いタイミングに変更して出力する。すると、画素は、レジスターに格納した値が「-1」の場合より、負極性電圧で保持された電圧実効値がさらに高められ、正極性電圧で保持された電圧実効値がさらに低められる。

20

【0063】

一方、レジスターに格納した値が「+1」である場合、制御回路52は、図15に示されるように、スタートパルスDybを、タイミングTよりもクロック信号Clyの1周期分だけ遅いタイミングT(+1)に変更して出力する。すると、第1フィールドの期間はクロック信号Clyの241周期分となるのに対し、第2フィールドの期間はクロック信号Clyの239周期分となる。これにより、図16に示されるように、スタートパルスDybの供給を契機とする選択により書き込まれる負極性電圧の保持期間は、スタートパルスDyaの供給を契機とする選択により書き込まれる正極性電圧の保持期間よりも短くなる。したがって、画素においては、正極性電圧で保持された電圧実効値が高められ、負極性電圧で保持された電圧実効値が低められる。

30

【0064】

正極性電圧で保持された電圧実効値が負極性電圧で保持された電圧実効値より高くなると、画素は、正極性電圧を保持した時に明るくなり、負極性電圧を保持した時に暗くなる方向に変化する。なお、レジスターに格納した値が「+2」であれば、制御回路52は、スタートパルスDybを、タイミングTよりもクロック信号Clyの2周期分だけ遅いタイミングに変更して出力する。すると、画素は、レジスターに格納した値が「+1」の場合より、正極性で保持された電圧実効値がさらに高められ、負極性で保持された電圧実効値がさらに低められる。

40

【0065】

次に、第2実施形態に係わる制御回路52が行う処理の流れについて、図17に示したフローチャートを用いて説明する。なお、本実施形態に係る制御回路52においては、表示パネル10の駆動を開始してからステップSA9までの処理は、第1実施形態と同じであるため、その説明を省略する。

40

【0066】

制御回路52は、ステップSA9でNOと判断すると、正極性電圧の印加時間を増加させる(ステップSA12)。具体的には、第2設定値をレジスターに格納する。第2設定値がレジスターに格納されると、スタートパルスDybの出力タイミングがタイミングTより遅くなり、正極性電圧の印加時間が長くなり、負極性電圧の印加時間が短くなる。

一方、ステップSA9でYESと判断すると、制御回路52は、対向電極108に印加されている電圧を減少させる(ステップSA10)。また、制御回路52は、負極性電圧の印加時間を増加させる。具体的には、第1設定値をレジスターに格納する。第1設定値

50

がレジスターに格納されると、スタートパルスDybの出力タイミングがタイミングTより早くなり、負極性電圧の印加時間が長くなり、正極性電圧の印加時間が長くなる。

【0067】

本実施形態によれば、液晶に直流成分が印加されることにより正極性の電圧を印加した時と負極性の電圧を印加した時とで実効電圧に差が生じても、実効電圧の差が少なくなるように対向電極108の電圧LCcomと、正極性電圧の印加時間および負極性電圧の印加時間とが制御されるので、フリッカーの発生を抑えることができる。また、本実施形態においても、画素に光センサーを設けず、表示パネル10の明るさを検知する光センサー71で実効電圧に差が生じているか判断できるため、画素に光センサーを設け、調整用の画面を表示する構成と比較すると、簡易な構成でフリッカーの発生を抑えることが可能となっている。

10

【0068】

[第3実施形態]

次に、本発明の第3実施形態に係る電気光学装置1について説明する。第3実施形態に係る電気光学装置1は、ハードウェア構成については第1実施形態と同じである。第3実施形態に係る電気光学装置1が第1実施形態および第2実施形態に係る電気光学装置1と相違する点は、制御回路52が行う処理が異なる点にある。したがって、以下においては、この相違点を中心に説明する。

【0069】

図18は、第3実施形態に係る制御回路52が行う処理の流れを示したフローチャートである。なお、本実施形態に係る制御回路52においては、表示パネル10の駆動を開始してからステップSB4までの処理は、第1実施形態において駆動を開始してからステップSA4までの処理と同じであるため、その説明を省略する。

20

【0070】

制御回路52は、ステップSB4でNOと判断すると、レジスターに格納されている値が第1設定値であるか判断する。制御回路52は、レジスターに格納されている値が第1設定値ではない場合(ステップSB5でNO)、レジスターに第1設定値を格納する(ステップSB7)。一方、ステップSB4でYESと判断すると、制御回路52は、第2設定値をレジスターに格納する。

【0071】

本実施形態においては対向電極108の電圧LCcomは制御されないが、正極性電圧の印加時間および負極性電圧の印加時間とが制御されることにより、正極性電圧を印加した時の実効電圧と負極性電圧を印加した時の実効電圧との差が制御されるので、フリッカーの発生を抑えることができる。また、本実施形態においても、画素に光センサーを設けず、表示パネル10の明るさを検知する光センサー71で実効電圧に差が生じているか判断できるため、画素に光センサーを設け、調整用の画面を表示する構成と比較すると、簡易な構成でフリッカーの発生を抑えることが可能となっている。

30

【0072】

[第4実施形態]

次に、本発明の第4実施形態に係る電気光学装置1について説明する。第4実施形態に係る電気光学装置1は、ハードウェア構成については第1実施形態と同じである。第4実施形態に係る電気光学装置1が第1実施形態乃至第3実施形態に係る電気光学装置1と相違する点は、制御回路52が行う処理が異なる点にある。したがって、以下においては、この相違点を中心に説明する。

40

【0073】

上述した実施形態においては、電圧DCから表示パネル10に表示されている画像を特定している。例えば、画面の半分が黒、残りの半分が白という画像の場合、電圧DCによる特定では、明るさが中の画像と特定される。この場合、上述した実施形態においては、閾値は図10に示したAC3になる。しかしながら、実効電圧の差が既定値に達した場合、画面においては白の画素と黒の画素のみであるため、電圧差ACは閾値まで大きくなら

50

ず図10に示したAC3未満となる。この場合、実効電圧の差が既定値に達しているにも係わらず、電圧差ACは閾値のAC3に達しないため、実効電圧の差を小さくする制御が行われないこととなる。

【0074】

そこで本実施形態においては、電圧DCだけでなく電圧差ACも用いて表示パネル10に表示されている画像を特定する。例えば、電圧DCが、明るさが中の画像を表す電圧である場合、電圧差ACが図10に示したAC3未満であり且つAC2以上である場合には、表示している画像は、明るさが大の画像であると判断する。この場合、閾値はAC2になる。また、電圧差ACが図10に示したAC2未満である場合には、表示している画像は、明るさが小の画像であると判断する。この場合、閾値はAC1になる。

10

【0075】

なお、白の画素と黒の画素が混在する画像の場合、電圧DC = 画素が白の領域の割合と考えられるため、閾値 = (電圧DC / 画素が全て白の場合の電圧DC) × 全画素が白で実効電圧の差が既定値に達した時の電圧差AC、としてもよい。

【0076】

[電子機器]

次に、上述した実施形態に係る電気光学装置を用いた電子機器の例について説明する。図19は、上述した電気光学装置1の表示パネル10をライトバルブとして用いた3板式プロジェクターの構成を示す平面図である。このプロジェクター2100において、ライトバルブに入射させるための光は、内部に配置された3枚のミラー2106および2枚のダイクロイックミラー2108によってR(赤)、G(緑)、B(青)の3原色に分離されて、各原色に対応するライトバルブ100R、100Gおよび100Bにそれぞれ導かれる。なお、B色の光は、他のR色やG色と比較すると、光路が長いので、その損失を防ぐために、入射レンズ2122、リレーレンズ2123および出射レンズ2124からなるリレーレンズ系2121を介して導かれる。

20

【0077】

ここで、ライトバルブ100R、100Gおよび100Bの構成は、上述した実施形態における表示パネル10と同様であり、外部上位装置(図示省略)から供給されるR、G、Bの各色に対応する画像データでそれぞれ駆動されるものである。ライトバルブ100R、100G、100Bによってそれぞれ変調された光は、ダイクロイックプリズム2112に3方向から入射する。そして、このダイクロイックプリズム2112において、R色およびB色の光は90度に屈折する一方、G色の光は直進する。したがって、各色の画像が合成された後、レンズユニット2114によって正転拡大投影されるので、スクリーン2120には、カラー画像が表示されることとなる。

30

【0078】

なお、ライトバルブ100R、100Bの透過像は、ダイクロイックプリズム2112により反射した後に投射されるのに対し、ライトバルブ100Gの透過像はそのまま投射されるので、ライトバルブ100R、100Bにより形成される画像と、ライトバルブ100Gにより形成される画像とは左右反転の関係にある。

【0079】

また、光センサー71R、71Gおよび71Bの構成は、上述した実施形態における光センサー71と同様である。なお、光センサー71Rは、Rの光に感度があるセンサーである。また、光センサー71Gは、Gの光に感度があるセンサーであり、光センサー71Bは、Bの光に感度があるセンサーである。光センサー71R、71Gおよび71Bは、ダイクロイックプリズム2112に配置されており、光センサー71Rは、ダイクロイックプリズム2112からのRの漏れ光を検知する。また、光センサー71Gは、ダイクロイックプリズム2112からのGの漏れ光を検知し、光センサー71Bは、ダイクロイックプリズム2112からのBの漏れ光を検知する。

40

光センサー71Rから出力される信号S1は、ライトバルブ100Rを具備した電気光学装置1が備えるコンデンサー72とA/D変換回路73へ供給される。また、光センサー

50

71Gから出力される信号S1は、ライトバルブ100Gを具備した電気光学装置1が備えるコンデンサー72とA/D変換回路73へ供給され、光センサー71Bから出力される信号S1は、ライトバルブ100Bを具備した電気光学装置1が備えるコンデンサー72とA/D変換回路73へ供給される。

【0080】

また、電子機器としては、図19を参照して説明した他にも、リアプロジェクション型のテレビジョンや、直視型、例えば携帯電話や、パーソナルコンピュータ、ビデオカメラのモニタ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS端末、デジタルスチルカメラ、タッチパネルを備えた機器等などが挙げられる。そして、これらの各種の電子機器に対して、本発明に係る電気光学装置が適用可能なのは言うまでもない。

10

【0081】

[変形例]

以上、本発明の実施形態について説明したが、本発明は上述した実施形態に限定されることなく、他の様々な形態で実施可能である。例えば、上述の実施形態を以下のように変形して本発明を実施してもよい。なお、上述した実施形態および以下の変形例は、各々を組み合わせてもよい。

【0082】

上述した各実施形態では、電圧無印加状態において白色を表示するノーマリーホワイトモードとしたが、電圧無印加状態において黒色を表示するノーマリーブラックモードとしても良い。

20

【0083】

上述した実施形態においては、信号S1の直流成分をコンデンサー72でカットして電圧差ACを求めているが、コンデンサー72を用いずに信号S1から電圧差ACを求めるようにしてもよい。

また、上述した実施形態においては、コンデンサー72で信号S1の直流成分をカットしているが、ハイパスフィルタで信号S1の直流成分をカットする構成としてもよい。

【0084】

上述した実施形態においては、表示パネル10の明るさを3段階に分け、各段階で電圧差ACの閾値を定めているが、4段階以上に分けて各段階で電圧差ACの閾値を定めるようにしてもよい。

30

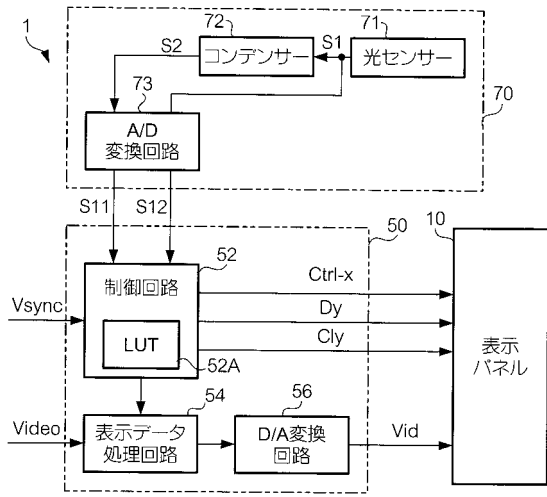
【符号の説明】

【0085】

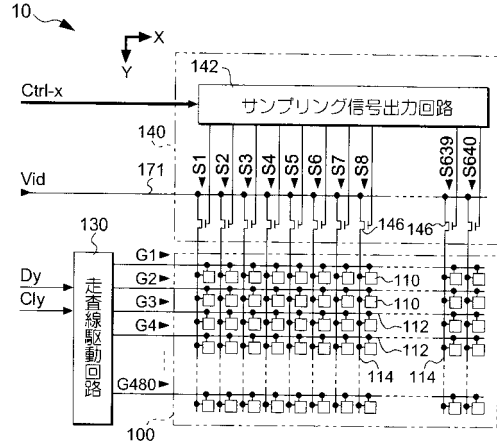
1...電気光学装置、10...表示パネル、50...処理回路、52...制御回路、52A...LUT、54...表示データ処理回路、56...D/A変換回路、70...検出回路、71、71R、71G、71B...光センサー、72...コンデンサー、73...A/D変換回路、100R、100G、100B...ライトバルブ、100...表示領域、105...液晶、107...容量線、108...対向電極、109...蓄積容量、110...画素、112...走査線、114...データ線、116...TFT、118...画素電極、120...液晶容量、130...走査線駆動回路、140...データ線駆動回路、142...サンプリング信号出力回路、146...TFT、2100...プロジェクター、2106...ミラー、2108...ダイクロイックミラー、2112...ダイクロイックプリズム、2114...レンズユニット、2120...スクリーン、2121...リレーレンズ系、2122...入射レンズ、2123...リレーレンズ、2124...出射レンズ

40

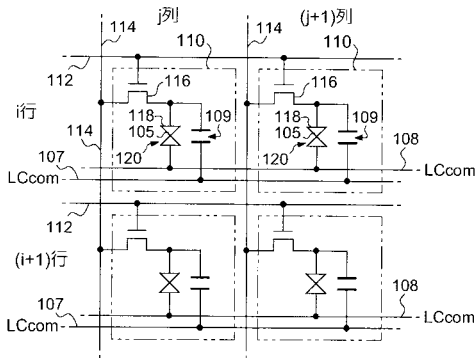
【 図 1 】



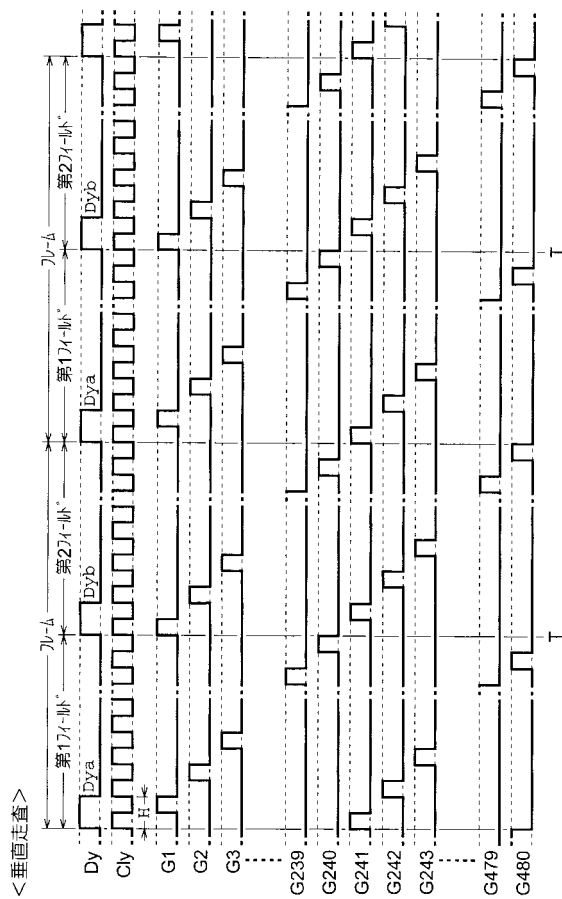
【 図 2 】



【 図 3 】

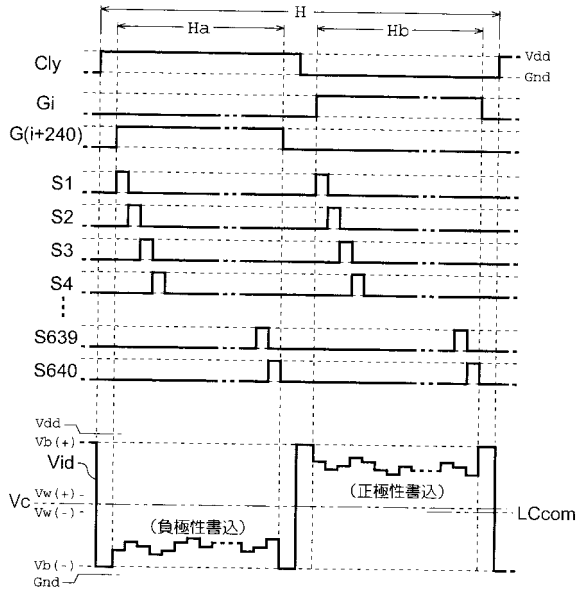


【 図 4 】



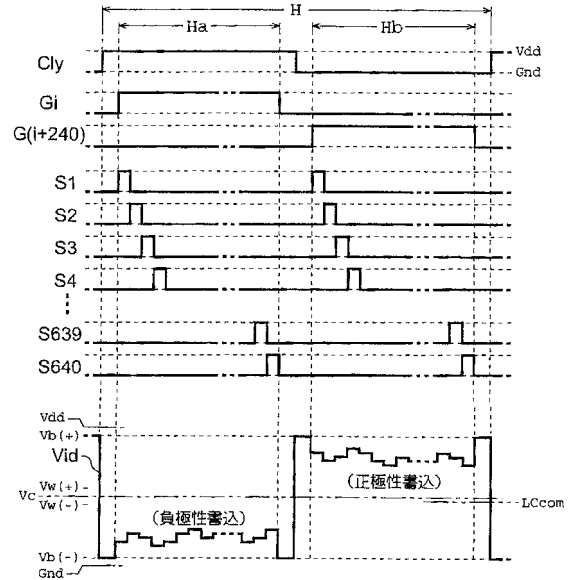
【 図 5 】

<水平走査（第171ライン）>

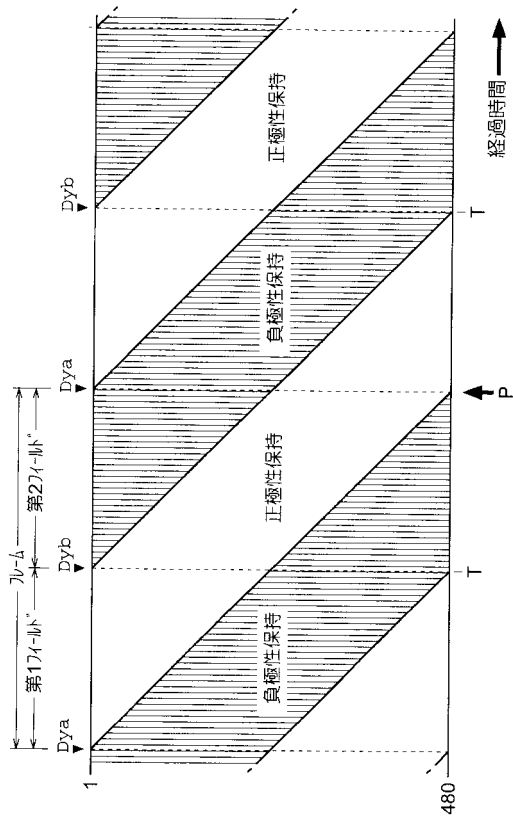


【 図 6 】

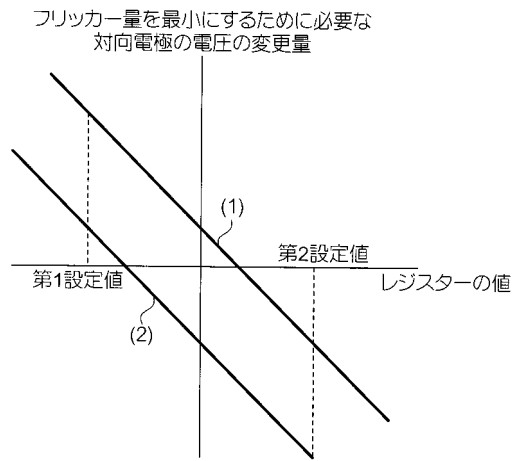
<水平走査（第271ライン）>



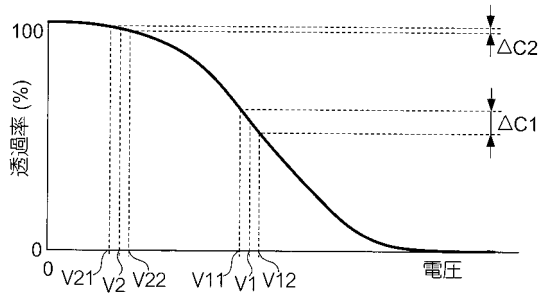
【 図 7 】



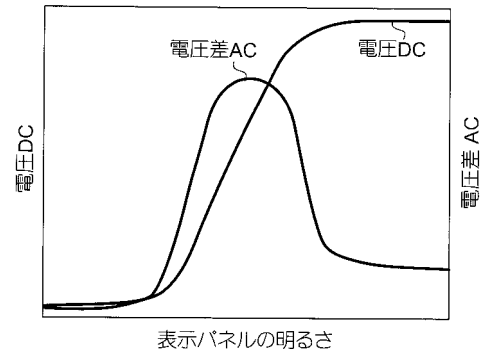
【 図 8 】



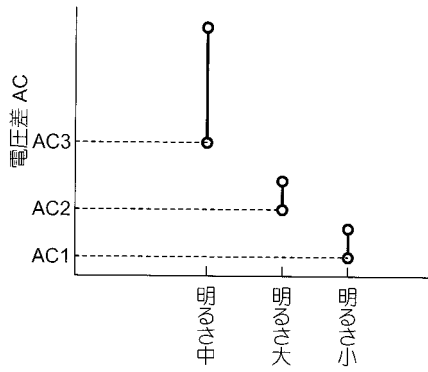
【図9】



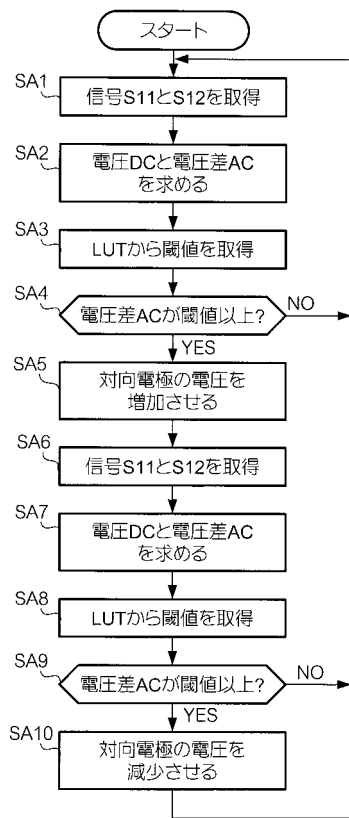
【図11】



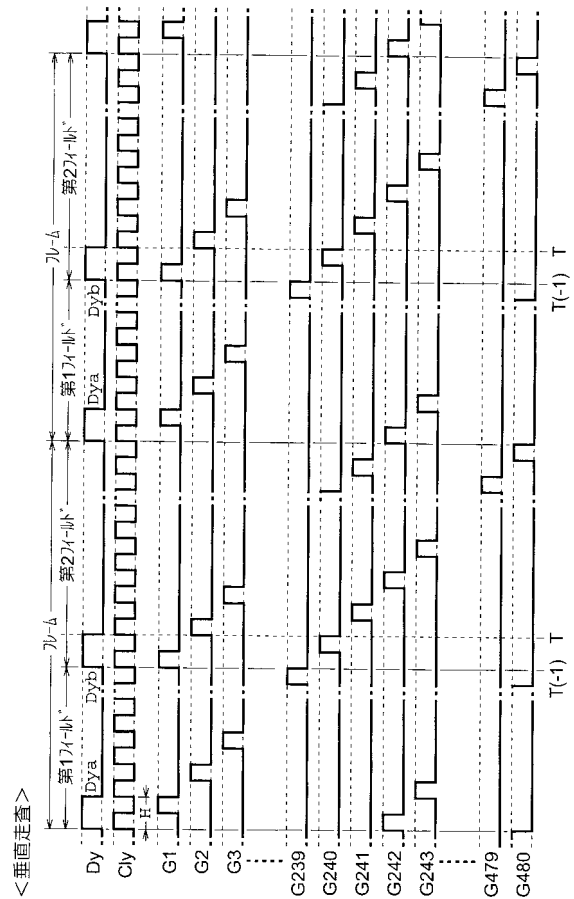
【図10】



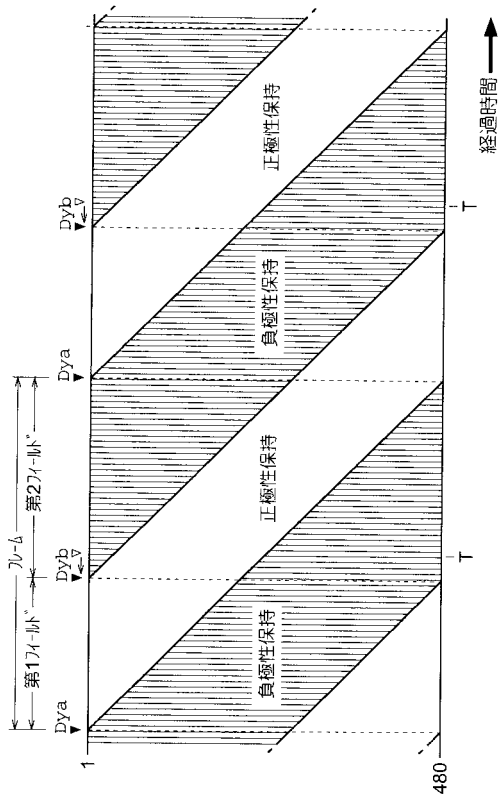
【図12】



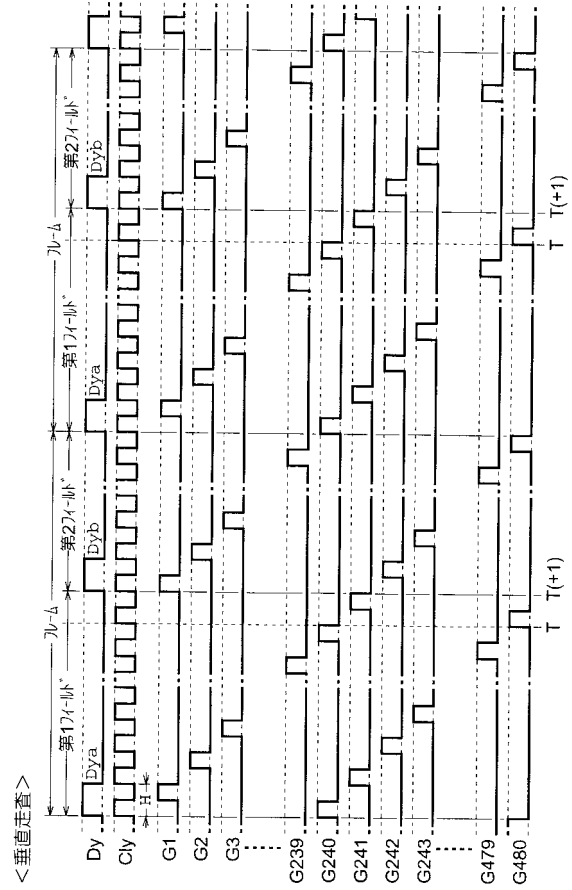
【図13】



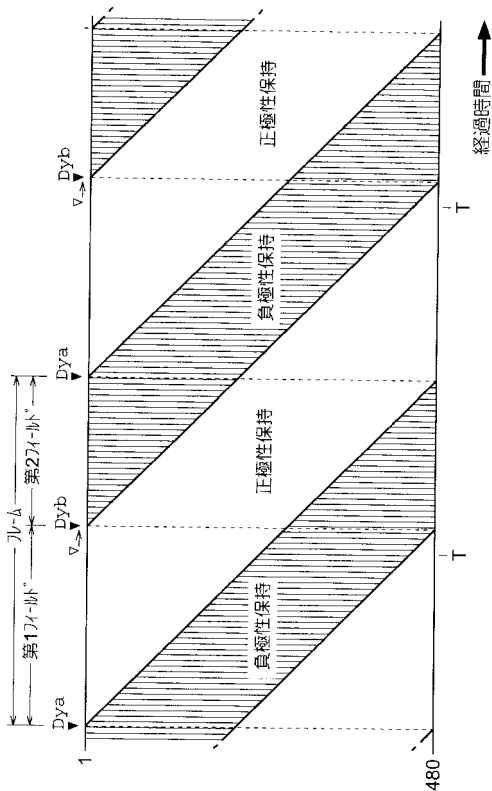
【 図 1 4 】



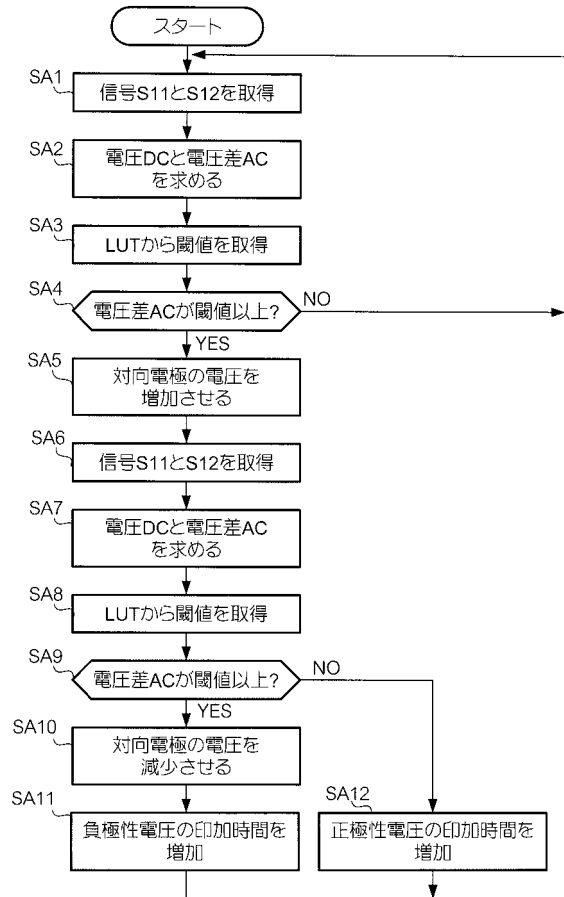
【 図 1 5 】



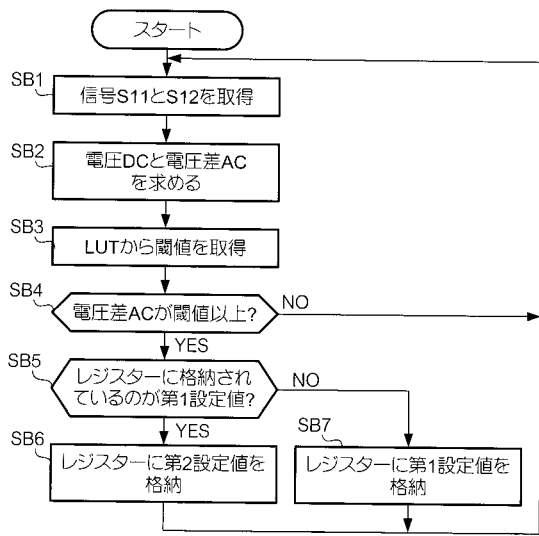
【 図 1 6 】



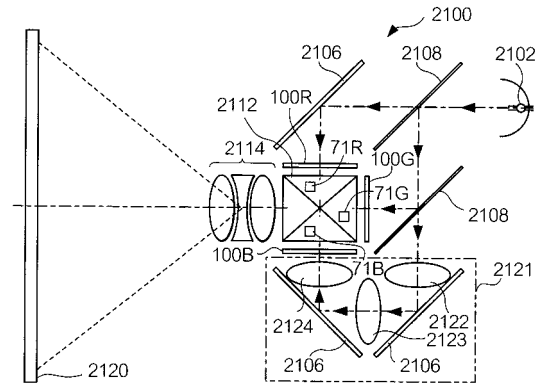
【 図 1 7 】



【 図 1 8 】



【 図 1 9 】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G 3/20 6 1 1 E
G 0 9 G 3/20 6 2 3 C
G 0 2 F 1/133 5 2 5

Fターム(参考) 5C006 AC25 AC26 BB16 BC06 BF39 FA23 FA56
5C080 AA10 BB05 DD06 EE29 FF07 FF11 JJ02 JJ03 JJ04 JJ05
JJ06 JJ07