

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-177393

(P2010-177393A)

(43) 公開日 平成22年8月12日(2010.8.12)

(51) Int.Cl.		F I	テーマコード (参考)	
HO 1 L	27/10	(2006.01)	HO 1 L 27/10 4 5 1	5 F 0 8 3
HO 1 L	45/00	(2006.01)	HO 1 L 45/00 Z	
HO 1 L	49/00	(2006.01)	HO 1 L 49/00 Z	

審査請求 未請求 請求項の数 10 O L (全 24 頁)

(21) 出願番号 特願2009-17471 (P2009-17471)  
 (22) 出願日 平成21年1月29日 (2009. 1. 29)

(71) 出願人 000002185  
 ソニー株式会社  
 東京都港区港南1丁目7番1号  
 (74) 代理人 100086298  
 弁理士 船橋 國則  
 (72) 発明者 高橋 新吾  
 東京都港区港南1丁目7番1号 ソニー株式会社内  
 Fターム(参考) 5F083 FZ10 GA25 JA37 JA39 JA40  
 JA56 JA58 JA60 MA05 MA06  
 MA16 PR33 PR40

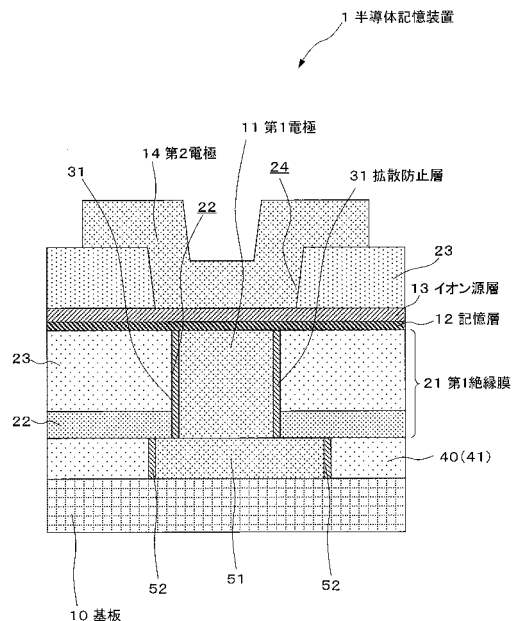
(54) 【発明の名称】 半導体記憶装置およびその製造方法

(57) 【要約】

【課題】本発明は、抵抗変化型の半導体記憶装置の性能低下を引き起こさない材料で銅の拡散防止層が形成されることを可能にする。

【解決手段】基板 10 上に形成された第 1 絶縁膜 21 に埋め込まれて形成された第 1 電極 11 と、前記第 1 電極 11 に対向して形成された第 2 電極 14 と、前記第 1 電極 11 と前記第 2 電極 14 との間に挟まれて形成されていて、前記第 1 電極 11 側に形成された記憶層 12 と、前記記憶層 12 と前記第 2 電極 14 との間に形成されたイオン源層 13 とを有し、前記第 1 絶縁膜 21 と前記第 1 電極 11 との間に酸化マンガン層からなる拡散防止層 31 を有する。

【選択図】 図 1



## 【特許請求の範囲】

## 【請求項 1】

基板上に形成された絶縁膜に埋め込まれて形成された第 1 電極と、  
前記第 1 電極に対向して形成された第 2 電極と、  
前記第 1 電極と前記第 2 電極との間に挟まれて形成されていて、前記第 1 電極側に形成された記憶層と、  
前記記憶層と前記第 2 電極との間に形成されたイオン源層とを有し、  
前記絶縁膜と前記第 1 電極との間に酸化マンガン層からなる拡散防止層を有する  
半導体記憶装置。

## 【請求項 2】

前記第 1 電極と前記記憶層との界面に前記拡散防止層の酸化マンガン層が連続して形成されている  
請求項 1 記載の半導体記憶装置。

## 【請求項 3】

前記記憶層は金属酸化物膜からなる  
請求項 1 または請求項 2 記載の半導体記憶装置。

## 【請求項 4】

前記記憶層は、前記第 1 電極と前記イオン源層との界面に形成されていて前記拡散防止層に連続した酸化マンガン層からなる  
請求項 1 記載の半導体記憶装置。

## 【請求項 5】

前記拡散防止層は、前記酸化マンガン層の代わりにタングステン層、窒化タングステン層、ジルコニウム層、窒化ジルコニウム層、ハフニウム層、窒化ハフニウム層、ルテニウム層もしくは窒化ルテニウム層からなる  
請求項 1 ないし請求項 4 のいずれか 1 項に記載の半導体記憶装置。

## 【請求項 6】

基板上に形成された絶縁膜に埋め込まれて形成された第 1 電極と、  
前記第 1 電極に対向して形成された第 2 電極と、  
前記第 1 電極と前記第 2 電極との間に挟まれて形成されていて、前記第 1 電極側に形成された記憶層と、  
前記記憶層と前記第 2 電極との間に形成されたイオン源層とを有し、  
前記記憶層は酸化マンガン層からなり、  
前記絶縁膜と前記第 1 電極との間に前記酸化マンガン層に接続する拡散防止層を有し、  
前記拡散防止層は、タングステン層、窒化タングステン層、ルテニウム層および窒化ルテニウム層の 1 層もしくは複数層からなる  
半導体記憶装置。

## 【請求項 7】

基板上に形成された絶縁膜に開口部を形成する工程と、  
前記開口部の内面に銅マンガン合金層からなるシード層を形成する工程と、  
前記開口部内に前記シード層を介して銅膜を埋め込むとともに前記絶縁膜上に該銅膜を形成する工程と、  
熱処理を行って、前記シード層の前記絶縁膜側の界面に酸化マンガン層を形成する工程と、  
前記絶縁膜上の余剰な前記銅膜および前記銅膜表面に形成された前記酸化マンガン層を除去して、前記開口部内に前記酸化マンガン層からなる拡散防止層を介して前記銅膜からなる第 1 電極を形成する工程と、  
前記第 1 電極上かつ前記絶縁膜上に記憶層を形成する工程と、  
前記記憶層上にイオン源層を形成する工程と、  
前記イオン源層上に第 2 電極を形成する工程を有する  
半導体記憶装置の製造方法。

10

20

30

40

50

## 【請求項 8】

基板上に形成された絶縁膜に開口部を形成する工程と、  
 前記開口部の内面に銅マンガン合金層からなるシード層を形成する工程と、  
 前記開口部内に前記シード層を介して銅膜を埋め込むとともに前記絶縁膜上に該銅膜を形成する工程と、  
 熱処理を行って、前記シード層の前記絶縁膜側の界面に酸化マンガン層を形成する工程と、  
 前記絶縁膜上の余剰な前記銅膜および前記銅膜表面に形成された前記酸化マンガン層を除去して、前記開口部内に前記酸化マンガン層からなる拡散防止層を介して前記銅膜からなる第 1 電極を形成する工程と、  
 熱処理を行って、前記第 1 電極の表面に酸化マンガン層を形成する工程と、  
 前記絶縁膜上、および前記酸化マンガン層を介した前記第 1 電極上に、記憶層を形成する工程と、  
 前記記憶層上にイオン源層を形成する工程と、  
 前記イオン源層上に第 2 電極を形成する工程を有する  
 半導体記憶装置の製造方法。

10

## 【請求項 9】

基板上に形成された絶縁膜に開口部を形成する工程と、  
 前記開口部の内面に銅マンガン合金層からなるシード層を形成する工程と、  
 前記開口部内に前記シード層を介して銅膜を埋め込むとともに前記絶縁膜上に該銅膜を形成する工程と、  
 熱処理を行って、前記シード層の前記絶縁膜側の界面に酸化マンガン層を形成する工程と、  
 前記絶縁膜上の余剰な前記銅膜および前記銅膜表面に形成された前記酸化マンガン層を除去して、前記開口部内に前記酸化マンガン層からなる拡散防止層を介して前記銅膜からなる第 1 電極を形成する工程と、  
 熱処理を行って、前記第 1 電極の表面に酸化マンガン層からなる記憶層を形成する工程と、  
 前記記憶層上にイオン源層を形成する工程と、  
 前記イオン源層上に第 2 電極を形成する工程を有する  
 半導体記憶装置の製造方法。

20

30

## 【請求項 10】

基板上に形成された絶縁膜に開口部を形成する工程と、  
 前記開口部の内面にタングステン層、窒化タングステン層、ジルコニウム層、窒化ジルコニウム層、ハフニウム層、窒化ハフニウム層、ルテニウム層および窒化ルテニウム層の 1 層もしくは複数層からなる拡散防止層を形成する工程と、  
 前記開口部の内面に前記拡散防止層を介して銅マンガン合金層からなるシード層を形成する工程と、  
 前記開口部内に前記シード層を介して銅膜を埋め込むとともに前記絶縁膜上に該銅膜を形成する工程と、  
 前記絶縁膜上の余剰な前記銅膜、前記シード層および前記拡散防止層を除去して、前記開口部内に前記拡散防止層を介して前記シード層と前記銅膜からなる第 1 電極を形成する工程と、  
 熱処理を行って、前記第 1 電極の表面に、前記拡散防止層に接続する酸化マンガン層からなる記憶層を形成する工程と、  
 前記記憶層上を含む前記絶縁膜上にイオン源層を形成する工程と、  
 前記イオン源層上に第 2 電極を形成する工程を有する  
 半導体記憶装置の製造方法。

40

## 【発明の詳細な説明】

## 【技術分野】

50

## 【0001】

本発明は、半導体記憶装置およびその製造方法に関するものである。

## 【背景技術】

## 【0002】

コンピュータ等の電子機器においては、ランダム・アクセス・メモリとして、動作が高速で、高密度のDRAMが広く使用されている。

しかしながら、DRAMは、電子機器に用いられる一般的な論理回路LSIや信号処理LSIと比較して製造プロセスが複雑であるため、製造コストが高くなる。また、DRAMは、電源を切ると情報が消えてしまう揮発性メモリであり、頻りにリフレッシュ動作（即ち書き込んだ情報（データ）を読み出し、増幅し直して、再度書き込み直す動作）を行う必要がある。

10

## 【0003】

そこで、電源を切っても情報が消えない不揮発性メモリとして、例えばFeRAM（強誘電体メモリ）やMRAM（磁気メモリ）等が提案されている。これらのメモリの場合、電源を供給しなくても書き込んだ情報を長時間保持し続けることが可能になる。また、これらのメモリの場合、不揮発性とすることにより、リフレッシュ動作を不要にして、その分消費電力を低減することができると考えられる。

しかしながら、上述の不揮発性のメモリは、各メモリセルを構成するメモリ素子の縮小化に伴い、記憶素子としての特性を確保することが困難になってくる。このため、デザインルールの限界や製造プロセス上の限界まで素子を縮小化することは難しい。

20

## 【0004】

そこで、縮小化に適した構成のメモリとして、新しいタイプの記憶素子が提案されている。その記憶素子は、2つの電極の間に、ある金属を含むイオン導電体を挟んだ構造である。そして、2つの電極のいずれか一方にイオン導電体（イオン源）中に含まれる金属を含ませることにより、2つの電極間に電圧を印加した場合に、電極中に含まれる金属がイオン導電体中にイオンとして拡散する。これによりイオン導電体の抵抗値もしくはキャパシタンス等の電気特性が変化する。この特性変化を利用して、メモリデバイスを構成することが可能である（例えば特許文献1、非特許文献1参照）。

## 【0005】

図9に抵抗変化型の半導体記憶装置の基本構造を示す。

30

図9に示すように、基板110上に形成された絶縁膜140に第1配線151が形成されている。上記絶縁膜140上に、上記第1配線151を被覆する第1絶縁膜121が形成されている。この第1絶縁膜121は、例えば窒化炭化シリコン膜122と酸化シリコン（TEOS）膜123との積層膜で形成されている。

## 【0006】

上記第1絶縁膜121には上記第1配線151に達する第1開口部122形成され、この第1開口部122内には、上記第1配線151に接続する第1電極111が形成されている。この第1電極111は、例えば、タングステン（W）、窒化タングステン（WN）、銅（Cu）等で形成されている。この第1電極111表面と上記第1絶縁膜121表面には、ほぼ同一平面となるように平坦化されている。

40

## 【0007】

上記第1絶縁膜121上には、上記第1電極111表面を被覆する記憶層112が形成されている。この記憶層112は、金属酸化物で形成されていて、例えば、タンタル酸化物、ニオブ酸化物、アルミニウム酸化物、ハフニウム酸化物、ジルコニウム酸化物のいずれか、もしくはそれらの混合材料で形成されている。

## 【0008】

上記記憶層112上にはイオン源層113が形成されている。このイオン源層113は、例えば、銅（Cu）、銀（Ag）亜鉛（Zn）の少なくともいずれか、さらに、テルル（Te）、セレン（Se）、イオウ（S）のカルコゲナイド元素の少なくともいずれかを含む。例えば、CuTe、GeSbTe、CuGeTe、AgGeTe、AgTe、Zn

50

Te、ZnGeTe、CuS、CuGeS、CuSe、CuGeSe等が挙げられる。さらに、ホウ素(B)もしくは希土類元素もしくはシリコン(Si)が含有されていてもよい。

【0009】

さらに、上記イオン源層113上には、第2絶縁膜123が形成されていて、上記第1電極111に対向する位置の上記第2絶縁膜123には、上記イオン源層114に達する第2開口部124が形成されている。そして、上記第2開口部124を通して、上記第1電極111上の上記イオン源層113の上方には、第2電極114が形成されている。

従来の抵抗変化型の半導体記憶装置101は、上記の如く構成されている。

【0010】

将来のさらなる素子の微細化において、埋設性能の観点から電極材料として銅(Cu)の適用が提案されている。すなわち、銅拡散防止層(バリアメタル層)、シード層(銅給電層)を成膜し、続いてめっきにより銅を埋め込み、配線を形成する銅ダマシンプロセスを用いて電極を作る。

この場合、第1電極の銅配線には拡散防止層を形成する。その拡散防止層の材料には、一般的に用いられているタンタル(Ta)、窒化タンタル(TaN)などタンタル系膜、および、チタン(Ti)、窒化チタン(TiN)などのチタン系膜を用いる。この場合、タンタル系膜やチタン系膜によって抵抗変化型の半導体記憶装置の性能低下(劣化)を引き起こすという問題が、出願人によって明らかにされた。この性能低下は、主に繰り返し動作回数の低下である。

原因は、それら金属材料に高い電界を印加したときの拡散性にあると推察され、これらの金属が記憶層やイオン源層に拡散することにより、本来、それら層が有する膜特性に影響を与え、変質してしまうことによるものと考えられる。

【先行技術文献】

【特許文献】

【0011】

【特許文献1】特開2006-173267号公報

【非特許文献】

【0012】

【非特許文献1】K. Aratani et al.: Proc. of IEEE IEDM2007, pp. 783-786

【発明の概要】

【発明が解決しようとする課題】

【0013】

解決しようとする問題点は、銅の拡散防止層の材料にタンタル系膜またはチタン系膜を用いると、抵抗変化型の半導体記憶装置の性能低下を引き起こす点である。

【0014】

本発明は、抵抗変化型の半導体記憶装置の性能低下を引き起こさない材料で銅の拡散防止層が形成されることを可能にする。

【課題を解決するための手段】

【0015】

本発明の半導体記憶装置は、基板上に形成された絶縁膜に埋め込まれて形成された第1電極と、前記第1電極に対向して形成された第2電極と、前記第1電極と前記第2電極との間に挟まれて形成されていて、前記第1電極側に形成された記憶層と、前記記憶層と前記第2電極との間に形成されたイオン源層とを有し、前記絶縁膜と前記第1電極との間に酸化マンガン層からなる拡散防止層を有する。

【0016】

本発明の半導体記憶装置は、基板上に形成された絶縁膜に埋め込まれて形成された第1電極と、前記第1電極に対向して形成された第2電極と、前記第1電極と前記第2電極との間に挟まれて形成されていて、前記第1電極側に形成された記憶層と、前記記憶層と前記第2電極との間に形成されたイオン源層とを有し、前記記憶層は酸化マンガン層からな

10

20

30

40

50

り、前記絶縁膜と前記第1電極との間に前記酸化マンガン層に接続する拡散防止層を有する。

【0017】

本発明の半導体記憶装置の製造方法は、基板上に形成された絶縁膜に開口部を形成する工程と、前記開口部の内面に銅マンガン合金層からなるシード層を形成する工程と、前記開口部内に前記シード層を介して銅膜を埋め込むとともに前記絶縁膜上に該銅膜を形成する工程と、熱処理を行って、前記シード層の前記絶縁膜側の界面に酸化マンガン層を形成する工程と、前記絶縁膜上の余剰な前記銅膜および前記銅膜表面に形成された前記酸化マンガン層を除去して、前記開口部内に前記酸化マンガン層からなる拡散防止層を介して前記銅膜からなる第1電極を形成する工程と、前記第1電極上かつ前記絶縁膜上に記憶層を形成する工程と、前記記憶層上にイオン源層を形成する工程と、前記イオン源層上に第2電極を形成する工程を有する。

10

【0018】

本発明の半導体記憶装置の製造方法は、基板上に形成された絶縁膜に開口部を形成する工程と、前記開口部の内面に銅マンガン合金層からなるシード層を形成する工程と、前記開口部内に前記シード層を介して銅膜を埋め込むとともに前記絶縁膜上に該銅膜を形成する工程と、熱処理を行って、前記シード層の前記絶縁膜側の界面に酸化マンガン層を形成する工程と、前記絶縁膜上の余剰な前記銅膜および前記銅膜表面に形成された前記酸化マンガン層を除去して、前記開口部内に前記酸化マンガン層からなる拡散防止層を介して前記銅膜からなる第1電極を形成する工程と、熱処理を行って、前記第1電極の表面に酸化マンガン層を形成する工程と、前記絶縁膜上、および前記酸化マンガン層を介した前記第1電極上に、記憶層を形成する工程と、前記記憶層上にイオン源層を形成する工程と、前記イオン源層上に第2電極を形成する工程を有する。

20

【0019】

本発明の半導体記憶装置の製造方法は、基板上に形成された絶縁膜に開口部を形成する工程と、前記開口部の内面に銅マンガン合金層からなるシード層を形成する工程と、前記開口部内に前記シード層を介して銅膜を埋め込むとともに前記絶縁膜上に該銅膜を形成する工程と、熱処理を行って、前記シード層の前記絶縁膜側の界面に酸化マンガン層を形成する工程と、前記絶縁膜上の余剰な前記銅膜および前記銅膜表面に形成された前記酸化マンガン層を除去して、前記開口部内に前記酸化マンガン層からなる拡散防止層を介して前記銅膜からなる第1電極を形成する工程と、熱処理を行って、前記第1電極の表面に酸化マンガン層からなる記憶層を形成する工程と、前記記憶層上にイオン源層を形成する工程と、前記イオン源層上に第2電極を形成する工程を有する。

30

【0020】

本発明の半導体記憶装置の製造方法は、基板上に形成された絶縁膜に開口部を形成する工程と、前記開口部の内面にタングステン層、窒化タングステン層、ジルコニウム層、窒化ジルコニウム層、ハフニウム層、窒化ハフニウム層、ルテニウム層および窒化ルテニウム層の1層もしくは複数層からなる拡散防止層を形成する工程と、前記開口部の内面に前記拡散防止層を介して銅マンガン合金層からなるシード層を形成する工程と、前記開口部内に前記シード層を介して銅膜を埋め込むとともに前記絶縁膜上に該銅膜を形成する工程と、前記絶縁膜上の余剰な前記銅膜、前記シード層および前記拡散防止層を除去して、前記開口部内に前記拡散防止層を介して前記シード層と前記銅膜からなる第1電極を形成する工程と、熱処理を行って、前記第1電極の表面に、前記拡散防止層に接続する酸化マンガン層からなる記憶層を形成する工程と、前記記憶層上を含む前記絶縁膜上にイオン源層を形成する工程と、前記イオン源層上に第2電極を形成する工程を有する。

40

【発明の効果】

【0021】

本発明の半導体記憶装置は、拡散防止層が酸化マンガンを形成されているため、拡散防止層に高い電界が印加されてもマンガンを記憶層やイオン源層に拡散されないため、半導体記憶装置の性能低下が抑制できるという利点がある。

50

## 【 0 0 2 2 】

本発明の半導体記憶装置の製造方法は、拡散防止層が酸化マンガンで形成されるため、拡散防止層に高い電界が印加されてもマンガンが記憶層やイオン源層に拡散されないため、性能低下を抑制した半導体記憶装置の製造ができるという利点がある。

## 【 図面の簡単な説明 】

## 【 0 0 2 3 】

【 図 1 】 本発明の第 1 実施の形態に係る半導体記憶装置の一例を示した概略構成断面図である。

【 図 2 】 本発明の第 2 実施の形態に係る半導体記憶装置の一例を示した概略構成断面図である。

【 図 3 】 本発明の第 3 実施の形態に係る半導体記憶装置の一例を示した概略構成断面図である。

【 図 4 】 本発明の第 4 実施の形態に係る半導体記憶装置の一例を示した概略構成断面図である。

【 図 5 】 本発明の第 5 実施の形態に係る半導体記憶装置の製造方法の一例を示した製造工程断面図である。

【 図 6 】 本発明の第 6 実施の形態に係る半導体記憶装置の製造方法の一例を示した製造工程断面図である。

【 図 7 】 本発明の第 7 実施の形態に係る半導体記憶装置の製造方法の一例を示した製造工程断面図である。

【 図 8 】 本発明の第 8 実施の形態に係る半導体記憶装置の製造方法の一例を示した製造工程断面図である。

【 図 9 】 従来の半導体記憶装置の一例を示した概略構成断面図である。

## 【 発明を実施するための形態 】

## 【 0 0 2 4 】

< 1 . 第 1 の実施の形態 >

[ 半導体記憶装置の構成の一例 ]

本発明の第 1 実施の形態に係る半導体記憶装置の一例を、図 1 の概略構成断面図によって説明する。

## 【 0 0 2 5 】

図 1 に示すように、基板 1 0 上に形成された絶縁膜 4 0 の例えば最上層の絶縁膜 4 1 に第 1 配線 5 1 が形成されている。この第 1 配線 5 1 は、例えば銅配線からなり、その側部には拡散防止層 5 2 が形成されている。

上記絶縁膜 4 0 上に、上記第 1 配線 5 1 を被覆する第 1 絶縁膜 2 1 が形成されている。この第 1 絶縁膜 2 1 は、例えば窒化炭化シリコン膜 2 2 と酸化シリコン ( T E O S ) 膜 2 3 との積層膜で形成されている。また、上記第 1 絶縁膜 2 1 には、上記酸化シリコン膜、窒化炭化シリコン膜の他に、以下の膜を用いることができる。例えば、窒化シリコン膜、酸窒化シリコン膜、フッ化酸化シリコン膜等の無機絶縁膜を用いることができる。また、アモルファスフッ素樹脂、フッ化ポリアリアルエーテル系樹脂等のフッ素系有機絶縁材料、ポリアリアルエーテル、ポリパラキシリレン、ポリイミド等の芳香族系有機絶縁材料等、一般の半導体装置に用いられる絶縁膜を用いることができる。

## 【 0 0 2 6 】

上記第 1 絶縁膜 2 1 には上記第 1 配線 5 1 に達する第 1 開口部 2 2 形成され、この第 1 開口部 2 2 内には、拡散防止層 3 1 を介して上記第 1 配線 5 1 に接続する第 1 電極 1 1 が形成されている。

上記第 1 電極 1 1 は、例えば、銅 ( C u ) 等で形成されている。この第 1 電極 1 1 表面と上記第 1 絶縁膜 2 1 表面には、ほぼ同一平面となるように平坦化されている。

上記拡散防止層 3 1 は、酸化マンガンを形成されている。この酸化マンガンは銅の酸化防止機能を有するには、1 nm 以上、好ましくは 2 nm 以上の膜厚があれば十分である。また膜厚を厚くしすぎると第 1 電極 1 1 の占める体積が減少して抵抗が高くなるので、膜

10

20

30

40

50

厚は例えば5 nm以下とすることが好ましい。

なお、上記拡散防止層31は酸化マンガン層の代わりにタングステン層、窒化タングステン層等のタングステン系のバリアメタル層、ジルコニウム層、窒化ジルコニウム層等のジルコニウム系のバリアメタル層、ハフニウム層、窒化ハフニウム層等のハフニウム系のバリアメタル層、ルテニウム層もしくは窒化ルテニウム層等のルテニウム系のバリアメタル層で形成されていてもよい。

【0027】

上記第1絶縁膜21上には、上記第1電極11表面を被覆する記憶層12が形成されている。この記憶層12は、金属酸化物で形成されていて、例えば、タンタル酸化物、ニオブ酸化物、アルミニウム酸化物、ハフニウム酸化物、ジルコニウム酸化物のいずれか、もしくはそれらの混合材料で形成されている。上記記憶層12は、薄いほうが好ましく、2 nm以下、好ましくは1 nm以下、より好ましくは0.5 nm以下の膜厚に形成される。

10

【0028】

上記記憶層12上にはイオン源層13が形成されている。このイオン源層13は、例えば、銅(Cu)、銀(Ag)亜鉛(Zn)の少なくともいずれか、さらに、テルル(Te)、セレン(Se)、イオウ(S)のカルコゲナイド元素の少なくともいずれかを含む。例えば、CuTe、GeSbTe、CuGeTe、AgGeTe、AgTe、ZnTe、ZnGeTe、CuS、CuGeS、CuSe、CuGeSe等が挙げられる。さらに、ホウ素(B)もしくは希土類元素もしくはシリコン(Si)が含有されていてもよい。

したがって、上記イオン源層13には、Cu、Ag、Znの少なくともいずれかの元素が含まれている。すなわち、上記イオン源層13は、Cu、Ag、Znの少なくとも1種のイオンを上記記憶層12に供給する、もしくは上記記憶層12に供給された上記イオンを受け入れる層である。

20

【0029】

さらに、上記イオン源層13上には、第2絶縁膜23が形成されていて、上記第1電極11に対向する位置の上記第2絶縁膜23には、上記イオン源層13に達する第2開口部24が形成されている。上記第2絶縁膜23には、上記第1絶縁膜21として使用できる絶縁材料と同様なものを用いることができる。

上記第2開口部24を通して、上記第1電極11上の上記イオン源層13の上方には、第2電極14が形成されている。この第2電極14には、上記第1電極12と同様な導電材料を用いることができる。

30

このように、抵抗変化型の半導体記憶装置1は構成されている。

【0030】

上記半導体記憶装置1の動作について、以下に説明する。

【0031】

上記イオン源層13には、Cu、Ag、Znの少なくともいずれかの元素が含まれている。すなわち、上記イオン源層13は、Cu、Ag、Znの少なくとも1種のイオンを上記記憶層12に供給する、もしくは上記記憶層12に供給された上記イオンを受け入れる層である。以下の説明では代表して、例えば上記イオン源層13がCuTeで形成されているものとする。

40

上記イオン源層13に、例えば正電位(+電位)を印加して、第1電極11側が負になるようにする。これにより、イオン源層13からCuがイオン化して、記憶層12内を拡散していき、第1電極11側で電子と結合して析出するか、もしくは、記憶層12内部に拡散した状態で留まる。当然、上記イオン源層13にAg、Znが含まれている場合には、これらの元素がイオン化され、Cuと同様な振る舞いをする。

すると、記憶層12内部にCuを多量に含む電流パスが形成される、もしくは、記憶層12内部にCuによる欠陥が多数形成されることによって、記憶層12の抵抗値が低くなる。当然、Ag、ZnもCuと同様な振る舞いをする。

記憶層12以外の各層(イオン源層13、第1電極11、第2電極14等)は、記憶層12の記録前の抵抗値に比べて、元々抵抗値が低い。このため、記憶層12の抵抗値を低

50



くすることにより、半導体記憶装置 1 の主要部（第 1 電極 1 1、記憶層 1 2、イオン源層 1 3、第 2 電極 1 4）全体の抵抗値も低くすることができる。

【0032】

その後、正電圧を除去して、半導体記憶装置 1 にかかる電圧をなくすと、抵抗値が低くなった状態で保持される。これにより、情報を記録することが可能になる。一度だけ記録が可能な記憶装置、いわゆる、PROM に用いる場合には、前述の記録過程のみで記録は完結する。

【0033】

一方、消去が可能な記憶装置、いわゆる、RAM もしくは EEPROM 等への応用には、消去過程が必要となる。

消去過程は、Cu、Ag、Zn が含まれたイオン源層 1 3 に、例えば負電位（- 電位）を印加して、第 1 電極 1 1 側が正になるようにする。これにより、記憶層 1 2 内に形成されていた電流パスもしくは不純物準位を構成する Cu、Ag、Zn がイオン化して、記憶層 1 2 内を移動してイオン源層 1 3 に戻る。

すると、記憶層 1 2 内から Cu、Ag、Zn による電流パス、もしくは、欠陥が消滅して、記憶層 1 2 の抵抗値が高くなる。記憶層 1 2 以外の各層（イオン源層 1 3、第 1 電極 1 1、第 2 電極 1 4 等）は元々抵抗値が低い。このため、記憶層 1 2 の抵抗値を高くすることにより、半導体記憶装置 1 の主要部（第 1 電極 1 1、記憶層 1 2、イオン源層 1 3、第 2 電極 1 4）全体の抵抗値も高くすることができる。

その後、負電圧を除去して、半導体記憶装置 1 にかかる電圧をなくすと、抵抗値が高くなった状態で保持される。これにより、記録された情報を消去することが可能になる。

【0034】

このような過程を繰り返し行うことにより、半導体記憶装置 1 に情報の記録（書き込み）と記録された情報の消去を繰り返し行うことができる。

【0035】

上記半導体記憶装置 1 は、拡散防止層 3 1 が酸化マンガンを形成されているため、拡散防止層 3 1 に高い電界が印加されてもマンガンを記憶層 1 2 やイオン源層 1 3 に拡散されない。よって、半導体記憶装置 1 の性能低下が抑制でき、高性能な抵抗変化型の半導体記憶装置を提供できるという利点がある。

【0036】

< 2 . 第 2 の実施の形態 >

[ 半導体記憶装置の構成の一例 ]

本発明の第 2 実施の形態に係る半導体記憶装置の一例を、図 2 の概略構成断面図によって説明する。

【0037】

図 2 に示すように、基板 1 0 上に形成された絶縁膜 4 0 の例えば最上層の絶縁膜 4 1 に第 1 配線 5 1 が形成されている。この第 1 配線 5 1 は、例えば銅配線からなり、その側部には拡散防止層 5 2 が形成されている。

上記絶縁膜 4 0 上に、上記第 1 配線 5 1 を被覆する第 1 絶縁膜 2 1 が形成されている。この第 1 絶縁膜 2 1 は、例えば窒化炭化シリコン膜 2 2 と酸化シリコン（TEOS）膜 2 3 との積層膜で形成されている。上記第 1 絶縁膜 2 1 には、上記酸化シリコン膜、窒化炭化シリコン膜の他に以下の材料を用いることができる。例えば、窒化シリコン膜、酸窒化シリコン膜、フッ化酸化シリコン膜、酸化アルミニウム膜（ $Al_2O_3$ ）、酸化タンタル（ $Ta_2O_5$ ）、酸化ハフニウム（ $HfO_2$ ）、酸化ジルコニウム（ $ZrO_2$ ）等の無機絶縁膜を用いることができる。また、アモルファスフッ素樹脂、フッ化ポリアリアルエーテル系樹脂等のフッ素系有機絶縁材料、ポリアリアルエーテル、ポリパラキシリレン、ポリイミド等の芳香族系有機絶縁材料等、一般の半導体装置に用いられる絶縁膜を用いることができる。

【0038】

上記第 1 絶縁膜 2 1 には上記第 1 配線 5 1 に達する第 1 開口部 2 2 形成され、この第 1

10

20

30

40

50

開口部 2 2 内には、拡散防止層 3 1 を介して上記第 1 配線 5 1 に接続する第 1 電極 1 1 が形成されている。上記拡散防止層 3 1 は、上記第 1 電極 1 1 の表面にも形成されている。

上記第 1 電極 1 1 は、例えば、タングステン (W)、窒化タングステン (WN)、銅 (Cu) 等で形成されている。上記拡散防止層 3 1 が形成された第 1 電極 1 1 表面と上記第 1 絶縁膜 2 1 表面は、ほぼ同一平面となるように平坦化されている。

上記拡散防止層 3 1 は、酸化マンガで形成されている。この酸化マンガが銅の酸化防止機能を有するには、1 nm 以上、好ましくは 2 nm 以上の膜厚があれば十分である。また膜厚を厚くしすぎると第 1 電極 1 1 の占める体積が減少して抵抗が高くなるので、膜厚は例えば 5 nm 以下とすることが好ましい。

なお、上記拡散防止層 3 1 は酸化マンガ層の代わりにタングステン層、窒化タングステン層等のタングステン系のバリアメタル層、ジルコニウム層、窒化ジルコニウム層等のジルコニウム系のバリアメタル層、ハフニウム層、窒化ハフニウム層等のハフニウム系のバリアメタル層、ルテニウム層もしくは窒化ルテニウム層等のルテニウム系のバリアメタル層で形成されていてもよい。

#### 【0039】

上記第 1 絶縁膜 2 1 上には、上記第 1 電極 1 1 表面に形成された拡散防止層 3 1 を被覆する記憶層 1 2 が形成されている。この記憶層 1 2 は、金属酸化物で形成されていて、例えば、 tantalum 酸化物、ニオブ酸化物、アルミニウム酸化物、ハフニウム酸化物、ジルコニウム酸化物のいずれか、もしくはそれらの混合材料で形成されている。上記記憶層 1 2 は、薄いほうが好ましく、2 nm 以下、好ましくは 1 nm 以下、より好ましくは 0.5 nm 以下の膜厚に形成される。

#### 【0040】

上記記憶層 1 2 上にはイオン源層 1 3 が形成されている。このイオン源層 1 3 は、例えば、銅 (Cu)、銀 (Ag) 亜鉛 (Zn) の少なくともいずれか、さらに、テルル (Te)、セレン (Se)、イオウ (S) のカルコゲナイド元素の少なくともいずれかを含む。例えば、CuTe、GeSbTe、CuGeTe、AgGeTe、AgTe、ZnTe、ZnGeTe、CuS、CuGeS、CuSe、CuGeSe 等が挙げられる。さらに、ホウ素 (B) もしくは希土類元素もしくはシリコン (Si) が含有されていてもよい。

したがって、上記イオン源層 1 3 には、Cu、Ag、Zn の少なくともいずれかの元素が含まれている。すなわち、上記イオン源層 1 3 は、Cu、Ag、Zn の少なくとも 1 種のイオンを上記記憶層 1 2 に供給する、もしくは上記記憶層 1 2 に供給された上記イオンを受け入れる層である。

#### 【0041】

さらに、上記イオン源層 1 3 上には、第 2 絶縁膜 2 3 が形成されていて、上記第 1 電極 1 1 に対向する位置の上記第 2 絶縁膜 2 3 には、上記イオン源層 1 3 に達する第 2 開口部 2 4 が形成されている。上記第 2 絶縁膜 2 3 には、上記第 1 絶縁膜 2 1 として使用できる絶縁材料と同様なものを用いることができる。

上記第 2 開口部 2 4 を通して、上記第 1 電極 1 1 上の上記イオン源層 1 3 の上方には、第 2 電極 1 4 が形成されている。この第 2 電極 1 4 には、上記第 1 電極 1 2 と同様な導電材料を用いることができる。

このように、抵抗変化型の半導体記憶装置 2 は構成されている。

#### 【0042】

上記半導体記憶装置 2 の動作は、前記第 1 半導体記憶装置 1 と同様になるが、上記第 1 電極 1 1 表面に形成された拡散防止層 3 1 も上記記憶層 1 2 の機能を有する。したがって、上記第 1 電極 1 1 表面に形成された拡散防止層 3 1 はできうる限り薄く形成されることが好ましい。

#### 【0043】

上記半導体記憶装置 2 は、拡散防止層 3 1 が酸化マンガで形成されているため、拡散防止層 3 1 に高い電界が印加されてもマンガが記憶層 1 2 やイオン源層 1 3 に拡散されない。よって、半導体記憶装置 2 の性能低下が抑制でき、高性能な抵抗変化型の半導体記

10

20

30

40

50

憶装置を提供できるという利点がある。

また、上記記憶層 1 2 は金属酸化物で形成されているため酸素を含む。しかし、第 1 電極 1 1 表面と記憶層 1 2 との間に拡散防止層 3 1 が形成されていることにより、記憶層 1 2 から第 1 電極 1 1 側への酸素の拡散が防止できる。

【 0 0 4 4 】

< 3 . 第 3 の実施の形態 >

[ 半導体記憶装置の構成の一例 ]

本発明の第 3 実施の形態に係る半導体記憶装置の一例を、図 3 の概略構成断面図によって説明する。

【 0 0 4 5 】

図 3 に示すように、基板 1 0 上に形成された絶縁膜 4 0 の例えば最上層の絶縁膜 4 1 に第 1 配線 5 1 が形成されている。この第 1 配線 5 1 は、例えば銅配線からなり、その側部には拡散防止層 5 2 が形成されている。

上記絶縁膜 4 0 上に、上記第 1 配線 5 1 を被覆する第 1 絶縁膜 2 1 が形成されている。この第 1 絶縁膜 2 1 は、例えば窒化炭化シリコン膜 2 2 と酸化シリコン ( T E O S ) 膜 2 3 との積層膜で形成されている。上記第 1 絶縁膜 2 1 には、上記酸化シリコン膜、窒化炭化シリコン膜の他に以下の材料を用いることができる。例えば、窒化シリコン膜、酸窒化シリコン膜、フッ化酸化シリコン膜、酸化アルミニウム膜 (  $A l_2 O_3$  )、酸化タンタル (  $T a_2 O_5$  )、酸化ハフニウム (  $H f O_2$  )、酸化ジルコニウム (  $Z r O_2$  ) 等の無機絶縁膜を用いることができる。また、アモルファスフッ素樹脂、フッ化ポリアリアルエーテル系樹脂等のフッ素系有機絶縁材料、ポリアリアルエーテル、ポリパラキシリレン、ポリイミド等の芳香族系有機絶縁材料等、一般の半導体装置に用いられる絶縁膜を用いることができる。

【 0 0 4 6 】

上記第 1 絶縁膜 2 1 には上記第 1 配線 5 1 に達する第 1 開口部 2 2 形成され、この第 1 開口部 2 2 内には、拡散防止層 3 1 を介して上記第 1 配線 5 1 に接続する第 1 電極 1 1 が形成されている。

上記第 1 電極 1 1 は、例えば、タングステン ( W )、窒化タングステン ( W N )、銅 ( C u ) 等で形成されている。この第 1 電極 1 1 表面と上記第 1 絶縁膜 2 1 表面には、ほぼ同一平面となるように平坦化されている。

上記拡散防止層 3 1 は、酸化マンガで形成されている。この酸化マンガが銅の酸化防止機能を有するには、1 nm 以上、好ましくは 2 nm 以上の膜厚があれば十分である。また膜厚を厚くしすぎると第 1 電極 1 1 の占める体積が減少して抵抗が高くなるので、膜厚は例えば 5 nm 以下とすることが好ましい。

なお、上記拡散防止層 3 1 は酸化マンガ層の代わりにタングステン層、窒化タングステン層等のタングステン系のバリアメタル層、ジルコニウム層、窒化ジルコニウム層等のジルコニウム系のバリアメタル層、ハフニウム層、窒化ハフニウム層等のハフニウム系のバリアメタル層、ルテニウム層もしくは窒化ルテニウム層等のルテニウム系のバリアメタル層で形成されていてもよい。

【 0 0 4 7 】

上記第 1 電極 1 1 表面には記憶層 1 2 が形成されている。この記憶層 1 2 は、例えば上記拡散防止層 3 1 と同様な酸化マンガで形成されている。上記記憶層 1 2 は、薄いほうが好ましく、2 nm 以下、好ましくは 1 nm 以下、より好ましくは 0 . 5 nm 以下の膜厚に形成される。

【 0 0 4 8 】

上記記憶層 1 2 上にはイオン源層 1 3 が形成されている。このイオン源層 1 3 は、例えば、銅 ( C u )、銀 ( A g ) 亜鉛 ( Z n ) の少なくともいずれか、さらに、テルル ( T e )、セレン ( S e )、イオウ ( S ) のカルコゲナイド元素の少なくともいずれかを含む。例えば、C u T e、G e S b T e、C u G e T e、A g G e T e、A g T e、Z n T e、Z n G e T e、C u S、C u G e S、C u S e、C u G e S e 等が挙げられる。さらに、

10

20

30

40

50

ホウ素 ( B ) もしくは希土類元素もしくはシリコン ( S i ) が含有されていてもよい。

したがって、上記イオン源層 1 3 には、C u、A g、Z n の少なくともいずれかの元素が含まれている。すなわち、上記イオン源層 1 3 は、C u、A g、Z n の少なくとも 1 種のイオンを上記記憶層 1 2 に供給する、もしくは上記記憶層 1 2 に供給された上記イオンを受け入れる層である。

#### 【 0 0 4 9 】

さらに、上記イオン源層 1 3 上には、第 2 絶縁膜 2 3 が形成されていて、上記第 1 電極 1 1 に対向する位置の上記第 2 絶縁膜 2 3 には、上記イオン源層 1 3 に達する第 2 開口部 2 4 が形成されている。上記第 2 絶縁膜 2 3 には、上記第 1 絶縁膜 2 1 として使用できる絶縁材料と同様なものを用いることができる。

上記第 2 開口部 2 4 を通して、上記第 1 電極 1 1 上の上記イオン源層 1 3 の上方には、第 2 電極 1 4 が形成されている。この第 2 電極 1 4 には、上記第 1 電極 1 2 と同様な導電材料を用いることができる。

このように、抵抗変化型の半導体記憶装置 3 は構成されている。

#### 【 0 0 5 0 】

上記半導体記憶装置 3 の動作は、前記第 1 半導体記憶装置 1 と同様になる。

#### 【 0 0 5 1 】

上記半導体記憶装置 3 は、拡散防止層 3 1 が酸化マンガンを形成されているため、拡散防止層 3 1 に高い電界が印加されてもマンガンを記憶層 1 2 やイオン源層 1 3 に拡散されない。よって、半導体記憶装置 3 の性能低下が抑制でき、高性能な抵抗変化型の半導体記憶装置を提供できるという利点がある。

#### 【 0 0 5 2 】

< 4 . 第 4 の実施の形態 >

[ 半導体記憶装置の構成の一例 ]

本発明の第 4 実施の形態に係る半導体記憶装置の一例を、図 4 の概略構成断面図によって説明する。

#### 【 0 0 5 3 】

図 4 に示すように、基板 1 0 上に形成された絶縁膜 4 0 の例えば最上層の絶縁膜 4 1 に第 1 配線 5 1 が形成されている。この第 1 配線 5 1 は、例えば銅配線からなり、その側部には拡散防止層 5 2 が形成されている。

上記絶縁膜 4 0 上に、上記第 1 配線 5 1 を被覆する第 1 絶縁膜 2 1 が形成されている。この第 1 絶縁膜 2 1 は、例えば窒化炭化シリコン膜 2 2 と酸化シリコン ( T E O S ) 膜 2 3 との積層膜で形成されている。上記第 1 絶縁膜 2 1 には、上記酸化シリコン膜、窒化炭化シリコン膜の他に、以下の材料を用いることができる。例えば、窒化シリコン膜、酸化シリコン膜、フッ化酸化シリコン膜、酸化アルミニウム膜 ( A l <sub>2</sub> O <sub>3</sub> )、酸化タンタル ( T a <sub>2</sub> O <sub>5</sub> )、酸化ハフニウム ( H f O <sub>2</sub> )、酸化ジルコニウム ( Z r O <sub>2</sub> ) 等の無機絶縁膜を用いることができる。また、アモルファスフッ素樹脂、フッ化ポリアリアルエーテル系樹脂等のフッ素系有機絶縁材料、ポリアリアルエーテル、ポリバラキシリレン、ポリイミド等の芳香族系有機絶縁材料等、一般の半導体装置に用いられる絶縁膜を用いることができる。

#### 【 0 0 5 4 】

上記第 1 絶縁膜 2 1 には上記第 1 配線 5 1 に達する第 1 開口部 2 2 形成され、この第 1 開口部 2 2 内には、拡散防止層 3 1 を介して上記第 1 配線 5 1 に接続する第 1 電極 1 1 が形成されている。

上記第 1 電極 1 1 は、例えば、タングステン ( W )、窒化タングステン ( W N )、銅 ( C u ) 等で形成されている。この第 1 電極 1 1 表面と上記第 1 絶縁膜 2 1 表面には、ほぼ同一平面となるように平坦化されている。

上記拡散防止層 3 1 は、例えばタングステン、窒化タングステン等のタングステン系のバリアメタル層、ジルコニウム層、窒化ジルコニウム層等のジルコニウム系のバリアメタル層、ハフニウム層、窒化ハフニウム層等のハフニウム系のバリアメタル層、もしくはル

10

20

30

40

50

テニウム、窒化ルテニウム等のルテニウム系のバリアメタル層で形成されている。このバリアメタル層には、タンタル、窒化タンタル等のタンタル系材料、チタン、窒化チタン等のチタン系材料は用いない。

【0055】

上記第1電極11表面には記憶層12が形成されている。この記憶層12は酸化マンガで形成されている。記憶層12は、薄いほうが好ましく、2nm以下、好ましくは1nm以下、より好ましくは0.5nm以下の膜厚に形成される。

【0056】

上記記憶層12上にはイオン源層13が形成されている。このイオン源層13は、例えば、銅(Cu)、銀(Ag)亜鉛(Zn)の少なくともいずれか、さらに、テルル(Te)、セレン(Se)、イオウ(S)のカルコゲナイド元素の少なくともいずれかを含む。例えば、CuTe、GeSbTe、CuGeTe、AgGeTe、AgTe、ZnTe、ZnGeTe、CuS、CuGeS、CuSe、CuGeSe等が挙げられる。さらに、ホウ素(B)もしくは希土類元素もしくはシリコン(Si)が含有されていてもよい。

したがって、上記イオン源層13には、Cu、Ag、Znの少なくともいずれかの元素が含まれている。すなわち、上記イオン源層13は、Cu、Ag、Znの少なくとも1種のイオンを上記記憶層12に供給する、もしくは上記記憶層12に供給された上記イオンを受け入れる層である。

【0057】

さらに、上記イオン源層13上には、第2絶縁膜23が形成されていて、上記第1電極11に対向する位置の上記第2絶縁膜23には、上記イオン源層13に達する第2開口部24が形成されている。上記第2絶縁膜23には、上記第1絶縁膜21として使用できる絶縁材料と同様なものを用いることができる。

上記第2開口部24を通して、上記第1電極11上の上記イオン源層13の上方には、第2電極14が形成されている。この第2電極14には、上記第1電極12と同様な導電材料を用いることができる。

このように、抵抗変化型の半導体記憶装置4は構成されている。

【0058】

上記半導体記憶装置4の動作は、前記第1半導体記憶装置1と同様になる。

【0059】

上記半導体記憶装置4は、拡散防止層31がタングステン(W)系のバリアメタル層で形成されているため、拡散防止層31に高い電界が印加されてもタングステンが記憶層12やイオン源層13に拡散されない。よって、半導体記憶装置4の性能低下が抑制でき、高性能な抵抗変化型の半導体記憶装置を提供できるという利点がある。

【0060】

<5. 第5の実施の形態>

[半導体記憶装置の製造方法の一例]

本発明の第5実施の形態に係る半導体記憶装置の製造方法の一例を、図5の製造工程断面図によって説明する。図5には、前記図1によって説明した半導体記憶装置1の製造方法を示す。

【0061】

図5(1)に示すように、基板10上に形成された絶縁膜40の例えば最上層の絶縁膜41に第1配線51を形成する。この第1配線51は、例えば銅配線からなり、その側部には拡散防止層52が形成される。

上記絶縁膜40上に、上記第1配線51を被覆する第1絶縁膜21を形成する。この第1絶縁膜21は、例えば窒化炭化シリコン膜22と酸化シリコン(TEOS)膜23との積層膜で形成される。上記第1絶縁膜21には、上記酸化シリコン膜、窒化炭化シリコン膜の他に以下の材料を用いることができる。例えば、窒化シリコン膜、酸窒化シリコン膜、フッ化酸化シリコン膜、酸化アルミニウム膜( $Al_2O_3$ )、酸化タンタル( $Ta_2O_5$ )、酸化ハフニウム( $HfO_2$ )、酸化ジルコニウム( $ZrO_2$ )等の無機絶縁膜を用いるこ

10

20

30

40

50

とができる。また、アモルファスフッ素樹脂、フッ化ポリアリールエーテル系樹脂等のフッ素系有機絶縁材料、ポリアリールエーテル、ポリパラキシリレン、ポリイミド等の芳香族系有機絶縁材料等、一般の半導体装置に用いられる絶縁膜を用いることもできる。

上記第1絶縁膜21に上記第1配線51に達する第1開口部22を形成する。この第1開口部22は、通常の半導体製造プロセスで行われている、レジストマスクを用いたエッチングにより形成される。

さらに、上記第1開口部22の内面に銅マンガン合金層からなるシード層25を形成する。

上記シード層25は、例えばスパッタ法によって、銅マンガン合金で形成される。例えば、2at%~10at%程度のMnを含む銅マンガン(CuMn)合金ターゲットを用いたスパッタ法により、30nm~80nmの膜厚に形成される。

#### 【0062】

次に、図5(2)に示すように、めっき法によって、上記第1開口部22内に上記シード層25を介して銅膜26を埋め込むとともに上記第1絶縁膜21上に該銅膜26を形成する。

次いで熱処理を行って、上記第1絶縁膜21側の上記シード層25の界面に酸化マンガン層27を自己形成する。この熱処理は、例えば300~400で行う。例えば、350で30分間の熱処理を行う。

上記酸化マンガン層27が銅の酸化防止機能を有するには、1nm以上、好ましくは2nm以上の膜厚があれば十分である。また膜厚を厚くし過ぎると後の工程で形成される第1電極の占める体積が減少して抵抗が高くなるので、膜厚は例えば5nm以下とすることが好ましい。

また上記熱処理では、余剰のマンガン(Mn)は、めっきにより形成された上記銅膜26の表面に、雰囲気中の酸素と反応して酸化マンガン層28が形成される。これにより、上記第1開口部22内の上記シード層25および銅膜26中にマンガン(Mn)がほとんど残らないので、残留マンガンによる配線抵抗の著しい上昇は起こらない。

#### 【0063】

次に、図5(3)に示すように、上記第1絶縁膜21上の余剰な上記銅膜26(上記シード層25も含む)および上記銅膜26表面に形成された上記酸化マンガン層28を除去する。この除去加工は、例えば化学的機械研磨(CMP)によって行う。この結果、上記第1開口部22内に上記酸化マンガン層27を介して上記銅膜26(上記シード層25も含む)からなる第1電極11が形成される。

また、上記第1開口部22の側壁に形成された上記酸化マンガン層27が、銅拡散防止のための拡散防止層31になる。これにより、上記拡散防止層31となる酸化マンガン層27は、上記第1開口部22内の側壁に酸化マンガンの状態で存在し、強い結合を維持する。

この結果、拡散防止層31に、従来のタンタル系、チタン系のバリアメタルの適用を回避することができる。

#### 【0064】

次に、図5(4)に示すように、上記第1電極11上かつ上記第1絶縁膜21上に記憶層12を形成する。この記憶層12は、金属酸化物で形成されていて、例えば、タンタル酸化物、ニオブ酸化物、アルミニウム酸化物、ハフニウム酸化物、ジルコニウム酸化物のいずれか、もしくはそれらの混合材料で形成される。上記記憶層12は、薄いほうが好ましく、2nm以下、好ましくは1nm以下、より好ましくは0.5nm以下の膜厚に形成される。

さらに上記記憶層12上にイオン源層13を形成する。このイオン源層13は、例えば、銅(Cu)、銀(Ag)亜鉛(Zn)の少なくともいずれか、さらに、テルル(Te)、セレン(Se)、イオウ(S)のカルコゲナイド元素の少なくともいずれかを含む。例えば、CuTe、GeSbTe、CuGeTe、AgGeTe、AgTe、ZnTe、ZnGeTe、CuS、CuGeS、CuSe、CuGeSe等で形成される。さらに、ホ

10

20

30

40

50

ウ素 ( B ) もしくは希土類元素もしくはシリコン ( S i ) が含有されていてもよい。

したがって、上記イオン源層 1 3 には、C u、A g、Z n の少なくともいずれかの元素が含まれている。すなわち、上記イオン源層 1 3 は、C u、A g、Z n の少なくとも 1 種のイオンを上記記憶層 1 2 に供給する、もしくは上記記憶層 1 2 に供給された上記イオンを受け入れる層として形成される。

#### 【 0 0 6 5 】

次に、図 5 ( 5 ) に示すように、上記イオン源層 1 3 上に、第 2 絶縁膜 2 3 を形成する。そして、リソグラフィ技術、エッチング技術によって、上記第 2 絶縁膜 2 3 の上記第 1 電極 1 1 に対向する位置に、上記イオン源層 1 3 に達する第 2 開口部 2 4 を形成する。上記第 2 絶縁膜 2 3 には、上記第 1 絶縁膜 2 1 として使用できる絶縁材料と同様なものを用いることができる。

10

上記第 2 開口部 2 4 を通して、上記第 1 電極 1 1 上方の上記イオン源層 1 3 上には、第 2 電極 1 4 を形成する。この第 2 電極 1 4 には、上記第 1 電極 1 2 と同様な導電材料を用いる。

このようにして、抵抗変化型の半導体記憶装置 1 は形成される。

#### 【 0 0 6 6 】

上記半導体記憶装置 1 の製造方法では、拡散防止層 3 1 を酸化マンガンを形成するため、拡散防止層 3 1 に高い電界が印加されてもマンガンを記憶層 1 2 やイオン源層 1 3 に拡散されない。よって、半導体記憶装置 1 の性能低下が抑制でき、高性能な抵抗変化型の半導体記憶装置を提供できるという利点がある。

20

#### 【 0 0 6 7 】

< 6 . 第 6 の実施の形態 >

[ 半導体記憶装置の製造方法の一例 ]

本発明の第 6 実施の形態に係る半導体記憶装置の製造方法の一例を、図 6 の製造工程断面図によって説明する。図 6 には、前記図 6 によって説明した半導体記憶装置 2 の製造方法を示す。

#### 【 0 0 6 8 】

図 6 ( 1 ) に示すように、基板 1 0 上に形成された絶縁膜 4 0 の例えば最上層の絶縁膜 4 1 に第 1 配線 5 1 を形成する。この第 1 配線 5 1 は、例えば銅配線からなり、その側部には拡散防止層 5 2 が形成される。

30

上記絶縁膜 4 0 上に、上記第 1 配線 5 1 を被覆する第 1 絶縁膜 2 1 を形成する。この第 1 絶縁膜 2 1 は、例えば窒化炭化シリコン膜 2 2 と酸化シリコン ( T E O S ) 膜 2 3 との積層膜で形成される。上記第 1 絶縁膜 2 1 には、上記酸化シリコン膜、窒化炭化シリコン膜の他に以下の材料を用いることができる。例えば、窒化シリコン膜、酸窒化シリコン膜、フッ化酸化シリコン膜、酸化アルミニウム膜 ( A l <sub>2</sub> O <sub>3</sub> )、酸化タンタル ( T a <sub>2</sub> O <sub>5</sub> )、酸化ハフニウム ( H f O <sub>2</sub> )、酸化ジルコニウム ( Z r O <sub>2</sub> ) 等の無機絶縁膜を用いることができる。また、アモルファスフッ素樹脂、フッ化ポリアリアルエーテル系樹脂等のフッ素系有機絶縁材料、ポリアリアルエーテル、ポリパラキシリレン、ポリイミド等の芳香族系有機絶縁材料等、一般の半導体装置に用いられる絶縁膜を用いることもできる。

上記第 1 絶縁膜 2 1 に上記第 1 配線 5 1 に達する第 1 開口部 2 2 を形成する。この第 1 開口部 2 2 は、通常の半導体製造プロセスで行われている、レジストマスクを用いたエッチングにより形成される。

40

さらに、上記第 1 開口部 2 2 の内面に銅マンガン合金層からなるシード層 2 5 を形成する。

上記シード層 2 5 は、例えばスパッタ法によって、銅マンガン合金で形成される。例えば、2 a t % ~ 1 0 a t % 程度の M n を含む銅マンガン ( C u M n ) 合金ターゲットを用いたスパッタ法により、3 0 n m ~ 8 0 n m の膜厚に形成される。

#### 【 0 0 6 9 】

次に、図 6 ( 2 ) に示すように、めっき法によって、上記第 1 開口部 2 2 内に上記シード層 2 5 を介して銅膜 2 6 を埋め込むとともに上記第 1 絶縁膜 2 1 上に該銅膜 2 6 を形成

50

する。

次いで熱処理を行って、上記第1絶縁膜21側の上記シード層25の界面に酸化マンガン層27を自己形成する。この熱処理は、例えば300～400で行う。例えば、350で10分間の熱処理を行う。この熱処理条件で熱処理を行うことにより、銅膜26表面へのマンガンの析出を抑制できる。したがって、銅膜26中にはマンガン(Mn)が残っている。

上記酸化マンガン層27が銅の酸化防止機能を有するには、1nm以上、好ましくは2nm以上の膜厚があれば十分である。また膜厚を厚くし過ぎると後の工程で形成される第1電極の占める体積が減少して抵抗が高くなるので、膜厚は例えば5nm以下とすることが好ましい。

#### 【0070】

次に、図6(3)に示すように、上記第1絶縁膜21上の余剰な上記銅膜26(上記シード層25も含む)および上記酸化マンガン層27を除去する。この除去加工は、例えば化学的機械研磨(CMP)によって行う。この結果、上記第1開口部22内に上記酸化マンガン層27を介して上記銅膜26(上記シード層25も含む)からなる第1電極11が形成される。

また、上記第1開口部22の側壁に形成された上記酸化マンガン層27が、銅拡散防止のための拡散防止層31になる。これにより、上記拡散防止層31となる酸化マンガン層27は、上記第1開口部22内の側壁に酸化マンガンの状態で存在し、強い結合を維持する。

この結果、拡散防止層31に、従来のタンタル系、チタン系のバリアメタルの適用を回避することができる。

#### 【0071】

次に、図6(4)に示すように、熱処理を行って、上記銅膜26中に残っているマンガン(Mn)を上記第1電極11の表面に析出させ、雰囲気中の酸素と反応させて、上記第1電極11の表面に酸化マンガン層29を形成する。この酸化マンガン層29は、上記拡散防止層31に連続して形成されることになる。

#### 【0072】

次に、図6(5)に示すように、上記酸化マンガン層29上かつ上記第1絶縁膜21上に記憶層12を形成する。この記憶層12は、金属酸化物で形成されていて、例えば、タンタル酸化物、ニオブ酸化物、アルミニウム酸化物、ハフニウム酸化物、ジルコニウム酸化物のいずれか、もしくはそれらの混合材料で形成される。上記記憶層12は、薄いほうが好ましく、2nm以下、好ましくは1nm以下、より好ましくは0.5nm以下の膜厚に形成される。

さらに上記記憶層12上にイオン源層13を形成する。このイオン源層13は、例えば、銅(Cu)、銀(Ag)亜鉛(Zn)の少なくともいずれか、さらに、テルル(Te)、セレン(Se)、イオウ(S)のカルコゲナイド元素の少なくともいずれかを含む。例えば、CuTe、GeSbTe、CuGeTe、AgGeTe、AgTe、ZnTe、ZnGeTe、CuS、CuGeS、CuSe、CuGeSe等で形成される。さらに、ホウ素(B)もしくは希土類元素もしくはシリコン(Si)が含有されていてもよい。

したがって、上記イオン源層13には、Cu、Ag、Znの少なくともいずれかの元素が含まれている。すなわち、上記イオン源層13は、Cu、Ag、Znの少なくとも1種のイオンを上記記憶層12に供給する、もしくは上記記憶層12に供給された上記イオンを受け入れる層として形成される。

#### 【0073】

次に、図6(6)に示すように、上記イオン源層13上に、第2絶縁膜23を形成する。そして、リソグラフィ技術、エッチング技術によって、上記第2絶縁膜23の上記第1電極11に対向する位置に、上記イオン源層13に達する第2開口部24を形成する。上記第2絶縁膜23には、上記第1絶縁膜21として使用できる絶縁材料と同様なものを用いることができる。

10

20

30

40

50



上記第2開口部24を通して、上記第1電極11上方の上記イオン源層13上には、第2電極14を形成する。この第2電極14には、上記第1電極11と同様な導電材料を用いる。

このようにして、抵抗変化型の半導体記憶装置2は形成される。

#### 【0074】

上記半導体記憶装置2の製造方法では、拡散防止層31を酸化マンガンを形成するため、拡散防止層31に高い電界が印加されてもマンガンを記憶層12やイオン源層13に拡散されない。よって、半導体記憶装置2の性能低下が抑制でき、高性能な抵抗変化型の半導体記憶装置を提供できるという利点がある。

また、上記記憶層12は金属酸化物で形成されているため酸素を含む。しかし、第1電極11表面と記憶層12との間に拡散防止層31が形成されることにより、記憶層12から第1電極11側への酸素の拡散が防止できる。

また、最初の熱処理によって、上記第1電極11の側壁部に形成される酸化マンガ層27を形成したことにより、その後の化学的機械研磨の際に、銅膜26（シード層25も含む）の膜剥がれが防止される。そのため、1回目の熱処理で第1電極11の側壁部に酸化マンガ層27を形成し、化学的機械研磨を行ってから、2回目の熱処理で第1電極11表面に酸化マンガ層29を形成している。

#### 【0075】

< 7. 第7の実施の形態 >

[半導体記憶装置の製造方法の一例]

本発明の第7実施の形態に係る半導体記憶装置の製造方法の一例を、図7の製造工程断面図によって説明する。図7には、前記図3によって説明した半導体記憶装置3の製造方法を示す。

#### 【0076】

図7(1)に示すように、基板10上に形成された絶縁膜40の例えば最上層の絶縁膜41に第1配線51を形成する。この第1配線51は、例えば銅配線からなり、その側部には拡散防止層52が形成される。

上記絶縁膜40上に、上記第1配線51を被覆する第1絶縁膜21を形成する。この第1絶縁膜21は、例えば窒化炭化シリコン膜22と酸化シリコン(TEOS)膜23との積層膜で形成される。上記第1絶縁膜21には、上記酸化シリコン膜、窒化炭化シリコン膜の他に以下の材料を用いることができる。例えば、窒化シリコン膜、酸窒化シリコン膜、フッ化酸化シリコン膜、酸化アルミニウム膜( $Al_2O_3$ )、酸化タンタル( $Ta_2O_5$ )、酸化ハフニウム( $HfO_2$ )、酸化ジルコニウム( $ZrO_2$ )等の無機絶縁膜を用いることができる。また、アモルファスフッ素樹脂、フッ化ポリアリアルエーテル系樹脂等のフッ素系有機絶縁材料、ポリアリアルエーテル、ポリパラキシリレン、ポリイミド等の芳香族系有機絶縁材料等、一般の半導体装置に用いられる絶縁膜を用いることもできる。

上記第1絶縁膜21に上記第1配線51に達する第1開口部22を形成する。この第1開口部22は、通常の半導体製造プロセスで行われている、レジストマスクを用いたエッチングにより形成される。

さらに、上記第1開口部22の内面に銅マンガ合金層からなるシード層25を形成する。

上記シード層25は、例えばスパッタ法によって、銅マンガ合金で形成される。例えば、2at%~10at%程度のMnを含む銅マンガ合金(CuMn)合金ターゲットを用いたスパッタ法により、30nm~80nmの膜厚に形成される。

#### 【0077】

次に、図7(2)に示すように、めっき法によって、上記第1開口部22内に上記シード層25を介して銅膜26を埋め込むとともに上記第1絶縁膜21上に該銅膜26を形成する。

次いで熱処理を行って、上記第1絶縁膜21側の上記シード層25の界面に酸化マンガ層27を自己形成する。この熱処理は、例えば300~400で行う。例えば、3

10

20

30

40

50

50 で10分間の熱処理を行う。この熱処理条件で熱処理を行うことにより、銅膜26表面へのマンガンの析出を抑制できる。したがって、銅膜26中にはマンガン(Mn)が残っている。

上記酸化マンガン層27が銅の酸化防止機能を有するには、1nm以上、好ましくは2nm以上の膜厚があれば十分である。また膜厚を厚くし過ぎるとその後形成される第1電極の占める体積が減少して抵抗が高くなるので、膜厚は例えば5nm以下とすることが好ましい。

#### 【0078】

次に、図7(3)に示すように、上記第1絶縁膜21上の余剰な上記銅膜26(上記シード層25を含む)を除去する。この除去加工は、例えば化学的機械研磨(CMP)によって行う。この結果、上記第1開口部22内に上記酸化マンガン層27を介して上記銅膜26(上記シード層25を含む)からなる第1電極11が形成される。

また、上記第1開口部22の側壁に形成された上記酸化マンガン層27が、銅拡散防止のための拡散防止層31になる。これにより、上記拡散防止層31となる酸化マンガン層27は、上記第1開口部22内の側壁に酸化マンガンの状態で存在し、強い結合を維持する。

この結果、拡散防止層31に、従来のタンタル系、チタン系のバリアメタルの適用を回避することができる。

#### 【0079】

次に、図7(4)に示すように、熱処理を行って、上記銅膜26中に残っているマンガン(Mn)を上記第1電極11の表面に析出させ、雰囲気中の酸素と反応させて、上記第1電極11の表面に酸化マンガン層29を形成する。この酸化マンガン層29は、拡散防止層の機能を有するとともに、記憶層12を兼ねる。よって、酸化マンガン層29で記憶層12が形成される。この記憶層12は、上記酸化マンガン層27に連続して形成されることになる。上記記憶層12は、薄いほうが好ましく、例えば2nm以下の膜厚に形成される。

#### 【0080】

次に、図7(5)に示すように、上記記憶層12上を含む上記第1絶縁膜21上にイオン源層13を形成する。このイオン源層13は、例えば、銅(Cu)、銀(Ag)亜鉛(Zn)の少なくともいずれか、さらに、テルル(Te)、セレン(Se)、イオウ(S)のカルコゲナイド元素の少なくともいずれかを含む。例えば、CuTe、GeSbTe、CuGeTe、AgGeTe、AgTe、ZnTe、ZnGeTe、CuS、CuGeS、CuSe、CuGeSe等で形成される。さらに、ホウ素(B)もしくは希土類元素もしくはシリコン(Si)が含有されていてもよい。

したがって、上記イオン源層13には、Cu、Ag、Znの少なくともいずれかの元素が含まれている。すなわち、上記イオン源層13は、Cu、Ag、Znの少なくとも1種のイオンを上記記憶層12に供給する、もしくは上記記憶層12に供給された上記イオンを受け入れる層として形成される。

#### 【0081】

次に、図7(6)に示すように、上記イオン源層13上に、第2絶縁膜23を形成する。そして、リソグラフィー技術、エッチング技術によって、上記第2絶縁膜23の上記第1電極11に対向する位置に、上記イオン源層13に達する第2開口部24を形成する。上記第2絶縁膜23には、上記第1絶縁膜21として使用できる絶縁材料と同様なものを用いることができる。

上記第2開口部24を通して、上記第1電極11上方の上記イオン源層13上には、第2電極14を形成する。この第2電極14には、上記第1電極11と同様な導電材料を用いる。

このようにして、抵抗変化型の半導体記憶装置3は形成される。

#### 【0082】

上記半導体記憶装置3の製造方法では、拡散防止層31を酸化マンガンを形成するため

10

20

30

40

50

、拡散防止層 31 に高い電界が印加されてもマンガンがイオン源層 13 に拡散されない。よって、半導体記憶装置 3 の性能低下が抑制でき、高性能な抵抗変化型の半導体記憶装置を提供できるという利点がある。

また、上記記憶層 12 が酸化マンガンを形成されているため、第 1 電極 11 の表面側においても、第 1 電極 11 への酸素の拡散を防ぎ、かつ第 1 電極 11 中の銅の外部への拡散を防ぐ。

また、最初の熱処理によって、上記第 1 電極 11 の側壁部に形成される酸化マンガ層 27 を形成したことにより、その後の化学的機械研磨の際に、銅膜 26 (シード層 25 も含む) の膜剥がれが防止される。そのため、1 回目の熱処理で第 1 電極 11 の側壁部に酸化マンガ層 27 を形成し、化学的機械研磨を行ってから、2 回目の熱処理で第 1 電極 11 表面に酸化マンガ層 29 を形成している。

さらに、第 1 電極 11 の表面に形成した酸化マンガ層 29 が拡散防止層と記憶層 12 とを兼ねることにより、記憶層 12 を形成するための成膜工程が削減できるので、コスト削減の効果が期待できる。

#### 【0083】

< 8 . 第 8 の実施の形態 >

[ 半導体記憶装置の製造方法の一例 ]

本発明の第 8 実施の形態に係る半導体記憶装置の製造方法の一例を、図 8 の製造工程断面図によって説明する。図 8 には、前記図 4 によって説明した半導体記憶装置 4 の製造方法を示す。

#### 【0084】

図 8 ( 1 ) に示すように、基板 10 上に形成された絶縁膜 40 の例えば最上層の絶縁膜 41 に第 1 配線 51 を形成する。この第 1 配線 51 は、例えば銅配線からなり、その側部には拡散防止層 52 が形成される。

上記絶縁膜 40 上に、上記第 1 配線 51 を被覆する第 1 絶縁膜 21 を形成する。この第 1 絶縁膜 21 は、例えば窒化炭化シリコン膜 22 と酸化シリコン (TEOS) 膜 23 との積層膜で形成される。上記第 1 絶縁膜 21 には、上記酸化シリコン膜、窒化炭化シリコン膜の他に以下の材料を用いることができる。例えば、窒化シリコン膜、酸窒化シリコン膜、フッ化酸化シリコン膜、酸化アルミニウム膜 ( $Al_2O_3$ )、酸化タンタル ( $Ta_2O_5$ )、酸化ハフニウム ( $HfO_2$ )、酸化ジルコニウム ( $ZrO_2$ ) 等の無機絶縁膜を用いることができる。また、アモルファスフッ素樹脂、フッ化ポリアリアルエーテル系樹脂等のフッ素系有機絶縁材料、ポリアリアルエーテル、ポリパラキシリレン、ポリイミド等の芳香族系有機絶縁材料等、一般の半導体装置に用いられる絶縁膜を用いることもできる。

上記第 1 絶縁膜 21 に上記第 1 配線 51 に達する第 1 開口部 22 を形成する。この第 1 開口部 22 は、通常の半導体製造プロセスで行われている、レジストマスクを用いたエッチングにより形成される。

#### 【0085】

次に、上記第 1 開口部 22 内に、拡散防止層 31 を形成する。この拡散防止層 31 は、例えばタングステン (W)、窒化タングステン (WN) 等のタングステン系のバリアメタル層で形成される。または、ジルコニウム、窒化ジルコニウム等のジルコニウム系のバリアメタル層、ハフニウム、窒化ハフニウム等のハフニウム系のバリアメタル層、ルテニウム (Ru)、窒化ルテニウム (RuN) 等のルテニウム系のバリアメタル層で形成される。なお上記バリアメタル層には、タンタル、窒化タンタル等のタンタル系材料、チタン、窒化チタン等のチタン系材料は用いない。この拡散防止層 31 は、例えば、スパッタリング、化学的気相成長法等により成膜される。

続いて、上記拡散防止層 31 の表面に銅マンガ合金層からなるシード層 25 を形成する。

上記シード層 25 は、例えばスパッタ法によって、銅マンガ合金で形成される。例えば、2 at % ~ 10 at % 程度の Mn を含む銅マンガ (CuMn) 合金ターゲットを用いたスパッタ法により、30 nm ~ 80 nm の膜厚に形成される。

10

20

30

40

50

## 【 0 0 8 6 】

次に、図 8 ( 2 ) に示すように、めっき法によって、上記第 1 開口部 2 2 内に上記シード層 2 5 を介して銅膜 2 6 を埋め込むとともに上記第 1 絶縁膜 2 1 上に該銅膜 2 6 を形成する。

## 【 0 0 8 7 】

次に、図 8 ( 3 ) に示すように、上記第 1 絶縁膜 2 1 上の余剰な上記銅膜 2 6 を除去する。この除去加工は、例えば化学的機械研磨 ( C M P ) によって行う。この結果、上記第 1 開口部 2 2 内に上記拡散防止層 3 1 を介して上記銅膜 2 6 ( シード層 2 5 も含む ) からなる第 1 電極 1 1 が形成される。

また、上記第 1 開口部 2 2 の側壁に形成された上記拡散防止層 3 1 が銅拡散防止になる。

10

この結果、拡散防止層 3 1 に、従来のタンタル系、チタン系のバリアメタルの適用を回避することができる。

## 【 0 0 8 8 】

次に、図 8 ( 4 ) に示すように、熱処理を行って、上記第 1 電極 1 1 中のマンガン ( M n ) を上記第 1 電極 1 1 の表面に析出させ、雰囲気中の酸素と反応させて、上記第 1 電極 1 1 の表面に酸化マンガン層 2 9 を自己形成する。この熱処理は、例えば 3 0 0 ~ 4 0 0 で行う。例えば、3 5 0 で 3 0 分間の熱処理を行う。この酸化マンガン層 2 9 は、拡散防止層の機能を有するとともに、記憶層を兼ねる。よって、記憶層 1 2 は酸化マンガン層 2 9 で形成される。この記憶層 1 2 は、上記拡散防止層 3 1 に接続して形成されることになる。上記記憶層 1 2 は、薄いほうが好ましく、例えば 2 n m 以下の膜厚に形成される。

20

## 【 0 0 8 9 】

次に、図 8 ( 5 ) に示すように、上記記憶層 1 2 上を含む上記第 1 絶縁膜 2 1 上にイオン源層 1 3 を形成する。このイオン源層 1 3 は、例えば、銅 ( C u ) 、銀 ( A g ) 亜鉛 ( Z n ) の少なくともいずれか、さらに、テルル ( T e ) 、セレン ( S e ) 、イオウ ( S ) のカルコゲナイド元素の少なくともいずれかを含む。例えば、C u T e 、 G e S b T e 、 C u G e T e 、 A g G e T e 、 A g T e 、 Z n T e 、 Z n G e T e 、 C u S 、 C u G e S 、 C u S e 、 C u G e S e 等で形成される。さらに、ホウ素 ( B ) もしくは希土類元素もしくはシリコン ( S i ) が含有されていてもよい。

30

したがって、上記イオン源層 1 3 には、C u 、 A g 、 Z n の少なくともいずれかの元素が含まれている。すなわち、上記イオン源層 1 3 は、C u 、 A g 、 Z n の少なくとも 1 種のイオンを上記記憶層 1 2 に供給する、もしくは上記記憶層 1 2 に供給された上記イオンを受け入れる層として形成される。

## 【 0 0 9 0 】

次に、図 8 ( 6 ) に示すように、上記イオン源層 1 3 上に、第 2 絶縁膜 2 3 を形成する。そして、リソグラフィ技術、エッチング技術によって、上記第 2 絶縁膜 2 3 の上記第 1 電極 1 1 に対向する位置に、上記イオン源層 1 3 に達する第 2 開口部 2 4 を形成する。上記第 2 絶縁膜 2 3 には、上記第 1 絶縁膜 2 1 として使用できる絶縁材料と同様なものを用いることができる。

40

上記第 2 開口部 2 4 を通して、上記第 1 電極 1 1 上方の上記イオン源層 1 3 上には、第 2 電極 1 4 を形成する。この第 2 電極 1 4 には、上記第 1 電極 1 1 と同様な導電材料を用いる。

このようにして、抵抗変化型の半導体記憶装置 4 は形成される。

## 【 0 0 9 1 】

上記半導体記憶装置 4 の製造方法では、拡散防止層 3 1 をタングステン系のバリアメタル層、ジルコニウム系のバリアメタル層、ハフニウム系のバリアメタル層、もしくはルテニウム系のバリアメタル層で形成するため、拡散防止層 3 1 に高い電界が印加されても拡散防止層 3 1 中の金属がイオン源層 1 3 に拡散されない。よって、半導体記憶装置 4 の性能低下が抑制でき、高性能な抵抗変化型の半導体記憶装置を提供できるという利点がある

50

。

また、上記記憶層 1 2 が酸化マンガンを形成されているため、第 1 電極 1 1 の表面側においても、第 1 電極 1 1 への酸素の拡散を防ぎ、かつ第 1 電極 1 1 中の銅の外部への拡散を防ぐ。

また、上記第 1 電極 1 1 の側壁部にタングステン系のバリアメタル層もしくはルテニウム系のバリアメタル層の拡散防止層 3 1 を形成したことにより、その後の化学的機械研磨の際に、銅膜 2 6 (シード層 2 5 も含む) の膜剥がれが防止される。

さらに、第 1 電極 1 1 の表面に形成した酸化マンガ層 2 9 が拡散防止層と記憶層 1 2 とを兼ねることにより、記憶層 1 2 を形成するための成膜工程が削減できるので、コスト削減の効果が期待できる。

10

#### 【0092】

上記説明した半導体記憶装置 1 ~ 4 は、例えばマトリクス状に配置することにより、記憶装置 (メモリ) を構成することができる。

具体的には、例えば第 2 電極 1 4 を行方向のメモリセルに共通して形成し、第 1 電極 1 1 に接続された配線を列方向のメモリセルに共通して形成する。そして、電位を印加して電流を流す第 2 電極 1 4 と配線とを選択することにより、記録を行うべきメモリセルを選択する。この選択されたメモリセルの半導体記憶装置 1 ~ 4 に電流を流して、情報の記録や記録した情報の消去を行うことができる。

#### 【0093】

そして、上記半導体記憶装置 1 ~ 4 は、容易にかつ安定して情報の記録および情報の読み出しを行うことができ、特に、高温環境下および長期のデータ保持安定性に優れた特性を有する。

20

また、上記半導体記憶装置 1 ~ 4 は、微細化していった場合においても、情報の記録や記録した情報の保持が容易になる。

したがって、上記半導体記憶装置 1 ~ 4 を用いて記憶装置を構成することにより、記憶装置の集積化 (高密度化) や小型化を図ることができる。

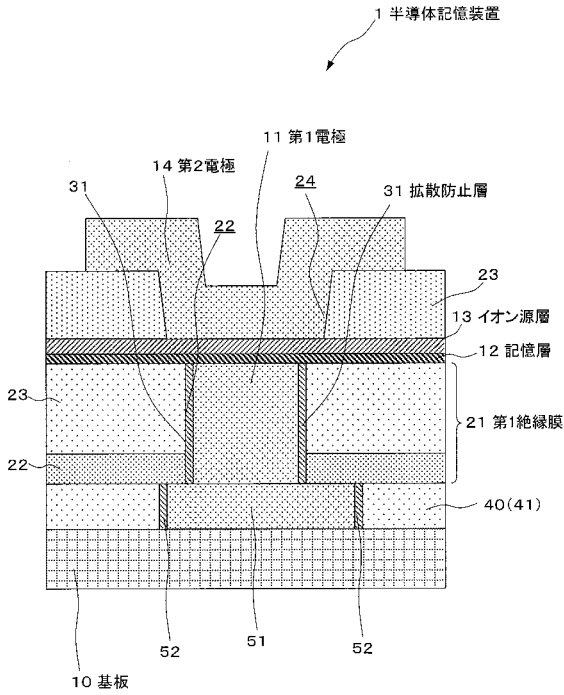
#### 【符号の説明】

#### 【0094】

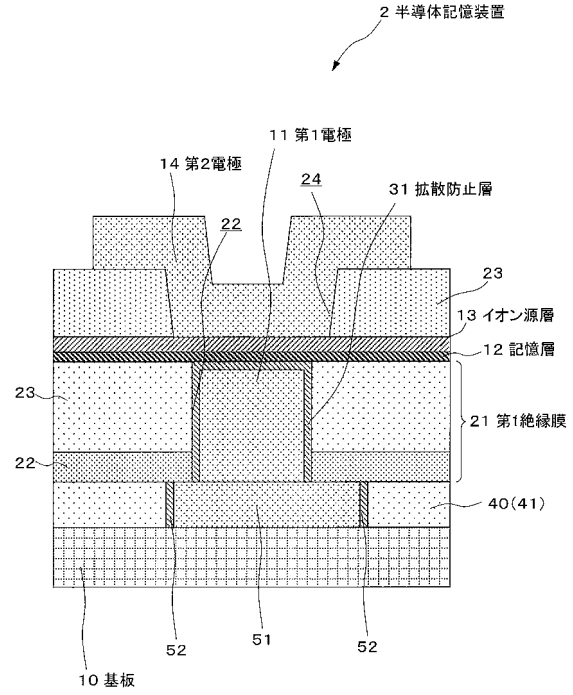
1 ... 半導体記憶装置、10 ... 基板、11 ... 第 1 電極、12 ... 記憶層、13 ... イオン源層、14 ... 第 2 電極、21 ... 第 1 絶縁膜、31 ... 拡散防止層

30

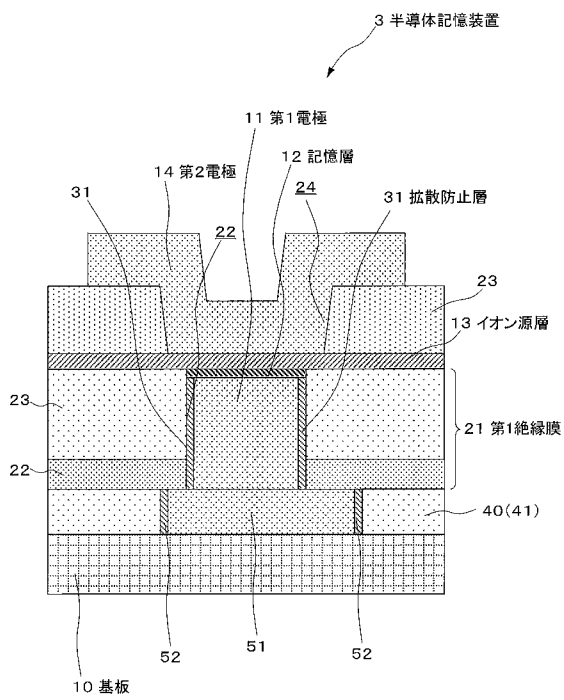
【図1】



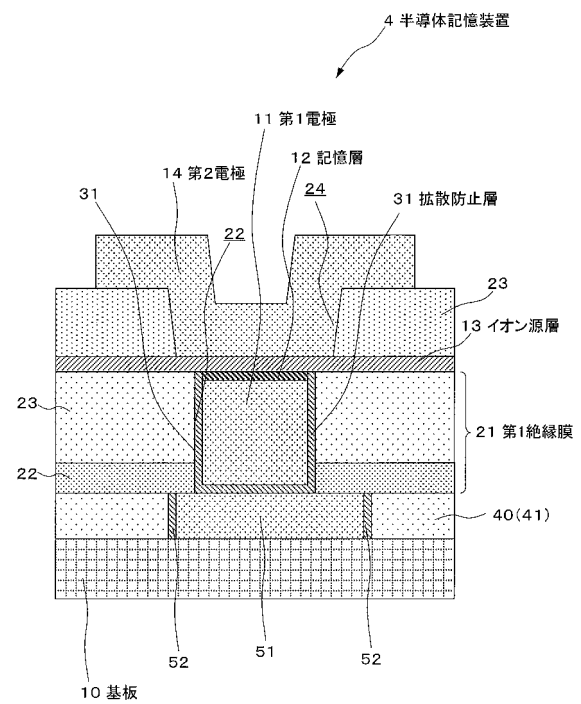
【図2】



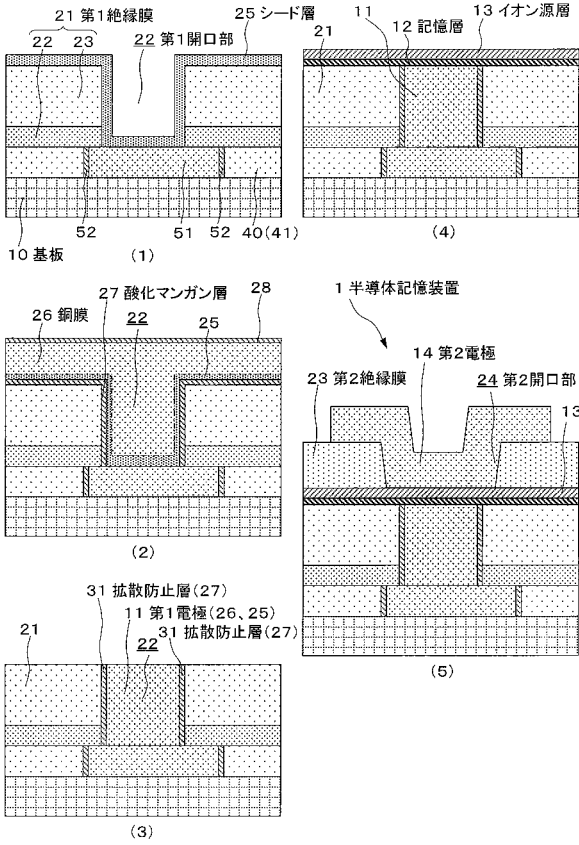
【図3】



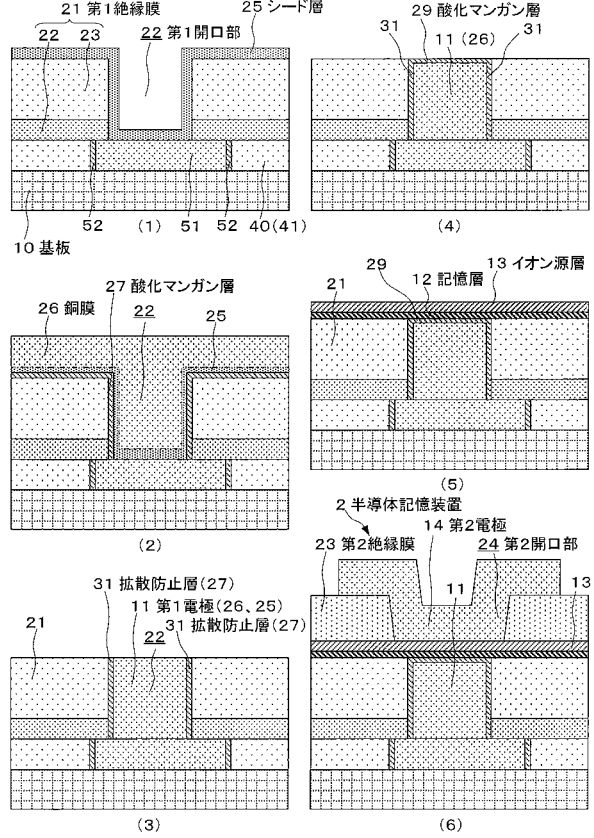
【図4】



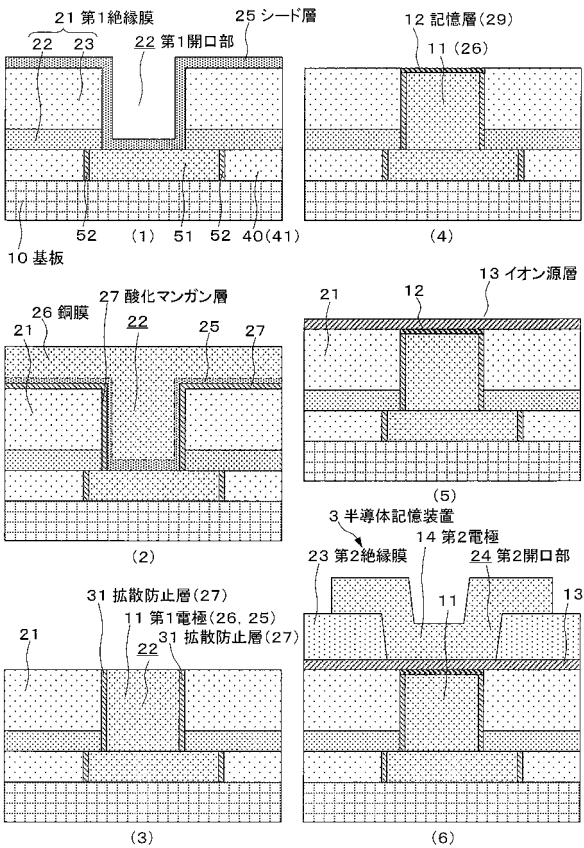
【図5】



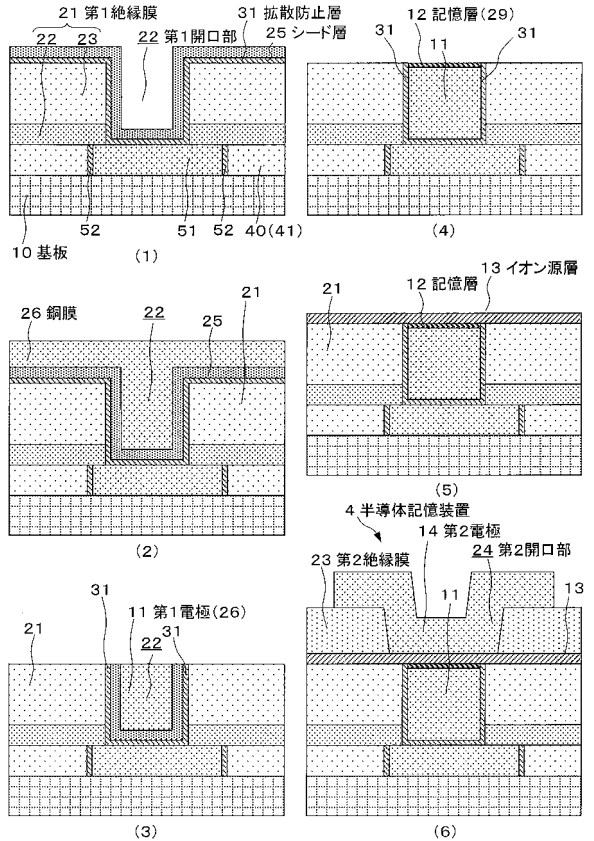
【図6】



【図7】



【図8】



【 図 9 】

