



(12)发明专利

(10)授权公告号 CN 106449575 B

(45)授权公告日 2020.07.24

(21)申请号 201510479932.3

(22)申请日 2015.08.07

(65)同一申请的已公布的文献号

申请公布号 CN 106449575 A

(43)申请公布日 2017.02.22

(73)专利权人 晶宏半导体股份有限公司

地址 中国台湾台北市内湖区瑞光路618号4楼

(72)发明人 鍾孙雯 张程皓

(74)专利代理机构 北京汇泽知识产权代理有限公司 11228

代理人 刘淑敏

(51)Int.Cl.

H01L 23/485(2006.01)

(56)对比文件

CN 103871989 A,2014.06.18

CN 101165885 A,2008.04.23

CN 101355044 A,2009.01.28

US 2011272819 A1,2011.11.10

US 2009026614 A1,2009.01.29

US 2004212087 A1,2004.10.28

TW 200845249 A,2008.11.16

CN 1945817 A,2007.04.11

CN 101192581 A,2008.06.04

审查员 刘乐

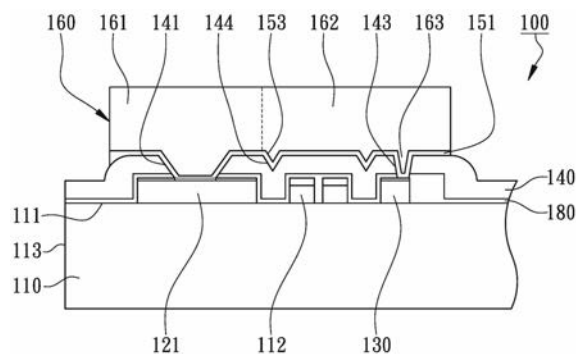
权利要求书2页 说明书6页 附图3页

(54)发明名称

半导体装置的凸块结构

(57)摘要

本发明公开了一种半导体装置的凸块结构,焊垫与辅助垫设置于装置主体上。一绝缘层形成于装置主体上,并具有一辅助孔,以显露出辅助垫。凸块下金属层形成于绝缘层上,并连接至焊垫与辅助垫。细长凸块凸起状设置于凸块下金属层上,细长凸块具有一位于焊垫上的凸块部以及一延伸部,延伸部连接凸块部并位于绝缘层上,并且细长凸块的延伸部的长度不小于凸块部长度的百分之八十,且延伸部覆盖辅助垫并具有一根部,根部位于辅助孔内,以植接至辅助垫。藉此,可达到加强细长凸块结合在凸块下金属层上的效果,使细长凸块不会歪斜。



1. 一种半导体装置的凸块结构,其特征在于,包含:
 - 一装置主体,其具有一接合面以及多个在该接合面上的线路;
 - 至少一第一焊垫,设置于该接合面上;
 - 至少一辅助垫,设置于该接合面上,且所述辅助垫为虚置垫;
 - 一第一绝缘层,形成于该接合面上,并且该第一绝缘层具有一第一开孔以及一辅助孔,用以分别显露出该第一焊垫与该辅助垫;
 - 至少一第一凸块下金属层,形成于该第一绝缘层上,该第一凸块下金属层经由该第一开孔与该辅助孔分别连接至该第一焊垫与该辅助垫;以及
 - 至少一细长凸块,凸起状设置于该第一凸块下金属层上,该细长凸块具有一凸块部以及一延伸部,其中该凸块部位于该第一焊垫上,该延伸部连接该凸块部并位于该第一绝缘层上,并且该细长凸块的延伸部长度不小于该细长凸块的凸块部长度的百分之八十,且该细长凸块的延伸部覆盖该辅助垫并具有一根部,该根部位于该辅助孔内,以植接至该辅助垫。
2. 如权利要求1所述半导体装置的凸块结构,其特征在于,其中该装置主体具有一第一侧边,该细长凸块邻近于该第一侧边,而该延伸部相对于该凸块部更远离该第一侧边。
3. 如权利要求1所述半导体装置的凸块结构,其特征在于,其中该辅助垫为尺寸小于该第一焊垫的独立垫。
4. 如权利要求1所述半导体装置的凸块结构,其特征在于,其中所述线路穿过该第一焊垫与该辅助垫之间的间隙。
5. 如权利要求4所述半导体装置的凸块结构,其特征在于,其中该第一绝缘层在该第一焊垫与该辅助垫之间的上表面形成有一凹槽,以使该第一凸块下金属层具有对应凹痕。
6. 如权利要求1所述半导体装置的凸块结构,其特征在于,另包含一第二绝缘层,形成于该接合面与该第一绝缘层之间,并覆盖该第一焊垫的周边、这些线路以及该辅助垫的周边,并且该第二绝缘层的厚度小于该第一绝缘层的厚度。
7. 如权利要求1至6任一项所述半导体装置的凸块结构,其特征在于,其中该细长凸块为多个,其凸块间距为27微米以下,该细长凸块的长度介于80微米至200微米,该细长凸块的宽度介于8微米至15微米,该细长凸块的高度介于2微米至50微米。
8. 如权利要求2所述半导体装置的凸块结构,其特征在于,另包含:
 - 至少一第二焊垫,设置于该接合面上,该第一绝缘层另具有一第二开孔,用以显露出该第二焊垫;
 - 至少一第二凸块下金属层,形成于该第一绝缘层上,该第二凸块下金属层经由该第二开孔连接至该第二焊垫;以及
 - 至少一正规凸块,凸起状设置于该第二凸块下金属层上。
9. 如权利要求8所述半导体装置的凸块结构,其特征在于,其中该装置主体更具有相对于该第一侧边的第二侧边,该正规凸块邻近于该第二侧边。
10. 如权利要求1所述半导体装置的凸块结构,其特征在于,其中该第一绝缘层的该第一开孔为一狭槽孔,该狭槽孔的延长方向与该细长凸块的该延伸部的延伸方向相同。
11. 如权利要求10所述半导体装置的凸块结构,其特征在于,其中该第一开孔的宽度介于3微米至10微米,该第一开孔的长度介于10微米至80微米,而该辅助孔的开口尺寸介于3

×3平方微米至10×10平方微米。

半导体装置的凸块结构

技术领域

[0001] 本发明涉及半导体装置,尤其涉及一种半导体装置的凸块结构。

背景技术

[0002] 例如金凸块等金属凸块是制作于集成电路芯片等半导体装置的接垫上,以利对外电性连接,可应用在玻璃覆晶(COG, Chip On Glass)、薄膜覆晶封装(COF, Chip On Film)、卷带载体封装(TCP)等微电子产品。而电性讯号是经由位于集成电路芯片两侧的凸块及基板引线传送至搭配的装置,例如液晶显示器或其载板,随着显示器所要求的高画质、高分辨率,芯片所须的凸块的数量相对增加。此外,其它电子产品在微小化要求下,集成电路更加复杂与微小化,此会使得凸块间距缩小。

[0003] 申请人先前申请的中国台湾发明专利公开号200845249揭示一种“具有接合在多个开窗上指状凸块之芯片结构”,其中指状凸块设置于一芯片主体上。芯片主体具有多个接垫及一表面保护层,其具有局部显露每一接垫的多个开孔,可为直线排列、平行排列或矩阵排列。指状凸块突起状设置于芯片主体上,每一指状凸块具有一凸块体与一延伸部,凸块体的底部覆盖区域位于对应接垫内,以覆盖对应组的开孔,延伸部的底部覆盖区域超出接垫之外,以维持微间距凸块接合的强度。延伸部的底部覆盖区域可跨过至少一迹线。然而,当指状凸块的延伸部设计过长,会因来自外界应力而歪斜或偏移斜,以致指状凸块相互碰触而短路,亦使得延伸部的位置无法正确对准在有效接合区域内。特别是延伸部的长度大于凸块体的同向长度百分之八十以上时,凸块延伸部的偏斜情况将更为严重。

发明内容

[0004] 有鉴于此,本发明的主要目的在于提供一种半导体装置的凸块结构,可达到加强细长凸块结合在凸块下金属层上的效果,使细长凸块不会歪斜,故避免了细长凸块的相互碰触而短路,也维持了细长凸块接合位置的正确性。

[0005] 为达到上述目的,本发明的技术方案是这样实现的:

[0006] 一种半导体装置的凸块结构,包含一装置主体、至少一第一焊垫、至少一辅助垫、一第一绝缘层、至少一第一凸块下金属层(UBM, Under Bump Metallurgy),以及至少一细长凸块。该装置主体具有一接合面以及多个在该接合面上的线路。该第一焊垫设置于该接合面上。该辅助垫设置于该接合面上。该第一绝缘层形成于该接合面上,并且该第一绝缘层具有一第一开孔以及一辅助孔,用以分别显露出该第一焊垫与该辅助垫。该第一凸块下金属层形成于该第一绝缘层上,该第一凸块下金属层经由该第一开孔与该辅助孔连接至该第一焊垫与该辅助垫。该细长凸块凸起状设置于该第一凸块下金属层上,该细长凸块具有一凸块部以及一延伸部,其中该凸块部位于该第一焊垫上,该延伸部连接该凸块部并位于该第一绝缘层上,并且该细长凸块的延伸部的长度不小于该细长凸块的凸块部长度的百分之八十,且该细长凸块的延伸部覆盖该辅助垫并具有一根部,该根部位于该辅助孔内,以植接至该辅助垫。藉此,可达到加强该细长凸块结合在该第一凸块下金属层上的效果,使该细长

凸块不会歪斜,故避免了该细长凸块的相互碰触而短路,也维持了该细长凸块接合位置的正确性。

[0007] 本发明的目的及解决其技术问题还可采用以下技术措施进一步实现。

[0008] 在前述凸块结构中,该装置主体具有一第一侧边,该细长凸块可邻近于该第一侧边,而该延伸部可相对于该凸块部更远离该第一侧边,故该细长凸块可为细长指状,其延伸方向不受该第一侧边的限制。

[0009] 在前述凸块结构中,该辅助垫可为尺寸小于该第一焊垫的独立垫,故该辅助垫为虚置垫,在未设置该细长凸块之前,该辅助垫不连接至该装置主体的集成电路组件。

[0010] 在前述凸块结构中,这些线路可穿过该第一焊垫与该辅助垫之间的间隙,故这些线路可作为电源/接地总线或是连接其它焊垫的线路,可以改善该第一绝缘层在该第一焊垫与该辅助垫之间的部位过于下沉。

[0011] 在前述凸块结构中,该第一绝缘层在该第一焊垫与该辅助垫之间的上表面可形成有一凹槽,以使该第一凸块下金属层具有对应凹痕,故该第一凸块下金属层为非平坦,可增进对该第一绝缘层的结合力。

[0012] 在前述凸块结构中,可另包含一第二绝缘层,可形成于该接合面与该第一绝缘层之间,并覆盖该第一焊垫的周边、这些线路以及该辅助垫的周边,并且该第二绝缘层的厚度可小于该第一绝缘层的厚度,故该第二绝缘层相对于该第一绝缘层更容易填入该第一焊垫、这些线路以及该辅助垫之间的弯折界面。

[0013] 在前述凸块结构中,该细长凸块为多个,其凸块间距较佳地为27微米以下,该细长凸块的长度介于80微米至200微米,该细长凸块的宽度介于8微米至15微米,该细长凸块的高度介于2微米至50微米。因此,这些细长凸块可微间距排列于该装置主体上。

[0014] 在前述凸块结构中,可另包含至少一第二焊垫、至少一第二凸块下金属层以及至少一正规凸块。该第二焊垫设置于该接合面上,该第一绝缘层另具有一第二开孔,用以显露出该第二焊垫。该第二凸块下金属层形成于该第一绝缘层上,该第二凸块下金属层经由该第二开孔连接至该第二焊垫。该正规凸块凸起状设置于该第二凸块下金属层上。藉此,该正规凸块与该细长凸块皆具有讯号传导功能,但两者形状与结构为不相同。

[0015] 在前述凸块结构中,该装置主体更具有相对于该第一侧边的第二侧边,该正规凸块可邻近于该第二侧边,故该装置主体的两侧边的凸块排列密度可依需求而调整变化。

[0016] 在前述凸块结构中,该第一绝缘层的该第一开孔可为一狭槽孔,该狭槽孔的延长方向可与该细长凸块的该延伸部的延伸方向相同,故防止受到来自该延伸部的应力导致该细长凸块在该第一开孔处完全断裂。

[0017] 在前述凸块结构中,该第一开孔的宽度具体地介于3至10微米,该第一开孔的长度具体地介于10至80微米,而该辅助孔的开口尺寸具体地介于 3×3 平方微米至 10×10 平方微米。

[0018] 藉由上述的技术手段,本发明可以达成突破传统凸块的间距的限制,达到半导体装置微间距凸块优化的设计,另细长凸块可微间距排列,细长凸块的延伸部不会歪斜,故避免了细长凸块的相互碰触而短路,也维持了细长凸块接合位置的正确性,进而避免了细长凸块在其延伸部对外部电路板的结合力弱化现象。

附图说明

[0019] 图1为依据本发明之一较佳实施例,一种半导体装置之凸块结构之接合面局部示意图。

[0020] 图2为依据本发明之一较佳实施例,该凸块结构之接合面角隅放大示意图。

[0021] 图3为依据本发明之一较佳实施例,该凸块结构依图2之3-3剖线在细长凸块处之截面示意图。

[0022] 图4为依据本发明之一较佳实施例,该凸块结构在正规凸块处之截面示意图。

【主要组件符号说明】

[0024]	100 半导体装置的凸块结构	
[0025]	110 装置主体	111 接合面
[0026]	112 线路	113 第一侧边
[0027]	114 第二侧边	
[0028]	121 第一焊垫	122 第二焊垫
[0029]	130 辅助垫	
[0030]	140 第一绝缘层	141 第一开孔
[0031]	142 第二开孔	143 辅助孔
[0032]	144 凹槽	
[0033]	151 第一凸块下金属层	152 第二凸块下金属层
[0034]	153 凹痕	
[0035]	160 细长凸块	161 凸块部
[0036]	162 延伸部	163 根部
[0037]	170 正规凸块	180 第二绝缘层。

具体实施方式

[0038] 下面结合附图及本发明的实施例对本发明的半导体装置的凸块结构作进一步详细的说明。

[0039] 以下将配合所附图示详细说明本发明的实施例,然应注意的是,这些图示均为简化的示意图,仅以示意方法来说明本发明的基本架构或实施方法,故仅显示与本案有关的组件与组合关系,图中所显示的组件并非以实际实施的数目、形状、尺寸做等比例绘制,某些尺寸比例与其他相关尺寸比例或已夸张或是简化处理,以提供更清楚的描述。实际实施的数目、形状及尺寸比例作为一种选置性的设计,详细的组件布局可能更为复杂。

[0040] 依据本发明之一较佳实施例,一种半导体装置的凸块结构100举例说明于图1的接合面局部示意图、图2的接合面角隅放大示意图、图3的依图2的3-3剖线在细长凸块处的截面示意图以及图4的在正规凸块处之截面示意图。

[0041] 一种半导体装置的凸块结构100包含一装置主体110、至少一第一焊垫121、至少一辅助垫130、一第一绝缘层140、至少一第一凸块下金属层151以及至少一细长凸块160。

[0042] 如图1至图4所示,该装置主体110具有一接合面111以及多个在该接合面111上的线路112。该装置主体110可以是芯片层或晶圆级封装体。该接合面111可为一芯片主动面或是一封装表面,该接合面111可制有集成电路组件,如内存、逻辑或IC驱动组件。这些线路

112的材质为电传导物质, 这些线路112可作为电源/接地总线或是连接其它焊垫的线路, 可属于内层凸块下金属层的一部份。该装置主体110更具有第一侧边113以及一相对于该第一侧边113的第二侧边114。该第一侧边113可作为该装置主体110的输出讯号侧, 可向外连接至一液晶显示器或面板驱动装置。该第二侧边114可作为该装置主体110的输入讯号侧。

[0043] 如图2及图3所示, 该第一焊垫121设置于该接合面111上。该第一焊垫121可为接垫, 如铝垫或铜垫, 可作为连接集成电路组件的对外电极。该第一焊垫121邻近于该第一侧边113。该凸块结构100可另包含至少一第二焊垫122 (如图4所示), 该第二焊垫122亦设置于该接合面111上, 但邻近于该第二侧边114。

[0044] 如图2及图3所示, 该辅助垫130设置于该接合面111上。该辅助垫130可为尺寸小于该第一焊垫121的独立垫, 故该辅助垫130为虚置垫, 在未设置该细长凸块160之前, 该辅助垫130不连接至该装置主体110的集成电路组件。该辅助垫130可为小型铝垫或铜垫, 并邻近于对应的该第一焊垫121。

[0045] 如图3及图4所示, 该第一绝缘层140形成于该接合面111上, 并且该第一绝缘层140具有一第一开孔141以及一辅助孔143, 用以分别显露出该第一焊垫121与该辅助垫130。该第一绝缘层140的特性为电绝缘性。该辅助孔143的形状可与该第一开孔141的形状不相同。该第一绝缘层140可另具有一第二开孔142, 用以显露出该第二焊垫122。

[0046] 如图3所示, 该第一凸块下金属层151形成于该第一绝缘层140上, 该第一凸块下金属层151经由该第一开孔141与该辅助孔143分别连接至该第一焊垫121与该辅助垫130。该第一凸块下金属层151为图案化, 其形状对应于该细长凸块160的底部面积。该第一凸块下金属层151为溅镀、物理气相沉积或化学气相沉积方法形成, 其材质可为钛钨/金 (TiW/Au)、钛钨/铜/金 (TiW/Cu/Au) 或钛/镍/金 (Ti/Ni/Au)。该第一凸块下金属层151可以为一层或堆积层。

[0047] 如图1至图3所示, 该细长凸块160凸起状设置于该第一凸块下金属层151上, 该细长凸块160具有一凸块部161以及一延伸部162, 其中该凸块部161位于该第一焊垫121上, 该延伸部162连接该凸块部161并位于该第一绝缘层140上。该细长凸块160可为金属凸块, 例如金、铜或其他导电金属。该细长凸块160可作为较高脚数高密度的输出端。该凸块部161的底部覆盖区域面积对准于该第一焊垫121内且大于该第一开孔141。该延伸部162是指指状凸块延伸超过对应焊垫的另一部位。具体地, 如图1至图3所示, 该细长凸块160邻近于该第一侧边113, 而该延伸部162可相对于该凸块部161更远离该第一侧边113, 故该细长凸块160可为细长指状, 其延伸方向不受该第一侧边113的限制。因此, 该延伸部162可形成在该凸块结构100用以形成内部集成电路区域之上。该延伸部162的底部覆盖区域超出该第一焊垫121之外, 以使该细长凸块160为突出指状, 故能增加凸块有效的接合面积。该延伸部162的延伸方向与该第一侧边113互为垂直向。因此, 该细长凸块160可高密度地平行排列, 达到凸块微间距的功效。该凸块部161与该延伸部162可具有一致等高的顶面。

[0048] 并且, 该细长凸块160的延伸部162的长度不小于该细长凸块160的凸块部161长度的百分之八十, 且该细长凸块160的延伸部162覆盖该辅助垫130并具有一根部163, 该根部163位于该辅助孔143内, 以植接至该辅助垫130。更理想地, 该细长凸块160的延伸部162的长度不小于该细长凸块160的凸块部161的两倍长度。

[0049] 如图1至图3所示, 该细长凸块160为多个, 其凸块间距为27微米以下, 该细长凸块

160的长度介于80微米至200微米而大于该第一焊垫121的长度;该细长凸块160的宽度介于8微米至15微米,应小于该第一焊垫121的宽度而大于该第一开孔141的宽度;该细长凸块160的高度介于2微米至50微米。因此,这些细长凸块160可微间距排列于该装置主体110上。而该细长凸块160的长宽比比值可介于5~25,该细长凸块160的长高比比值可9~100,使得该细长凸块160的形状横向指状。

[0050] 因此,本发明的半导体装置的凸块结构100可达到加强该细长凸块160结合在该第一凸块下金属层151上的效果,使该细长凸块160不会歪斜,故避免了该细长凸块160的相互碰触而短路,也维持了该细长凸块160接合位置的正确性。本发明的半导体装置的凸块结构100可应用于LCM模块、COF装置与IC芯片裸接。

[0051] 如图3及图4所示,较佳地,这些线路112可穿过该第一焊垫121与该辅助垫130之间的间隙,可以改善该第一绝缘层140在该第一焊垫121与该辅助垫130之间的部位过于下沉。

[0052] 如图3及图4所示,该第一绝缘层140在该第一焊垫121与该辅助垫130之间的上表面可形成有一凹槽144,以使该第一凸块下金属层151具有对应凹痕153,故该第一凸块下金属层151为非平坦,可增进对该第一绝缘层140之结合力。该细长凸块160的该延伸部162底部可接合于该凹痕153内,能增进该细长凸块160的裂痕抵抗特性,并分散该细长凸块160顶部的下沉区域,以增进该细长凸块160接合强度。该第一绝缘层140的该凹槽144的宽度与深度可利用这些线路112的位置与厚度予以控制与调整。

[0053] 再如图3及图4所示,该凸块结构100可另包含一第二绝缘层180,可形成于该接合面111与该第一绝缘层140之间,并覆盖该第一焊垫121的周边、这些线路112以及该辅助垫130的周边,并且该第二绝缘层180的厚度可小于该第一绝缘层140的厚度,故该第二绝缘层180相对于该第一绝缘层140更容易填入该第一焊垫121、这些线路112以及该辅助垫130之间的弯折界面。

[0054] 更具体地,该凸块结构100可另包含至少一第二凸块下金属层152以及至少一正规凸块170。该第二凸块下金属层152为图案化,其形状对应于该正规凸块170的底部面积。该第二凸块下金属层152形成于该第一绝缘层140上,该第二凸块下金属层152经由该第二开孔142连接至该第二焊垫122。该正规凸块170凸起状设置于该第二凸块下金属层152上。藉此,该正规凸块170与该细长凸块160皆具有讯号传导功能,但两者形状与结构为不相同。该第二凸块下金属层152的形成方法与该第一凸块下金属层151相同。该第二凸块下金属层152与该第一凸块下金属层151两者形状应为不相同。该第二开孔142的开孔形状小于该正规凸块170的底部面积。该正规凸块170可为金属凸块,例如金、铜或其他导电金属。该正规凸块170可作为较低脚数的输入端。

[0055] 如图1及图4所示该正规凸块170可邻近于该装置主体110的该第二侧边114,故该装置主体110的两侧边的凸块排列密度可依需求而调整变化。

[0056] 如图3及图4所示,较佳地,该第一绝缘层140的该第一开孔141可为一狭槽孔,该狭槽孔的延长方向可与该细长凸块160的该延伸部162的延伸方向相同,故防止受到来自该延伸部162的应力导致该细长凸块160在该第一开孔141处完全断裂。其中,狭槽孔是指该第一开孔141的宽度小于该第一开孔141长度的30%以下,通常该第一开孔141的长宽比远大于该第一焊垫121的长宽比。该第一开孔141的宽度具体地介于3至10微米,该第一开孔141的长度具体地介于10至80微米,而该辅助孔143的开口尺寸具体地介于 3×3 平方微米至 10×10

平方微米,故该辅助孔143的形状可不同于该第一开孔141的形状,两者图案组合可呈现为“i”形。

[0057] 因此,本发明揭示一种半导体装置的凸块结构,可以达成突破传统凸块的间距的限制,单侧凸块排列数目可以增加,达到半导体装置微间距凸块优化的设计,另细长凸块可微间距排列,细长凸块的延伸部不会歪斜,故避免了细长凸块的相互碰触而短路,也维持了细长凸块接合位置的正确性,进而避免了细长凸块在其延伸部对外部电路板的结合力弱化现象。

[0058] 以上所述,仅为本发明的较佳实施例而已,并非用于限定本发明的保护范围。

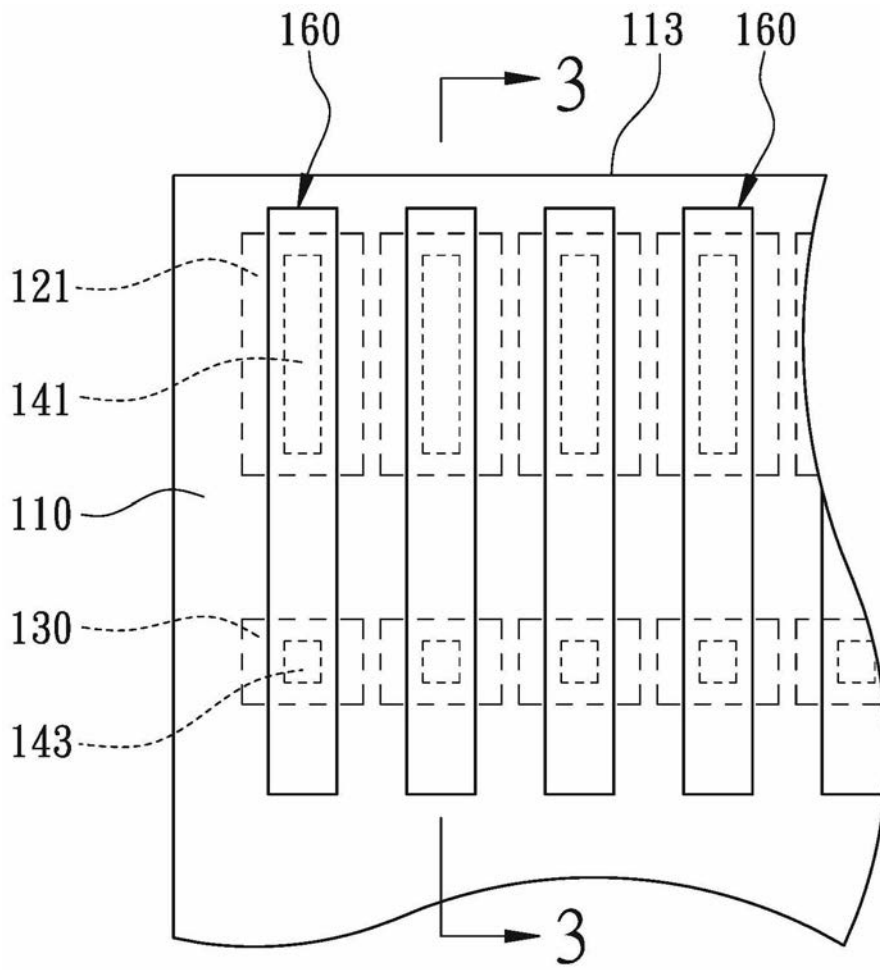


图2

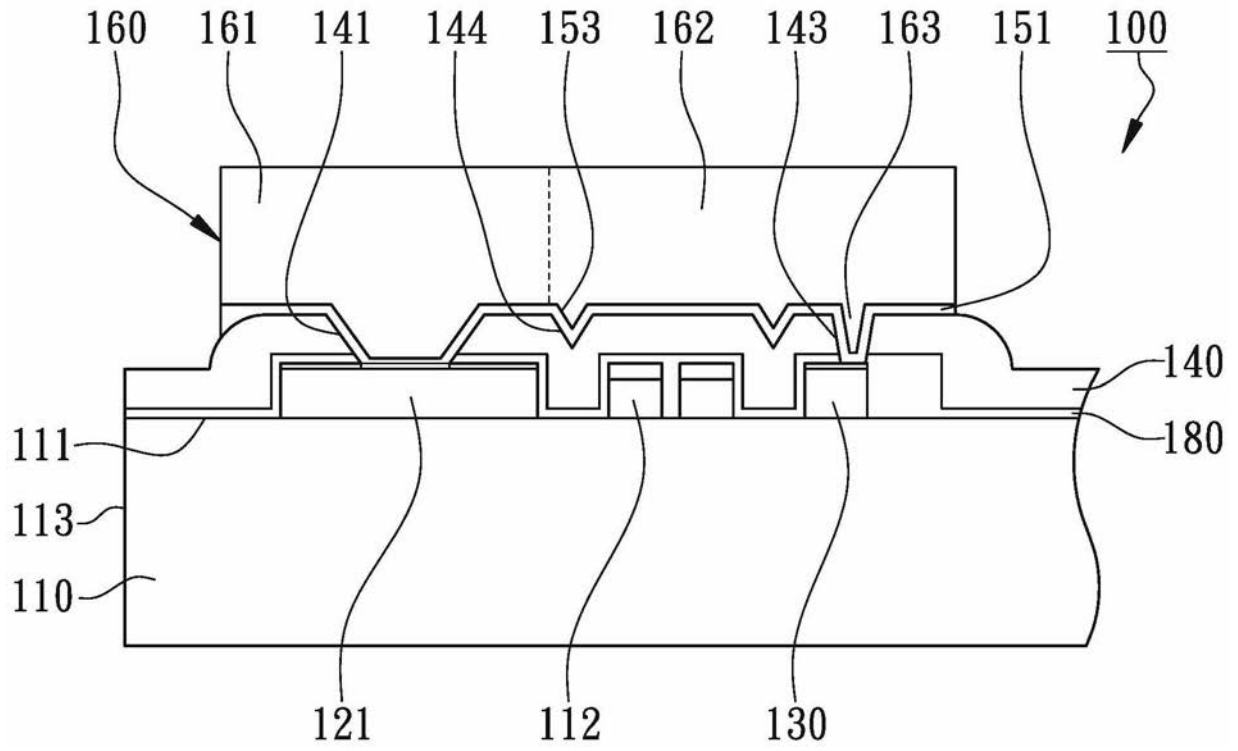


图3

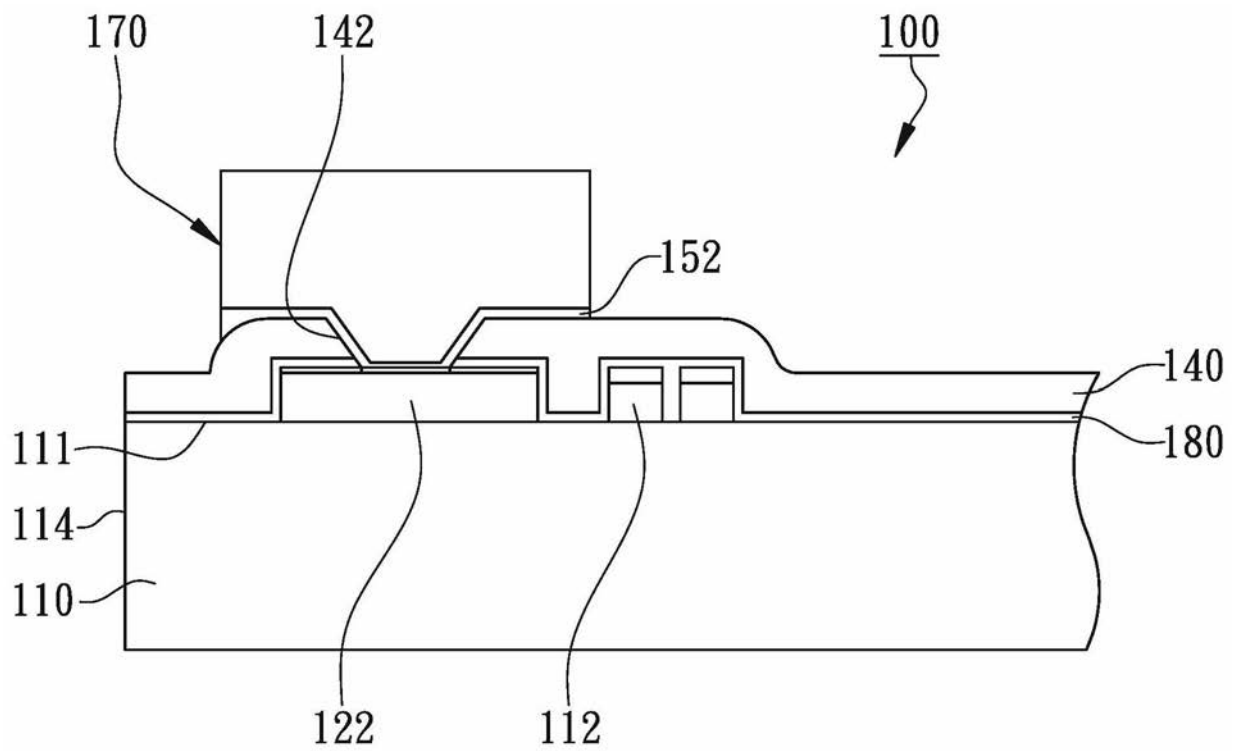


图4