

(21)申請案號：108106634

(22)申請日：中華民國 108 (2019) 年 02 月 27 日

(51)Int. Cl. : H01L21/60 (2006.01)

H01L21/306 (2006.01)

H01L21/20 (2006.01)

(30)優先權：2018/03/02 美國

62/637,730

(71)申請人：美商微材料有限責任公司(美國) MICROMATERIALS LLC (US)

美國

(72)發明人：穆立克 安瑞塔 B MULLICK, AMRITA B. (IN)；米查 尤戴 MITRA, UDAY

(US)；佛列德 雷吉那 FREED, REGINA (NL)

(74)代理人：李世章；彭國洋

申請實體審查：有 申請專利範圍項數：20 項 圖式數：24 共 57 頁

(54)名稱

移除金屬氧化物的方法

(57)摘要

描述了從基板表面去除金屬氧化物的方法。本公開內容的一些實施方式利用鹼性水溶液以使用濕式方法從基板表面去除金屬氧化物。本公開內容的一些實施方式在大氣壓力和較低溫度下執行。還描述了形成自對準過孔的方法。

Methods to remove metal oxides from substrate surfaces are described. Some embodiments of the disclosure utilize an aqueous alkaline solution to remove metal oxides from substrate surfaces using a wet method. Some embodiments of the disclosure are performed at atmospheric pressure and lower temperatures. Methods of forming self-aligned vias are also described.

指定代表圖：

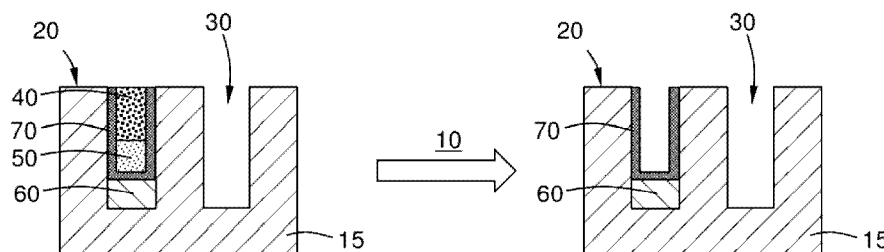


圖2C

符號簡單說明：

10 . . . 方法

15 . . . 基板

20 . . . 基板表面

30 . . . 特徵

31 . . . 側壁

32 . . . 側壁

35 . . . 底部

40 . . . 第一金屬氧化物膜

50 . . . 第一金屬膜

60 . . . 第二金屬膜

70 . . . 襯裡

【發明說明書】

【中文發明名稱】 移除金屬氧化物的方法

【英文發明名稱】 METHODS FOR REMOVING METAL OXIDES

【技術領域】

相關申請的交叉引用

【0001】 本申請要求2018年3月2日提交的美國臨時申請第62/637,730號的優先權，該申請的全部公開內容以引用的方式併入本文。

【0002】 本公開內容的實施方式整體涉及用於從基板去除金屬氧化物材料的方法。另外的實施方式涉及產生過孔（via）的方法，所述過孔自對準而使得具有在相反方向上延續（run）的線的導電層連接。

【先前技術】

【0003】 對於許多材料，已經很好地建立了去除金屬氧化物（例如氧化鎢， WO_x ）的乾式方法。金屬鹵化物可以通過熱方法（thermal method）去除金屬氧化物。例如， WO_x 可以通過 WCl_5 、 WF_6 和其它氯基化學物質去除。其它方法利用電漿反應物。例如，氯氣（ Cl_2 ）的電漿也可以用於去除 WO_x 。然而，仍然需要另外的製程，特別是那些可以在沒有真空、電漿或其它特殊製程條件下進行的製程。

【0004】 典型地，在積體電路製造中，金屬化層中的金屬線的圖案化獨立於在該金屬化層上方或下方的過孔而執行。然而，常規的過孔製造技術不能提供完全的過孔自

對準。在常規的技術中，形成以將上部金屬化層中的線連接到下部金屬化層的過孔通常未對準於下部金屬化層中的線。這種未對準增加過孔電阻並引起錯誤的金屬線的潛在短路。這些錯誤可能導致裝置故障、降低產量並增加製造成本。因此，還需要產生自對準過孔的方法。

【發明內容】

【0005】 本公開內容的一個或多個實施方式涉及一種方法，所述方法包括提供基板，所述基板具有介電基板表面，所述介電基板表面中形成有至少一個特徵。所述至少一個特徵從所述基板表面向所述基板中延伸某一距離，並且具有側壁和底部。所述至少一個特徵中還具有第一金屬氧化物膜。將所述基板暴露於鹼性水溶液以從所述特徵去除所述第一金屬氧化物膜而不影響與所述特徵相鄰的所述基板表面。

【0006】 本公開內容的另外實施方式涉及一種方法，所述方法包括提供基板，所述基板具有基板表面，所述基板表面中形成有至少一個特徵。所述至少一個特徵從所述基板表面向所述基板中延伸某一距離，並且具有側壁和底部。所述至少一個特徵具有大於或等於約10:1的深寬比。所述至少一個特徵中具有氧化鎢膜。將所述基板暴露於氫氧化物水溶液以從所述特徵去除所述氧化鎢膜而不影響與所述特徵相鄰的所述基板表面。用包含水和異丙醇的溶液清洗（rinse）所述基板。

【0007】 本公開內容的其它實施方式涉及一種提供自對準過孔的方法。所述方法包括提供基板，所述基板具有在多個第一絕緣層之間的多個第一導電線，所述多個第一導電線大體上共面並沿著第一方向延伸。所述第一導電線的部分是凹陷的。將襯裡沉積在所述第一導電線的凹陷部分上。在襯裡上形成第一金屬膜。將所述第一金屬膜氧化以形成包括所述第一金屬膜的氧化物的柱。在所述柱周圍沉積第二絕緣層。通過將所述基板暴露於鹼性水溶液以去除所述柱和所述第一金屬膜來去除所述柱以在所述第二絕緣層中形成過孔而不影響所述第一絕緣層、所述襯裡或所述第二絕緣層。

【圖式簡單說明】

【0008】 為了能夠詳細地理解本公開內容的上述特徵所用方式，本公開內容的更具體描述可以參考若干實施方式進行，一些實施方式示於附圖中。然而，將注意，附圖僅示出本公開內容的典型實施方式，並且因此不應視為對本公開內容的範圍的限制，因為本公開內容可允許其它等效實施方式。

【0009】 圖1A示出根據一些實施方式的基板的側視剖視圖，基板具有特徵；

【0010】 圖1B示出根據一些實施方式的在處理期間的基板的側視剖視圖，基板在特徵內具有第一金屬氧化物膜；

【0011】 圖1C示出根據一些實施方式的在處理期間的基板的側視剖視圖，基板在特徵內具有第一金屬氧化物膜和第一金屬膜；

【0012】 圖2A示出根據一些實施方式的基板的側視剖視圖，基板具有特徵、第二金屬膜和襯裡；

【0013】 圖2B示出根據一些實施方式的在處理期間的基板的側視剖視圖，基板在特徵內具有第一金屬氧化物膜和在襯裡下方的第二金屬膜；

【0014】 圖2C示出根據一些實施方式的在處理期間的基板的側視剖視圖，基板具有含有在襯裡下方的第二金屬膜和在襯裡上的第一金屬氧化物膜和第一金屬膜的特徵；

【0015】 圖3A示出根據一些實施方式的提供自對準過孔的電子元件結構的側視剖視圖；

【0016】 圖3B是圖3A中描繪的電子元件結構的俯視圖；

【0017】 圖4A是根據一些實施方式的在形成掩模層之後的電子元件結構的側視剖視圖；

【0018】 圖4B是圖4A的電子元件結構的俯視圖；

【0019】 圖5A是根據一些實施方式的在去除導電線的一部分之後的電子元件結構的側視剖視圖；

【0020】 圖5B是圖5A的電子元件結構的俯視圖；

【0021】 圖6A是根據一些實施方式的在去除掩模層之後的電子元件結構的側視剖視圖；

【0022】 圖6B是圖6A的電子元件結構的俯視圖；

【0023】 圖7A是根據一些實施方式的在將襯裡沉積在絕緣層和凹陷導電線上之後的電子元件結構的側視剖視圖；

【0024】 圖7B是圖7A的電子元件結構的俯視圖；

【0025】 圖8A是根據一些實施方式的在從絕緣層去除襯裡的部分之後的電子元件結構的側視剖視圖；

【0026】 圖8B是圖8A的電子元件結構的俯視圖；

【0027】 圖9A是根據一些實施方式的在將種晶間隙填充層沉積在襯裡上之後的電子元件結構的側視剖視圖；

【0028】 圖9B是圖9A的電子元件結構的俯視圖；

【0029】 圖10A是根據一些實施方式的在去除種晶間隙填充層的部分之後的電子元件結構的側視剖視圖；

【0030】 圖10B是圖10A中所示的電子元件結構的俯視圖；

【0031】 圖11A是根據一些實施方式的在形成自對準選擇性生長柱之後的電子元件結構的側視剖視圖；

【0032】 圖11B是圖11A中所示的電子元件結構的俯視圖；

【0033】 圖12A是根據一些實施方式的在沉積第二絕緣材料之後的電子元件結構的側視剖視圖；

【0034】 圖12B是圖12A中所示的電子元件結構的俯視圖；

【0035】 圖13A是根據一些實施方式的在去除多餘第二絕緣材料以暴露柱的頂部之後的電子元件結構的側視剖視圖；

【0036】 圖13B是圖13A中所示的電子元件結構的俯視圖；

【0037】 圖14A是根據一些實施方式的在去除柱之後的電子元件結構的側視剖視圖；

【0038】 圖14B是圖14A中所示的電子元件結構的俯視圖；

【0039】 圖15A是根據一些實施方式的在沉積第三絕緣層之後的電子元件結構的側視剖視圖；

【0040】 圖15B是圖15A中所示的電子元件結構的俯視圖；

【0041】 圖16A是根據一些實施方式的在去除第三絕緣層的覆蓋層之後的電子元件結構的側視剖視圖；

【0042】 圖16B是圖16A中所示的電子元件結構的俯視圖；

【0043】 圖17A是根據一些實施方式的在將第三絕緣層沉積到預定深度之後的電子元件結構的側視剖視圖；

【0044】 圖17B是圖17A中所示的電子元件結構的俯視圖；

【0045】 圖18A是根據一些實施方式的在掩蔽之後的電子元件結構的側視剖視圖；

【0046】 圖18B是圖18A中所示的電子元件結構的俯視圖；

【0047】 圖19A是根據一些實施方式的在將第三絕緣層蝕刻到已知深度之後的電子元件結構的側視剖視圖；

【0048】 圖19B是圖19A中所示的電子元件結構的俯視圖；

【0049】 圖20A是根據一些實施方式的在形成堆疊結構並進行掩蔽之後的電子元件結構的側視剖視圖；

【0050】 圖20B是圖20A中所示的電子元件結構的俯視圖；

【0051】 圖21A是根據一些實施方式的在蝕刻第三絕緣層以形成過孔之後的電子元件結構的側視剖視圖；

【0052】 圖21B是圖21A中所示的電子元件結構的俯視圖；

【0053】 圖22A是根據一些實施方式的在去除掩模層之後的電子元件結構的側視剖視圖；

【0054】 圖22B是圖22A的電子元件結構的俯視圖；

【0055】 圖23A是根據一些實施方式的在形成第二導電線並填充過孔之後的電子元件結構的側視剖視圖；

【0056】 圖23B是圖23A中所示的電子元件結構的俯視圖；和

【0057】 圖24示出根據本公開內容的一個或多個實施方式的具有自對準過孔的電子元件的一部分。

【實施方式】

【0058】 在以下描述中，闡述許多細節諸如材料、化學物質、元件尺寸等，以便提供對本公開內容的一個或多個實施方式的透徹理解。本領域的一般技術人員將理解，可以在沒有這些細節的情況下實踐本公開內容的一個或多個實施方式。在其它情況下，沒有詳細地描述半導體製造製程、技術、材料、設備等，以避免不必要地使本說明書模糊。通過所包括的描述，本領域的一般技術人員將能夠實現適當的功能性而無需進行過多實驗。

【0059】 雖然描述並且在附圖中示出本公開內容的某些示例性實施方式，但是將理解，這些實施方式僅是說明性的，而不是對本公開內容的限制，並且本公開內容不限於所示出和描述的具體結構和佈置，因為本領域的一般技術人員可以進行修改。

【0060】 在本說明書全文中提到「一個實施方式」、「另一個實施方式」或「實施方式」意味著結合實施方式描述的特定特徵、結構或特性包括在本公開內容的至少一個實施方式中。因此，本說明書全文各處出現諸如「在一個實施方式中」或「在實施方式中」的短語不一定全都是指本公開內容的相同實施方式。此外，特定特徵、結構或特性可以以任何合適的方式組合在一個或多個實施方式中。

【0061】 在描述本公開內容的若干示例性實施方式前，將理解，本公開內容不限於以下描述中闡述的構造或製程步驟的細節。本公開內容也能夠具有其它實施方式並以各種方式實踐或實施。

【0062】 在本說明書和所附申請專利範圍中使用的術語「基板」是指製程所作用的表面或表面的部分。本領域的技術人員還將理解，提及基板可以僅指基板的一部分，除非上下文清楚地另外指明。另外，提及在基板上沉積可以是指裸露基板（bare substrate）和在基板上沉積或形成有一或多個膜或特徵的基板兩者。

【0063】 如本文所用的「基板」是指任何基板或在基板上形成的材料表面，在製造製程期間在所述任何基板或在基板上形成的材料表面上執行膜處理。例如，可執行處理的基板表面包括某些材料，諸如矽、氧化矽、應變矽、絕緣體上矽（SOI）、碳摻雜氧化矽、非晶矽、摻雜矽、鍺、砷化鎵、玻璃、藍寶石和任何其它材料（諸如金屬、金屬氮化物、金屬合金和其它導電材料），這取決於應用。基板包括但不限於半導體晶圓。基板可以暴露於預處理製程以對基板表面進行拋光、蝕刻、還原、氧化、羥基化、退火、UV固化、電子束（e-beam）固化和/或烘烤。除了直接地在基板本身的表面上的膜處理之外，在本公開內容中，所公開的膜處理步驟中的任一者也可以在基板上形成的下層上執行，如下文更詳細地公開的，並且術語「基板表面」旨在包括如上下文指示的這種下層。因此，例如，在膜/層或部分膜/層已經沉積到基板表面上的情況下，新沉積的膜/層的暴露表面成為基板表面。

【0064】 本公開內容的一個或多個實施方式有利地提供用於去除金屬氧化物的方法。本公開內容的一些實施方

式有利地提供去除金屬和金屬氧化物兩者的用於去除金屬氧化物的方法。本公開內容的一些實施方式有利地提供可以在大氣壓力下和/或在較低的基板溫度下執行的去除金屬氧化物的方法。本公開內容的一些實施方式有利地提供可以在不使用苛刻的（h a r s h）反應物（例如電漿）的情況下執行的去除金屬氧化物的方法。本公開內容的一些實施方式有利地提供可以在不淨化反應腔室的情況下執行的去除金屬氧化物的方法。

【0065】 一個或多個實施方式提供自對準過孔，自對準過孔有利地減弱未對準問題並避免錯誤的金屬線的短路。一些實施方式的自對準過孔提供比常規的過孔更低的過孔電阻和電容益處。本公開內容的一些實施方式提供過孔與金屬化層的導電線之間的完全對準。本公開內容的一些實施方式提供自對準過孔，自對準過孔大體上沒有錯誤並有利地增加元件產量和降低元件成本。

【0066】 本公開內容的一些實施方式提供從基板特徵（例如，溝槽或過孔）去除金屬氧化物膜而不影響與特徵相鄰的基板表面的方法。換句話說，本公開內容的一些實施方式提供相對於介電質（例如，SiN）從基板特徵選擇性蝕刻金屬氧化物膜的方法。

【0067】 本文所述的一些方法被認為是濕式方法，更具體地是濕式蝕刻方法。如本文所用，「濕式方法」是依賴於使用液相反應物的那些方法。這些方法與「乾式方法」形成對比，「乾式方法」不依賴於液體反應物而替代地依

賴於氣態反應物（熱的或含離子的），或不依賴於反應物（例如，機械蝕刻方法）。

【0068】本公開內容的一個或多個實施方式涉及用於從基板表面去除金屬氧化物的方法。在一些實施方式中，從基板表面的特徵內去除金屬氧化物。參照圖1A至圖1C，本公開內容的一個或多個實施方式涉及一種方法10，方法10包括提供基板15，基板15具有介電基板表面20，介電基板表面20中形成有至少一個特徵30。為清楚起見，圖1A圖示在特徵30內沒有任何材料的基板15。

【0069】一般地講，出於說明目的，附圖示出具有兩個特徵的基板；然而，本領域的技術人員將理解，可以不存在特徵、存在少於兩個的特徵或存在多於兩個的特徵。如就此所用，術語「特徵」是指任何有意的表面不規則處。特徵30的形狀可以是任何合適的形狀。特徵的合適示例包括但不限於具有一個頂部、兩個側壁和一個底部的溝槽、具有頂部和從表面向上延伸的兩個側壁的尖峰和具有從表面向下延伸的連續側壁和敞開底部或由與側壁不同的材料形成的底部的過孔。

【0070】在具體實施方式中，特徵30是溝槽。出於本公開內容目的，溝槽具有頂部、從表面向下延伸到底部的兩個側壁。如圖所示，每個側壁31、32可以大體上正交於底部35，或可以相對於底部35以不同於90度的角度傾斜，使得開口在基板表面20處大於在特徵30的下部部分處。

【0071】 在一些實施方式中，特徵30從基板表面20向基板15中延伸距離D而至底部35。特徵30具有第一側壁31和第二側壁32，第一側壁31和第二側壁32限定特徵30的寬度W。

【0072】 特徵的深寬比是特徵的深度D相對於特徵的寬度W的比率。較高深寬比特徵將具有比較低深寬比特徵更窄/更長的形狀。在一些實施方式中，特徵具有大於或等於約3:1、4:1、5:1、6:1、7:1、8:1、9:1、10:1、15:1、20:1、25:1或30:1的深寬比。

【0073】 如圖1B所示，在一些實施方式中，特徵30中具有第一金屬氧化物膜40。在一些實施方式中，第一金屬氧化物膜40在基板表面20上方延伸。在一些實施方式中，第一金屬氧化物膜40與基板表面20大體上共面。在一些實施方式中，第一金屬氧化物膜40完全地在特徵30內，使得第一金屬氧化物膜40的頂部在基板表面20下方。第一金屬氧化物膜40包括第一金屬。換句話說，第一金屬氧化物膜包括第一金屬的氧化物。例如，如果第一金屬包括鎢，那麼第一金屬氧化物將會包括氧化鎢 (WO_x)。

【0074】 第一金屬可以是能夠形成金屬氧化物的任何合適的金屬。第一金屬可以包括Co、Mo、W、Ta、Ti、Ru、Rh、Cu、Fe、Mn、V、Nb、Hf、Zr、Y、Al、Sn、Cr或La中的一種或多種或由上述材料中的一種或多種組成。在一些實施方式中，第一金屬作為金屬合金包括

金屬的組合。在一些實施方式中，第一金屬包括鎢。在一些實施方式中，第一金屬由鎢組成。在一些實施方式中，第一金屬基本上由鎢組成。如以此方式所用，術語「基本上由……組成」意味著膜的金屬組成以原子計大於或等於陳述的金屬的約95%、98%或99%。

【0075】 方法10將基板15暴露於鹼性水溶液以從特徵30去除第一金屬氧化物膜40而不影響與特徵30相鄰的基板表面20。將基板暴露於鹼性水溶液可以通過任何合適的濕法製程執行。在一些實施方式中，通過在靜態條件或動態（即，活動流動（*active flowing*））條件下浸入、浸沒或浸泡來將基板暴露於鹼性水溶液。

【0076】 在一些實施方式中，方法10在環境條件（即，處理/製造環境的類似壓力和氣體組成）下執行。在一些實施方式中，方法10在不使用真空的情況下執行。在一些實施方式中，方法10在不使用電漿的情況下執行。

【0077】 如圖1C所示，在一些實施方式中，特徵30具有第一金屬膜50，並且第一金屬氧化物膜40在第一金屬膜50上。本領域的技術人員應理解，第一金屬氧化物膜40和第一金屬膜50可以包括相同的第一金屬或可以具有不同的金屬。在一些實施方式中，第一金屬膜50包括與第一金屬氧化物膜40相同的金屬。

【0078】 方法10將基板15暴露於鹼性水溶液以從特徵30去除第一金屬氧化物膜40和第一金屬膜50而不影響與特徵30相鄰的基板表面20。

【0079】 在一些實施方式中，第一金屬膜50形成在特徵30中，並且第一金屬膜50部分氧化以在第一金屬膜50上形成第一金屬氧化物膜40。在第一金屬膜50在特徵30中完全地氧化的情況下，將會不再存在第一金屬膜50，並且將會產生圖1B所示的實施方式。

【0080】 在一些實施方式中，使用沉積技術中的一種來沉積第一金屬膜50，沉積技術諸如但不限於ALD、CVD、PVD、MBE、MOCVD、旋塗或微電子元件製造領域的一般技術人員已知的其它沉積技術。

【0081】 使第一金屬膜50氧化可以通過任何合適的方法或技術完成。在一些實施方式中，第一金屬膜50通過暴露於氧化劑或氧化條件而被氧化以將第一金屬膜50轉變為第一金屬氧化物膜40。技術人員將認識到膜的氧化可以是化學氧化（即，添加氧原子）或電化學氧化（即，從零價金屬去除電子以形成氧化金屬）。氧化劑可以是任何合適的氧化劑，包括但不限於 O_2 、 O_3 、 N_2O 、 H_2O 、 H_2O_2 、 CO 、 CO_2 、 NH_3 、 N_2/Ar 、 N_2/He 、 $N_2/Ar/He$ 或上述項的任何組合。在一些實施方式中，氧化條件包括熱氧化、電漿增強氧化、遠端電漿氧化、微波和射頻氧化（例如，電感耦合電漿（ICP）、電容耦合電漿（CCP））。在一些實施方式中，使第一金屬膜50氧化造成形成包括第一金屬的原子和氧原子的膜，或基本上由第一金屬原子和氧原子組成的膜。如以此方式所用，術語「基本上

由.....組成」意味著膜的組成以任何合適的比例大於或等於陳述的元件的約95%、98%、99%或99.5%。

【0082】 在一些實施方式中，第一金屬氧化物膜40是通過在任何合適的溫度下氧化第一金屬膜50而形成，所述溫度取決於例如第一金屬膜50的組成和氧化劑。在一些實施方式中，氧化在約25°C至約800°C範圍中的溫度下發生。在一些實施方式中，第一金屬膜50的氧化在大於或等於約50°C、100°C、150°C、200°C、250°C、300°C、350°C、400°C、450°C、500°C、550°C、600°C、650°C、700°C、750°C或800°C的溫度下發生。

【0083】 在一些實施方式中，特徵30包括襯裡。如在此方面所用，包括襯裡的特徵具有定位在基板與沉積在特徵內的膜或其它材料之間的襯裡。在一些實施方式中，襯裡定位在特徵30的側壁31、32上。在一些實施方式中，襯裡定位在特徵30的側壁31、32和底部35上。在一些實施方式中，襯裡還定位在特徵30外部的基板表面20上。

【0084】 在一些實施方式中，沉積襯裡以保護相鄰材料在之後的製程中不會改變性質或在之後的製程中用作蝕刻停止。在一些實施方式中，沉積襯裡以防止蝕刻在襯裡下方的材料。在一些實施方式中，襯裡是導電襯裡。在另一個實施方式中，襯裡是非導電襯裡。在一些實施方式中，當襯裡是非導電襯裡時，方法進一步包括在之後的製程中去除襯裡，如下面進一步詳細描述的。在一些實施方式中，襯裡大體上不包括金屬。如在此方面所用，「大體

上不包括金屬」意味著襯裡包括以原子計小於 2%、1% 或 0.5% 的金屬。在一些實施方式中，襯裡是氮化物，例如氮化矽 (SiN)。在一些實施方式中，襯裡包括 SiN 或 SiCN 中的一種或多種。在一個實施方式中，襯裡具有在約 0.1 nm 至約 50 nm 的範圍內、或在約 0.5 nm 至約 30 nm 的範圍內或在約 1 nm 至約 20 nm 的範圍內的厚度。

【0085】如圖 2A 至圖 2C 所示，在一些實施方式中，特徵 30 包括第二金屬膜 60。如圖 2A 所示，在一些實施方式中，第二金屬膜 60 在襯裡 70 下方。在一些實施方式(未示出)中，基板表面 20 還具有襯裡 70。在一些實施方式中，襯裡僅存在於特徵 30 內。在一些實施方式中，襯裡 70 僅存在於特徵的底部處。

【0086】第二金屬膜 60 包括第二金屬。在一些實施方式中，第二金屬不同於第一金屬。第二金屬可以是任何合適的金屬或金屬合金。在一些實施方式中，第二金屬包括以下項中的一種或多種、基本上由以下項中的一種或多種組成或由以下項中的一種或多種組成：銅 (Cu)、鈥 (Ru)、鎳 (Ni)、鈷 (Co)、鉻 (Cr)，鐵 (Fe)、錳 (Mn)、鈦 (Ti)、鋁 (Al)、鈳 (Hf)、鉭 (Ta)、鎢 (W)、釩 (V)、鉬 (Mo)、鈀 (Pd)、金 (Au)、銀 (Ag)、鉑 (Pt)、銦 (In)、錫 (Sn)、鉛 (Pb)、銻 (Sb)、鉍 (Bi)、鋅 (Zn) 或鎘 (Cd)。在一些實施方式中，第二金屬包括銅、鈷或鈥中的一種或多種。

【0087】如圖2B中所示，在一些實施方式中，特徵30具有在襯裡70下方的第二金屬膜60和在襯裡70上的第一金屬氧化物膜40。方法10將基板15暴露於鹼性水溶液以從特徵30去除第一金屬氧化物膜40而不影響襯裡70或在下面的第二金屬膜60。在未示出的一些實施方式中，與特徵30相鄰的基板表面20也不受影響。

【0088】如圖2C所示，在一些實施方式中，特徵30具有在襯裡70下方的第二金屬膜60、在襯裡上的第一金屬膜50和在第一金屬膜50上的第一金屬氧化物膜40。方法10將基板15暴露於鹼性水溶液以從特徵30去除第一金屬氧化物膜40和第一金屬膜50而不影響襯裡70。在未示出的一些實施方式中，與特徵30相鄰的基板表面20也不受影響。

【0089】鹼性水溶液包括水和可溶性鹼。在一些實施方式中，鹼性水溶液包含具有小於或等於約5、小於或等於約4.8、小於或等於約4.75、小於或等於約4.7、小於或等於約4.5、小於或等於約3、小於或等於約2、或小於或等於約1的 pK_b 的鹼。在一些實施方式中，鹼包括有機鹼（例如，吡啶、甲胺、咪唑、有機陽離子的氫氧化物）。在一些實施方式中，鹼包括鹼性鹽（例如，碳酸鈉、乙酸钠、具有水解形成鹼性溶液的弱酸組分的化合物）。在一些實施方式中，鹼包括鹼金屬。在一些實施方式中，鹼包括氫氧根離子。在一些實施方式中，鹼包括NaOH、KOH或NH₄OH中的一種或多種。

【0090】 在一些實施方式中，鹼性水溶液具有約0.1 M至約10 M、或約0.5 M至約5 M、或約1 M至約2 M範圍中的氫氧化物濃度。在一些實施方式中，鹼性水溶液具有小於或等於約10 M、小於或等於約5 M、小於或等於約2 M、小於或等於約1 M、小於或等於約0.5 M、小於或等於約0.2 M、或小於或等於約0.1 M的氫氧化物濃度。

【0091】 方法10可以在任何合適的壓力和溫度下執行。在一些實施方式中，在大氣壓力（即製造或處理環境的壓力）下將基板暴露於鹼性水溶液。本領域的技術人員將認識到，大氣壓力取決於例如海拔和製造空氣處理（handling）條件。在一些實施方式中，大氣壓力在約0.9 atm（684托）至約1.1 atm（836托）的範圍內。

【0092】 在處理期間，可以加熱或冷卻基板。這種加熱或冷卻可以通過任何合適的手段來完成，包括但不限於改變基板支撐件的溫度和使加熱氣體或冷卻氣體流動到基板表面、加熱或冷卻鹼性水溶液。在一些實施方式中，基板支撐件包括加熱器/冷卻器，加熱器/冷卻器可以被控制來傳導地改變基板溫度。在一個或多個實施方式中，所採用的氣體（反應氣體或惰性氣體）被加熱或冷卻以局部地改變基板溫度。在一些實施方式中，加熱器/冷卻器鄰近基板表面定位在腔室內，以對流地改變基板溫度。

【0093】 在一些實施方式中，將基板保持在約室溫（25℃）至約400℃的範圍內、或約50℃至約250℃的範圍內

的溫度下。在一些實施方式中，將基板保持在小於或等於約 400 或等於 $^{\circ}\text{C}$ 、小於或等於約 350 $^{\circ}\text{C}$ 、小於或等於約 300 $^{\circ}\text{C}$ 、小於或等於約 250 $^{\circ}\text{C}$ 、小於或等於約 200 $^{\circ}\text{C}$ 、小於或等於約 150 $^{\circ}\text{C}$ 、小於或等於約 100 $^{\circ}\text{C}$ 、小於或等於約 50 $^{\circ}\text{C}$ 或小於或等於約 25 $^{\circ}\text{C}$ 的溫度下。

【0094】 在一些實施方式中，方法 10 在封閉的處理容積內執行。例如，封閉的處理容積可以是原子層沉積處理腔室或其它密封腔室。在一些實施方式中，鹼性水溶液在基板表面上沸騰並在封閉處理容積內回流。

【0095】 雖然附圖中未示出，但是方法 10 可以進一步包括用水溶液清洗基板 15。不受理論束縛，相信用水溶液清洗基板可以有利地去除任何殘餘鹼性溶液、過量的鹽、反應產物/副產物和/或其它污染物。在一些實施方式中，用水或基本上由水組成（即，以莫耳計小於 1% 的非水分子）的水溶液清洗基板。

【0096】 在一些實施方式中，水溶液進一步包括醇。在一些實施方式中，水溶液進一步包括異丙醇。在一些實施方式中，水與異丙醇的比例在約 99:1 至約 10:90 的範圍內。在一些實施方式中，水與異丙醇的比率小於或等於約 99:1、小於或等於約 98:1、小於或等於約 95:1、小於或等於約 90:1、小於或等於約 50:1、小於或等於約 20:1、小於或等於約 10:1、小於或等於約 5:1、小於或等於約 2:1、小於或等於約 1:1、或小於或等於約 1:5。

【0097】 在一些實施方式中，水溶液進一步包括中和劑。在一些實施方式中，中和劑是弱酸。在一些實施方式中，中和劑是緩衝溶液。

【0098】 本公開內容的一個或多個實施方式涉及提供自對準過孔的方法。參考圖3A至圖24描述了用於形成自對準過孔的製程。在圖3A至圖23B中的每一個中，指示為「A」的附圖示出剖視圖，並且指示為「B」的附圖示出半導體元件的俯視圖。A圖的側視剖視圖沿著相應B圖中所示的線A-A'截取。例如，圖3B圖示元件結構的俯視圖，而圖3A示出沿著軸線A-A'的圖3B中所示的元件結構的剖視圖。

【0099】 圖3A圖示根據一些實施方式的用於提供自對準過孔或氣隙的電子元件結構的剖視圖100。剖視圖100沿著如圖3B所示的軸線A-A'。圖3B是圖3A中描繪的電子元件結構的俯視圖110。下部金屬化層(Mx)包括沿著基板101上的X軸(方向)121延伸的一組導電線，如圖3A和圖3B所示。如圖3B所示，X方向121以角度123與Y軸(方向)122交叉。在一個或多個實施方式中，角度123為約90度。在一些實施方式中，角度123是非90度角度的角度。絕緣層102包括溝槽104，溝槽104是相鄰的絕緣層102之間間隙。導電線103沉積在溝槽104中。導電線包括上面標識的第一金屬。

【0100】 在一些實施方式中，基板101包括半導體材料，例如矽(Si)、碳(C)、鍺(Ge)、鍺矽(SiGe)、砷化

鎵 (GaAs)、InP、GaAs、InGaAs、InAlAs、其它半導體材料或上述項的任何組合。在一些實施方式中，基板 101 是絕緣體上半導體 (SOI) 基板，包括塊狀 (bulk) 下部基板、中間絕緣層和頂部單晶層。頂部單晶層可以包括上面列出的任何材料，例如矽。在各種實施方式中，基板 101 可以是例如有機基板、陶瓷基板、玻璃基板或半導體基板。雖然本文中描述了可形成基板的材料的一些示例，但是可用作基礎 (在所述基礎上可構建無源電子元件和有源電子元件 (例如，電晶體、記憶體、電容器、電感器、電阻器、開關、積體電路、放大器、光電元件或任何其它電子元件)) 的任何材料落入本公開內容的精神和範圍內。

【0101】 在一些實施方式中，基板 101 包括用於積體電路的一個或多個金屬化互連層。在一些實施方式中，基板 101 包括互連，例如過孔，所述互連被配置為連接金屬化層。在一些實施方式中，基板 101 包括電子元件，例如電晶體、記憶體、電容器、電阻器、光電元件、開關和由電絕緣層分開的任何其它有源和無源電子元件，電絕緣層例如是層間介電質絕緣層或電子元件製造領域的一般技術人員已知的任何其它絕緣層。在一些實施方式中，基板包括一個或多個緩衝層，以適應基板 101 與在基板 101 上方的一個或多個層之間的晶格失配並限制晶格位錯和缺陷。

【0102】 絕緣層 102 可以是適合於使相鄰元件絕緣並防止洩漏的任何材料。在一些實施方式中，電絕緣層 102

是氧化物層，例如二氧化矽，或由電子元件設計決定的任何其它電絕緣層。在一些實施方式中，絕緣層102包括層間介電質（ILD）。在一些實施方式中，絕緣層102是低介電常數介電質，包括但不限於諸如二氧化矽、氧化矽、碳摻雜氧化物（「CDO」）（例如碳摻雜二氧化矽）、多孔二氧化矽、氮化矽或上述項的任何組合的材料。

【0103】 在一些實施方式中，絕緣層102包括k值小於5的介電材料。在一些實施方式中，絕緣層102包括k值小於2的介電材料。在一些實施方式中，絕緣層102包括氮化物、氧化物、聚合物、磷矽酸鹽玻璃、氟矽酸鹽（SiOF）玻璃、有機矽酸鹽玻璃（SiOCH）、由電子元件設計決定的另一個電絕緣層或上述項的任何組合。在一些實施方式中，絕緣層102可以包括聚醯亞胺、環氧樹脂、光可限定的（photodefinable）材料（例如苯并環丁烯（BCB）、WPR系列材料）和/或旋塗玻璃。

【0104】 在一些實施方式中，絕緣層102是低介電常數層間介電質，以將一條金屬線與基板101上的其它金屬線隔離。在一些實施方式中，層102的厚度在約10奈米（nm）至約2微米（ μm ）的近似範圍內。

【0105】 在一些實施方式中，使用沉積技術中的一種沉積絕緣層102，諸如但不限於化學氣相沉積（「CVD」）、物理氣相沉積（「PVD」）、分子束磊晶（「MBE」）、金屬有機化學氣相沉積（「MOCVD」）、原子層沉積

(「ALD」)、旋塗或微電子元件製造領域的一般技術人員已知的其它絕緣沉積技術。

【0106】 在一些實施方式中，包括金屬線103的下部金屬化層M_x是電子元件的後端金屬化的一部分。在一些實施方式中，使用硬掩模對絕緣層102進行圖案化和蝕刻，以使用微電子元件製造領域的一般技術人員已知的一種或多種圖案化和蝕刻技術來形成溝槽104。在一些實施方式中，絕緣層102中的溝槽的大小由之後在製程中形成的導電線的大小決定。

【0107】 在一些實施方式中，形成導電線103涉及用一層導電材料（第一金屬）填充溝槽104。在一些實施方式中，首先將基層或襯裡（未示出）沉積在溝槽104的內側壁和底部上，並且然後將導電層沉積在基層上。在一些實施方式中，基層包括沉積在導電阻擋層（未示出）上的導電種晶層（未示出）。種晶層可以包括銅，並且導電阻擋層可以包括鋁、鈦、鉭、氮化鉭和類似的金屬。導電阻擋層可以用於防止導電材料從種晶層（例如銅）擴散到絕緣層102中。另外，導電阻擋層可以用於為種晶層（例如，銅）提供黏附力。

【0108】 在一些實施方式中，為了形成基層，將導電阻擋層沉積到溝槽104的側壁和底部上，並且然後將種晶層沉積在導電阻擋層上。在另一個實施方式中，導電基層包括直接地沉積在溝槽104的側壁和底部上的種晶層。可以使用在半導體製造領域的一般技術人員已知的任何薄膜

沉積技術(例如,濺射、均厚沉積(**blanket deposition**)等)沉積導電阻擋層和種晶層中的每一個。在一個實施方式中,導電阻擋層和種晶層中的每一個的厚度在約1 nm至約100 nm的近似範圍內。在一些實施方式中,導電阻擋層可以是薄介電質,所述薄介電質已經被蝕刻以建立到下面的金屬層的導電性。在一些實施方式中,可以完全地省略導電阻擋層,並且可以使用銅線的適當摻雜來形成「自形成阻擋層」。

【0109】 在一些實施方式中,通過電鍍製程將導電層(例如銅)沉積在銅的基層的種晶層上。在一些實施方式中,使用微電子元件製造領域的一般技術人員已知的鑲嵌製程將導電層沉積到溝槽104中。在一個實施方式中,使用選擇性沉積技術將導電層沉積在溝槽104中的種晶層上,選擇性沉積技術諸如但不限於電鍍、無電、CVD、PVD、MBE、MOCVD、ALD、旋塗或微電子元件製造領域的一般技術人員已知的其它沉積技術。

【0110】 在一些實施方式中,導電線103的導電層的材料的選擇決定種晶層的材料的选择。例如,如果導電線103的材料包括銅,那麼種晶層的材料可以也包括銅。在一些實施方式中,導電線103包括金屬,例如,銅(Cu)、鈺(Ru)、鎳(Ni)、鈷(Co)、鉻(Cr)、鐵(Fe)、錳(Mn)、鈦(Ti)、鋁(Al)、鈦(Hf)、鉭(Ta)、鎢(W)、釩(V)、鉬(Mo)、鈀(Pd)、金(Au)、銀(Ag)、鉑(Pt)、銦(In)、

錫 (S n)、鉛 (P b)、銻 (S b)、鉍 (B i)、鋅 (Z n)、鎘 (C d) 或上述項的任何組合。

【0111】 在一些實施方式中，可用於金屬化層 M_x 的導電線 103 的導電材料的示例是，但不限於，金屬（例如，銅、鉭、鎢、鈮、鈦、鉛、銻、鋁、銀、錫、鉛）、金屬合金、金屬碳化物（例如，碳化鉛、碳化銻、碳化鈦、碳化鉭、碳化鋁）、其它導電材料或上述項的任何組合。

【0112】 在一些實施方式中，使用微電子元件製造領域的一般技術人員已知的化學機械拋光（「CMP」）技術，去除導電層和基層的部分以使導電線 103 的頂部與絕緣層 102 的頂部齊平。

【0113】 在一個非限制性示例中，導電線 103 的厚度在約 15 nm 至約 1000 nm 的近似範圍內。在一個非限制性示例中，導電線 103 的厚度為約 20 nm 至約 200 nm。在一個非限制性示例中，導電線 103 的寬度在約 5 nm 至約 500 nm 的近似範圍內。在一個非限制性示例中，導電線 103 之間間隔（間距）為約 2 nm 至約 500 nm。在更具體的非限制性示例中，導電線 103 之間間隔（間距）為約 5 nm 至約 50 nm。

【0114】 在一些實施方式中，下部金屬化層 M_x 被配置為連接到其它金屬化層（未示出）。在一些實施方式中，金屬化層 M_x 被配置為提供與電子元件的電接觸，電子元件例如電晶體、記憶體、電容器、電阻器、光電元件、開關和由電絕緣層分開的任何其它有源和無源電子元件，電

絕緣層例如是層間介電質、溝槽絕緣層或電子元件製造領域的一般技術人員已知的任何其它絕緣層。

【0115】圖4A是類似於圖3A的視圖100的視圖200。圖4B是類似於圖3B的視圖210。為了簡單起見，圖4A或任何接下來的附圖中未示出基板101。圖4A和圖4B示出根據一些實施方式的在電子元件的一部分上方沉積第一掩模201和第二掩模202之後的電子元件。圖示第一掩模201和第二掩模202。本領域的技術人員將認識到，掩蔽和絕緣層可以是單層或多層。

【0116】為了清楚起見，在一些實施方式中，第一掩模201沉積在整個電子元件（包括第一導電線和第一絕緣層）上方。除了如圖4B所示的第一導電線的部分之外，第二掩模202沉積在幾乎整個電子元件上方。掩模201和/或掩模202可以是任何合適的材料。在一些實施方式中，掩模201或掩模202中的一個或多個包括氮化矽、氧化矽、氮氧化矽、碳化矽、碳氧化矽、碳氮化矽或碳氮氧化矽。在一些實施方式中，掩模201或掩模202中的一個或多個包括光刻膠。

【0117】圖5A和圖5B是分別類似於圖4A和圖4B的根據一些實施方式的在去除導電線103的部分之後的視圖。可以通過任何合適的技術或技術組合去除導電線103和掩模201。例如，蝕刻製程可以選擇性去除導電線103和掩模201而不影響絕緣層102。

【0118】導電線103凹陷到預定深度以形成凹陷的導電線301。如圖5A和圖5B所示，溝槽302形成在絕緣層102中。每個溝槽302具有作為絕緣層102的部分的側壁304和作為凹陷的導電線301的頂表面303的底部。

【0119】在一些實施方式中，溝槽302的深度為從約10 nm至約500 nm。在一些實施方式中，溝槽302的深度為導電線的厚度的約10%至約100%。在一些實施方式中，使用濕法蝕刻、乾法蝕刻或電子元件製造領域的一般技術人員已知的技術的組合中的一種或多種來使導電線103凹陷。

【0120】圖6A和圖6B是分別類似於圖5A和圖5B的根據一些實施方式的在去除掩模201和掩模202的部分之後的視圖。可以通過任何合適的技術或技術組合去除掩模201和掩模202。例如，蝕刻製程可以選擇性去除掩模201和掩模202而不影響絕緣層102或導電線103。

【0121】在一些實施方式中，從圖4A和圖4B至圖6A和圖6B的製程可以涉及使用多於一種蝕刻製程去除導電線103、掩模201和掩模202的部分。例如，可以使用第一蝕刻製程去除掩模201，並且可以使用第二蝕刻製程去除掩模202和去除導電線103的部分。在一些實施方式中，存在用於去除三個層的三種蝕刻製程，其中每種蝕刻製程選擇性用於其中一層。

【0122】 在一些實施方式中，製程以如圖 6 A 和圖 6 B 所示的元件開始。例如，元件結構可以設有已經形成的凹陷的導電線 301。

【0123】 圖 7 A 和圖 7 B 是分別類似於圖 6 A 和圖 6 B 的在襯裡 501 沉積在電子元件上之後的視圖。襯裡 501 可以是任何合適的襯裡材料，如上面參考圖 2 A 所述。

【0124】 圖 8 A 和圖 8 B 是分別類似於圖 7 A 和圖 7 B 的在襯裡 501 從電子元件的頂表面 601 去除而仍保留在溝槽 302 中之後的視圖。在一些實施方式中，使用微電子元件製造領域的一般技術人員已知的化學機械拋光（「CMP」）技術去除襯裡。

【0125】 在一些實施方式中，襯裡 501 選擇性沉積在溝槽 302 的底部和側壁上，如圖 8 A 所示，而沒有將襯裡 501 沉積在電子元件的頂表面上。在一些實施方式（未示出）中，襯裡 501 選擇性沉積在溝槽 302 的底部上，而不是側壁 304 上。

【0126】 在一些實施方式中，沉積襯裡 501 以保護導電線 301 不會之後在製程中改變性質（例如，在鎢沉積或其它製程期間）。在一些實施方式中，襯裡 501 是導電襯裡。在另一個實施方式中，襯裡 501 是非導電襯裡。在一些實施方式中，當襯裡 501 是非導電襯裡時，襯裡 501 之後在製程中被去除，如下面進一步詳細地描述的。在一些實施方式中，襯裡 501 包括氮化鈦（TiN）、鈦（Ti）、鉭（Ta）、氮化鉭（Ta₂N₃）或上述項的任何組合。在又一個實施方式

中，襯裡 501 包括氮化物（例如， SiN ）或碳化物（例如， SiC ）或碳氮化物（例如 SiCN ）。在一個實施方式中，襯裡 501 被沉積到約 0.1 nm 至約 50 nm 的厚度。

【0127】 在一些實施方式中，使用原子層沉積（ALD）技術沉積襯裡 501。在一些實施方式中，使用沉積技術中的一種沉積襯裡 501，沉積技術諸如但不限於 CVD、PVD、MBE、MOCVD、旋塗或微電子元件製造領域的一般技術人員已知的其它襯裡沉積技術。

【0128】 圖 9A 和圖 9B 是分別類似於圖 8A 和圖 8A 的根據一些實施方式的在第一金屬膜 701 沉積在襯裡 501 上之後的視圖。在一些實施方式中，第一金屬膜 701 是自對準選擇性生長種晶膜。如圖 9A 和圖 9B 所示，第一金屬膜 701 沉積在凹陷的導電線 301 的頂表面 303 上和溝槽 302 的側壁 304 上的襯裡 501 上。

【0129】 在一些實施方式中，第一金屬膜 701 是鎢（W）層或其它種晶間隙填充層，以提供選擇性生長柱。在一些實施方式中，第一金屬膜 701 是金屬膜或含金屬的膜。在一些實施方式中，第一金屬膜 701 包括鎢（W），並且可以被稱為種晶間隙填充層。

【0130】 在一些實施方式中，使用沉積技術中的一種沉積第一金屬膜 701，沉積技術諸如但不限於 ALD、CVD、PVD、MBE、MOCVD、旋塗或微電子元件製造領域的一般技術人員已知的其它沉積技術。

【0131】圖10A和圖10B是分別類似於圖9A和圖9B的根據一個實施方式的在去除第一金屬膜701的部分以暴露絕緣層102的頂部部分之後的視圖。在一些實施方式中，去除第一金屬膜701的部分，使得第一金屬膜701與電子元件的頂表面601共面。在一些實施方式中，使用微電子元件製造領域的一般技術人員已知的化學機械拋光（CMP）技術中的一種去除第一金屬膜701的部分。

【0132】在一些實施方式中，第一金屬膜701沉積在溝槽302內而不沉積在電子元件的頂表面601上。在一些實施方式中，溝槽302未被第一金屬膜701完全地填充，例如，如圖2B或圖2C中圖示的實施方式所示。

【0133】圖11A和圖11B是分別類似於圖10A和圖10B的根據一個或多個實施方式的在使用在凹陷的導電線301上的襯裡501上的第一金屬膜701形成自對準選擇性生長柱（即，第一金屬氧化物膜901）之後的視圖。如圖11A和圖11B所示，第一金屬氧化物膜901的陣列具有與導電線301的一部分相同的圖案。如圖11A和圖11B所示，柱從電子元件的頂表面601大體上正交地延伸。如圖11A和圖11B所示，柱由間隙904分開。

【0134】在一些實施方式中，由第一金屬氧化物膜901形成的柱從襯裡501的在導電線103上的部分上的第一金屬膜701選擇性生長。在一些實施方式中，第一金屬膜701的在導電線103上方的部分例如通過氧化、氮化或其它製程來擴展以使柱生長。在一些實施方式中，通過暴露

於氧化劑或氧化條件以使第一金屬膜 701 氧化來將第一金屬膜 701 轉變為金屬氧化物柱。本領域的技術人員將理解，形成柱是通過電化學氧化完成的，並且不一定含有氧。在一些實施方式中，柱包括上面列出的一種或多種金屬的氧化物。在更具體的實施方式中，柱包括氧化鎢（例如， WO 、 WO_3 或其它鎢氧化物）。在一些實施方式中，柱是氮化物。

【0135】 氧化劑可以是任何合適的氧化劑，包括但不限於 O_2 、 O_3 、 N_2O 、 H_2O 、 H_2O_2 、 CO 、 CO_2 、 NH_3 、 N_2/Ar 、 N_2/He 、 $N_2/Ar/He$ 或上述項的任何組合。在一些實施方式中，氧化條件包括熱氧化、電漿增強氧化、遠端電漿氧化、微波和射頻氧化（例如，電感耦合電漿（ICP）、電容耦合電漿（CCP））。

【0136】 在一些實施方式中，第一金屬氧化物膜 901 的柱通過在任何合適的溫度下使第一金屬膜 701 氧化而形成，所述溫度取決於例如第一金屬膜 701 的組成和氧化劑。在一些實施方式中，氧化在約 $25^\circ C$ 至約 $800^\circ C$ 的近似範圍內的溫度下發生。在一些實施方式中，氧化在大於或等於約 $150^\circ C$ 的溫度下發生。在一些實施方式中，柱的高度在約 5 埃（ \AA ）至約 10 微米（ μm ）的近似範圍內。

【0137】 圖 12A 和圖 12B 是分別類似於圖 11A 和圖 11B 的根據一些實施方式的在沉積絕緣層 1001 以超量裝填（overfill）柱 901 之間間隙 904 以及與第一金屬氧化物膜 901 的柱相鄰的區域 911、912 之後的視圖。如圖

12 A 和圖 12 B 所示，絕緣層 1001 沉積在與柱相鄰的區域 911、912 中和間隙 904 中。絕緣層 1001 也可以被稱為第二絕緣層並且由第二絕緣材料組成。第二絕緣層 1001 可以是如本文關於絕緣層 102 所述的任何合適的介電材料。

【0138】 在圖 12 A 和圖 12 B 中所示的實施方式中，第二絕緣層 1001 具有大於柱的高度。換句話說，第二絕緣層 1001 的厚度足以覆蓋柱。在一些實施方式中，形成第二絕緣層 1001，使得第二絕緣層的頂部與柱大體上平齊或略低於柱的頂部。

【0139】 在一些實施方式中，絕緣層 1001 是低介電常數間隙填充層。在一些實施方式中，絕緣層 1001 是可流動的。在一個實施方式中，絕緣層 1001 是可流動氧化矽 (FSiO_x) 層。在一些實施方式中，絕緣層 1001 是氧化物層，例如二氧化矽，或由電子元件設計決定的任何其它電絕緣層。在一些實施方式中，絕緣層 1001 是層間介電質 (ILD)。在一些實施方式中，絕緣層 1001 是低介電常數介電質，包括但不限於諸如二氧化矽、氧化矽、碳基材料 (例如，多孔碳膜、碳摻雜氧化物 (「CDO」)，例如碳摻雜二氧化矽)、多孔二氧化矽、多孔碳氫氧化矽 (SiOCH)、氮化矽或上述項的任何組合。在一些實施方式中，絕緣層 1001 是 k 值小於 3 的介電材料。在一些實施方式中，絕緣層 1001 是 k 值在約 2.2 至約 2.7 的近似範圍內的介電材料。在一些實施方式中，絕緣層 1001 包括

k 值小於 2 的介電材料。在一些實施方式中，絕緣層 1001 表示本文關於絕緣層 102 描述的絕緣層中的一個。

【0140】 在一些實施方式中，絕緣層 1001 是低介電常數層間介電質，以將一條金屬線與其它金屬線隔離。在一些實施方式中，使用沉積技術中的一種沉積絕緣層 1001，沉積技術諸如但不限於 CVD、旋塗、ALD、PVD、MBE、MOCVD 或微電子元件製造領域的一般技術人員已知的其它低介電常數絕緣層沉積技術。

【0141】 圖 13A 和圖 13B 是分別類似於圖 12A 和圖 12B 的根據一些實施方式的在絕緣層 1001 的化學機械平坦化 (CMP) 以暴露第一金屬氧化物膜 901 的柱的頂部 1101 之後的視圖。如圖所示，去除絕緣層 1001，使得柱暴露，同時絕緣層 1001 保持與柱的頂部 1101 大體上共面。CMP 製程可以是本領域的技術人員已知的任何合適的平坦化製程。在一些實施方式中，沉積絕緣層 1001，使得絕緣層 1001 的頂部與柱的頂部 1101 平齊或略低於柱的頂部 1101，並且不執行 CMP 製程。

【0142】 圖 14A 和圖 14B 是分別類似於圖 13A 和圖 13B 的根據一些實施方式的在去除第一金屬氧化物膜 901 的柱以經由蝕刻形成間隙 1201 之後的視圖。柱的蝕刻可以通過任何合適的技術完成。在一些實施方式中，蝕刻柱包括將柱暴露於鹼性水溶液。去除柱而不影響襯裡 501 或絕緣層 1001。

【0143】 在示例性非限制性製程中，柱包括鎢並通過與氧反應生長以形成氧化鎢柱，氧化鎢柱可以採取 WO_3 形式。將 WO_3 暴露於 KOH 形成可溶 K_2WO_4 和 / 或 WO_2Cl_2 ，可溶 K_2WO_4 和 / 或 WO_2Cl_2 離開表面直至去除所有氧化鎢。一旦去除氧化鎢部分（或一般是金屬氧化物部分），反應就會自發地停止。

【0144】 在所示的實施方式中，襯裡 501 保留在間隙 1201 中。在一些實施方式（未示出）中，使用電子元件製造領域的一般技術人員已知的乾法蝕刻技術和濕法蝕刻技術中的一種或多種去除襯裡 501。

【0145】 圖 15A 和圖 15B 是分別類似於圖 14A 和圖 14B 的根據一些實施方式的在絕緣層 1301 已經沉積在絕緣層 1001 上和間隙 1201 中之後的視圖。絕緣層 1301 可以被稱為第三絕緣層並且由第三絕緣材料構成。第三絕緣層 1301 可以是與本文關於絕緣層 102 所述的第二絕緣層 1001 材料不同的任何合適的介電質。第三絕緣層 1301 填充間隙 1201 並接觸襯裡 501（如圖所示）或凹陷的第一導電線 301（如果不存在襯裡 501）。

【0146】 圖 16A 和圖 16B 是分別類似於圖 15A 和圖 15B 的在用第三絕緣層 1301 對間隙 1201 進行間隙填充之後的視圖 1300 和視圖 1310。第三絕緣層 1301 可以是與第二絕緣層 1001 不同的任何合適的介電材料。第三絕緣層 1301 填充間隙 1201 並接觸襯裡 501（如圖所示）或凹陷的第一導電線 301（如果不存在襯裡 501）。

【0147】圖 17 A 和圖 17 B 是分別類似於圖 16 A 和圖 16 B 的根據一些實施方式的在已經沉積和 / 或蝕刻絕緣層以使得保留預定深度之後的視圖。在所示的實施方式中，沉積絕緣層 1301 的覆蓋層，如圖 15 A 和圖 15 B 所示，並且然後將絕緣層 1301 的覆蓋層去除以與第二絕緣層 1001 共面，如圖 16 A 和圖 16 B 所示，然後，再沉積到預定深度，如圖 17 A 和圖 17 B 所示。在一些實施方式中，沉積絕緣層，如圖 15 A 和圖 15 B 所示，並且然後將絕緣層去除以留下預定深度，如圖 17 A 和圖 17 B 所示。在一些實施方式中，可以通過本領域的技術人員已知的化學機械平坦化（CMP）製程去除覆蓋層。

【0148】在一些實施方式中，沉積絕緣層 1301 使得絕緣層 1301 與絕緣層 1001 共面，如圖 16 A 和圖 16 B 所示，然後再沉積預定深度的絕緣層 1301 以建立預定深度的絕緣層 1301，如圖 17 A 和圖 17 B 所示。無論具體方法如何，預定深度的絕緣層 1301 都會保留，如圖 17 A 和圖 17 B 所示。

【0149】圖 18 A 和圖 18 B 是分別類似於圖 17 A 和圖 17 B 的根據一些實施方式的在第一掩模 1620 和第二掩模 1630 已經沉積在絕緣層 1301 上之後的視圖。第一掩模 1620 和第二掩模 1630 可以與本文其它地方公開的第一掩模 201 和第二掩模 202 相同或不同。

【0150】在絕緣層 1301 上圖示第一掩模 1620 和第二掩模 1630。第一掩模 1620 被示出為覆蓋絕緣層 1301 的

全部，並且第二掩模1630覆蓋如圖11A和圖11B所示的在柱的區域和間隙904外部的區域。第一掩模1620和第二掩模1630可以與本文其它地方公開的第一掩模201和第二掩模202相同或不同。本領域的技術人員將認識到，掩蔽和絕緣層可以是單層或多層。

【0151】 在絕緣層1001上方的絕緣層1301的厚度（即，不在間隙1201內的絕緣層1301的深度）和第一掩模1620的厚度大體上相同。

【0152】 圖19A和圖19B是分別類似於圖18A和圖18B的根據一些實施方式的在蝕刻製程各向同性地去除不位於掩模1630正下方的絕緣材料1301的一部分之後的視圖。在各向同性去除之後，暴露絕緣層1301的一部分和絕緣層1001的部分。

【0153】 可以通過任何合適的技術或技術組合來去除絕緣層1301、掩模1620和掩模1630。例如，蝕刻製程可以選擇性去除絕緣層1301、掩模1620和掩模1630而不影響絕緣層1001。在一些實施方式中，使用多於一種蝕刻製程來去除絕緣層1301、掩模1620和掩模1630。例如，可以使用第一蝕刻製程來去除掩模1630，並且可以使用第二蝕刻製程來去除掩模1620和絕緣層1301。在一些實施方式中，存在用於去除三個層的三種蝕刻製程，其中每種蝕刻製程選擇性用於其中一層。

【0154】 圖20A和圖20B是分別類似於圖19A和圖19B的根據一些實施方式的在去除先前的第一掩模1620

和第二掩模 1630 並已經在絕緣層 1301 和絕緣層 1001 上沉積第一掩模 1820 和第二掩模 1830 之後的視圖。第一掩模 1820 和第二掩模 1830 可以與本文其它地方公開的第一掩模 201 和第二掩模 202 和 / 或第一掩模 1620 和第二掩模 1630 相同或不同。本領域的技術人員將認識到，掩蔽和絕緣層可以是單層或多層。

【0155】 在絕緣層 1301 和絕緣層 1001 上圖示第一掩模 1820 和第二掩模 1830。第一掩模 1820 被示出為覆蓋絕緣層 1301 和絕緣層 1001 的全部。第二掩模 1830 被示出為覆蓋與圖 4A 和圖 4B 中所示的掩模 202 類似的區域。本領域的技術人員將認識到，掩蔽和絕緣層可以是單層或多層。另外的第一掩模 1830 和間隙 1201 內的絕緣層 1301 的厚度大體上相同。

【0156】 圖 21A 和圖 21B 是分別類似於圖 20A 和圖 20B 的根據一些實施方式的在蝕刻製程各向同性地去除不位於掩模 1830 正下方的絕緣材料 1301 之後的視圖。

【0157】 圖 22A 和圖 22B 是分別類似於圖 21A 和圖 21B 的根據一些實施方式的在去除掩模 1620 和掩模 1630 之後的視圖。在去除掩模層之後，暴露絕緣層 1301 的一部分、絕緣層 1001 的一部分和襯裡 501 的部分。

【0158】 可以通過任何合適的技術或技術組合來去除絕緣層 1301、掩模 1820 和掩模 1830。例如，蝕刻製程可以選擇性去除絕緣層 1301、掩模 1820 和掩模 1830 而不影響絕緣層 1001。在一些實施方式中，使用多於一種

蝕刻製程來去除絕緣層 1301、掩模 1820 和掩模 1830。例如，可以使用第一蝕刻製程來去除掩模 1830，並且可以使用第二蝕刻製程來去除掩模 1820 和絕緣層 1301。在一些實施方式中，存在用於去除三個層的三種蝕刻製程，其中每種蝕刻製程選擇性用於其中一層。無論蝕刻製程的數量如何，去除絕緣層 1301 和掩模 1820 都會形成溝槽 2001 和過孔 2002、2003。

【0159】 溝槽 2001 在與第一導電線 103 的第一方向不同的第二方向上延伸。在所示的實施方式中，第一導電線 103 沿著 x 軸延伸，並且溝槽 2001 沿著 y 軸延伸。在一些實施方式中，第二方向與第一方向成在約 30° 至約 150° 的範圍內、或在約 50° 至約 130° 的範圍內、或在約 70° 至約 110° 的範圍內、或在約 80° 至約 100° 的範圍內、或在約 85° 至約 95° 的範圍內、或在約 87° 至約 93° 的範圍內、或在約 89° 至約 91° 的範圍內的角度。

【0160】 圖 23A 和圖 23B 是分別類似於圖 22A 和圖 22B 的根據一些實施方式的在沉積第二導電材料以在過孔 2002、2003 和溝槽 2001 中形成第二導電線 2101 之後的視圖。第二導電線 2101 可以是任何合適的金屬，並且可以通過任何合適的沉積技術沉積。如本文所述，第二導電線 2101 在與第一導電線 103 的第一方向不同的第二方向上延伸。

【0161】 圖 24 示出元件 2100 的一部分，其中自對準過孔在嵌套結構中。第一導電線 103 在圖中豎直地延伸，並

且第二導電線 2101 在頁面上水平地延伸。圖示發生第一導電線 103 與第二導電線 2101 之間的連接的過孔 2002、2003。導電線和過孔的封裝和佈置可以比所示的實施方式更緊密(即，更高的密度)或更鬆散(即，更低的密度)。

【0162】 雖然本文中的公開內容參考特定實施方式進行描述，但是本領域的技術人員將理解，所述的實施方式僅說明本公開內容的原理和應用。本領域的技術人員將清楚，在不脫離本公開內容的精神和範圍的情況下，可以對本公開內容的方法和設備進行各種修改和變化。因此，本公開內容可以包括在所附申請專利範圍和其等同物的範圍內的修改和變化。

【符號說明】

【0163】

- 10 方法
- 15 基板
- 20 基板表面
- 30 特徵
- 31 側壁
- 32 側壁
- 35 底部
- 40 第一金屬氧化物膜
- 50 第一金屬膜
- 60 第二金屬膜

- 7 0 襯裡
 - 1 0 0 剖視圖
 - 1 0 1 基板
 - 1 0 2 絕緣層
 - 1 0 3 導電線
 - 1 0 4 溝槽
 - 1 1 0 俯視圖
 - 1 2 1 X 方向
 - 1 2 2 Y 軸
 - 1 2 3 角度
- 2 0 0 視圖
 - 2 0 1 第一掩模
 - 2 0 2 第二掩模
- 2 1 0 視圖
- 3 0 1 導電線
- 3 0 2 溝槽
- 3 0 3 頂表面
- 3 0 4 側壁
- 5 0 1 襯裡
- 6 0 1 頂表面
- 7 0 1 第一金屬膜
- 9 0 1 第一金屬氧化物膜
- 9 0 4 間隙
- 9 1 1 區域

9 1 2 區域

1 0 0 1 絕緣層

1 1 0 1 頂部

1 2 0 1 間隙

1 3 0 1 絕緣層

1 6 2 0 第一掩模

1 6 3 0 第二掩模

1 8 2 0 第一掩模

1 8 3 0 第二掩模

2 0 0 1 溝槽

2 0 0 2 過孔

2 0 0 3 過孔

2 1 0 0 元件

2 1 0 1 第二導電線

【生物材料寄存】

【 0 1 6 4 】 國內寄存資訊 (請依寄存機構、日期、號碼順序註記)

無

【 0 1 6 5 】 國外寄存資訊 (請依寄存國家、機構、日期、號碼順序註記)

無



201939628

【發明摘要】**【中文發明名稱】** 移除金屬氧化物的方法**【英文發明名稱】** METHODS FOR REMOVING METAL OXIDES**【中文】**

描述了從基板表面去除金屬氧化物的方法。本公開內容的一些實施方式利用鹼性水溶液以使用濕式方法從基板表面去除金屬氧化物。本公開內容的一些實施方式在大氣壓力和較低溫度下執行。還描述了形成自對準過孔的方法。

【英文】

Methods to remove metal oxides from substrate surfaces are described. Some embodiments of the disclosure utilize an aqueous alkaline solution to remove metal oxides from substrate surfaces using a wet method. Some embodiments of the disclosure are performed at atmospheric pressure and lower temperatures. Methods of forming self-aligned vias are also described.

【指定代表圖】 第 (2C) 圖。**【代表圖之符號簡單說明】**

1 0 方法

1 5 基板

2 0 基板表面

3 0 特徵

3 1 側壁

3 2 側壁

3 5 底部

4 0 第一金屬氧化物膜

50 第一金屬膜

60 第二金屬膜

70 襯裡

【特徵化學式】

無

【發明申請專利範圍】

【第1項】 一種方法，該方法包括以下步驟：

提供一基板，該基板具有一介電基板表面，該介電基板表面中形成有至少一個特徵，該至少一個特徵從該基板表面向該基板中延伸某一距離，並且具有一側壁和一底部，該至少一個特徵中具有一第一金屬氧化物膜，該第一金屬氧化物膜包括一第一金屬；和

將該基板暴露於一鹼性水溶液以從該特徵去除該第一金屬氧化物膜而不影響與該特徵相鄰的該基板表面。

【第2項】 如請求項 1 所述的方法，其中該第一金屬包括鎢。

【第3項】 如請求項 1 所述的方法，其中該至少一個特徵具有包括一第一金屬的一第一金屬膜，並且該第一金屬氧化物膜在該第一金屬膜上，並且該鹼性水溶液去除該第一金屬氧化物膜和該第一金屬膜。

【第4項】 如請求項 3 所述的方法，其中將該第一金屬膜沉積在該至少一個特徵中，並且使該第一金屬膜部分地氧化以在該第一金屬膜上形成該第一金屬氧化物膜。

【第5項】 如請求項 1 所述的方法，其中該特徵包括一襯裡，並且該第一金屬氧化物膜在該襯裡上，並且暴

露於該鹼性水溶液不影響該襯裡。

【第6項】如請求項5所述的方法，其中該襯裡包含SiN或SiCN中的一種或多種。

【第7項】如請求項5所述的方法，其中該特徵進一步包括一第二金屬膜，該第二金屬膜具有在該襯裡下方的一第二金屬。

【第8項】如請求項7所述的方法，其中該第二金屬不同於該第一金屬。

【第9項】如請求項8所述的方法，其中該第二金屬包括銅、鈷或鈦中的一種或多種。

【第10項】如請求項1所述的方法，其中該鹼性水溶液包含具有小於或等於約5的一 pK_b 的一鹼。

【第11項】如請求項1所述的方法，其中該鹼性水溶液具有在約0.1 M至約10 M的一氫氧化物濃度。

【第12項】如請求項1所述的方法，其中在大氣壓力下將該基板暴露於該鹼性水溶液。

【第13項】如請求項1所述的方法，其中將該基板保持在約50°C至約250°C的一溫度範圍內。

【第14項】如請求項1所述的方法，其中該至少一個特徵具有大於或等於約10:1的一深寬比。

【第15項】如請求項1所述的方法，進一步包括以下步驟：用一水溶液清洗該基板。

【第16項】 一種方法，該方法包括以下步驟：

提供一基板，該基板具有一基板表面，該基板表面中形成有至少一個特徵，該至少一個特徵從該基板表面向該基板中延伸某一距離，並且具有一側壁和底部，該至少一個特徵具有大於或等於約10:1的一深寬比，該至少一個特徵中具有一氧化鎢膜；

將該基板暴露於一氫氧化物水溶液以從該特徵去除該氧化鎢膜而不影響與該特徵相鄰的該基板表面；和
用包含水和異丙醇的一溶液清洗該基板。

【第17項】 如請求項16所述的方法，其中該至少一個特徵中具有一鎢膜，並且該氧化鎢膜在該鎢膜上，並且該氫氧化物水溶液去除該鎢膜和該氧化鎢膜。

【第18項】 一種提供一自對準過孔的方法，該方法包括以下步驟：

提供一基板，該基板具有在多個第一絕緣層之間的多個第一導電線，該多個第一導電線大體上共面並沿著一第一方向延伸；

使該第一導電線的部分凹陷；

將一襯裡沉積在該第一導電線的凹陷部分上；

在該襯裡上形成一第一金屬膜；

使該第一金屬膜氧化以形成包括該第一金屬膜的一氧化物的柱。

在該柱周圍沉積一第二絕緣層；和

通過將該基板暴露於一鹼性水溶液以去除該柱和該第一金屬膜以在該第二絕緣層中形成過孔而不影響該第一絕緣層、該襯裡或該第二絕緣層。

【第19項】 如請求項18所述的方法，進一步包括以下步驟：在從該過孔去除該柱之後去除該襯裡。

【第20項】 如請求項18所述的方法，進一步包括以下步驟：

在該過孔中和該第二絕緣層上沉積一第三絕緣層，以形成被填充的過孔和第三絕緣層的一覆蓋層；

去除該第三絕緣層的該覆蓋層的一部分和從該被填充的過孔去除該第三絕緣層以形成過孔開口；

將一第二導電材料沉積到該過孔開口中；和

將一第二導電線沉積在該第二絕緣層上並使該第二導電線與該過孔開口中的該第二導電材料接觸，該第二導電線在該第二絕緣層上沿著一第二方向延伸，該第二方向與該第一方向以在約 30° 至約 150° 的一範圍內的一角度交叉。

上不包括金屬」意味著襯裡包括以原子計小於2%、1%或0.5%的金屬。在一些實施方式中，襯裡是氮化物，例如氮化矽(SiN)。在一些實施方式中，襯裡包括SiN或SiCN中的一種或多種。在一個實施方式中，襯裡具有在約0.1nm至約50nm的範圍內、或在約0.5nm至約30nm的範圍內或在約1nm至約20nm的範圍內的厚度。

【0085】如圖2A至圖2C所示，在一些實施方式中，特徵30包括第二金屬膜60。如圖2A所示，在一些實施方式中，第二金屬膜60在襯裡70下方。在一些實施方式(未示出)中，基板表面20還具有襯裡70。在一些實施方式中，襯裡僅存在於特徵30內。在一些實施方式中，襯裡70僅存在於特徵的底部處。

【0086】第二金屬膜60包括第二金屬。在一些實施方式中，第二金屬不同於第一金屬。第二金屬可以是任何合適的金屬或金屬合金。在一些實施方式中，第二金屬包括以下項中的一種或多種、基本上由以下項中的一種或多種組成或由以下項中的一種或多種組成：銅(Cu)、鈥(Ru)、鎳(Ni)、鈷(Co)、鉻(Cr)、鐵(Fe)、錳(Mn)、鈦(Ti)、鋁(Al)、鈪(Hf)、鉭(Ta)、鎢(W)、釩(V)、鉬(Mo)、鈀(Pd)、金(Au)、銀(Ag)、鉑(Pt)、銦(In)、錫(Sn)、鉛(Pb)、銻(Sb)、鉍(Bi)、鋅(Zn)或鎘(Cd)。在一些實施方式中，第二金屬包括銅、鈷或鈥中的一種或多種。

沉積技術(例如,濺射、均厚沉積(**blanket deposition**)等)沉積導電阻擋層和種晶層中的每一個。在一個實施方式中,導電阻擋層和種晶層中的每一個的厚度在約1 nm至約100 nm的近似範圍內。在一些實施方式中,導電阻擋層可以是薄介電質,所述薄介電質已經被蝕刻以建立到下面的金屬層的導電性。在一些實施方式中,可以完全地省略導電阻擋層,並且可以使用銅線的適當摻雜來形成「自形成阻擋層」。

【0109】 在一些實施方式中,通過電鍍製程將導電層(例如銅)沉積在銅的基層的種晶層上。在一些實施方式中,使用微電子元件製造領域的一般技術人員已知的鑲嵌製程將導電層沉積到溝槽104中。在一個實施方式中,使用選擇性沉積技術將導電層沉積在溝槽104中的種晶層上,選擇性沉積技術諸如但不限於電鍍、無電、CVD、PVD、MBE、MOCVD、ALD、旋塗或微電子元件製造領域的一般技術人員已知的其它沉積技術。

【0110】 在一些實施方式中,導電線103的導電層的材料的選擇決定種晶層的材料的选择。例如,如果導電線103的材料包括銅,那麼種晶層的材料可以也包括銅。在一些實施方式中,導電線103包括金屬,例如,銅(Cu)、鈺(Ru)、鎳(Ni)、鈷(Co)、鉻(Cr)、鐵(Fe)、錳(Mn)、鈦(Ti)、鋁(Al)、鈪(Hf)、鉭(Ta)、鎢(W)、釩(V)、鉬(Mo)、鈀(Pd)、金(Au)、銀(Ag)、鉑(Pt)、銦(In)、

和第二掩模 1630 並已經在絕緣層 1301 和絕緣層 1001 上沉積第一掩模 1820 和第二掩模 1830 之後的視圖。第一掩模 1820 和第二掩模 1830 可以與本文其它地方公開的第一掩模 201 和第二掩模 202 和 / 或第一掩模 1620 和第二掩模 1630 相同或不同。本領域的技術人員將認識到，掩蔽和絕緣層可以是單層或多層。

【0155】 在絕緣層 1301 和絕緣層 1001 上圖示第一掩模 1820 和第二掩模 1830。第一掩模 1820 被示出為覆蓋絕緣層 1301 和絕緣層 1001 的全部。第二掩模 1830 被示出為覆蓋與圖 4A 和圖 4B 中所示的掩模 202 類似的區域。本領域的技術人員將認識到，掩蔽和絕緣層可以是單層或多層。另外的第一掩模 1830 和間隙 1201 內的絕緣層 1301 的厚度大體上相同。

【0156】 圖 21A 和圖 21B 是分別類似於圖 20A 和圖 20B 的根據一些實施方式的在蝕刻製程各向同性地去除不位於掩模 1830 正下方的絕緣材料 1301 之後的視圖。

【0157】 圖 22A 和圖 22B 是分別類似於圖 21A 和圖 21B 的根據一些實施方式的在去除掩模 1820 和掩模 1830 之後的視圖。在去除掩模層之後，暴露絕緣層 1301 的一部分、絕緣層 1001 的一部分和襯裡 501 的部分。

【0158】 可以通過任何合適的技術或技術組合來去除絕緣層 1301、掩模 1820 和掩模 1830。例如，蝕刻製程可以選擇性去除絕緣層 1301、掩模 1820 和掩模 1830 而不影響絕緣層 1001。在一些實施方式中，使用多於一種