

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年10月8日(08.10.2020)



(10) 国際公開番号

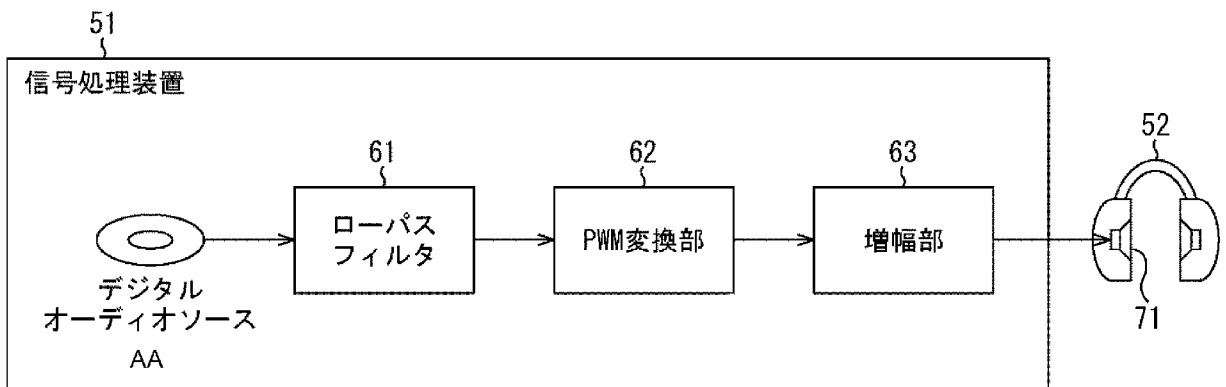
WO 2020/203330 A1

- (51) 国際特許分類:
H03K 7/08 (2006.01) *H04R 3/00* (2006.01)
H03M 5/08 (2006.01) *H04L 25/49* (2006.01)
- (21) 国際出願番号: PCT/JP2020/012198
- (22) 国際出願日: 2020年3月19日(19.03.2020)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
 特願 2019-072387 2019年4月5日(05.04.2019) JP
- (71) 出願人: ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒1080075 東京都港区港南1丁目7番1号 Tokyo (JP).
- (72) 発明者: 田森 宜紀 (TAMORI Yoshinori); 〒1080075 東京都港区港南1丁目7番1号 ソニー株式会社内 Tokyo (JP).
- (74) 代理人: 西川 孝, 外 (NISHIKAWA Takashi et al.); 〒1700013 東京都豊島区東池袋3丁目9番10号 池袋F Nビル4階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) Title: SIGNAL PROCESSING DEVICE AND METHOD, AND PROGRAM

(54) 発明の名称: 信号処理装置および方法、並びにプログラム

FIG. 4



- 51 Signal processing device
- 61 Low-pass filter
- 62 PWM conversion unit
- 63 Amplification unit
- AA Digital audio source

(57) Abstract: The present technology pertains to a signal processing device and method, and a program, with which it is possible to minimize a decrease in audio characteristics. The signal processing device is provided with a low-pass filter for performing filter processing on a PDM signal, and a PWM conversion unit for performing a PWM conversion on a multi-bit signal obtained by the filter processing and generating a PWM signal. The present technology can be applied to an audio playback system.



WO 2020/203330 A1

ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

- 一 国際調査報告 (条約第21条(3))

(57) 要約 : 本技術は、オーディオ特性の低下を抑制することができるようにする信号処理装置および方法、並びにプログラムに関する。信号処理装置は、PDM信号に対してフィルタ処理を行うローパスフィルタと、フィルタ処理により得られたマルチビットの信号をPWM変換し、PWM信号を生成するPWM変換部とを備える。本技術はオーディオ再生システムに適用することができる。

明 細 書

発明の名称： 信号処理装置および方法、並びにプログラム

技術分野

[0001] 本技術は、信号処理装置および方法、並びにプログラムに関し、特にオーディオ特性の低下を抑制することができるようにした信号処理装置および方法、並びにプログラムに関する。

背景技術

[0002] 近年、DSD (Direct Stream Digital) と呼ばれる超高音質フォーマットが提案されている。DSDでは、パルス密度変調 (PDM (Pulse Density Modulation)) により音声デジタル化され、その結果得られたPDM信号がDSD音源のオーディオ信号として扱われる。

[0003] 例えばDSD音源の再生時に、PDM信号のままでパワー増幅部によりスピーカを駆動する場合、PDM信号に対してPWM (Pulse Width Modulation) 変換が行われ、その結果得られたPWM信号がパワー増幅部により増幅されてスピーカに入力される。

[0004] また、例えばPWM変換に関する技術として、DSDデータをPWM変換することで、もとのDSDデータのままパワー増幅部を駆動する際に生じるスイッチング歪みをキャンセルする技術が提案されている (例えば、特許文献1参照)。

先行技術文献

特許文献

[0005] 特許文献1：特開2000-68835号公報

発明の概要

発明が解決しようとする課題

[0006] ところで、上述したようにPDM信号に対してPWM変換を行い、得られたPWM信号を増幅してスピーカを駆動すると、十分なオーディオ特性が得られないことがあった。

[0007] すなわち、PDM信号に対してPWM変換を行った場合、PWM信号での狭パルスの

発生頻度が高いため、後段のパワー増幅部によるスピーカの駆動難易度が上がり、オーディオ特性が悪化（低下）しやすくなってしまいます。特に駆動難易度が上がることでノイズが生じやすくなる。

[0008] 本技術は、このような状況に鑑みてなされたものであり、オーディオ特性の低下を抑制することができるようにするものである。

課題を解決するための手段

[0009] 本技術の一側面の信号処理装置は、PDM信号に対してフィルタ処理を行うローパスフィルタと、前記フィルタ処理により得られたマルチビットの信号をPWM変換し、PWM信号を生成するPWM変換部とを備える。

[0010] 本技術の一側面の信号処理方法またはプログラムは、PDM信号に対してローパスフィルタによるフィルタ処理を行い、前記フィルタ処理により得られたマルチビットの信号をPWM変換し、PWM信号を生成するステップを含む。

[0011] 本技術の一側面においては、PDM信号に対してローパスフィルタによるフィルタ処理が行われ、前記フィルタ処理により得られたマルチビットの信号がPWM変換され、PWM信号が生成される。

図面の簡単な説明

[0012] [図1]一般的なオーディオ再生システムの構成を示す図である。

[図2]PWM変換について説明する図である。

[図3]PWM変換について説明する図である。

[図4]オーディオ再生システムの構成例を示す図である。

[図5]ローパスフィルタの構成例を示す図である。

[図6]PWM変換について説明する図である。

[図7]PWM変換について説明する図である。

[図8]再生処理を説明するフローチャートである。

[図9]オーディオ再生システムの構成例を示す図である。

[図10]再生処理を説明するフローチャートである。

[図11]コンピュータの構成例を示す図である。

発明を実施するための形態

[0013] 以下、図面を参照して、本技術を適用した実施の形態について説明する。

[0014] 〈第1の実施の形態〉

〈DSD音源の再生について〉

本技術は、パワー増幅部でDSD音源の信号を扱う場合に、PDM信号に対してLPF (Low Pass Filter) 処理 (ローパスフィルタ処理) を行ってマルチビット化されたPDM信号、すなわちマルチビットの信号を生成し、そのマルチビット化されたPDM信号に対してPWM変換を行うことで、オーディオ特性の低下を抑制することができるようにするものである。

[0015] 例えばDSD音源のフォーマットは、サンプリング周波数の違いによりいくつかの種類が存在するが、以下ではDSD音源のフォーマット、すなわちDSD音源の信号は[64Fs, 1bit]の形式のPDM信号であるものとして説明を行う。

[0016] ここで、「64Fs」はPDM信号のサンプリング周波数を示しており、「1bit」はPDM信号の量子化ビット数、つまりPDM信号の1サンプルが1ビットの情報であることを示している。

[0017] 特に、以下においては音楽等の音 (オーディオ) を再生するためのPDM信号がDSD音源の信号であるため、サンプリング周波数は $1 \times F_s = 44.1\text{kHz}$ とする。また、PWM信号の生成に必要なシステムのマスタークロックのクロック周波数は、実用可能な範囲でいくつか採用されている値があるが、以下では $1024F_s$ (45.1584MHz) や $2048F_s$ (90.3168MHz) を例として説明を行う。

[0018] まず、DSD音源のPDM信号をマルチビット化せずにそのままPWM変換し、得られたPWM信号に基づいてパワー増幅部によりスピーカを駆動して音を再生する場合について説明する。

[0019] そのような場合、オーディオを再生するための一般的なオーディオ再生システムは、例えば図1に示すように構成される。

[0020] 図1に示すオーディオ再生システムは、PWM変換部11、増幅部12、およびヘッドホン13からなる。

[0021] PWM変換部11は、入力されたDSD音源のPDM信号に対してPWM変換を行い、その結果得られたPWM信号を、パワー増幅部である増幅部12に供給する。

- [0022] PDM信号は音のオーディオ波形（時間波形）の振幅をパルスの粗密（密度）で表現した信号であり、PWM信号は音のオーディオ波形の振幅をパルス幅で表現した信号である。
- [0023] 増幅部12は、PWM変換部11から供給されたPWM信号を増幅してDA（Digital to Analog）変換する。そして、増幅部12は、DA変換により得られたアナログの出力信号に基づいてヘッドホン13のスピーカ21、すなわちドライバを駆動することでスピーカ21から音を出力（再生）させる。
- [0024] 例えば増幅部12によるスピーカ21（ドライバ）の駆動方式として、シングルエンド駆動方式とバランス駆動方式とがあるが、ここでは具体的にバランス駆動方式によりスピーカ21を駆動する場合を例として説明する。
- [0025] スピーカ21をバランス駆動する場合、例えばPWM変換部11において図2や図3に示すPWM変換が行われる。
- [0026] なお、図2および図3において、横方向は時間を示している。また、図2や図3ではBTL（Balanced Transformer Less）の片側（プラス側）についてのPWM変換が示されている。さらに、図2および図3において、互いに対応する部分には同一の符号を付してあり、その説明は適宜省略する。
- [0027] 図2は、PWM変換部11を動作させるマスタークロックのクロック周波数が $1024F_s$ である場合に行われるPWM変換が示されている。
- [0028] この例においては、期間T11はサンプリング周波数が $64F_s$ であるPDM信号の1サンプリング期間、すなわち1サンプル分の期間を示しており、期間T12はクロック周波数が $1024F_s$ であるマスタークロックの1クロック分の期間を示している。
- [0029] サンプリング周波数が $64F_s$ であるPDM信号では、1サンプリング期間ごとに1ビットの値である「1」と「0」の何れかの値がPDM信号の1サンプルのサンプル値として出力される。PDM信号に基づく音のオーディオ波形は、時間方向におけるサンプル値に対応するパルスの密度により定まる。なお、ここでは説明を簡単にするために、PWM変換を1サンプル内でのサンプル値「1」と「0」の変換方法として説明することとする。

- [0030] 例えばPDM信号のサンプル値「0」がPWM変換部11に供給されると、PWM変換部11は折れ線L11に示す波形（以下、PWM波形とも称する）のPWM信号を出力する。折れ線L11により示されるPWM信号は、パルス幅が期間T12分の幅のパルス信号となっている。
- [0031] これに対して、PDM信号のサンプル値「1」がPWM変換部11に供給されると、PWM変換部11は折れ線L12に示す波形のPWM信号を出力する。折れ線L12により示されるPWM信号は、パルス幅が、期間T11分の幅から期間T12分の幅を減算して得られる幅のパルス信号となっている。
- [0032] 以下では、PWM波形が決まる分解能を「スロット」と呼ぶこととする。この分解能は、マスタークロックのクロック周波数と、PWM信号のキャリア周波数、すなわちPDM信号のサンプリング周波数とにより一意に決まるものである。
- [0033] 図2の例では、マスタークロックの1クロック分の期間である期間T12の長さが1スロットとなる。また、PDM信号の1サンプリング期間におけるスロット数は、マスタークロックのクロック周波数が $1024F_s$ であり、PDM信号のサンプリング周波数が $64F_s$ であるので16（ $=1024F_s/64F_s$ ）スロットとなる。
- [0034] 同様に、マスタークロックのクロック周波数が $2048F_s$ である場合には、図3に示すようにPWM変換が行われる。
- [0035] すなわち、例えばPDM信号のサンプル値「0」がPWM変換部11に供給されると、PWM変換部11は折れ線L21に示す波形のPWM信号を出力する。折れ線L21により示されるPWM信号は、パルス幅が期間T21分の幅のパルス信号となっている。
- [0036] これに対して、PDM信号のサンプル値「1」がPWM変換部11に供給されると、PWM変換部11は折れ線L22に示す波形のPWM信号を出力する。折れ線L22により示されるPWM信号は、パルス幅が期間T11分の幅から期間T12分の幅を減算して得られる幅のパルス信号となっている。
- [0037] 図3の例では、マスタークロックの1クロック分の期間である期間T21の長さが1スロットとなる。また、PDM信号の1サンプリング期間におけるスロット数は、マスタークロックのクロック周波数が $2048F_s$ であり、PDM信号のサン

プリング周波数が $64F_s$ であるので $32 (=2048F_s/64F_s)$ スロットとなる。

[0038] いま、図2に示した折れ線L11により示されるPWM信号のパルス幅に注目すると、このPWM信号のパルス幅は1スロット分の幅である。具体的には、折れ線L11により示されるPWM信号のパルス幅は $22 (=1/(1024F_s))$ [nsec]となる。

[0039] 同様に、図3に示した折れ線L21により示されるPWM信号のパルス幅は $11 (=1/(2048F_s))$ [nsec]となる。

[0040] これらの例から分かるように、マスタークロックのクロック周波数が高いほど、サンプル値が「0」であるPDM信号に対応するPWM信号のパルス幅は狭くなる。

[0041] このように、図2や図3の例ではスピーカ21を駆動するためのPWM信号の最小パルス幅は 11 [nsec]や 22 [nsec]といった非常に狭い幅となる。また、DSD音源を再生するためのPDM信号は、パルスの密度でオーディオ波形を生成する信号であり、PWM信号における狭パルスの発生頻度は高い。

[0042] そのため、図1に示したオーディオ再生システムでは、増幅部12がスピーカ21を駆動する際の駆動難易度が高くなり、結果としてオーディオ特性が低下（悪化）してしまう。すなわち、ノイズが生じて再生される音の品質が劣化してしまう。

[0043] 特に、この場合、シングルエンド駆動方式でスピーカ21を駆動させるとオーディオ特性の低下がより顕著であるため、シングルエンド駆動方式での駆動を採用することが現実的ではないことも多く、結果としてスピーカ21の駆動方式に制約が生じてしまう。

[0044] また、再生するDSD音源、つまりPDM信号のサンプリング周波数が高い場合、PWM信号の生成に必要なシステムのマスタークロックのクロック周波数も高くなる傾向がある。したがって、そのような場合には、PWM信号の最小パルス幅がより狭くなるため、増幅部12によるスピーカ21の駆動難易度がさらに上がることになる。

[0045] 〈オーディオ再生システムの構成例〉

そこで、本技術ではLPF処理を行ってPDM信号をマルチビット化することで、PWM信号における狭パルスの発生頻度を低減させ、オーディオ特性の低下を抑制することができるようにした。

[0046] 図4は、本技術を適用したオーディオ再生システムの一実施の形態の構成例を示す図である。

[0047] 図4に示すオーディオ再生システムは、信号処理装置51およびヘッドホン52を有している。

[0048] 信号処理装置51は、例えばポータブルプレーヤやスマートホンなどの音響再生制御機器からなり、DSD音源のPDM信号から得られたPWM信号に基づいて、ヘッドホン52を駆動する。すなわち、信号処理装置51はPWM信号から得られるアナログの出力信号をヘッドホン52に出力する。

[0049] ヘッドホン52は、信号処理装置51により駆動され、内蔵しているスピーカ71から音を出力する。

[0050] なお、信号処理装置51で得られた出力信号の出力先となる再生装置は、ヘッドホン52に限らず、通常のスピーカなどであってもよい。

[0051] また、信号処理装置51は、ローパスフィルタ61、PWM変換部62、および増幅部63を有している。

[0052] ローパスフィルタ61には、図示せぬ記録部等から、音楽等の音を再生するためのオーディオ信号（デジタルオーディオソース）であるPDM信号が入力（供給）される。

[0053] ローパスフィルタ61は、入力されたPDM信号に対して、PDM信号の低域成分のみを通過させるフィルタ処理であるLPF処理を行い、その結果得られたマルチビットの信号、すなわちマルチビット化されたPDM信号をPWM変換部62に供給する。

[0054] PWM変換部62は、ローパスフィルタ61からのマルチビット化されたPDM信号に対してPWM変換を行うことでPWM信号を生成し、得られたPWM信号を増幅部63に供給する。

[0055] 増幅部63は、PWM変換部62から供給されたPWM信号を増幅してDA変換し

、その結果得られた出力信号に基づいてヘッドホン52のスピーカ71、すなわちドライバを駆動することで、スピーカ71から音を出力（再生）させる。

[0056] なお、増幅部63がスピーカ71を駆動する際の駆動方式は、シングルエンド駆動方式であってもよいしバランス駆動方式であってもよい。

[0057] 信号処理装置51では、PWM変換部62と増幅部63によって、パワー増幅部（パワー増幅器）が実現されている。信号処理装置51のハードウェア構成においては、PWM変換部62と増幅部63が1つのチップに設けられるようにしてもよいし、PWM変換部62と増幅部63が互いに異なるチップに設けられるようにしてもよい。

[0058] また、信号処理装置51では、ローパスフィルタ61やPWM変換部62、増幅部63には、それらのブロックの駆動用のマスタークロックが供給され、それらのブロックはマスタークロックに従って動作する。例えばマスタークロックのクロック周波数は1024Fsや2048Fsなどとされる。

[0059] 〈ローパスフィルタの構成例〉

さらに、図4に示したローパスフィルタ61は、例えば図5に示すように構成される。

[0060] 図5に示す例では、ローパスフィルタ61は遅延器101-1乃至遅延器101-(M-1)、乗算部102-1乃至乗算部102-M、および加算部103-1乃至加算部103-(M-1)を有している。

[0061] 遅延器101-1は、図示せぬ記録部等から入力されたPDM信号を、そのPDM信号の1サンプル分の期間だけ遅延させた後、後段の遅延器101-2および乗算部102-2に供給する。

[0062] 遅延器101-m（但し、 $2 \leq m \leq M-2$ ）は、遅延器101-(m-1)から供給されたPDM信号を、PDM信号の1サンプル分の期間だけ遅延させた後、後段の遅延器101-(m+1)および乗算部102-(m+1)に供給する。

[0063] 遅延器101-(M-1)は、遅延器101-(M-2)から供給されたP

DM信号を、PDM信号の1サンプル分の期間だけ遅延させた後、後段の乗算部102-Mに供給する。

- [0064] なお、以下、遅延器101-1乃至遅延器101-(M-1)を特に区別する必要のない場合、単に遅延器101とも称することとする。
- [0065] また、図5では、 $x[n]$ はPDM信号の先頭からn番目のサンプルのサンプル値を示しており、 $y[n]$ はローパスフィルタ61の出力となる、マルチビット化されたPDM信号の先頭からn番目のサンプルのサンプル値を示している。
- [0066] 乗算部102-1は、図示せぬ記録部等から入力されたPDM信号に対して、保持しているLPFの係数（以下、タップ係数とも称する）を乗算し、タップ係数が乗算されたPDM信号を後段の加算部103-1に供給する。
- [0067] 乗算部102-m（但し、 $2 \leq m \leq M$ ）は、遅延器101-(m-1)から供給されたPDM信号に対して、保持しているタップ係数を乗算し、タップ係数が乗算されたPDM信号を後段の加算部103-(m-1)に供給する。
- [0068] なお、以下、乗算部102-1乃至乗算部102-Mを特に区別する必要のない場合、単に乗算部102とも称することとする。
- [0069] 加算部103-1は、乗算部102-1から供給されたPDM信号と、乗算部102-2から供給されたPDM信号とを加算して、後段の加算部103-2に供給する。
- [0070] 加算部103-m（但し、 $2 \leq m \leq M-2$ ）は、加算部103-(m-1)から供給されたPDM信号と、乗算部102-(m+1)から供給されたPDM信号とを加算して、後段の加算部103-(m+1)に供給する。
- [0071] 加算部103-(M-1)は、加算部103-(M-2)から供給されたPDM信号と、乗算部102-Mから供給されたPDM信号とを加算して、その結果得られた信号 $y[n]$ をマルチビット化されたPDM信号としてPWM変換部62に供給する。
- [0072] なお、以下、加算部103-1乃至加算部103-(M-1)を特に区別する必要のない場合、単に加算部103とも称することとする。

- [0073] このようなローパスフィルタ 61 では、乗算部 102 の個数 M がローパスフィルタ 61、つまりLPFのタップ数となっている。
- [0074] 本技術においては、PDM信号のサンプリング周波数と、マスタークロックのクロック周波数との組み合わせに応じて、適切に各乗算部 102 におけるタップ係数やタップ数 M が定められる。
- [0075] 具体的には、PDM信号の 1 サンプル期間におけるスロット数を SL とすると、例えばタップ数 M は $M = (SL - 1)$ とされる。
- [0076] すなわち、ローパスフィルタ 61 は、 $(SL - 2)$ 個の遅延器 101 および加算部 103 と、 $(SL - 1)$ 個の乗算部 102 とから構成されるようにされる。
- [0077] 例えば、ローパスフィルタ 61 の入力となるPDM信号が $[64F_s, 1\text{bit}]$ の信号であり、マスタークロックのクロック周波数が $1024F_s$ である場合、ローパスフィルタ 61 の出力となるマルチビット化されたPDM信号は $[64F_s, 4\text{bit}]$ の信号となる。
- [0078] すなわち、マルチビット化されたPDM信号として、サンプリング周波数が $64F_s$ であり、1 サンプルが 4bit の信号がローパスフィルタ 61 から出力されることになる。
- [0079] これに対して、例えばローパスフィルタ 61 の入力となるPDM信号が $[64F_s, 1\text{bit}]$ の信号であり、マスタークロックのクロック周波数が $2048F_s$ である場合、ローパスフィルタ 61 の出力となるマルチビット化されたPDM信号は $[64F_s, 5\text{bit}]$ の信号となる。
- [0080] すなわち、マルチビット化されたPDM信号として、サンプリング周波数が $64F_s$ であり、1 サンプルが 5bit の信号がローパスフィルタ 61 から出力されることになる。
- [0081] この場合、マスタークロックのクロック周波数が $1024F_s$ であっても $2048F_s$ であっても、LPF処理の結果として得られるマルチビット化されたPDM信号のサンプリング周波数は、もとのPDM信号のサンプリング周波数と同じ $64F_s$ のままである。

- [0082] 例えばマスタークロックのクロック周波数が $1024F_s$ である場合、スロット数SLは $SL=16$ であるから、PWM変換部62では1サンプルが4bitまでの信号であればPWM変換が可能である。
- [0083] 仮に、スロット数SLが16である場合に、マルチビット化されたPDM信号の1サンプルが5bit以上の信号であるときには、PWM変換部62に入力する信号の1サンプルのビット数を低減させるために、 $\Delta\Sigma$ 変調器をローパスフィルタ61とPWM変換部62の間に設ける必要がある。
- [0084] そうすると、 $\Delta\Sigma$ 変調器の分だけ回路規模が大きくなるだけでなく、 $\Delta\Sigma$ 変調器での $\Delta\Sigma$ 変調によってPDM信号に量子化ノイズが付加されてしまい、オーディオ特性が低下してしまうことになる。
- [0085] これに対して、信号処理装置51では、PDM信号のサンプリング周波数とマスタークロックのクロック周波数、つまりスロット数SLに基づいて、適切にタップ数Mが決定（選択）されている。具体的には、例えばタップ数 $M=(SL-1)$ とされる。
- [0086] この場合、例えばマスタークロックのクロック周波数が $1024F_s$ であるときには、ローパスフィルタ61の出力となるマルチビット化されたPDM信号の1サンプルは4bitとなるので、ローパスフィルタ61の出力をそのままPWM変換することが可能である。
- [0087] 同様に、例えばマスタークロックのクロック周波数が $2048F_s$ である場合、スロット数SLは $SL=32$ であるから、PWM変換部62では1サンプルが5bitまでの信号であればPWM変換が可能である。この場合、ローパスフィルタ61の出力となるマルチビット化されたPDM信号の1サンプルは5bitとなるので、その5bitの信号をそのままPWM変換することができる。
- [0088] このようにすることで、信号処理装置51では $\Delta\Sigma$ 変調器を設ける必要がなくなるので、回路規模を小さくすることができる。しかも、ローパスフィルタ61では、タップ数Mを適切に決定することにより、PDM信号を常に指定ビット内での最大値に正規化することができるので、マルチビット化されたPDM信号の信号レベルが低下してしまうようなこともない。また、マルチビッ

ト化されたPDM信号に量子化ノイズが付加されることもないので、オーディオ特性の低下を抑制することができる。

[0089] なお、信号処理装置51ではPDM信号に対してLPF処理が行われるので、PDM信号の高域でレベル変動が生じるが、PDM信号の可聴帯域には影響しないので、ヘッドホン52で音を再生したときにオーディオ特性の劣化を受聴者に感じさせることは殆どない。

[0090] 特に、PDM信号のサンプリング周波数と、マスタークロックのクロック周波数との組み合わせに応じて、各乗算部102におけるタップ係数を定めることで、ローパスフィルタ61の周波数特性として所望の特性を得ることができる。したがって、適切にタップ係数を定めれば、可聴帯域のオーディオ特性を劣化させることなくPDM信号をマルチビット化することができる。

[0091] 具体的には、例えば各乗算部102におけるタップ係数の値を「1」とすれば、ローパスフィルタ61は移動平均フィルタとなる。

[0092] さらにローパスフィルタ61において、PDM信号に対してLPF処理を行うことで、もともとDSD音源自体、つまりPDM信号に含まれているシェイピングノイズ（高域ノイズ）を低減させることができ、オーディオ特性を向上させることができる。

[0093] 〈PWM変換について〉

次に、図6および図7を参照して、PWM変換部62において行われるPWM変換の具体的な例について説明する。

[0094] なお、図6および図7において横方向は時間を示している。また、図6や図7ではBTLの片側（プラス側）についてのPWM変換が示されている。さらに、図6および図7において、図2または図3における場合と対応する部分には同一の符号を付してあり、その説明は適宜省略する。

[0095] 図6は、PWM変換部62を動作させるマスタークロックのクロック周波数が $1024F_s$ である場合に行われるPWM変換が示されている。

[0096] PWM変換部62に入力されるマルチビット化されたPDM信号は1サンプルが4bitの信号であり、例えば1サンプルのサンプル値が -7 乃至 $+7$ までの何れ

かの値となる。

- [0097] 例えばマルチビット化されたPDM信号のサンプル値「 -7 」がPWM変換部62に供給されると、PWM変換部62は折れ線L31に示す波形のPWM信号を出力する。折れ線L31により示されるPWM信号は、パルス幅が期間T12分、つまり1スロット分の幅のパルス信号となっている。
- [0098] また、例えばマルチビット化されたPDM信号のサンプル値「 -6 」がPWM変換部62に供給されると、PWM変換部62は折れ線L32に示す波形のPWM信号を出力する。折れ線L32により示されるPWM信号は、パルス幅が2スロット分の幅のパルス信号となっている。
- [0099] 同様にマルチビット化されたPDM信号のサンプル値「 0 」がPWM変換部62に供給されると、PWM変換部62は折れ線L33に示す波形のPWM信号を出力する。折れ線L33により示されるPWM信号は、パルス幅が8スロット分の幅のパルス信号となっている。
- [0100] さらに、例えばマルチビット化されたPDM信号のサンプル値「 $+6$ 」および「 $+7$ 」のそれぞれがPWM変換部62に供給されると、PWM変換部62は折れ線L34および折れ線L35のそれぞれに示す波形のPWM信号を出力する。
- [0101] 折れ線L34および折れ線L35のそれぞれにより示されるPWM信号は、パルス幅が14スロット分および15スロット分の幅のパルス信号となっている。
- [0102] 同様に、マスタークロックのクロック周波数が $2048F_s$ である場合には、図7に示すようにPWM変換が行われる。
- [0103] この場合、PWM変換部62に入力されるマルチビット化されたPDM信号は1サンプルが5bitの信号であり、例えば1サンプルのサンプル値が -15 乃至 $+15$ までの何れかの値となる。
- [0104] 例えばマルチビット化されたPDM信号のサンプル値「 -15 」がPWM変換部62に供給されると、PWM変換部62は折れ線L41に示す波形のPWM信号を出力する。折れ線L41により示されるPWM信号は、パルス幅が期間T21分、つまり1スロット分の幅のパルス信号となっている。
- [0105] また、例えばマルチビット化されたPDM信号のサンプル値「 -14 」がPWM

変換部62に供給されると、PWM変換部62は折れ線L42に示す波形のPWM信号を出力する。折れ線L42により示されるPWM信号は、パルス幅が2スロット分の幅のパルス信号となっている。

[0106] 同様にマルチビット化されたPDM信号のサンプル値「0」がPWM変換部62に供給されると、PWM変換部62は折れ線L43に示す波形のPWM信号を出力する。折れ線L43により示されるPWM信号は、パルス幅が16スロット分の幅のパルス信号となっている。

[0107] さらに、例えばマルチビット化されたPDM信号のサンプル値「+14」および「+15」のそれぞれがPWM変換部62に供給されると、PWM変換部62は折れ線L44および折れ線L45のそれぞれに示す波形のPWM信号を出力する。

[0108] 折れ線L44および折れ線L45のそれぞれにより示されるPWM信号は、パルス幅が30スロット分および31スロット分の幅のパルス信号となっている。

[0109] なお、図6や図7ではBTLのプラス側におけるPWM変換について説明したが、BTLのマイナス側におけるPWM変換や、スピーカ71をシングルエンド駆動する場合におけるPWM変換についてもBTLのプラス側における場合と同様にしてPWM信号を得ることができる。

[0110] 以上のように信号処理装置51では、PWM変換時にはマルチビット化されたPDM信号が対象とされて、信号（オーディオ波形）のレベル情報、つまり振幅が、PWM信号の特徴であるパルス幅の時間情報に変換される。

[0111] そのため、例えば図6や図7に示したPWM変換では、狭パルスの発生頻度が図2や図3に示した例と比較して極端に少なくなっていることが分かる。

[0112] このことから、信号処理装置51では、増幅部63によるスピーカ71の駆動難易度を低くすることができ、増幅部63から出力される出力信号のオーディオ特性の低下を抑制することができる。

[0113] しかも、信号処理装置51では、ローパスフィルタ61を追加するという少ない回路追加で簡単にオーディオ特性の低下を抑制することができる。

[0114] また、ローパスフィルタ61への入力前後でPDM信号のサンプリング周波数が変化しないので、つまりサンプリング周波数を低くする必要がないので、

ももとのDSD音源自体の情報を保持することができる。

[0115] さらに、信号処理装置51ではスピーカ71の駆動難易度を低くし、オーディオ特性の低下を抑制することができるので、スピーカ71の駆動方式としてバランス駆動方式だけでなくシングルエンド駆動方式も採用することができる。すなわち、スピーカ71の駆動についての自由度を向上させることができる。

[0116] その他、信号処理装置51では、ローパスフィルタ61のタップ数やタップ係数を適切に定めることで、 $\Delta\Sigma$ 変調器等の追加による回路規模の増加を防止することができ、PDM信号に量子化ノイズが付加されてしまうこともない。

[0117] さらに、ローパスフィルタ61でLPF処理を行うことで、PDM信号に含まれているシェイピングノイズを低減させることができ、オーディオ特性を向上させることができる。

[0118] 〈再生処理の説明〉

続いて、図4に示したオーディオ再生システムの動作について説明する。

[0119] オーディオ再生システムは、音楽等の再生が指示されると、再生処理を行って指示された音楽等を再生する。以下、図8のフローチャートを参照して、オーディオ再生システムによる再生処理について説明する。

[0120] 再生処理が開始されると、指定された音楽等のPDM信号が読み出されてローパスフィルタ61へと入力される。

[0121] ステップS11においてローパスフィルタ61は、入力されたPDM信号に対してLPF処理を行い、その結果得られたマルチビット化されたPDM信号をPWM変換部62に供給する。

[0122] 例えばローパスフィルタ61が図5に示した構成とされる場合、各遅延器101は、供給された1サンプル分のPDM信号を遅延させて後段の遅延器101や乗算部102に供給する。また、各乗算部102は、遅延器101等から供給されたPDM信号に対してタップ係数を乗算し、後段の加算部103に供給する。さらに各加算部103は、前段の乗算部102や加算部103から

供給されたPDM信号を加算して後段に出力する。

- [0123] これにより、スロット数に応じたマルチビットの信号がPWM変換部62へと供給される。
- [0124] ステップS12においてPWM変換部62は、ローパスフィルタ61から供給されたマルチビット化されたPDM信号に対してPWM変換を行い、その結果得られたPWM信号を増幅部63に供給する。例えばステップS12では、図6や図7を参照して説明したようにPWM変換が行われる。
- [0125] ステップS13において増幅部63は、PWM変換部62から供給されたPWM信号を増幅させるとともに、増幅後のPWM信号をDA変換する。
- [0126] ステップS14において増幅部63は、DA変換により得られたアナログの出力信号に基づいてヘッドホン52に設けられたスピーカ71を駆動し、スピーカ71に音楽等を再生させる。音楽等が再生されると、再生処理は終了する。
- [0127] 以上のようにしてオーディオ再生システムは、PDM信号に対してLPF処理を行い、マルチビット化されたPDM信号をPWM変換してPWM信号を生成する。このようにすることで、狭パルスの発生頻度を低減させ、オーディオ特性の低下を抑制することができる。
- [0128] 〈第2の実施の形態〉
〈オーディオ再生システムの構成例〉
ところで、上述したPDM信号のサンプリング周波数やスロット数SL、実際のオーディオ特性の測定結果、スピーカ71（ドライバ）に関する情報などによっては、PDM信号に対してLPF処理を行わなくても十分なオーディオ特性を得ることができる場合がある。
- [0129] LPF処理を行わない場合、LPF処理を行う場合と比較して消費電力や処理量を少なく抑えることができる。そこで、例えば音楽等のコンテンツごとや、再生区間ごとにLPF処理を行うか否かを判定し、その判定結果に応じて音楽等の再生を行うようにしてもよい。
- [0130] そのような場合、オーディオ再生システムは、例えば図9に示すように構

成される。なお、図9において図4における場合と対応する部分には同一の符号を付してあり、その説明は適宜省略する。

- [0131] 図9に示すオーディオ再生システムは、信号処理装置151およびヘッドホン52を有している。信号処理装置151は、図4に示した信号処理装置51に対応する。
- [0132] 図9では、信号処理装置151はローパスフィルタ61、スイッチ161、PWM変換部62、増幅部63、および解析部162を有している。
- [0133] スイッチ161は、解析部162により制御され、PWM変換部62の入力端に接続されたノードND11の接続先をノードND12またはノードND13に切り替えることで、PWM変換部62への信号の入力元を切り替える。
- [0134] 換言すれば、スイッチ161は、解析部162による制御に従って、マルチビット化されていないPDM信号をPWM変換部62に供給するか、またはマルチビット化されたPDM信号をPWM変換部62に供給するかを切り替える切り替え部として機能する。
- [0135] 例えばノードND11がノードND12に接続された状態では、図示せぬ記録部等から読み出されたPDM信号がそのままスイッチ161を介してPWM変換部62に供給される。
- [0136] 一方、ノードND11がノードND13に接続された状態では、ローパスフィルタ61から出力された、マルチビット化されたPDM信号がスイッチ161を介してPWM変換部62に供給される。
- [0137] 解析部162は、図示せぬ記録部等から供給された音源情報や、増幅部63から出力されたアナログの出力信号、ヘッドホン52から供給されたドライバ情報に基づいて、ローパスフィルタ61やスイッチ161、PWM変換部62の動作を制御する。
- [0138] 音源情報は、例えばPDM信号自体やPDM信号のサンプリング周波数を示す情報などとされる。また、ドライバ情報は、スピーカ71（ドライバ）に関する情報であり、例えばスピーカ71におけるインピーダンス値や、スピーカ71の駆動方式を示す駆動方式情報などである。一般的に、増幅部63とス

ピーカ71とが電氣的に接続されると、解析部162では、スピーカ71の駆動方式を特定することができる。すなわち、ドライバ情報としての駆動方式情報を得ることができる。

[0139] ここで、解析部162によるローパスフィルタ61やスイッチ161、PWM変換部62の制御の具体的な例について説明する。

[0140] 例えば解析部162は、音源情報により示されるPDM信号のサンプリング周波数と、既知であるマスタークロックのクロック周波数とから上述のスロット数SLを求め、得られたスロット数SLに基づいてローパスフィルタ61のタップ数やタップ係数を決定することができる。

[0141] この場合、解析部162は、決定したタップ数やタップ係数を示す情報をローパスフィルタ61に供給し、そのタップ数やタップ係数で定まるフィルタ構成でのLPF処理をローパスフィルタ61に実行させる。

[0142] また、例えば解析部162が、増幅部63の出力値、すなわち増幅部63からスピーカ71への出力であるアナログの出力信号に基づいて、その出力信号のオーディオ特性を求め、得られたオーディオ特性に基づいてスイッチ161によるノードの切り替えを制御してもよい。換言すれば、オーディオ特性に基づいてスピーカ71の駆動難易度が特定され、その特定結果に応じてスイッチ161が制御されてもよい。

[0143] 具体的には、例えば解析部162は、増幅部63から出力された出力信号に基づいて、その出力信号のノイズレベルや歪みレベル、つまりノイズや歪みの大きさをオーディオ特性として求める。このとき、ノイズや歪みが多い場合には、十分なオーディオ特性を確保するためにLPF処理で得られたマルチビットの信号をPWM変換することが好ましいはずである。

[0144] そこで解析部162は、求めたノイズレベルや歪みレベルが予め定めた閾値以上である場合には、スイッチ161のノードND11をノードND13に接続させてマルチビット化されたPDM信号をPWM変換部62に供給させる。

[0145] これに対して解析部162は、求めたノイズレベルや歪みレベルが予め定めた閾値未満である場合には、スイッチ161のノードND11をノードND12に

接続させてマルチビット化されていないPDM信号をPWM変換部62に供給させる。

[0146] また、例えば解析部162が、ヘッドホン52から供給されたドライバ情報に基づいてスイッチ161によるノードの切り替えを制御してもよい。換言すれば、ドライバ情報に基づいてスピーカ71の駆動難易度が特定され、その特定結果に応じてスイッチ161が制御されてもよい。

[0147] 具体的には、例えば解析部162は、ヘッドホン52から供給されたドライバ情報としてのインピーダンス値が予め定めた閾値以上である場合には、スイッチ161のノードND11をノードND13に接続させてマルチビット化されたPDM信号をPWM変換部62に供給させる。

[0148] これは、スピーカ71のインピーダンス値が高い場合、そのスピーカ71から必要十分な音圧で音を出力するためには増幅部63のDA出力信号の電圧を上げることになり、スピーカ71の駆動難易度が高くなるためである。この場合、十分なオーディオ特性を確保するためには、LPF処理で得られたマルチビットの信号をPWM変換することが好ましい。

[0149] これに対して解析部162は、インピーダンス値が予め定めた閾値未満である場合には、スイッチ161のノードND11をノードND12に接続させてマルチビット化されていないPDM信号をPWM変換部62に供給させる。

[0150] 以上のように、スピーカ71の駆動難易度が低く、十分なオーディオ特性が確保できる場合には、解析部162はノードND11をノードND12に接続させて、マルチビット化されていないPDM信号をPWM変換させる。これにより、十分なオーディオ特性を確保しつつ、信号処理装置151全体での処理量と消費電力を低減させることができる。

[0151] なお、ここでは増幅部63の出力値に基づいてスイッチ161を制御する例と、ドライバ情報に基づいてスイッチ161を制御する例とについて説明したが、これらを組み合わせて増幅部63の出力値とドライバ情報とに基づいてスイッチ161を制御してもよい。

[0152] その他、例えば解析部162がドライバ情報としての駆動方式情報や、ス

イチ 161の接続状況、音源情報などに応じて、PWM変換部62におけるPWM変換を制御することができる。

[0153] そのような場合、例えば解析部162は、ドライバ情報としての駆動方式情報により示される駆動方式等に応じて、PWM変換部62でPWM変換を行うときの設定を示す設定情報を生成し、PWM変換部62に供給する。PWM変換部62は、解析部162から供給された設定情報により示される設定に従ってPWM変換を行う。

[0154] 具体的には、例えばドライバ情報としての駆動方式情報により示される駆動方式がバランス駆動方式であり、かつノードND11がノードND13に接続されているとする。

[0155] また、音源情報から特定されるPDM信号のサンプリング周波数が $64F_s$ であり、スロット数SLが16であるとする。すなわち、PWM変換部62には、 $[64F_s, 4\text{bit}]$ のマルチビット化されたPDM信号が入力されるとする。

[0156] そのような場合、解析部162は図6を参照して説明したPWM変換を行うための設定情報を生成し、PWM変換部62に供給する。

[0157] 一例として、例えばPWM変換部62が、スロット数SLと駆動方式情報により示される駆動方式の組み合わせごとに、スロット数SLと駆動方式の組み合わせに対して定められたPWM変換を行うための変換テーブルを保持しているとする。

[0158] 例えば変換テーブルでは、入力されたPDM信号のサンプル値と、そのサンプル値に対して出力すべきPWM信号の波形（パルス幅）とが対応付けられている。具体的には、例えば図6に示した例では、サンプル値「-7」に対して折れ線L31に示したPWM波形が対応付けられている。

[0159] この場合、解析部162は、変換テーブルを示す識別情報を設定情報として生成し、その設定情報をPWM変換部62に供給する。するとPWM変換部62は、解析部162から供給された設定情報に基づいて変換テーブルを選択し、選択した変換テーブルを用いてPWM変換を行う。

[0160] このようにすることで、解析部162は、信号処理装置151に接続され

たヘッドホン52や再生しようとするDSD音源に応じて、適切なPWM変換が行われるようにPWM変換部62を制御することができる。

[0161] 〈再生処理の説明〉

ここで、図9に示したオーディオ再生システムにより行われる再生処理について説明する。すなわち、以下、図10のフローチャートを参照して、オーディオ再生システムにより行われる再生処理について説明する。

[0162] ステップS41において解析部162は、増幅部63から出力されたアナログの出力信号、およびヘッドホン52から供給されたドライバ情報の少なくとも何れか一方に基づいてLPF処理を行うか否かを判定する。

[0163] 例えばステップS41では、ドライバ情報としてのインピーダンス値が予め定めた閾値以上である場合、LPF処理を行うと判定される。

[0164] ステップS41においてLPF処理を行わないと判定された場合、解析部162はスイッチ161を制御してノードND11をノードND12に接続させ、その後、処理はステップS42へと進む。

[0165] また、このとき解析部162は、ヘッドホン52から供給されたドライバ情報としての駆動方式情報等に応じて設定情報を生成し、PWM変換部62に供給する。

[0166] ステップS42において、PWM変換部62は、解析部162から供給された設定情報に従って、スイッチ161を介して供給された、マルチビット化されていないPWM信号に対してPWM変換を行い、その結果得られたPWM信号を増幅部63に供給する。例えばステップS42では、図2や図3を参照して説明したようにPWM変換が行われる。

[0167] PWM変換が行われると、その後、処理はステップS46へと進む。

[0168] これに対して、ステップS41においてLPF処理を行うと判定された場合、解析部162はスイッチ161を制御してノードND11をノードND13に接続させ、その後、処理はステップS43へと進む。

[0169] また、このとき解析部162は、ヘッドホン52から供給されたドライバ情報としての駆動方式情報等に応じて設定情報を生成し、PWM変換部62に供

給する。

- [0170] ステップS 4 3において解析部1 6 2は、供給された音源情報に基づいてローパスフィルタ6 1のタップ数およびタップ係数を決定し、決定されたタップ数やタップ係数を示す情報をローパスフィルタ6 1に供給する。
- [0171] ステップS 4 3の処理が行われると、その後、ステップS 4 4およびステップS 4 5の処理が行われるが、これらの処理は図8のステップS 1 1およびステップS 1 2の処理と同様であるので、その説明は省略する。
- [0172] 但し、ステップS 4 4ではローパスフィルタ6 1は、解析部1 6 2から供給された情報により示されるタップ数およびタップ係数で、供給されたPDM信号に対してLPF処理を行い、その結果得られたマルチビットの信号をスイッチ1 6 1を介してPWM変換部6 2に供給する。また、ステップS 4 5では、PWM変換部6 2は解析部1 6 2から供給された設定情報に従ってPWM変換を行う。
- [0173] ステップS 4 5の処理が行われたか、またはステップS 4 2の処理が行われると、その後、ステップS 4 6およびステップS 4 7の処理が行われて再生処理は終了する。なお、これらのステップS 4 6およびステップS 4 7の処理は図8のステップS 1 3およびステップS 1 4の処理と同様であるので、その説明は省略する。
- [0174] 以上のようにしてオーディオ再生システムは、音源情報やドライバ情報に応じてローパスフィルタ6 1やPWM変換部6 2を制御するとともに、増幅部6 3の出力値やドライバ情報に応じてスイッチ1 6 1を制御してLPF処理を行うか否かを切り替える。
- [0175] このようにすることで音源情報やドライバ情報、増幅部6 3の出力値に応じて、LPF処理を行うかなど、すなわち適切なPWM変換方法を選択し、十分なオーディオ特性を確保しつつ、処理量や消費電力を低減させることができる。換言すれば、動的にオーディオ特性（オーディオ性能）を最適化しつつ、処理量や消費電力を低減することができる。
- [0176] 〈コンピュータの構成例〉
- ところで、上述した一連の処理は、ハードウェアにより実行することもで

きるし、ソフトウェアにより実行することもできる。一連の処理をソフトウェアにより実行する場合には、そのソフトウェアを構成するプログラムが、コンピュータにインストールされる。ここで、コンピュータには、専用のハードウェアに組み込まれているコンピュータや、各種のプログラムをインストールすることで、各種の機能を実行することが可能な、例えば汎用のパーソナルコンピュータなどが含まれる。

[0177] 図11は、上述した一連の処理をプログラムにより実行するコンピュータのハードウェアの構成例を示すブロック図である。

[0178] コンピュータにおいて、CPU (Central Processing Unit) 501, ROM (Read Only Memory) 502, RAM (Random Access Memory) 503は、バス504により相互に接続されている。

[0179] バス504には、さらに、入出力インターフェース505が接続されている。入出力インターフェース505には、入力部506、出力部507、記録部508、通信部509、及びドライブ510が接続されている。

[0180] 入力部506は、キーボード、マウス、マイクロホン、撮像素子などよりなる。出力部507は、ディスプレイ、スピーカなどよりなる。記録部508は、ハードディスクや不揮発性のメモリなどよりなる。通信部509は、ネットワークインターフェースなどよりなる。ドライブ510は、磁気ディスク、光ディスク、光磁気ディスク、又は半導体メモリなどのリムーバブル記録媒体511を駆動する。

[0181] 以上のように構成されるコンピュータでは、CPU501が、例えば、記録部508に記録されているプログラムを、入出力インターフェース505及びバス504を介して、RAM503にロードして実行することにより、上述した一連の処理が行われる。

[0182] コンピュータ (CPU501) が実行するプログラムは、例えば、パッケージメディア等としてのリムーバブル記録媒体511に記録して提供することができる。また、プログラムは、ローカルエリアネットワーク、インターネット、デジタル衛星放送といった、有線または無線の伝送媒体を介して提供す

ることができる。

[0183] コンピュータでは、プログラムは、リムーバブル記録媒体511をドライブ510に装着することにより、入出力インターフェース505を介して、記録部508にインストールすることができる。また、プログラムは、有線または無線の伝送媒体を介して、通信部509で受信し、記録部508にインストールすることができる。その他、プログラムは、ROM502や記録部508に、あらかじめインストールしておくことができる。

[0184] なお、コンピュータが実行するプログラムは、本明細書で説明する順序に沿って時系列に処理が行われるプログラムであっても良いし、並列に、あるいは呼び出しが行われたとき等の必要なタイミングで処理が行われるプログラムであっても良い。

[0185] また、本技術の実施の形態は、上述した実施の形態に限定されるものではなく、本技術の要旨を逸脱しない範囲において種々の変更が可能である。

[0186] 例えば、本技術は、1つの機能をネットワークを介して複数の装置で分担、共同して処理するクラウドコンピューティングの構成をとることができる。

[0187] また、上述のフローチャートで説明した各ステップは、1つの装置で実行する他、複数の装置で分担して実行することができる。

[0188] さらに、1つのステップに複数の処理が含まれる場合には、その1つのステップに含まれる複数の処理は、1つの装置で実行する他、複数の装置で分担して実行することができる。

[0189] さらに、本技術は、以下の構成とすることも可能である。

[0190] (1)

PDM信号に対してフィルタ処理を行うローパスフィルタと、
前記フィルタ処理により得られたマルチビットの信号をPWM変換し、PWM信号を生成するPWM変換部と
を備える信号処理装置。

(2)

前記PWM信号を増幅させるとともに、増幅後の前記PWM信号に基づいて再生装置を駆動する増幅部をさらに備える

(1) に記載の信号処理装置。

(3)

前記PDM信号のサンプリング周波数と、前記PWM変換部の駆動用のマスタークロックのクロック周波数とに基づいて、前記ローパスフィルタのタップ数を決定する解析部をさらに備える

(2) に記載の信号処理装置。

(4)

前記解析部は、前記サンプリング周波数と、前記クロック周波数とに基づいて、前記ローパスフィルタのタップ係数を決定する

(3) に記載の信号処理装置。

(5)

前記PDM信号を前記PWM変換部に供給するか、または前記マルチビットの信号を前記PWM変換部に供給するかを切り替える切り替え部をさらに備える

(3) または (4) に記載の信号処理装置。

(6)

前記解析部は、前記増幅部から前記再生装置への出力に基づいて、前記切り替え部による切り替えを制御する

(5) に記載の信号処理装置。

(7)

前記解析部は、前記再生装置に関する情報に基づいて、前記切り替え部による切り替えを制御する

(5) または (6) に記載の信号処理装置。

(8)

前記解析部は、前記再生装置の駆動方式に応じて、前記PWM変換部による前記PWM変換を制御する

(3) 乃至 (7) の何れか一項に記載の信号処理装置。

(9)

信号処理装置が、
PDM信号に対してローパスフィルタによるフィルタ処理を行い、
前記フィルタ処理により得られたマルチビットの信号をPWM変換し、PWM信号を生成する
信号処理方法。

(10)

PDM信号に対してローパスフィルタによるフィルタ処理を行い、
前記フィルタ処理により得られたマルチビットの信号をPWM変換し、PWM信号を生成する
ステップを含む処理をコンピュータに実行させるプログラム。

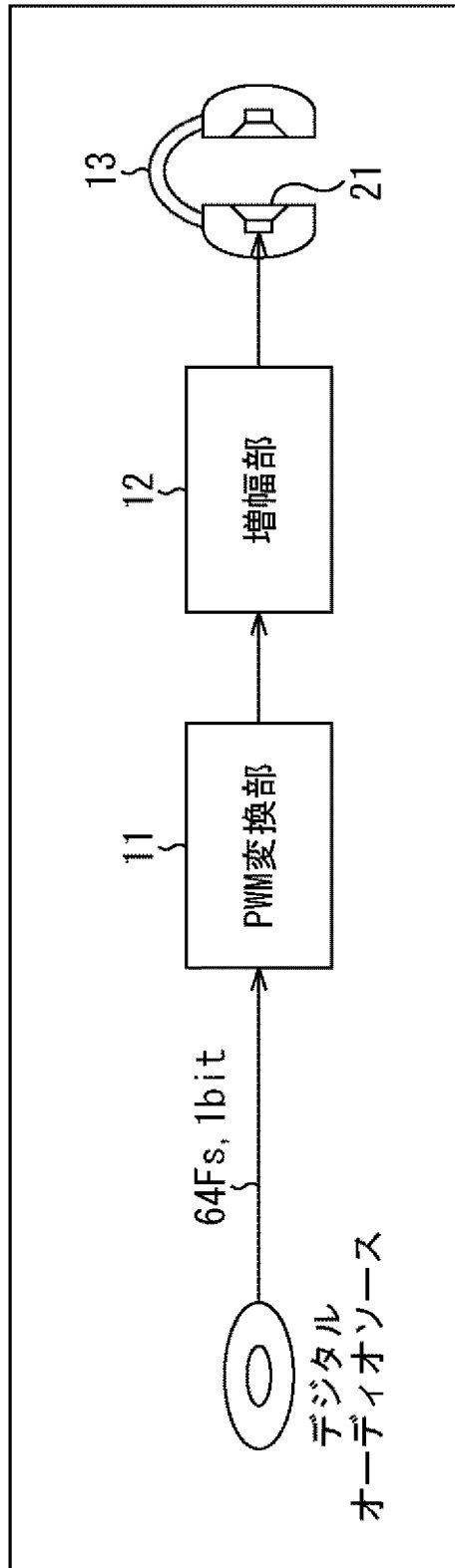
符号の説明

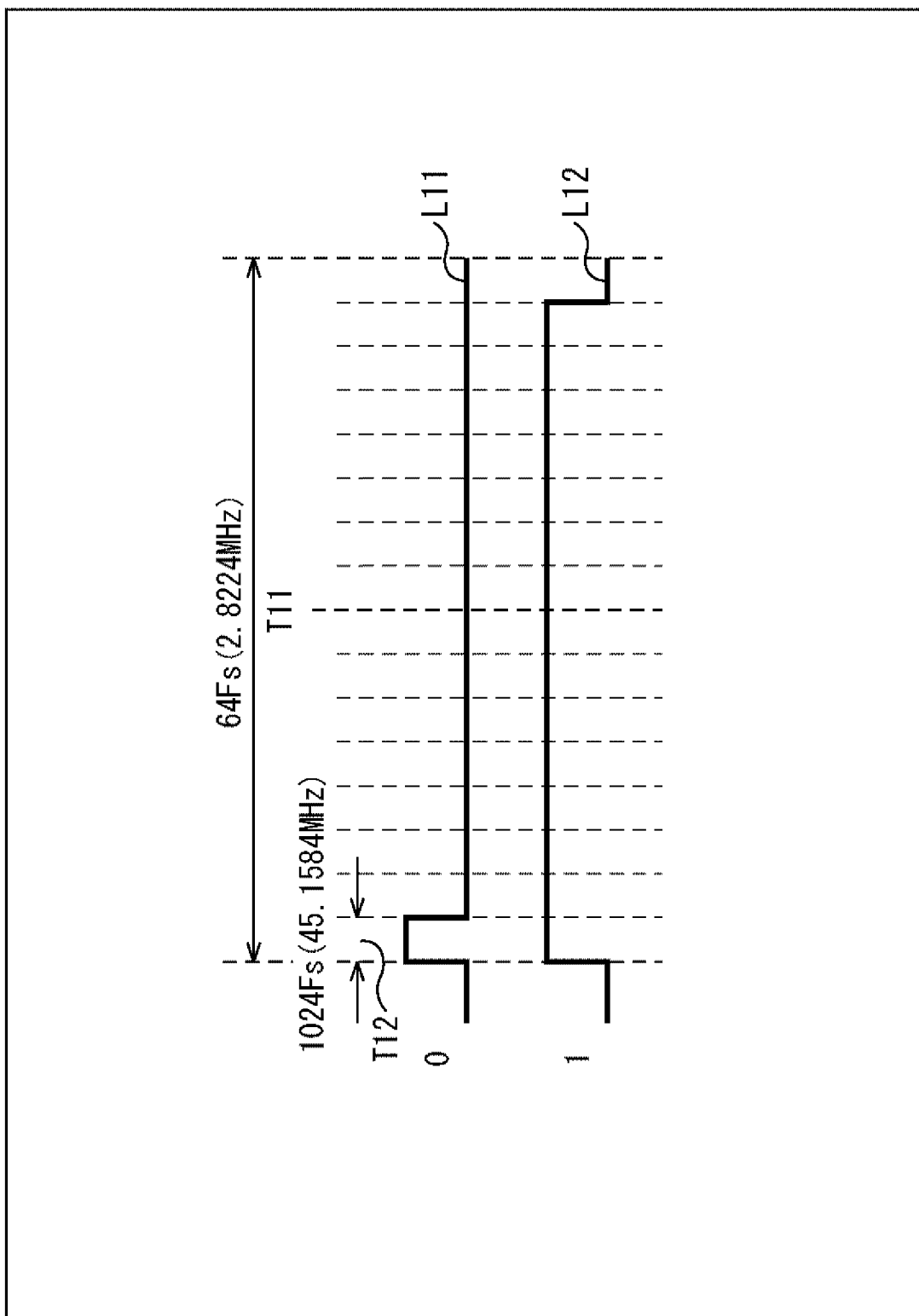
[0191] 51 信号処理装置, 52 ヘッドホン, 61 ローパスフィルタ,
62 PWM変換部, 63 増幅部, 71 スピーカ, 161 スイッチ,
162 解析部

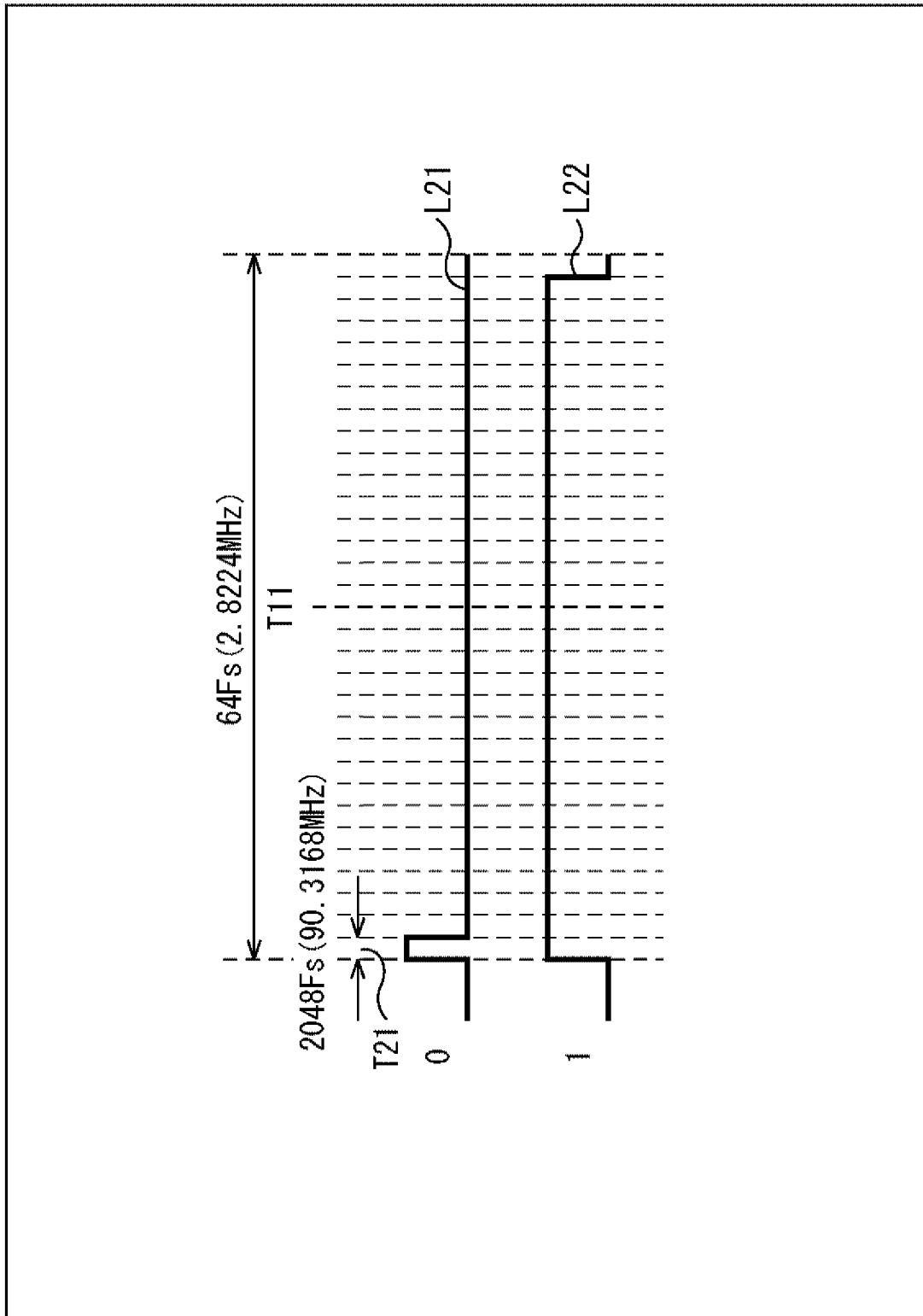
請求の範囲

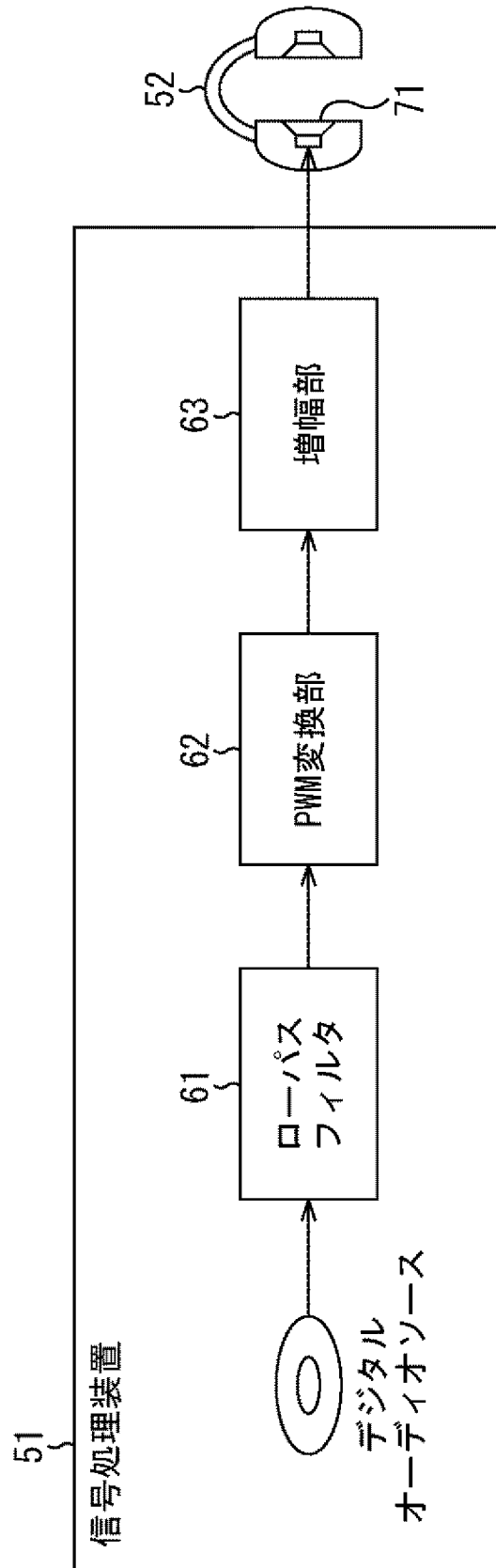
- [請求項1] PDM信号に対してフィルタ処理を行うローパスフィルタと、前記フィルタ処理により得られたマルチビットの信号をPWM変換し、PWM信号を生成するPWM変換部とを備える信号処理装置。
- [請求項2] 前記PWM信号を増幅させるとともに、増幅後の前記PWM信号に基づいて再生装置を駆動する増幅部をさらに備える請求項1に記載の信号処理装置。
- [請求項3] 前記PDM信号のサンプリング周波数と、前記PWM変換部の駆動用のマスタークロックのクロック周波数とに基づいて、前記ローパスフィルタのタップ数を決定する解析部をさらに備える請求項2に記載の信号処理装置。
- [請求項4] 前記解析部は、前記サンプリング周波数と、前記クロック周波数とに基づいて、前記ローパスフィルタのタップ係数を決定する請求項3に記載の信号処理装置。
- [請求項5] 前記PDM信号を前記PWM変換部に供給するか、または前記マルチビットの信号を前記PWM変換部に供給するかを切り替える切り替え部をさらに備える請求項3に記載の信号処理装置。
- [請求項6] 前記解析部は、前記増幅部から前記再生装置への出力に基づいて、前記切り替え部による切り替えを制御する請求項5に記載の信号処理装置。
- [請求項7] 前記解析部は、前記再生装置に関する情報に基づいて、前記切り替え部による切り替えを制御する請求項5に記載の信号処理装置。
- [請求項8] 前記解析部は、前記再生装置の駆動方式に応じて、前記PWM変換部による前記PWM変換を制御する請求項3に記載の信号処理装置。

- [請求項9] 信号処理装置が、
PDM信号に対してローパスフィルタによるフィルタ処理を行い、
前記フィルタ処理により得られたマルチビットの信号をPWM変換し
、PWM信号を生成する
信号処理方法。
- [請求項10] PDM信号に対してローパスフィルタによるフィルタ処理を行い、
前記フィルタ処理により得られたマルチビットの信号をPWM変換し
、PWM信号を生成する
ステップを含む処理をコンピュータに実行させるプログラム。

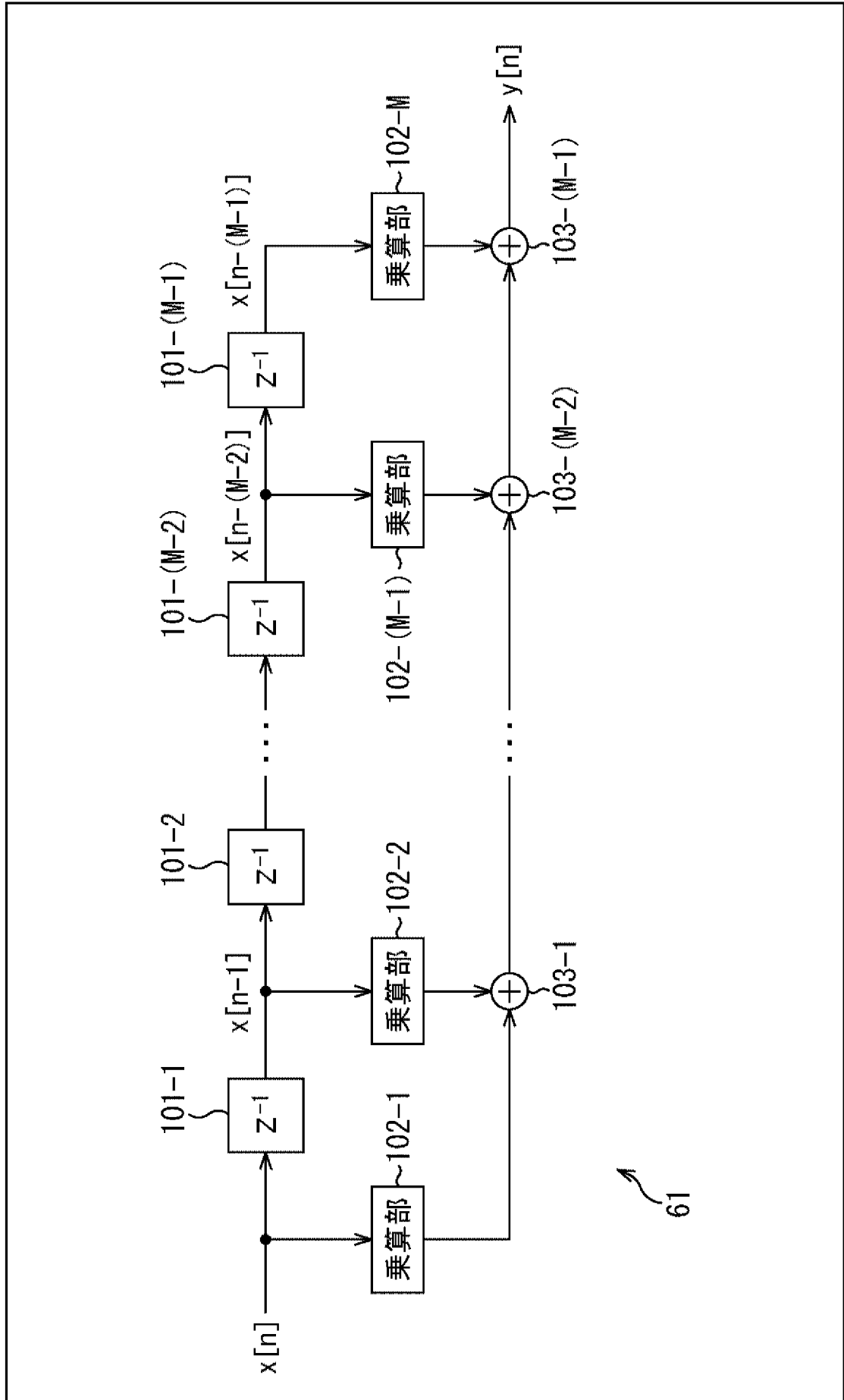
[図1]
FIG. 1

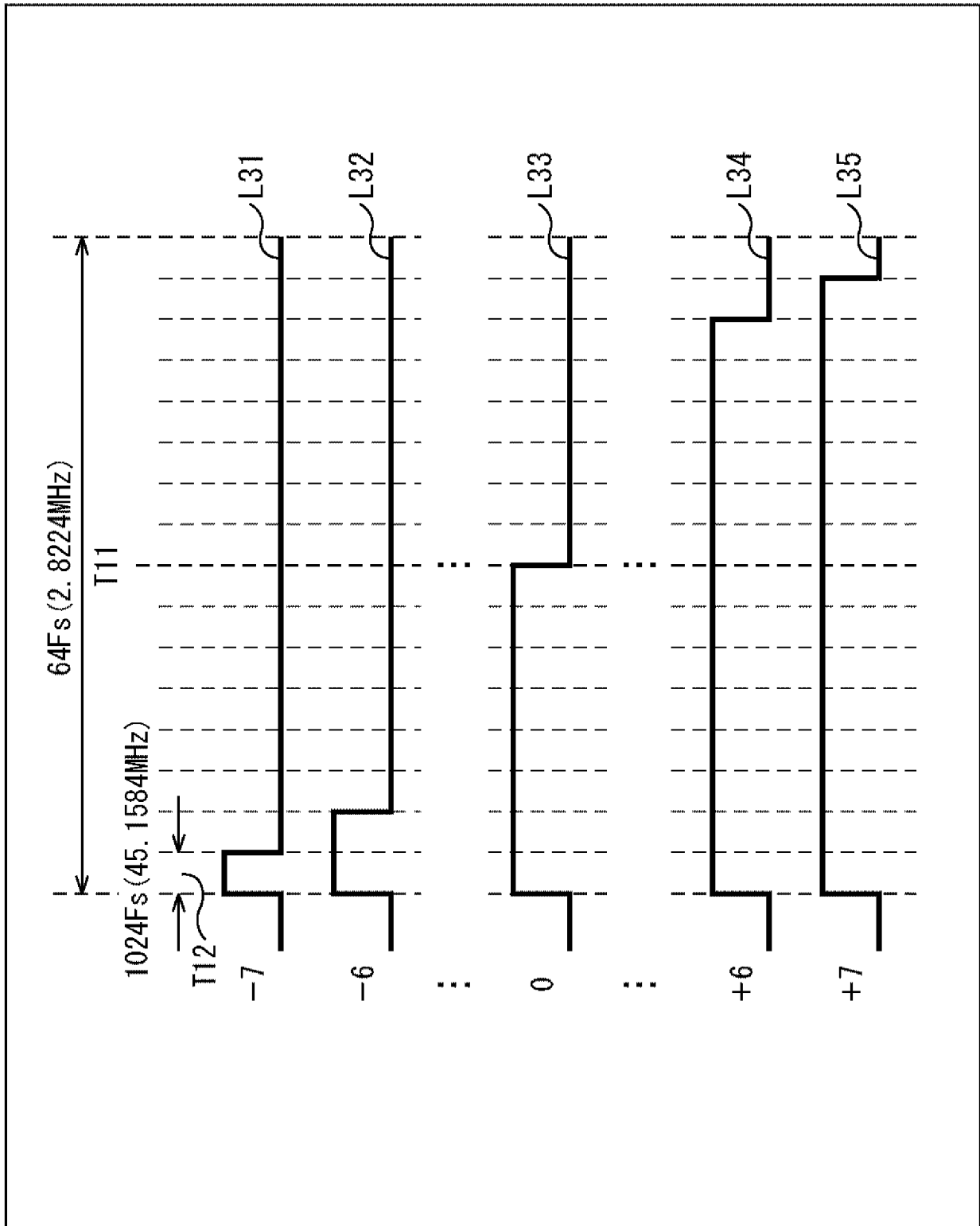
[圖2]
FIG. 2

[図3]
FIG. 3

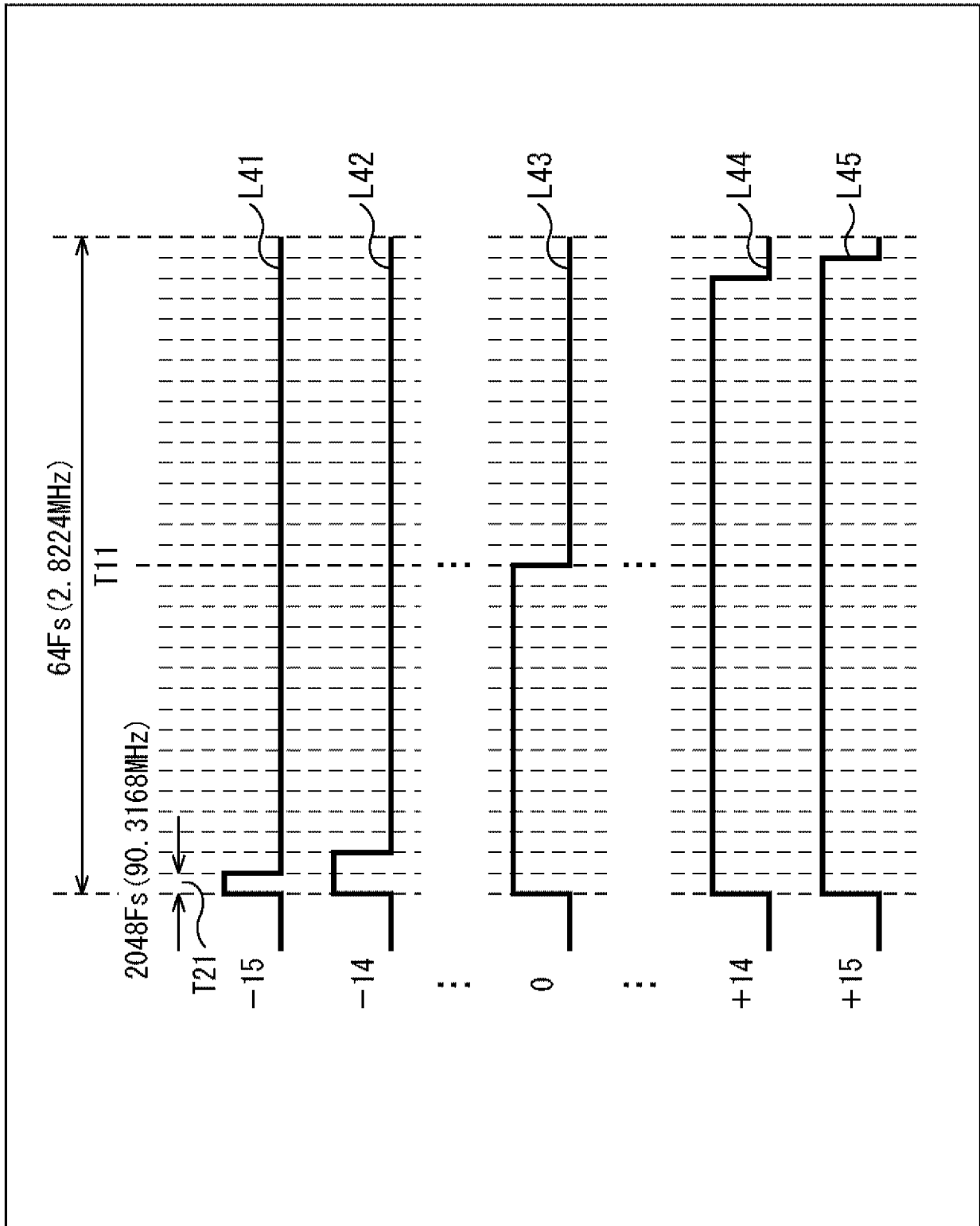
[図4]
FIG. 4

[図5]
FIG. 5

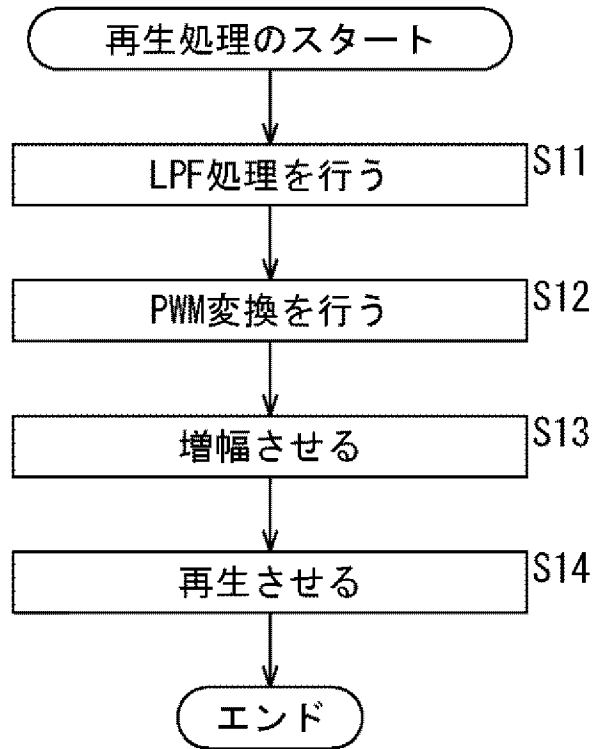


[図6]
FIG. 6

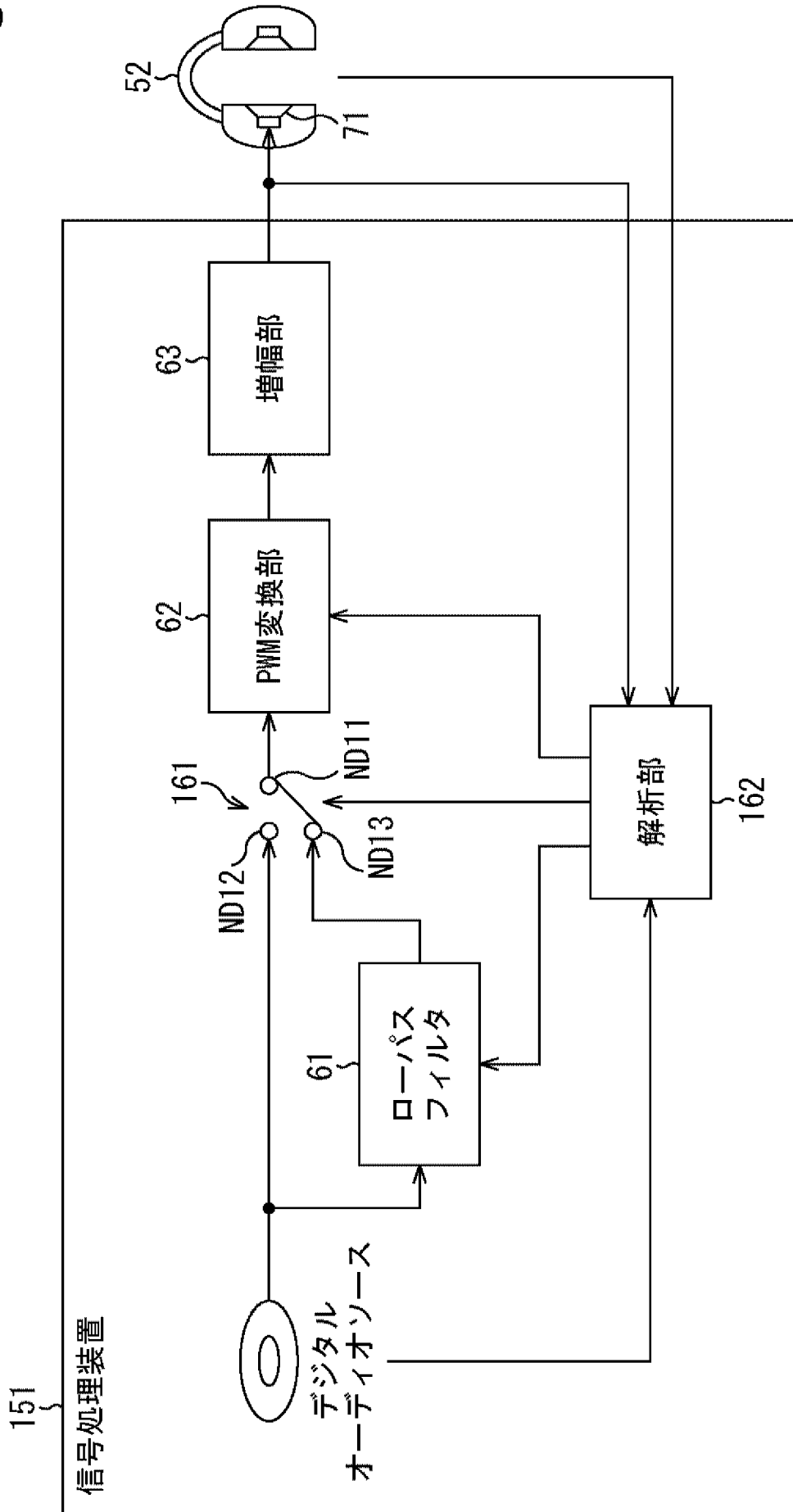
[図7]
FIG. 7



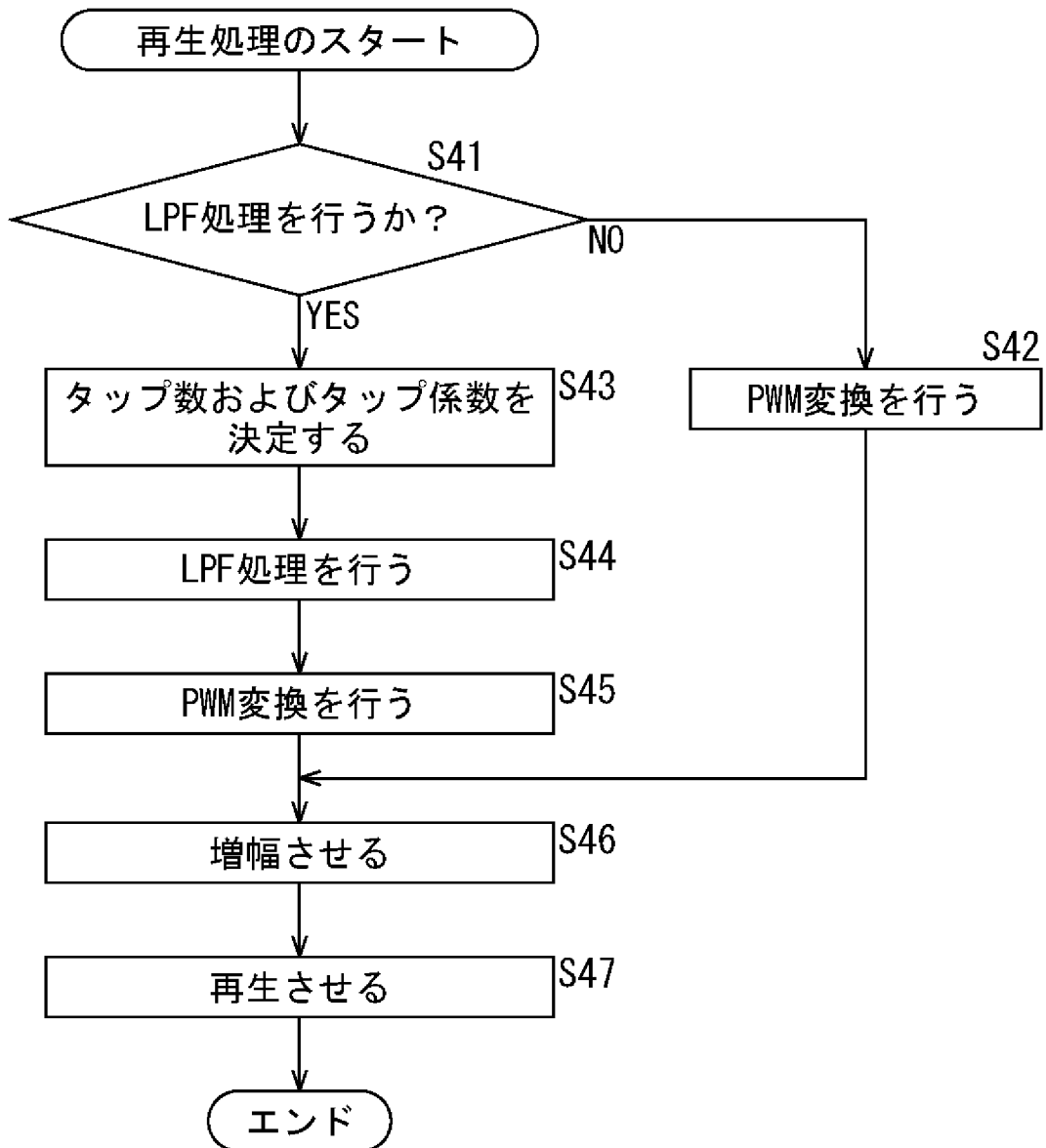
[図8]
FIG. 8

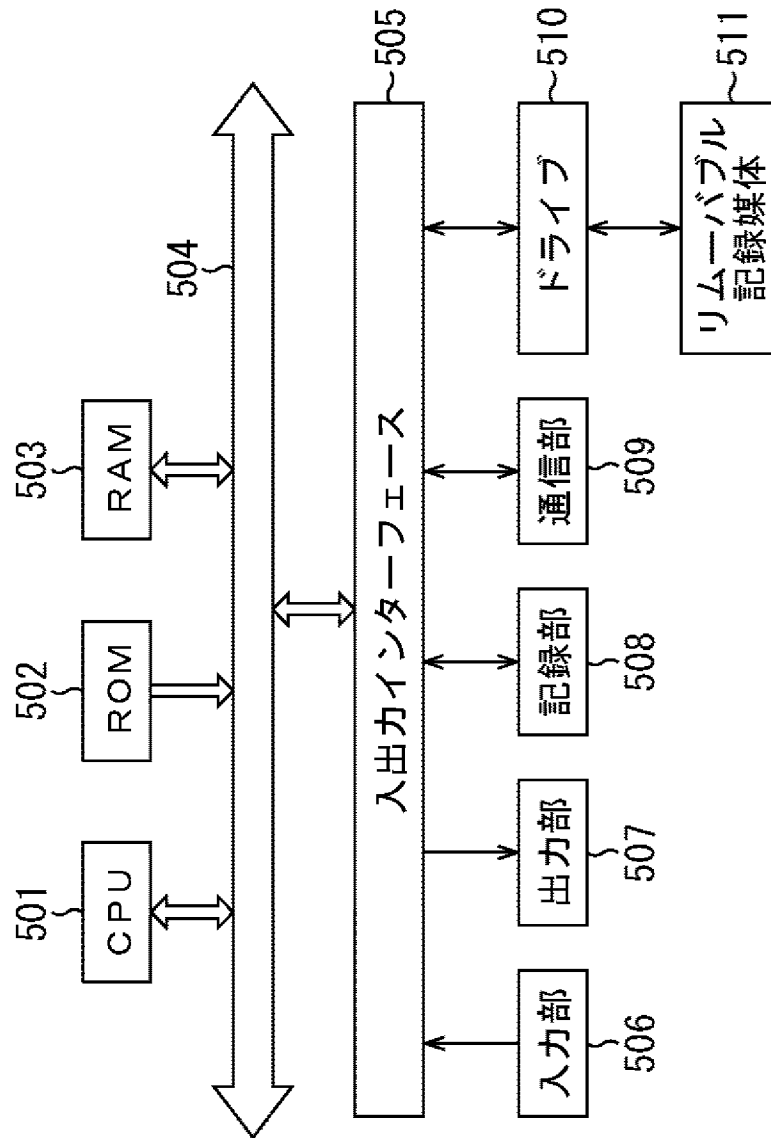


[図9]
FIG. 9



[図10]
FIG. 10



[図11]
FIG. 11

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/012198

| | | |
|--|--|--|
| A. CLASSIFICATION OF SUBJECT MATTER Int.Cl. H03K7/08 (2006.01) i, H03M5/08 (2006.01) i, H04R3/00 (2006.01) i, H04L25/49 (2006.01) i FI: H03M5/08, H03K7/08A, H04L25/49R, H04R3/00310 According to International Patent Classification (IPC) or to both national classification and IPC | | |
| B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int.Cl. H03K7/08, H03M5/08, H04R3/00, H04L25/49 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2020 Registered utility model specifications of Japan 1996-2020 Published registered utility model applications of Japan 1994-2020 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) | | |
| C. DOCUMENTS CONSIDERED TO BE RELEVANT | | |
| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
| A | JP 2005-515684 A (FREESCALE SEMICONDUCTOR INC.) 26.05.2005 (2005-05-26) | 1-10 |
| A | JP 2000-68835 A (SONY CORPORATION) 03.03.2000 (2000-03-03) | 1-10 |
| A | US 2016/0065177 A1 (CAMBRIDGE SILICON RADIO LIMITED) 03.03.2016 (2016-03-03) | 1-10 |
| <input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex. | | |
| * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family | | |
| Date of the actual completion of the international search 05.06.2020 | | Date of mailing of the international search report 16.06.2020 |
| Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan | | Authorized officer Telephone No. |

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2020/012198

| | | |
|--------------------|------------|----------------------|
| JP 2005-515684 A | 26.05.2005 | US 2003/0122692 A1 |
| | | WO 2003/061136 A1 |
| | | CN 1615588 A |
| | | TW 200301996 A |
| | | HK 1076665 A |
| | | AU 2002357212 A |
| | | KR 10-0979075 B1 |
| JP 2000-68835 A | 03.03.2000 | US 6304200 B1 |
| | | EP 982865 A2 |
| | | KR 10-2000-0017464 A |
| | | CN 1247414 A |
| US 2016/0065177 A1 | 03.03.2016 | GB 2531824 A |
| | | WO 2016/033538 A1 |

| | | |
|--|--|----------------|
| A. 発明の属する分野の分類（国際特許分類（IPC）） H03K 7/08(2006.01)i; H03M 5/08(2006.01)i; H04R 3/00(2006.01)i; H04L 25/49(2006.01)i FI: H03M5/08; H03K7/08 A; H04L25/49 R; H04R3/00 310 | | |
| B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H03K7/08; H03M5/08; H04R3/00; H04L25/49 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2020年 日本国実用新案登録公報 1996-2020年 日本国登録実用新案公報 1994-2020年 | | |
| 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語） | | |
| C. 関連すると認められる文献 | | |
| 引用文献の カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求項の番号 |
| A | JP 2005-515684 A (フリースケール セミコンダクター インコーポレイテッド) 26.05.2005 (2005-05-26) | 1-10 |
| A | JP 2000-68835 A (ソニー株式会社) 03.03.2000 (2000-03-03) | 1-10 |
| A | US 2016/0065177 A1 (CAMBRIDGE SILICON RADIO LIMITED) 03.03.2016 (2016-03-03) | 1-10 |
| <input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。 | | |
| * 引用文献のカテゴリー | “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 | |
| 国際調査を完了した日 | 国際調査報告の発送日 | |
| 05.06.2020 | 16.06.2020 | |
| 名称及びあて先 日本国特許庁 (ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号 | 権限のある職員（特許庁審査官） 阿部 弘 5K 9382 電話番号 03-3581-1101 内線 3556 | |

国際調査報告
 パテントファミリーに関する情報

国際出願番号
 PCT/JP2020/012198

| 引用文献 | | | 公表日 | パテントファミリー文献 | | | 公表日 |
|-------|--------------|----|------------|-------------|-----------------|----|-----|
| JP | 2005-515684 | A | 26.05.2005 | US | 2003/0122692 | A1 | |
| | | | | WO | 2003/061136 | A1 | |
| | | | | CN | 1615588 | A | |
| | | | | TW | 200301996 | A | |
| | | | | HK | 1076665 | A | |
| | | | | AU | 2002357212 | A | |
| | | | | KR | 10-0979075 | B1 | |
| ----- | | | | | | | |
| JP | 2000-68835 | A | 03.03.2000 | US | 6304200 | B1 | |
| | | | | EP | 982865 | A2 | |
| | | | | KR | 10-2000-0017464 | A | |
| | | | | CN | 1247414 | A | |
| ----- | | | | | | | |
| US | 2016/0065177 | A1 | 03.03.2016 | GB | 2531824 | A | |
| | | | | WO | 2016/033538 | A1 | |
| ----- | | | | | | | |