

(19) 대한민국특허청(KR)
(12) 실용신안공보(Y1)

(51) Int. Cl.⁶
H01L 23/34

(45) 공고일자 1996년01월04일
(11) 공고번호 실 1996-0000149

(21) 출원번호	실 1995-0018901(변경)
(22) 출원일자	1995년07월27일
(62) 원출원	특허 특 1991-0018793 원출원일자 : 1991년10월25일
(30) 우선권주장	90-340496 1990년11월30일 일본(JP)
(72) 고안자	시미즈 미쓰하루 · 무라가미 도시유키 · 다나카 마사토 · 후까세 가쓰야 일본국 니가노켄 나가노시 오아자 구리따 아자 사리텐 711 신꼬오 덴기 고 오교오 가부시카가이샤 내
(74) 대리인	문기상, 조기호

심사관 : 양희용 (책자공보 제2248호)

(54) 반도체 장치

요약

내용 없음.

대표도

도1

명세서

[고안의 명칭]

반도체 장치

[도면의 간단한 설명]

제 1 도는 수지봉지형 반도체 장치의 일예를 나타낸 단면도

제 2 도 및 제 3 도는 각각 다른 실시예를 나타낸 단면도

제 4 도는 또 다른 실시예를 나타낸 부분 단면도

제 5 도는 세라믹 패키지에 응용한 실시예를 나타낸 단면도

제 6 도는 서 딥프타입(cer-dip type)의 패키지에 응용한 실시예의 단면도

제 7 및 제 8 도는 각각 다른 실시예를 나타낸 단면도

제 9~제 11 도는 종래의 수지봉지형 반도체 장치의 예를 나타낸 단면도

[실용신안의 상세한 설명]

본 고안은 방열성이 우수한 반도체 장치에 관한 것이다.

종래의 반도체 장치에서는 제 9 도에 예시한 것과 같이 반도체 칩(10)과 리드프레임(13)과 함께 히트싱크(12)를 수지 봉지하여 반도체 칩으로부터의 열을 히트싱크(12)을 통하여 리드 또는 봉지 수지로 확산시켜 방열하도록 하고 있다. 또는 제 10 도에 나타낸 것과 같이 리드프레임을 2층으로 형성하여 넓은 면적을 갖는 다이패드(12)로부터 리드등을 통하여 방열을 도모할 수 있게 한 반도체 장치도 알려져 있다. 또 제 11 도와 같이 다이패드(12)를 두껍게 하여 패키지의 표면까지 노출시켜서 더욱 방열성을 향상시키는 타입도 알려져 있다.

그런데 최근에 반도체 칩은 더욱 더 고집적화되는 일로에 있고 발열량도 크므로 상기 종래의 반도체 장치로는 방열성이 충분치 않다.

따라서 본 고안은 상기 문제점을 해소하려고 행해진 것으로 그 목적은 방열성이 한층 더 우수한 반도체 장치를 제공하는 데 있다.

상기 목적에 따른 본 고안에 의한 반도체 장치에서는 반도체 칩이 패키지내에 봉입된 반도체 장치에 있어서 상기 반도체 칩의 전극패턴이 존재하는 칩면에 반도체 칩의 열팽창계수와 가까운 열팽창계수를 갖는 소재로 된 히트싱크를 칩 코트층을 거쳐서 접합시킨 것을 특징으로 하고 있다.

또 상기 히트싱크가 패키지의 덮개체를 경유하는 동시에 히트싱크에 설치된 돌출부가 칩코트층을 거쳐서

반도체 칩의 전크손패턴이 존재하는 칩면에 접합되어 있는 것을 특징으로 하고 있다.

반도체 칩은 전크손패턴이 있는 칩면에서의 발열량이 크지만 이 발열량이 큰 칩면측에 히트싱크를 설치하였으므로 방열성이 우수하여 고집적화, 대형화된 반도체 칩에 양호하게 사용될 수 있게 되었다.

이하에 본 고안의 일 실시예를 첨부도면에 의해서 상세하게 설명하겠다.

제 1 도는 2층 타입의 리드프레임(20)을 사용한 수지봉지형 반도체 장치의 예를 나타내고 있다. 21은 그 인너리드, 22는 아우터리드, 23은 다이패드이다. 다이패드(23)는 다이패드위에 고착된 반도체 칩(24)의 방열성을 높이기 위하여 주연부가 인너리드(21)와 겹칠 정도로 크게 형성되어 절연성 접착체에 의해서 인너리드(21)에 접합되어 있다.

다이패드(23)위에는 Au - Si 공정 합금등을 거쳐서 반도체 칩(24)이 고착되고 이 반도체 칩(24)과 인너리드(21)와 와이어(25)에 의해서 전기적으로 접속된다. 다이패드(23)는 접지 슬레인으로서 기능시켜도 좋다.

이 경우에 다이패드(23)는 단자를 거쳐서 인너리드중의 접지라인에 접속된다. 또 반도체 칩(24)과 다이패드(23) 사이의 열적 스트레스를 경감시키기 위하여 리드프레임(20)은 적어도 다이패드(23)를 반도체 칩(24)과 열팽창 계수가 비슷한 소재, 예를 들면 42합금(Fe-Ni 합금)재를 사용한다.

26은 히트싱크이고 본 실시예에서는 폴리 이미드수지등의 절연성을 갖는 칩코트층(27)을 거쳐서 반도체 칩(24)의 전크손패턴이 존재하는 칩면에 고착된다.

히트싱크(26)의 재질은 반도체 칩(24)과의 열적 스트레스를 경감시키기 위하여 반도체 칩(24)과 열팽창 계수가 비슷한 소재, 예를 들면 Mo 재, AlN재, SiC재, Cu-W재를 사용한다. 또 히트싱크(26)는 넓은 방열면을 확보하기 위하여 반도체 칩(24)보다도 크게 하는 것이 바람직하지만 이 경우에는 와이어(25)와의 접촉을 피하기 위하여 측면에 락부를 형성하여 와이어가 피할 공간을 형성하도록 한다.

따라서, 이 경우에는 와이어 본딩후에 히트싱크(26)를 반도체 칩(24)의 칩면에 접합할 필요가 있다. 또 제 1 도에 파선으로 나타낸 것과 같이 히트싱크(26)를 와이어본딩에 지장없는 크기로 형성하면 히트싱크(26)를 반도체 칩(24)의 칩면에 접합시킨 후에 와이어 본딩하는 것도 가능해진다.

28은 봉지수지이며 반도체 칩(24), 다이패드(23), 인너리드(21), 와이어(25), 히트싱크(26)를 봉지한다.

이 경우에 히트싱크(26)가 봉지수지(28)중에 매몰되도록 해도 좋으나 방열성을 높이기 위하여 히트싱크(26) 상면을 봉지수지(28) 표면에 노출시키도록 하면 좋다.

또 방열성을 한층 더 향상시키기 위하여 제 1 도에 파선으로 나타낸 것과 같이 히트싱크(26)상면에 방열핀(29)을 부착하면 한층 더 바람직하다.

상기와 같이 본 실시예에서는 종래와 같이 반도체 칩(24)으로부터의 열을 반도체 칩(24) 하면측에서 다이패드(23), 리드를 통하여 방열시킬 수 있을 뿐만 아니라 전크손패턴이 있는 발열량이 큰 반도체 칩(24)의 칩면으로 부터 직접 히트싱크(26)를 통하여 방열시킬 수 있으므로 방열성이 극히 우수하여 반도체 칩(24)의 고집적화에 대처할 수 있다.

또 봉지수지(28)는 일반적으로 열팽창계수가 높고 반도체 칩(24)과 열팽창계수를 접합시키기 곤란하나 본 실시예에서는 반도체 칩(24)의 상하면을 히트싱크(26), 다이패드(23)로 샌드위치시킨 구조로 하고 있으므로 반도체 칩(24)을 중심으로 하는 상하의 구조적인 밸런스가 취해져 봉지수지(28)의 열수축에 의한 휘임을 없앨 수 있어 반도체 칩(24)의 대형화에 대처할 수 있다.

제 2 도는 통상의 1층의 리드프레임을 사용한 실시예를 나타내고 있다.

본 실시예에서는 다이패드(23)가 작고 인너리드(21)와는 분리된 구조로 되어 있지만 발열량이 큰 반도체 칩(24)의 칩면측에 히트싱크(26)가 접합되어 있으므로 역시 방열성이 양호하고 또 반도체 칩(24)을 사이에 끼어 상하로 히트싱크(26), 다이패드(23)가 위치되므로 패키지의 휘임도 해소할 수 있다.

제 3 도는 반도체 칩(24)을 히트싱크겸용의 다이패드(23)위에 고착시킨 실시예이고 방열성이 특히 우수하고 또 패키지의 휘임도 생기지 않는다.

상기 각 실시예에서는 반도체 칩(24)과 인너리드(21)를 와이어(25)로 접속한 예를 나타냈으나 와이어가 아닌 TAB(Tape Automated Bonding)리드를 사용하여 접속해도 좋다.

또 TAB리드라 함은 TAB테이프를 사용한 것으로 지지테이프에 동박으로 된 리드를 다수개 지지한 TAB테이프를 사용하여 리드를 반도체 칩과 인너리드에 본딩시키고 지지테이프부분을 제거하여 리드만을 사용한 것 또는 그대로 지지테이프를 남긴 것을 말한다.

제 4 도는 다층 리드프레임(30)과 TAB리드(34)를 사용한 예를 나타낸다.

이 다층리드프레임(30)은 리드프레임(31)(신호층), 전원프레임(32), 접지플레인(33)을 절연쉬트를 거쳐서 적층한 3층으로 되고 전원플레인(32)과 접지 플레인(33)은 각각 단자(도시치 않음)를 거쳐서 리드프레임(31)의 전원라인, 접지라인에 접속되어 있다.

반도체 칩(24)은 접지 플레인(33)위에 고착된다.

본 실시예에서도 상기 각 실시예와 같이 방열성이 우수하고 또 패키지의 휘임도 해소 된다.

또 상기 각 실시예에서는 수지 봉지형의 반도체 장치의 예를 나타냈으나, 본 고안은 이것에 한정되는 것은 아니다.

제 5 도는 다층 세라믹 패키지에 응용한 예를 나타낸다.

본 실시예에서는 반도체 칩(24)을 히트싱크(23)위에 탑재하는 동시에 반도체 칩(24)의 칩면에 칩 코트

층(27)을 거쳐서 히트싱크 겸용의 덮개체(36)를 접합하고 있다.

이 경우에 덮개체(36)하면에 돌출부(37)를 설비하고 이 돌출부(37)와 칩면을 접합한다.

본 실시예에서도 반도체 칩(24)의 칩면에서 발생하는 열을 칩코트층(27)을 거쳐서 덮개체(36)에서 직접 외부로 방열시킬 수 있어 방열성이 우수하다. 특히 세라믹 패키지에서는 내부에 전열성이 좋지 않은 공극이 생기기 때문에 방열성이 좋지 않으나 본 실시예에서는 이 류의 세라믹 패키지의 방열성을 개량했다. 또 하면측의 히트싱크는 반드시 있어야 하는 것은 아니다.

제 6 도는 서답프 타임의 반도체 장치의 실시예를 나타내고 있다.

본 실시예에서는 세라믹 또는 금속재의 베이스(40)위에 반도체 칩(24)을 탑재하고 이 베이스(40)의 주연부에 저융점 유리 또는 수지에 의해서 고정된 리드프레임(20)의 인너리드(21)와 상기 반도체 칩(24)과의 사이가 와이어(25)에 의해서 접속되고 또 세라믹 또는 금속재의 덮개체(36)가 반도체 칩(24)을 덮어 베이스(40)주연부에 인너리드(21)를 사이에 끼워서 저융점 유리 또는 수지에 의해서 고정되어 있다.

본 실시예에서도 덮개체(36)내면에 돌출부(37)가 형성되고 이 돌출부(37)가 칩코트층(27)을 거쳐서 반도체 칩(24)의 칩면에 접합되어 있고 덮개체(36)가 히트싱크를 겸용한다.

본 실시예에서도 반도체 칩(24)의 칩면에서 발생하는 열을 칩코트층(27)을 거쳐서 돌출부(37), 덮개체(36)로부터 직접외부로 방열할 수 있어 방열성이 우수하다.

제 7 도 또다른 실시예를 나타내고 있다. 본 실시예에서는 캡상의 베이스(40)에 접촉제에 의해서 반도체 칩(24)이 고정되고 또 반도체 칩(24)의 전극손패턴이 존재하는 칩면이 히트싱크를 겸용하는 덮개체(36)에 설비한 돌출부(37)에 칩코트층(27)을 거쳐서 접합되고 베이스(40)의 주연부가 덮개체(36)주연부위에 고정되어 반도체 칩(24)이 밀봉되어 있다. 또 반도체 칩(24)의 단자부에는 범프에 의해서 금선등으로 된 와이어(25)가 접속되고 와이어(25)의 다른 단측은 덮개체(36)에 돌출 설비한 구멍에 끼어 통과하여 덮개체(36)외면으로 도출되고 이 외면위에 범프에 의해서 단자부를 형성하도록 하고 있다 29는 필요에 따라 베이스(40)외면에 고정된 방열핀(fin)이다.

덮개체(36)는 AlN 등의 방열성이 우수하고 실리콘의 열팽창계수와 비슷한 열팽창계수를 갖는 것을 사용하면 된다.

또 41은 회로기판을 나타낸다.

제 8 도에 나타낸 실시예는 PGA형의 것으로 형성한 것을 나타내고 있고 제 7 도의 것에 나타낸 덮개체(36)에 회로패턴을 형성하고 이 회로패턴과 반도체 칩(24)을 와이어(25)로 접속하고 또 회로패턴으로 외부 접속용 핀(42)을 접속한 것이다.

제 7 도 및 제 8 도에 나타낸 반도체 장치의 경우에도 반도체 칩(24)의 전극손패턴이 존재하는 칩면으로부터의 열이 직접 돌출부(37)로부터 덮개체(36)로 이동되어 방열성이 우수하다.

이상 본 고안의 실시예에 대해서 여러가지 설명하였으나 본 고안은 상술한 실시예에 한정되는 것은 아니고 고안의 정신을 이탈하지 않는 범위에서 여러가지 개변을 실시할 수 있는 것은 물론이다.

이상과 같이 본 고안에 의하면 방열성이 우수한 반도체 장치를 제공할 수 있다.

(57) 청구의 범위

청구항 1

베이스에 탑재된 반도체 칩의 전극손패턴이 존재하는 칩면에 히트싱크의 돌출부가 절연층을 통하여 접합되어 있고, 히트싱크의 일부가 노출되도록 시설된 반도체장치에 있어서, 상기 히트싱크가 상기 패키지의 덮개체인 것을 특징으로 하는 반도체 장치.

청구항 2

제 1 항에 있어서, 상기 베이스가 다이패드인 것을 특징으로 하는 반도체 장치.

청구항 3

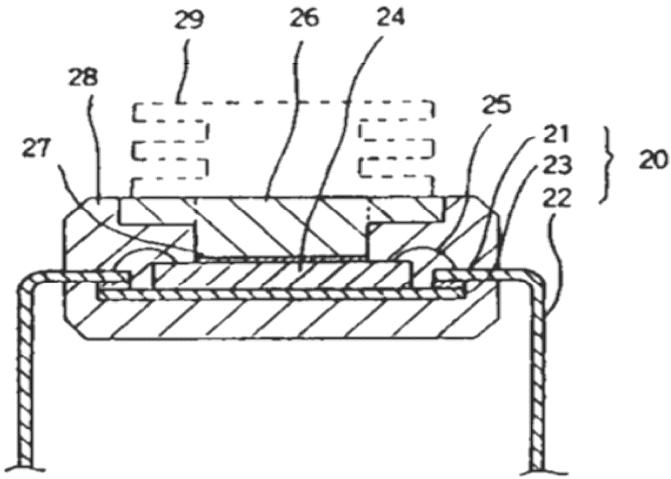
제 1 항에 있어서, 상기 베이스가 캡상으로 형성되어 있는 것을 특징으로 하는 반도체 장치.

청구항 4

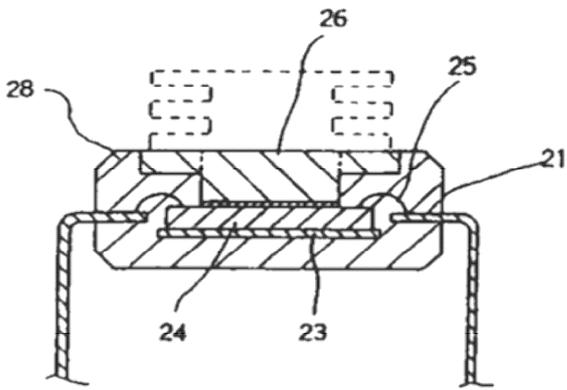
제 1, 2 또는 3항중 어느 한 항에 있어서, 상기 베이스 및 덮개체가 세라믹 또는 금속으로 된것을 특징으로하는 반도체 장치.

도면

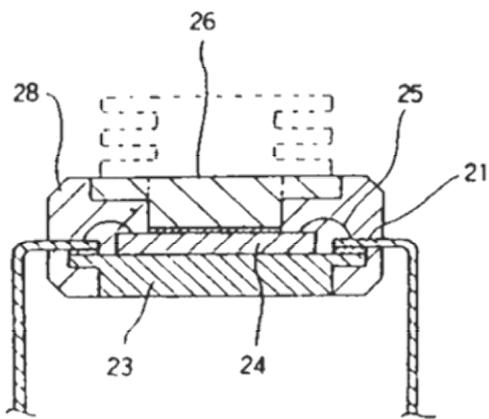
도면1



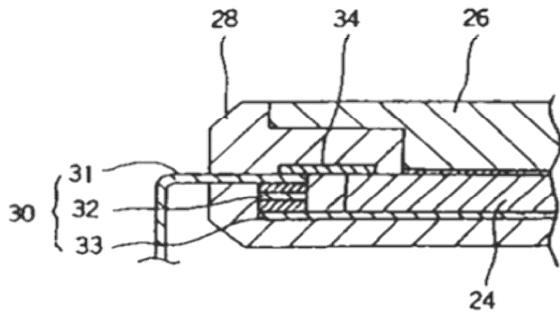
도면2



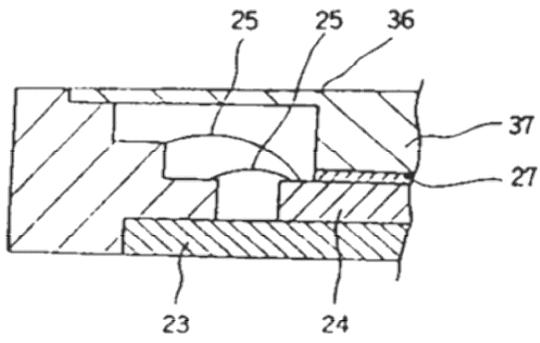
도면3



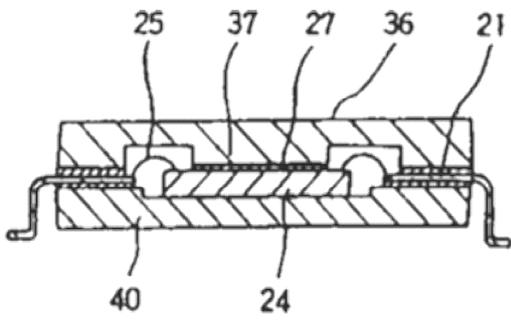
도면4



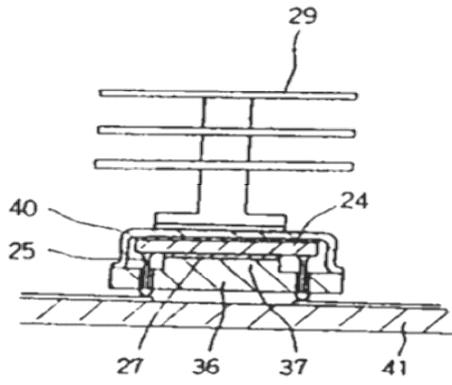
도면5



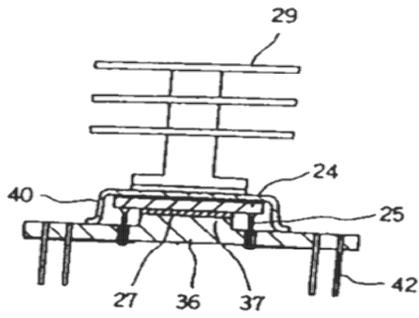
도면6



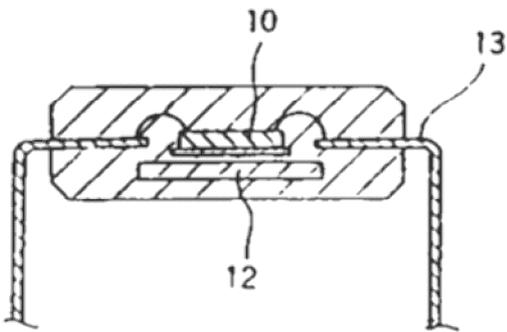
도면7



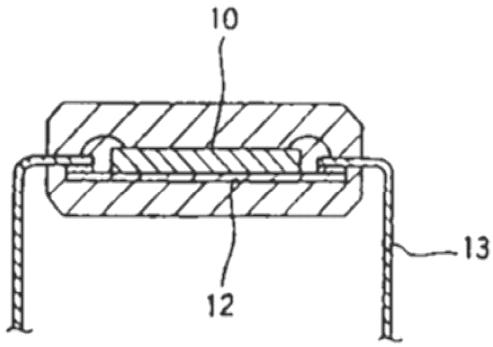
도면8



도면9



도면10



도면11

