(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2014-2395
(P2014-2395A)
(43)公開日　平成26年1月9日(2014.1.9)

(51)Int.Cl.		F I	テーマコード（参考）
G03F 1/60	(2012.01)	G03F 1/60	2H095

審査請求 有　請求項の数 14　ＯＬ　（全 27 頁）

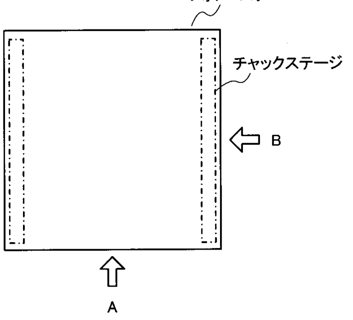
(21)出願番号　特願2013-159006(P2013-159006)
(22)出願日　平成25年7月31日(2013.7.31)
(62)分割の表示　特願2008-256800(P2008-256800)の分割
原出願日　平成20年10月1日(2008.10.1)

(71)出願人　000113263
ＨＯＹＡ株式会社
東京都新宿区中落合２丁目７番５号
(74)代理人　100121083
弁理士　青木　宏義
(74)代理人　100138391
弁理士　天田　昌行
(74)代理人　100132067
弁理士　岡田　喜雅
(74)代理人　100137903
弁理士　菅野　亨
(74)代理人　100150304
弁理士　溝口　勉

最終頁に続く

(54)【発明の名称】マスクブランク用基板セットの製造方法、マスクブランクセットの製造方法、フォトマスクセットの製造方法、及び半導体デバイスの製造方法

(57)【要約】　（修正有）
【課題】高い重ね合わせ精度を要求されるフォトマスクに好適な基板セットを提供すること。
【解決手段】薄膜が設けられる側の主表面が研磨された基板を複数枚準備する研磨工程と、前記基板における薄膜が設けられる側の主表面の形状を測定し、前記主表面の中央部を含む一辺が１４２ｍｍの四角形の内側領域における平坦度が０．３μｍ以下である基板を複数枚選定する形状選定工程と、前記複数枚の基板における薄膜が設けられる側の主表面の形状から平均の主表面の形状を算出してこれを基準基板における基準主表面の形状とし、前記複数枚の基板のうちの各基板における薄膜が設けられる側の主表面の形状を、前記基準主表面の形状に対してフィッティングを行い、そのフィッティング差が４０ｎｍ以下となる基板をマスクブランク用基板として選定する基板選定工程と、前記マスクブランク用基板を複数枚集め、マスクブランク用基板セットとする工程と、を有する。
【選択図】図１



【特許請求の範囲】
【請求項１】
マスクブランク用基板を複数枚セットとしたマスクブランク用基板セットの製造方法であって、
薄膜が設けられる側の主表面が研磨された基板を複数枚準備する研磨工程と、
研磨工程後の前記基板における薄膜が設けられる側の主表面の形状を測定し、前記主表面の中央部を含む一辺が１４２ｍｍの四角形の内側領域における平坦度が０．３μｍ以下である基板を複数枚選定する形状選定工程と、
前記形状選定工程で選定された前記複数枚の基板における薄膜が設けられる側の主表面の形状から平均の主表面の形状を算出してこれを基準基板における基準主表面の形状とし、前記複数枚の基板のうちの各基板における薄膜が設けられる側の主表面の形状を、前記基準主表面の形状に対して中央部を含む一辺が１３２ｍｍの四角形の内側領域でフィッティングを行い、そのフィッティング差が４０ｎｍ以下となる基板をマスクブランク用基板として選定する基板選定工程と、
前記基板選定工程で選定されたマスクブランク用基板を複数枚集め、マスクブランク用基板セットとする工程と、
を有することを特徴とするマスクブランク用基板セットの製造方法。
【請求項２】
前記形状選定工程は、前記基板における薄膜が設けられる側の主表面の形状が、中央部で相対的に高く、周縁部で相対的に低くなるような凸形状である基板を複数枚選定する工程であることを特徴とする請求項１に記載のマスクブランク用基板セットの製造方法。
【請求項３】
前記マスクブランク用基板は、その主表面に転写パターンが形成された薄膜を備えたフォトマスクを作製し、前記フォトマスクを複数枚セットとしたフォトマスクセットを作製するために用いられるものであることを特徴とする請求項１または請求項２に記載のマスクブランク用基板セットの製造方法。
【請求項４】
前記フォトマスクセットの各フォトマスクは、前記基板の主表面上にダブルパターニング技術またはダブル露光技術のいずれかを適用できるように生成された転写パターンが形成された薄膜を有するものであることを特徴とする請求項３に記載のマスクブランク用基板セットの製造方法。
【請求項５】
前記基準主表面は、中央部を含む１３２ｍｍ角内の領域における平坦度が０．２μｍ以下であることを特徴とする請求項１から請求項４のいずれかに記載のマスクブランク用基板セットの製造方法。
【請求項６】
マスクブランク用基板の主表面に転写パターンを形成するための薄膜を備えたマスクブランクを複数枚セットとしたマスクブランクセットの製造方法であって、
前記薄膜が設けられる側の主表面が研磨された基板を複数枚準備する研磨工程と、
研磨工程後の前記基板における薄膜が設けられる側の主表面の形状を測定し、前記主表面の中央部を含む一辺が１４２ｍｍの四角形の内側領域における平坦度が０．３μｍ以下である基板を複数枚選定する形状選定工程と、
前記形状選定工程で選定された前記複数枚の基板における薄膜が設けられる側の主表面の形状から平均の主表面の形状を算出してこれを基準基板における基準主表面の形状とし、前記複数枚の基板のうちの各基板における薄膜が設けられる側の主表面の形状を、前記基準主表面の形状に対して中央部を含む一辺が１３２ｍｍの四角形の内側領域でフィッティングを行い、そのフィッティング差が４０ｎｍ以下となる基板をマスクブランク用基板として選定する基板選定工程と、
前記基板選定工程で選定されたマスクブランク用基板の前記薄膜が設けられる側の主表面に前記薄膜を形成してマスクブランクを製造する薄膜形成工程と、

前記薄膜形成工程で製造されたマスクブランクを複数枚集め、マスクブランクセットとする工程と、
を有することを特徴とするマスクブランクセットの製造方法。

【請求項７】
前記形状選定工程は、前記基板における薄膜が設けられる側の主表面の形状が、中央部で相対的に高く、周縁部で相対的に低くなるような凸形状である基板を複数枚選定する工程であることを特徴とする請求項６に記載のマスクブランクセットの製造方法。

【請求項８】
前記マスクブランクは、前記薄膜に転写パターンを設けてフォトマスクを作製し、前記フォトマスクを複数枚セットとしたフォトマスクセットを作製するために用いられるものであることを特徴とする請求項６または請求項７に記載のマスクブランクセットの製造方法。

【請求項９】
前記フォトマスクセットの各フォトマスクは、前記基板の主表面上にダブルパターニング技術またはダブル露光技術のいずれかを適用できるように生成された転写パターンが形成された薄膜を有するものであることを特徴とする請求項８に記載のマスクブランクセットの製造方法。

【請求項１０】
前記基準主表面は、中央部を含む１３２ｍｍ角内の領域における平坦度が０．２μｍ以下であることを特徴とする請求項６から請求項９のいずれかに記載のマスクブランクセットの製造方法。

【請求項１１】
請求項１から請求項５のいずれかに記載のマスクブランク用基板セットの製造方法で製造されたマスクブランク用基板セットにおける各マスクブランク用基板の前記薄膜が設けられる側の主表面に前記薄膜を形成してマスクブランクを製造する薄膜形成工程と、
前記薄膜形成工程で製造されたマスクブランクを複数枚集め、マスクブランクセットとする工程と、を有することを特徴とするマスクブランクセットの製造方法。

【請求項１２】
請求項１１に記載のマスクブランクセットの製造方法で製造されたマスクブランクセットにおける各マスクブランクの薄膜に転写パターンを形成するパターン形成工程を有することを特徴とするフォトマスクセットの製造方法。

【請求項１３】
請求項６から請求項１０のいずれかに記載のマスクブランクセットの製造方法で製造されたマスクブランクセットにおける各マスクブランクの薄膜に転写パターンを形成するパターン形成工程を有することを特徴とするフォトマスクセットの製造方法。

【請求項１４】
請求項１２または請求項１３に記載のフォトマスクセットの製造方法で製造されたフォトマスクセットを用いて、リソグラフィ法により各フォトマスクの転写パターンを半導体基板上にパターン転写することを特徴とする半導体デバイスの製造方法。

【発明の詳細な説明】

【技術分野】

【０００１】
本発明は、フォトリソグラフィプロセスにおいて使用されるフォトマスク用のマスクブランク用基板やマスクブランクセットに関する。

【背景技術】

【０００２】
半導体製造プロセスのフォトリソグラフィプロセスにおいて、フォトマスクが用いられている。半導体デバイスの微細化が進むにつれて、このフォトリソグラフィプロセスでの微細化に対する要求が高まっている。特に、微細化に対応するためにＡｒＦ露光光（１９３ｎｍ）を使用する露光装置の高ＮＡ化が進み、さらに液浸露光技術が導入されることに

よってさらなる高ＮＡ化が進んできている。このような微細化の要求、および高ＮＡ化に対応するために、フォトマスクの平坦度を高くすることが求められる。すなわち、パターン線幅の微細化が進むことによって、平坦度に起因する転写パターンの位置ずれの許容される量が小さくなったこと、また、高ＮＡ化が進むに従い、リソグラフィ工程での焦点裕度が少なくなったことから、マスク基板の、特にパターンを形成する側の主表面（以下、この側の主表面を単に主表面または基板主表面という。）の平坦度がより重要になってきている。

【０００３】

一方、このフォトマスクは、露光装置のマスクステージに真空チャックによりチャックされると、マスクステージや真空チャックとの相性により、チャック時に大きく変形することがある。すなわち、従来、チャック前のフォトマスクの平坦度で製品管理を行っているので、チャック前に良品であっても、マスクステージや真空チャックとの相性によっては、露光装置のマスクステージにチャックしたときに、フォトマスクの平坦度が大きく悪化する場合がある。特に、主表面の形状の対称性が比較的低く、捩れた形状の傾向になる基板においては、その傾向が顕著であった。このため、フォトマスクを真空チャックにチャックしたときの平坦度を考慮する必要が生じてきている。従来、露光装置のマスクステージにチャックした後の平坦度が良好なマスク基板を選択するための方法が提案されている（例えば、特許文献１参照。）。

【先行技術文献】

【特許文献】

【０００４】

【特許文献１】特開２００３－５０４５８号公報

【発明の概要】

【発明が解決しようとする課題】

【０００５】

半導体製造プロセスにおいては、半導体デバイスの回路パターンを有する積層構造を形成する際、各層でフォトリソグラフィ工程を行う。回路パターンは、下層と上層との間においても配線を形成する必要があるため、各層のパターンの重ね合わせ精度は重要である。特に、近年のパターンの微細化・高密度化により、半導体デバイスの積層構造を形成する際に使用されるフォトマスクのセットには、高い重ね合わせ精度が要求されている。

【０００６】

このようなフォトマスクのセットにおいて、各フォトマスクでパターンを高い位置精度で形成できたとしても、各フォトマスクにおける両基板の主表面形状が異なっていると、露光装置に真空チャックしたときの基板変形の傾向が異なってしまう。さらに、それに起因し、基板上のパターンの位置ずれについても異なった傾向を示すため、２枚のフォトマスクの重ね合わせ精度が悪化してしまう。このため、半導体デバイスの回路パターンを有する積層構造を形成する際に使用されるフォトマスクセットで用いる基板セットについては、パターンを形成する側の主表面形状が近似した形状を持つことが望ましい。

【０００７】

一方、近年、パターンの微細化および高密度化が飛躍的に進んできており、１つのマスクに微細であり高密度なパターンを形成することに限界が生じ始めている。このリソグラフィ技術の問題点を解決する手段の１つとして、ダブルパターニング／ダブル露光（ＤＰ／ＤＥ）技術が開発されている。ダブルパターニング／ダブル露光技術は、いずれも、１つの微細・高密度パターンを２つの比較的疎なパターン（第１のパターン、第２のパターン）となるように分割し、その２つのパターンがそれぞれ形成されたフォトマスク（第１のフォトマスク、第２のフォトマスク）を作製するところまでは同じである。

【０００８】

ダブルパターニング技術の場合は、まず、半導体デバイスの最表層上に塗布された第１のレジスト膜に対して、第１のフォトマスクを用いて第１のパターンを転写する露光工程および現像工程を行い、第１のパターンを第１のレジスト膜に転写する（第１のレジスト

パターン形成）。次に、第１のレジスト膜パターンをエッチングマスクとして最表層をドライエッチングし、最表層に第１のパターンを転写する。次に、第１のレジストパターンを剥離し、最表層上に第２のレジスト膜を塗布する。次に、第２のフォトマスクを用いて第２のパターンを第２のレジスト膜に転写する露光工程および現像工程を行い、第２のパターンを第２のレジスト膜に転写する（第２のレジストパターン形成）。次に、第２のレジスト膜パターンをエッチングマスクとして最表層をドライエッチングし、最表層に第２のパターンを転写する。これらの工程を行うことにより、半導体デバイスの最表層に第１のパターンと第２のパターンが合成された微細・高密度パターンを転写することができる。

【０００９】

一方、ダブル露光技術の場合は、半導体デバイスの最表層上に塗布されたレジスト膜に対して、第１のフォトマスクで第１のパターンを転写する露光工程を行い、さらに第２のフォトマスクで第２のパターンを転写する露光工程を行うという、同じレジスト膜に対して２回露光を行う。この工程後のレジスト膜に現像処理を行うことで、レジスト膜に第１のパターンと第２のパターンが合成された微細・高密度パターンを転写することができる。その後の半導体デバイスの最表層への微細・高密度パターンの転写は従来通りの工程で行う。

【００１０】

ダブルパターニング／ダブル露光（ＤＰ／ＤＥ）技術のいずれの技術においても、使用される２枚セットのフォトマスクで露光転写される第１のパターンと第２のパターンの重ね合わせ精度が、半導体デバイスのパターン転写精度に大きく影響する（重ね合わせの精度が低いと、半導体デバイスに形成される導電線幅が大きく変動したり、断線状態や短絡状態になってしまう等、半導体デバイスとして致命的な問題となる。）。フォトマスク上にパターンを非常に高い位置精度で形成できたとしても、セットの２枚のフォトマスクにおける各基板の主表面形状が異なっていると、露光装置に真空チャックしたときの基板変形の傾向が異なってしまう。さらに、それに起因し、基板上のパターンの位置ずれについても異なった傾向を示すため、２枚のフォトマスクの重ね合わせ精度が大幅に悪化してしまう。このため、ダブルパターニング／ダブル露光（ＤＰ／ＤＥ）技術において使用される２枚セットのフォトマスクで用いる基板セットについては、パターンを形成する側の主表面形状が近似した形状を持つことが望ましい。

【００１１】

本発明はかかる点に鑑みてなされたものであり、高いフォトマスクの重ね合わせ精度を要求されるフォトマスクに好適な基板セットを提供することを目的とする。

【課題を解決するための手段】

【００１２】

本発明のマスクブランク用基板セットの製造方法は、マスクブランク用基板を複数枚セットとしたマスクブランク用基板セットの製造方法であって、薄膜が設けられる側の主表面が研磨された基板を複数枚準備する研磨工程と、研磨工程後の前記基板における薄膜が設けられる側の主表面の形状を測定し、前記主表面の中央部を含む一辺が１４２ｍｍの四角形の内側領域における平坦度が０．３μｍ以下である基板を複数枚選定する形状選定工程と、前記形状選定工程で選定された前記複数枚の基板における薄膜が設けられる側の主表面の形状から平均の主表面の形状を算出してこれを基準基板における基準主表面の形状とし、前記複数枚の基板のうちの各基板における薄膜が設けられる側の主表面の形状を、前記基準主表面の形状に対して中央部を含む一辺が１３２ｍｍの四角形の内側領域でフィッティングを行い、そのフィッティング差が４０ｎｍ以下となる基板をマスクブランク用基板として選定する基板選定工程と、前記基板選定工程で選定されたマスクブランク用基板を複数枚集め、マスクブランク用基板セットとする工程と、有することを特徴とする。

【００１３】

上記マスクブランク用基板セットの製造方法において、前記形状選定工程は、前記基板における薄膜が設けられる側の主表面の形状が、中央部で相対的に高く、周縁部で相対的

に低くなるような凸形状である基板を複数枚選定する工程であることが好ましい。

【００１４】

上記マスクブランク用基板セットの製造方法において、前記マスクブランク用基板は、その主表面に転写パターンが形成された薄膜を備えたフォトマスクを作製し、前記フォトマスクを複数枚セットとしたフォトマスクセットを作製するために用いられるものであることが好ましい。

【００１５】

上記マスクブランク用基板セットの製造方法において、前記フォトマスクセットの各フォトマスクは、前記基板の主表面上にダブルパターニング技術またはダブル露光技術のいずれかを適用できるように生成された転写パターンが形成された薄膜を有するものであることが好ましい。

【００１６】

上記マスクブランク用基板セットの製造方法において、前記基準主表面は、中央部を含む１３２ｍｍ角内の領域における平坦度が０．２μｍ以下であることが好ましい。

【００１７】

本発明のマスクブランクセットの製造方法は、マスクブランク用基板の主表面に転写パターンを形成するための薄膜を備えたマスクブランクを複数枚セットとしたマスクブランクセットの製造方法であって、前記薄膜が設けられる側の主表面が研磨された基板を複数枚準備する研磨工程と、研磨工程後の前記基板における薄膜が設けられる側の主表面の形状を測定し、前記主表面の中央部を含む一辺が１４２ｍｍの四角形の内側領域における平坦度が０．３μｍ以下である基板を複数枚選定する形状選定工程と、前記形状選定工程で選定された前記複数枚の基板における薄膜が設けられる側の主表面の形状から平均の主表面の形状を算出してこれを基準基板における基準主表面の形状とし、前記複数枚の基板のうちの各基板における薄膜が設けられる側の主表面の形状を、前記基準主表面の形状に対して中央部を含む一辺が１３２ｍｍの四角形の内側領域でフィッティングを行い、そのフィッティング差が４０ｎｍ以下となる基板をマスクブランク用基板として選定する基板選定工程と、前記基板選定工程で選定されたマスクブランク用基板の前記薄膜が設けられる側の主表面に前記薄膜を形成してマスクブランクを製造する薄膜形成工程と、前記薄膜形成工程で製造されたマスクブランクを複数枚集め、マスクブランクセットとする工程と、を有することを特徴とする。

【００１８】

上記マスクブランクセットの製造方法において、前記形状選定工程は、前記基板における薄膜が設けられる側の主表面の形状が、中央部で相対的に高く、周縁部で相対的に低くなるような凸形状である基板を複数枚選定する工程であることが好ましい。

【００１９】

上記マスクブランクセットの製造方法において、前記マスクブランクは、前記薄膜に転写パターンを設けてフォトマスクを作製し、前記フォトマスクを複数枚セットとしたフォトマスクセットを作製するために用いられるものであることが好ましい。

【００２０】

上記マスクブランクセットの製造方法において、前記フォトマスクセットの各フォトマスクは、前記基板の主表面上にダブルパターニング技術またはダブル露光技術のいずれかを適用できるように生成された転写パターンが形成された薄膜を有するものであることが好ましい。

【００２１】

上記マスクブランクセットの製造方法において、前記基準主表面は、中央部を含む１３２ｍｍ角内の領域における平坦度が０．２μｍ以下であることが好ましい。

【００２２】

本発明のマスクブランクセットの製造方法は、上記マスクブランク用基板セットの製造方法で製造されたマスクブランク用基板セットにおける各マスクブランク用基板の前記薄膜が設けられる側の主表面に前記薄膜を形成してマスクブランクを製造する薄膜形成工程

と、前記薄膜形成工程で製造されたマスクブランクを複数枚集め、マスクブランクセットとする工程と、を有することが好ましい。

【００２３】

本発明のフォトマスクセットの製造方法は、上記マスクブランクセットの製造方法で製造されたマスクブランクセットにおける各マスクブランクの薄膜に転写パターンを形成するパターン形成工程を有することが好ましい。

【００２４】

本発明のフォトマスクセットの製造方法は、上記マスクブランクセットの製造方法で製造されたマスクブランクセットにおける各マスクブランクの薄膜に転写パターンを形成するパターン形成工程を有することが好ましい。

【００２５】

本発明の半導体デバイスの製造方法は、上記フォトマスクセットの製造方法で製造されたフォトマスクセットを用いて、リソグラフィ法により各フォトマスクの転写パターンを半導体基板上にパターン転写することが好ましい。

【発明の効果】

【００２６】

本発明のマスクブランク用基板セットは、露光装置のマスクステージにチャックされるフォトマスクを作製するためのマスクブランクで使用される基板を複数枚セットとしたマスクブランク用基板セットであって、複数枚セットで用いられる基板は、転写パターンを形成する薄膜を設ける側の主表面の形状が中央で相対的に高く、周縁部で相対的に低くなるような凸形状であり、前記主表面の中央部を含む１４２ｍｍ角の領域における平坦度が０．３μｍ以下であり、基準基板の基準主表面に対して中央部を含む１３２ｍｍ角内の領域でフィッティングを行ったときの差が４０ｎｍ以下である。

【００２７】

これにより、本発明の基板セットを用い、半導体デバイスの回路パターンの積層構造を形成する際の各層のフォトリソグラフィ工程で使用される複数枚のフォトマスクのセットを作製した場合、あるいは、ＤＰ／ＤＥ技術に用いる２枚以上のフォトマスクのセットを作製した場合、各フォトマスクで露光装置にチャックしたときに生じる基板変形がほぼ同様の傾向を示し、基板上のパターンの位置ずれもほぼ同様の傾向を示すため、各フォトマスクの転写パターン同士の重ね合わせ精度を大幅に向上する効果がある。

【図面の簡単な説明】

【００２８】

【図１】フォトマスクを露光装置のチャックステージに載置したときにおける基板主方面方向の平面図である。

【図２】フォトマスクをチャックステージにチャックする前のフォトマスクの形状を示す図であり、（ａ）は図１のＡ方向から見た側面図であり、（ｂ）は図１のＢ方向から見た側面図である。

【図３】フォトマスクをチャックステージにチャックした後のフォトマスクの形状を示す図であり、（ａ）は図１のＡ方向から見た側面図であり、（ｂ）は図１のＢ方向から見た側面図である。

【図４】本発明を適用した基板の主表面形状を示す等高線図であり、（ａ）は露光装置のチャックステージにチャック前の基板の主表面形状を示す等高線図であり、（ｂ）は露光装置のチャックステージにチャック後の基板の主表面形状を示す等高線図である。

【図５（ａ）】本発明の実施の形態に係るマスクブランクス用基板の主表面方向の平面図である。

【図５（ｂ）】図５（ａ）におけるＹ１－Ｙ１に沿う断面図である。

【図５（ｃ）】図５（ａ）におけるＸＹ１－ＸＹ１に沿う断面図である。

【図６】図５に示すマスクブランク用基板の部分拡大断面を示す図である。

【図７】本発明の実施の形態に係るマスクブランクスを製造する際に用いられるスパッタリング装置の概略構成を示す図である。

【図８】実施例３で製造したガラス基板の主表面形状を示す等高線図である。
【図９】図８に示すガラス基板におけるＸＹＲ１－ＸＹＲ１線に沿う断面の主表面形状、およびＸＹＲ２－ＸＹＲ２線に沿う断面の主表面形状を示す図である。
【図１０】基準主表面の形状の等高線図である。
【図１１】図８に示すガラス基板に図１０に示す基準主表面をフィッティングした図である。
【図１２】図１１においてフィッティングを行ったときのフィッティング差に関する図である。
【図１３】実施例１０のＭＲＦ加工法による加工状態を説明する概略図であり、（ａ）は正面方向断面図を示し、（ｂ）は側面方向断面図を示す。
【発明を実施するための形態】
【００２９】
本発明のマスクブランク用基板セットでは、マスクブランク用基板セットを基に作製されたフォトマスクセットの各フォトマスクが、マスクステージにチャックされていないときの主表面が非常に高い平坦度を有する基板を製造することを重要視するよりも、各フォトマスクが露光装置のマスクステージにチャックされたときの基板変形が同様の傾向を示すようにし、フォトマスクの転写パターン同士の重ね合わせ精度を向上させることを重要視している。
【００３０】
フォトマスクが露光装置のマスクステージにチャックされたときの基板の形状変化について解析したところ、次のことが判明した。通常、露光装置は、フォトマスクをマスクステージにチャックする際、フォトマスクの対向する２つの端面側の主表面をチャックエリアとしている。
【００３１】
研磨装置で主表面を研磨された基板は、その研磨の性質上、基本的に中央が高く、端面側は低い断面形状になる傾向が強く、このような主表面形状の基板から作製されたフォトマスクも同様の表面形状となり、露光装置のマスクステージにチャックされる場合が多い。図１にそのような形状のフォトマスクを露光装置のチャックステージ（マスクステージのフォトマスクの表面が直接接触してチャックする部分）に載置したときの平面図である。また、図２（ａ）は、フォトマスクがチャックステージにチャックされる前の状態における、図１に示すＡ方向（チャックステージの短辺方向）から見た側面図である。また、図２（ｂ）は、同じくフォトマスクがチャックステージにチャックされる前の状態における、図１に示すＢ方向（チャックステージの長辺方向）から見た側面図である。図２（ａ）から分かるように、フォトマスクの表面形状に起因して、チャックステージの短辺側において、フォトマスクの両方の端面側が浮いた状態となっている。図２（ｂ）から分かるように、フォトマスクの表面形状に起因して、チャックステージの長辺側において、フォトマスクの両方の端面側が浮いた状態となっている。
【００３２】
このような載置状態において、フォトマスクをチャックステージにチャックすると、図３（ａ），（ｂ）に示すように、吸着により、浮いているフォトマスクの４方の端面側が引っ張られることから、４つの端面方向から上方に２次の成分に変形する作用を有する力が加わる。つまり、基板には、主表面が４つの端面側のチャックエリアから中央に向かって上方に凸形状となる２次曲面（球面形状）に変形させられる力が加わる傾向がある。
【００３３】
図４は、本発明を適用した基板を露光装置のマスクステージに、チャックする前（吸着前）とチャックした後（吸着後）の基板の形状を示す図であり、図４（ａ）は、吸着前の基板の形状を示す図であり、図４（ｂ）は、吸着後の基板の形状を示す図である。図４（ａ）から分かるように、基板主表面の４隅の部分がチャックエリアの主表面の高さよりも若干高くなっており、また、中央部に向って徐々に高くなるようになっている。すなわち、吸着前の基板においては、略円状の等高線を示している。吸着後の基板においては、図

４（ｂ）から分かるように、略矩形状の等高線を示しており、１３２ｍｍ角内における等高線の数も少なく、間隔も広い。つまり、チャック後の基板主表面の形状は、チャック前に比べて大幅に平坦度が良くなっている。

【００３４】

これらの傾向を考慮し、本発明のマスクブランク用基板セットでは、まず、基準基板として、その主表面形状が、中央部で相対的に高く、周縁部で相対的に低くなる凸形状であり、基準基板の１４２ｍｍ角内の領域で少なくとも０．３μｍ以下の形状であるものとしている。そして、その基準基板の基準主表面形状に対し、実際に所定の研磨を行って製造した基板の薄膜を設ける側の主表面のその中央部を含む１３２ｍｍ角内の領域でフィッティングを行い、その差が４０ｎｍ以下であるものであり、その中央部を含む１４２ｍｍ角内の領域における平坦度が０．３μｍ以下であるものを合格品のマスクブランク用基板とし、それを複数枚用意してマスクブランク用基板セットとしている。このマスクブランク用基板を基に、作製された各フォトマスクは、露光装置にチャックしたときでも高い平坦度を有し、かつ各フォトマスクの転写パターン同士の重ね合わせ精度も高くすることができる。

【００３５】

基準基板は、その基準主表面をマスクブランク用基板セットで用いられる各基板の薄膜を設ける側の主表面形状を平均した形状とした仮想の基板としてもよい。マスクブランク用基板セットで用いられる各基板は、その薄膜を設ける側の主表面の形状が中央部を含む１４２ｍｍ角内の領域における平坦度が０．３μｍであるという条件を満たしており、既にある程度の高い平坦度を有していることから、これらの基板の主表面形状を平均した形状は、高い平坦度を有することになる。

【００３６】

基準基板は、特定の実在基板としてもよい。前記の通り、マスクブランク用基板セットで用いられる基板は、その薄膜を設ける側の主表面の形状が中央部を含む１４２ｍｍ角内の領域における平坦度が０．３μｍであるという条件を満たしており、既にある程度の高い平坦度を有している。この特定の実在基板の薄膜を設ける側の主表面形状を基準主表面形状とし、その中央部を含む１３２ｍｍ角内の領域でフィッティングを行ったときの差が４０ｎｍ以下である主表面形状を有する基板を集めてマスクブランク用基板セットとすると、これを基に作成された各フォトマスクは、露光装置にチャックしたときに高い平坦度を有し、かつ各フォトマスクの転写パターン同士の重ね合わせ精度も高くすることができる。

【００３７】

基準基板は、その基準主表面がその中央部を含む１３２ｍｍ角内の領域で球面形状であり、かつ平坦度が０．３μｍ以下である仮想基板としてもよい。このような基準基板を用いたフォトマスクを露光装置にチャックした後の基準主表面の形状をシミュレーションしたところ、基準主表面の平坦度は０．０８μｍ以下となる。この基準主表面形状に対して、その中央部を含む１３２ｍｍ角内の領域でフィッティングを行い、その差が４０ｎｍ以下であるものであるものを集めてこれをマスクブランク用基板セットとすると、これを基に作成された各フォトマスクは、露光装置にチャックしたときの各フォトマスクの転写パターン同士の重ね合わせ精度も高くすることができ、かつ、転写パターンが形成される領域である１３２角内の領域でＤＲＡＭ　ハーフピッチ（ｈｐ）３２ｎｍ世代のフォトマスクで求められる平坦度を確実に満たすことができる。

【００３８】

研磨後の実際の基板（実基板）の主表面における１３２ｍｍ角内の領域に対し、基準主表面をフィッティングするときには、１３２ｍｍ角内領域の境界部分で基準主表面が実基板の主表面よりも少なくとも高くなるような高さ位置関係でフィッティングすることが好ましい。より好ましくは、１３２ｍｍ角内領域の境界部分で基準主表面が実基板の主表面に極力一致する高さ関係で行うことが好ましい。

【００３９】

なお、ここでいう基準主表面の球面形状とは、完全な球面の部分形状に限定されるわけではない。研磨工程で用いられる研磨装置の特性による研磨後における実基板の断面形状の傾向や、その実基板が使用される露光装置のマスクステージにおけるチャックの吸着力によっては、基板のある一対の端面側の方が、直交するもう一対の端面側よりも強く変形させる力が加わる傾向が強くなる場合がある。このような場合においては、基準主表面の形状は、楕円球面形状であってもよい。

【００４０】

以下、本発明の実施の形態について、添付図面を参照して詳細に説明する。

図５は、本発明の実施の形態に係るマスクブランク用基板セットに用いられるマスクブランク用基板を説明するための図であり、（ａ）は平面図であり、（ｂ）は（ａ）におけるＹ１－Ｙ１線に沿う断面図であり，（ｃ）は（ａ）におけるＸＹ１－ＸＹ１線に沿う断面図である。なお、図５（ｂ）に示す形状は、（ａ）におけるＸ１－Ｘ１線に沿う断面図における形状とほぼ同じであり、図５（ｃ）に示す形状は、（ａ）におけるＸＹ２－ＸＹ２線に沿う断面図における形状とほぼ同じである。図５（ａ）に示すマスクブランク用基板は、転写パターンを形成する薄膜を設ける側の主表面が、中央部を含む１４２ｍｍ角内の領域における平坦度が０．３μｍ以下、かつ、中央部で相対的に高く、周縁部で相対的に低くなる凸形状である。図５（ａ）において、マスクブランク用基板の一辺の長さをＬｓ（Ａ＝１５２ｍｍ）とし、１４２ｍｍ角内の領域の一辺の長さをＬｂ（Ｂ＝１４２ｍｍ）とし、１３２ｍｍ角内の領域の一辺の長さをＬｐ（Ｃ＝１３２ｍｍ）としている。なお、１４２ｍｍ角内の領域における平坦度とは、図５（ｂ）や図５（ｃ）に示すように、その領域内でマスクブランク用基板１の最も高い部分と、最も低い部分の領域の差Ｈが最大の部分のことをいう。

【００４１】

また、このマスクブランク用基板は、前記主表面の形状に対して、所定の基準基板の基準主表面をフィッティングしたときの差が４０ｎｍ以下である。基準基板には、前記の通り、種々の条件のものが適用可能であるが、ここでは、その基準主表面の形状が、中央部で相対的に高く、周縁部で相対的に低くなる凸形状であり、基準基板の１３２ｍｍ角内の領域において球面形状であるものを適用する。さらに詳しくは、基準主表面の形状がその中央部を含む１３２ｍｍ角内の領域の平坦度が０．３μｍ以下である基板のことをいい、好ましくは、１３２ｍｍ角内の領域の平坦度が０．２μｍ以下である基板がよい。また、特に、様々なチャック方式の露光装置に共通して使用できるマスクブランク用基板を得るための基準基板には、基準主表面が真球の球面で定義される形状であることが好ましい。

【００４２】

図６は、図５（ｃ）に示すマスクブランク用基板１の部分拡大断面図を示す。基準主表面３は、基準基板の主表面形状であり、主表面２にフィッティングしたときの状態となっている。そして、主表面２の中央部を含む１３２ｍｍ角内の領域（図５中のＬｐで示された領域）で基準主表面３とフィッティングしたときの差が、$Ｄ_1$，$Ｄ_2$である。$Ｄ_1$は、基板主表面２が基準主表面３よりも上方にある部分のうちの最大の差（絶対値）であり、$Ｄ_2$は、基板主表面２が仮想基準主表面３よりも下方にある部分のうちの最大の差（絶対値）である。そして、この差$Ｄ_1$，$Ｄ_2$のうち、大きい方の差が４０ｎｍ以下となっている。

【００４３】

すなわち、特定の基準基板の転写パターンを形成する薄膜を設ける側の基準主表面に対して１３２ｍｍ角内の領域でフィッティングを行ったときの差がそれぞれ４０ｎｍ以下である複数枚の基板を組み合わせたものを本発明の基板セットという。このような基板セットに含まれるマスクブランク用基板は、形状が近似したものであるので、これを用いて得られたフォトマスクセットは、高い重ね合わせ精度を要求されるフォトマスクセットに好適なものとなる。このため、これらの基板を用いて得られたフォトマスクセットを用いることにより、高い重ね合わせ精度でパターニングを行うことが可能となる。

【００４４】

なお、マスクブランク用基板の形状や高さの差は、ＴＴＶ（板厚ばらつき）を、波長変調レーザーを用いた波長シフト干渉計で測定することにより上記のようにして求めた。この波長シフト干渉計は、マスクブランク用基板の被測定面および裏面からそれぞれ反射した反射光と測定機基準面（前方基準面）との干渉縞から、被測定面の高さの差を位相差として算出し、各干渉縞の周波数の違いを検出し、マスクブランク用基板の被測定面および裏面からそれぞれ反射した反射光による測定機基準面（前方基準面）との干渉縞を分離し、被測定面の凹凸形状を測定するものである。

【００４５】

本発明において、マスクブランク用基板としては、ガラス基板を用いることができる。ガラス基板としては、マスクブランクとして用いられるものであれば、特に限定されない。例えば、合成石英ガラス、ソーダライムガラス、アルミノシリケートガラス、ボロシリケートガラス、無アルカリガラスなどが挙げられる。また、ＥＵＶマスクブランクス用ガラス基板の場合は、露光時の熱による被転写パターンの歪みを抑えるために、約０±１．０×１０$^{-７}$／℃の範囲内、より好ましくは約０±０．３×１０$^{-７}$／℃の範囲内の低熱膨張係数を有するガラス材料が使用される。さらに、ＥＵＶ用マスクブランクは、ガラス基板上に多数の膜が形成されるため、膜応力による変形を抑制できる剛性の高いガラス材料が使用される。特に、６５ＧＰａ以上の高いヤング率を有するガラス材料が好ましい。例えば、$ＳｉＯ_２$－$ＴｉＯ_２$系ガラス、合成石英ガラスなどのアモルファスガラスや、β－石英固溶体を析出した結晶化ガラスが用いられる。

【００４６】

このようなマスクブランクス用基板は、例えば、粗研磨工程、精密研磨工程および超精密研磨工程を経て製造することができる。

【００４７】

製造する基板は、転写パターンを形成する薄膜を設ける主表面の形状が中央で相対的に高く、周縁部で相対的に低くなるような凸形状であり、主表面の中央部を含む１４２ｍｍ角内の領域における平坦度が０．３μｍ以下となることを最低限目指して研磨加工される。さらに、基準基板の基準主表面の形状が予め設定されている場合においては、その基準主表面の中央部を含む１３２ｍｍ角内の領域での形状にフィットすることを目指して研磨加工される。

【００４８】

特に、基準基板の基準主表面の形状を球面形状とする場合においては、製造する基板の主表面の形状が、例えば、球面の場合は、$ｘ^２＋ｙ^２＋ｚ^２＝ｒ^２$（ｒ：曲率半径）で定義される曲面に近づけるように各研磨工程で調整する。なお、１３２ｍｍ角内の領域で平坦度が０．３μｍ以下となる基準主表面の曲面形状とは、その曲率半径ｒが概ね１４，５００，０００ｍｍ以上のものであり、１３２ｍｍ角内の領域で平坦度が０．２μｍ以下となる基準主表面の曲面形状とは、その曲率半径ｒが概ね２１，７２０，０００ｍｍ以上のものである。

【００４９】

このようなマスクブランク用基板の上記凸形状を有する主表面上に少なくとも遮光膜を形成することによりマスクブランクとすることができる。この遮光膜を構成する材料としては、クロム又はモリブデンシリサイドを挙げることができる。また、フォトマスクの用途や構成により、その他の膜、反射防止膜や半透過膜などを適宜形成しても良い。反射防止膜の材料としては、ＭｏＳｉＯＮ、ＭｏＳｉＯ、ＭｏＳｉＮ、ＭｏＳｉＯＣ、ＭｏＳｉＯＣＮなどを用いることが好ましく、半透過膜の材料としては、ＣｒＯ、ＣｒＯＮなどを用いることが好ましい。

【００５０】

遮光膜はスパッタリング法により成膜することができる。スパッタリング装置としては、ＤＣマグネトロンスパッタ装置やＲＦマグネトロンスパッタ装置などを用いることができる。マスクブランク用基板への遮光性膜のスパッタリングの際に、基板を回転させ、かつ、スパッタターゲットを基板の回転軸から所定角度傾斜させた位置にターゲットを配置

して成膜することが好ましい。このような成膜法により、遮光膜の面内のばらつきを小さくし、均一に形成することができる。

【００５１】

基板を回転させ、かつ、スパッタターゲットを基板の回転軸から所定角度傾斜させた位置にターゲットを配置して成膜する場合においては、位相角および透過率の面内の分布は、基板とターゲットの位置関係によっても変化する。ターゲットと基板の位置関係について、図７を用いて説明する。オフセット距離（基板の中心軸と、ターゲットの中心を通りかつ前記基板の中心軸と平行な直線との間の距離）は、位相角および透過率の分布を確保すべき面積によって調整される。一般には分布を確保すべき面積が大きい場合に、必要なオフセット距離は大きくなる。本実施例の形態においては、１３２ｍｍ角内の基板内で位相角分布±２°以内および透過率分布±４％以内を実現するために、オフセット距離は２００ｍｍから３５０ｍｍ程度が必要であり、好ましいオフセット距離は２４０ｍｍから２８０ｍｍである。ターゲット－基板間垂直距離（Ｔ／Ｓ）は、オフセット距離により最適範囲が変化するが、１３２ｍｍ角内の基板内で位相角分布±２°以内および透過率分布±４％以内を実現するために、ターゲット－基板間垂直距離（Ｔ／Ｓ）は、２００ｍｍから３８０ｍｍ程度が必要であり、好ましいＴ／Ｓは２１０ｍｍから３００ｍｍである。ターゲット傾斜角は成膜速度に影響し、大きな成膜速度を得るために、ターゲット傾斜角は、０°から４５°が適当であり、好ましいターゲット傾斜角は１０°から３０°である。

【００５２】

上述した少なくとも遮光膜をフォトリソグラフィおよびエッチングによりパターニングを行って転写パターンを設けることによりフォトマスクを製造することができる。なお、エッチングのエッチャントについては、被エッチング膜の材料に応じて適宜変更する。

【００５３】

次に、本発明の効果を明確にするために行った実施例について説明する。なお、以下の実施例においては、基板セットがマスクブランク用基板（ガラス基板）である場合について説明する。

【００５４】

（実施例１）

この実施例１で製造するマスクブランク用基板の形状については、その転写パターンを形成する薄膜を設ける側の主表面の形状を、その中央部を含む１４２ｍｍ角内の領域において、平坦度が０．３μｍとなる形状とすることを目指して研磨加工される。具体的には、以下の各研磨工程を経て、製造される。

【００５５】

合成石英ガラス基板に対してラッピング加工およびチャンファリング加工を施したガラス基板に対して、以下の研磨条件で粗研磨工程を行った。粗研磨工程後、ガラス基板に付着した研磨砥粒を除去するためにガラス基板を超音波洗浄した。なお、加工圧力、上下定盤の各回転数、研磨時間等の研磨条件は、適宜調整して行った。

研磨液：酸化セリウム（平均粒径２μｍ～３μｍ）＋水

研磨パッド：硬質ポリシャ（ウレタンパッド）

【００５６】

次いで、粗研磨後のガラス基板に対して、以下の研磨条件で精密研磨工程を行った。精密研磨工程後、ガラス基板に付着した研磨砥粒を除去するためにガラス基板を超音波洗浄した。この精密研磨工程後のガラス基板の転写パターンを形成する側の主表面形状は、４隅が凸になるように諸条件を調整して研磨を行う。これは、次の超精密研磨工程では、基板主表面の４隅が優先的に研磨されてしまう特性があるためであり、これにより、４隅の縁ダレを抑制することができ、基板主表面の１４２ｍｍ角内における平坦度を０．３μｍ以下とすることができる。

研磨液：酸化セリウム（平均粒径１μｍ）＋水

研磨パッド：軟質ポリシャ（スウェードタイプ）

【００５７】

　次いで、精密研磨後のガラス基板に対して、以下の研磨条件で超精密研磨工程を行った。超精密研磨工程後、ガラス基板に付着した研磨砥粒を除去するためにガラス基板を超音波洗浄した。なお、加工圧力、上下定盤の各回転数、研磨時間などの研磨条件は、適宜調整して行った。この超精密研磨工程では、基板形状が方形であることに起因して４隅が優先的に研磨されやすい特性を有している。基板主表面の表面粗さを所定の粗さ０．４ｎｍ以下となるようにしつつ、基板主表面の１４２ｍｍ角内における平坦度が０．３μｍよりも大きくならないように、研磨条件を設定している。このようにして本発明に係るガラス基板（１５２．４ｍｍ×１５２．４ｍｍ×６．３５ｍｍ）を作製した。
　研磨液：コロイダルシリカ（平均粒径１００ｎｍ）＋水
　研磨パッド：超軟質ポリシャ（スウェードタイプ）
【００５８】
　このようにして得られた複数のガラス基板の形状について、波長変調レーザーを用いた波長シフト干渉計で求めた。複数のガラス基板のうち、転写パターンを形成する薄膜を設ける側の主表面の形状が、その中央部を含む１４２ｍｍ角の領域において０．３μｍ以下であるものを選定した。次に、その選定された複数のガラス基板の１００枚について、平均の主表面形状を算出し、これを基準基板の基準主表面の形状に決定した。さらにそのガラス基板１００枚について、決定した基準主表面形状と、その中央部を含む１３２ｍｍ角内の領域で、それぞれフィッティングを行い、差が４０ｎｍ以下であるものを選定した。さらに選定された複数のガラス基板の中から１０枚選択して、マスクブランク用基板セット（基板セット）とした。
【００５９】
　次いで、上記基板セットの各ガラス基板上に、それぞれ裏面反射防止層、遮光層、表面反射防止層からなる遮光膜（転写パターンを形成する薄膜）をその順で形成した。具体的には、スパッタターゲットとしてＣｒターゲットを用い、Ａｒ，$ＣＯ_2$，$Ｎ_2$，Ｈｅの混合ガスをスパッタリングガス（ガス流量比Ａｒ：$ＣＯ_2$：$Ｎ_2$：Ｈｅ＝２４：２９：１２：３５）とし、ガス圧０．２Ｐａ、ＤＣ電源の電力を１．７ｋＷで、裏面反射防止層としてＣｒＯＣＮ膜を３９ｎｍの膜厚に成膜した。次に、スパッタターゲットとしてＣｒターゲットを用い、Ａｒ，ＮＯ，Ｈｅの混合ガスをスパッタリングガス（ガス流量比Ａｒ：ＮＯ：Ｈｅ＝２７：１８：５５）とし、ガス圧０．１Ｐａ、ＤＣ電源の電力を１．７ｋＷで、遮光層としてＣｒＯＮ膜を１７ｎｍの膜厚に成膜した。次に、スパッタターゲットとしてＣｒターゲットを用い、Ａｒ，$ＣＯ_2$，$Ｎ_2$，Ｈｅの混合ガスをスパッタリングガス（ガス流量比Ａｒ：$ＣＯ_2$：$Ｎ_2$：Ｈｅ＝２１：３７：１１：３１）とし、ガス圧０．２Ｐａ、ＤＣ電源の電力を１．８ｋＷで、表面反射防止層としてＣｒＯＣＮ膜を１４ｎｍの膜厚に成膜した。このようにして、１０枚のマスクブランクを作製し、検査装置Ｍ１３５０によって欠陥検査を行い、合格となったマスクブランクの中から５枚を選択し、これをマスクブランクセットとした。
【００６０】
　このようにして得られたマスクブランクセットの中から、２枚のマスクブランクを抜き出し、それぞれにＤＰ技術を用い、ＤＲＡＭ　ｈｐ３２ｎｍ世代に該当する１つの微細・高密度な転写パターンを２つの比較的疎なパターンに分けられた２つの転写パターンを、それぞれ所定の工程によって各マスクブランクの遮光膜に形成してＤＰ用フォトマスクセットを作製した。各ＤＰ用フォトマスクについて、マスク検査機で検査したところ、ＤＲＡＭ　ｈｐ３２ｎｍ世代のＤＰ用フォトマスクに求められる条件を満たしていた。さらに、このＤＰ用フォトマスクセットを用いて、露光装置で転写対象物（ウェハ等のレジスト膜）に対してパターン転写を行ったところ、重ね合わせ精度不足に起因する転写対象物の配線短絡や断線がなく、高い重ね合わせ精度を有していることが検証できた。
【００６１】
　また、同様に製造されたマスクブランクセットの中から、２枚のマスクブランクを抜き出し、それぞれにＤＥ技術を用い、ＤＲＡＭ　ｈｐ３２ｎｍ世代に該当する１つの微細・高密度な転写パターンを２つの比較的疎なパターンに分けられた２つの転写パターンを、

それぞれ所定の工程によって各マスクブランクの遮光膜に形成してＤＥ用フォトマスクセットを作製した。各ＤＥ用フォトマスクについて、マスク検査機で検査したところ、ＤＲＡＭ　ｈｐ３２ｎｍ世代のＤＥ用フォトマスクに求められる条件を満たしていた。さらに、このＤＥ用フォトマスクセットを用いて、露光装置で転写対象物（ウェハ等のレジスト膜）に対してパターン転写を行ったところ、重ね合わせ精度不足に起因する転写対象物の配線短絡や断線はなく、高い重ね合わせ精度を有していることが検証できた。

【００６２】

さらに、同様に製造されたマスクブランクセットのマスクブランクのそれぞれに、ＤＲＡＭ　ｈｐ４５ｎｍ世代に該当する半導体デバイスの積層構造の各回路パターンを、それぞれ所定の工程によって各マスクブランクの遮光膜に形成してフォトマスクセットを作製した。このフォトマスクセットを用いて、半導体デバイスの各回路パターン形成時において、露光装置でウェハ上のレジスト膜に各フォトマスクを使用して、積層構造を転写したところ、各積層構造の重ね合わせ精度不足に起因する上下層間の配線短絡や断線はなく、高い重ね合わせ精度を有していることが検証できた。

【００６３】

（実施例２）

実施例１と同様に、精密研磨および超精密研磨工程を行って複数のガラス基板を得た。このようにして得られた複数のガラス基板の形状について、波長変調レーザーを用いた波長シフト干渉計で求めた。複数のガラス基板のうち、転写パターンを形成する薄膜を設ける側の主表面の形状が、その中央部を含む１４２ｍｍ角の領域において０．３μｍ以下であるものを選定した。次に、その選定された複数のガラス基板の中から、基準基板の主表面形状（球面であり、曲率半径ｒ＝１４，５０８，１５０ｍｍ、１３２ｍｍ角内の領域において、平坦度が０．３μｍとなる曲面形状。）とその中央部を含む１３２ｍｍ角内の領域でフィッティングを行い、差が４０ｎｍ以下であるものを選定した。さらに選定された複数のガラス基板の中から１０枚選択して、マスクブランク用基板セット（基板セット）とした。

【００６４】

次いで実施例１と同様に、上記基板セットの各ガラス基板上に、それぞれ裏面反射防止層、遮光層、表面反射防止層からなる遮光膜（転写パターンを形成する薄膜）をその順で形成し、このようにして、１０枚のマスクブランクを作製し、検査装置Ｍ１３５０によって欠陥検査を行い、合格となったマスクブランクの中から５枚を選択し、これをマスクブランクセットとした。

【００６５】

このようにして得られたマスクブランクセットの中から、２枚のマスクブランクを抜き出し、実施例１と同様にＤＲＡＭ　ｈｐ３２ｎｍ世代に該当するＤＰ用フォトマスクセットを作製した。各ＤＰ用フォトマスクについて、マスク検査機で検査したところ、ＤＲＡＭ　ｈｐ３２ｎｍ世代のＤＰ用フォトマスクに求められる条件を満たしていた。さらに、このＤＰ用フォトマスクセットを用いて、露光装置で転写対象物（ウェハ等のレジスト膜）に対してパターン転写を行ったところ、重ね合わせ精度不足に起因する転写対象物の配線短絡や断線がなく、高い重ね合わせ精度を有していることが検証できた。

【００６６】

また、同様に製造されたマスクブランクセットの中から、２枚のマスクブランクを抜き出し、実施例１と同様にＤＲＡＭ　ｈｐ３２ｎｍ世代に該当するＤＥ用フォトマスクセットを作製した。各ＤＥ用フォトマスクについて、マスク検査機で検査したところ、ＤＲＡＭ　ｈｐ３２ｎｍ世代のＤＥ用フォトマスクに求められる条件を満たしていた。さらに、このＤＥ用フォトマスクセットを用いて、露光装置で転写対象物（ウェハ等のレジスト膜）に対してパターン転写を行ったところ、重ね合わせ精度不足に起因する転写対象物の配線短絡や断線はなく、高い重ね合わせ精度を有していることが検証できた。

【００６７】

また、同様に製造されたマスクブランクセットのマスクブランクのそれぞれに、ＤＲＡ

Ｍ　ｈｐ４５ｎｍ世代に該当する半導体デバイスの積層構造の各回路パターンを、それぞれ所定の工程によって各マスクブランクの遮光膜に形成してフォトマスクセットを作製した。このフォトマスクセットを用いて、半導体デバイスの各回路パターン形成時において、露光装置でウェハ上のレジスト膜に各フォトマスクを使用して、積層構造を転写したところ、各積層構造の重ね合わせ精度不足に起因する上下層間の配線短絡や断線はなく、高い重ね合わせ精度を有していることが検証できた。

【００６８】

（実施例３）

実施例１と同様に、精密研磨および超精密研磨工程を行って複数のガラス基板を得た。このようにして得られた複数のガラス基板の形状について、波長変調レーザーを用いた波長シフト干渉計で求めた。複数のガラス基板のうち、転写パターンを形成する薄膜を設ける側の主表面の形状が、その中央部を含む１４２ｍｍ角の領域において０．３μｍ以下であるものを選定した。次に、その選定された複数のガラス基板の中から、基準基板の主表面形状（球面であり、ｒ＝２１，７６２，２２５ｍｍ，１３２ｍｍ角の領域において、平坦度が０．２μｍとなる曲面形状。）とその中央部を含む１３２ｍｍ角内の領域でフィッティングを行い、差が４０ｎｍ以下であるものを選定した。さらに選定された複数のガラス基板の中から１０枚選択して、マスクブランク用基板セット（基板セット）とした。

【００６９】

図８に、製造したガラス基板のうちの１枚について、波長シフト干渉計で測定した基板主表面の形状を等高線図で示す。また、図９に、そのガラス基板の両対角線（図８のＸＹＲ１－ＸＹＲ１線、およびＸＹＲ２－ＸＹＲ２線）における各主表面形状を示す。測定の結果、このガラス基板の１４２ｍｍ角内における平坦度は、０．１９μｍであり、１３２ｍｍ角内における平坦度も、０．１８μｍであり、求める平坦度０．２μｍ以下を満たすものであった。図１０に、基準基板の１３２ｍｍ角内においてフィッティングを行う基準主表面の形状を等高線図で示す。また、図１１に、図８に示すガラス基板に対し、１３２ｍｍ角内で図１０の基準主表面をフィッティングしたときの一断面形状を示す。図１２に、このフィッティングを行ったときの、ガラス基板の主表面と、理想基準主表面形状との差を示す。なお、図１２に示す差であるが、フィッティングをおこなったときに、基準基板の高さがガラス基板の主表面の高さよりも高くなる部分をプラスの数値で表し、逆にガラス基板の主表面の高さのほうが高くなる部分をマイナスの数値で表している。

【００７０】

図１２の結果を見ると、フィッティング差は、プラスの数値では、０．００７５μｍ（７．５ｎｍ）、マイナスの数値では、－０．００６７μｍ（６．７ｎｍ）と良好な結果であった。また、１３２ｍｍ角内全体においても、フィッティング差は、最大でも０．０１１（１１ｎｍ）で、４０ｎｍ以下であり、このガラス基板は、高精度の合格品であることがわかる。

【００７１】

次いで実施例１と同様に、上記基板セットの各ガラス基板上に、それぞれ裏面反射防止層、遮光層、表面反射防止層からなる遮光膜（転写パターンを形成する薄膜）をその順で形成し、このようにして、１０枚のマスクブランクを作製し、検査装置Ｍ１３５０によって欠陥検査を行い、合格となったマスクブランクの中から５枚を選択し、これをマスクブランクセットとした。

【００７２】

このようにして得られたマスクブランクセットの中から、２枚のマスクブランクを抜き出し、実施例１と同様にＤＲＡＭ　ｈｐ２２ｎｍ世代に該当するＤＰ用フォトマスクセットを作製した。各ＤＰ用フォトマスクについて、マスク検査機で検査したところ、ＤＲＡＭ　ｈｐ２２ｎｍ世代のＤＰ用フォトマスクに求められる条件を満たしていた。さらに、このＤＰ用フォトマスクセットを用いて、露光装置で転写対象物（ウェハ等のレジスト膜）に対してパターン転写を行ったところ、重ね合わせ精度不足に起因する転写対象物の配線短絡や断線がなく、高い重ね合わせ精度を有していることが検証できた。

【００７３】
また、同様に製造されたマスクブランクセットの中から、２枚のマスクブランクを抜き出し、実施例１と同様にＤＲＡＭ　ｈｐ２２ｎｍ世代に該当するＤＥ用フォトマスクセットを作製した。各ＤＥ用フォトマスクについて、マスク検査機で検査したところ、ＤＲＡＭ　ｈｐ２２ｎｍ世代のＤＥ用フォトマスクに求められる条件を満たしていた。さらに、このＤＥ用フォトマスクセットを用いて、露光装置で転写対象物（ウェハ等のレジスト膜）に対してパターン転写を行ったところ、重ね合わせ精度不足に起因する転写対象物の配線短絡や断線はなく、高い重ね合わせ精度を有していることが検証できた。

【００７４】
また、同様に製造されたマスクブランクセットのマスクブランクのそれぞれに、ＤＲＡＭ　ｈｐ４５ｎｍ世代に該当する半導体デバイスの積層構造の各回路パターンを、それぞれ所定の工程によって各マスクブランクの遮光膜に形成してフォトマスクセットを作製した。このフォトマスクセットを用いて、半導体デバイスの各回路パターン形成時において、露光装置でウェハ上のレジスト膜に各フォトマスクを使用して、積層構造を転写したところ、各積層構造の重ね合わせ精度不足に起因する上下層間の配線短絡や断線はなく、高い重ね合わせ精度を有していることが検証できた。

【００７５】
（実施例４）
実施例１において作製された各マスクブランク用基板セットについて、各ガラス基板上に、位相シフト膜と、裏面反射防止層、遮光層、および表面反射防止層からなる遮光膜を形成した。具体的には、スパッタターゲットとしてＭｏとＳｉの混合ターゲット（原子％比Ｍｏ：Ｓｉ＝１０：９０）を用い、Ａｒ，$Ｎ_2$，Ｈｅの混合ガスをスパッタリングガス（ガス流量比Ａｒ：$Ｎ_2$：Ｈｅ＝５：４９：４６）とし、ガス圧０．３Ｐａ、ＤＣ電源の電力を２．８ｋＷで、位相シフト膜としてＭｏＳｉＮ膜を６９ｎｍの膜厚に成膜した。次に、位相シフト膜が成膜された基板を２５０℃で５分間加熱処理（アニール処理）した。

【００７６】
次に、裏面反射防止層、遮光層、および表面反射防止層からなる遮光膜を形成した。具体的には、最初に、スパッタターゲットとしてＣｒターゲットを用い、Ａｒ，$ＣＯ_2$，$Ｎ_2$，Ｈｅの混合ガスをスパッタリングガス（ガス流量比Ａｒ：$ＣＯ_2$：$Ｎ_2$：Ｈｅ＝２２：３９：６：３３）とし、ガス圧０．２Ｐａ、ＤＣ電源の電力を１．７ｋＷで、裏面反射防止層としてＣｒＯＣＮ膜を３０ｎｍの膜厚に成膜した。次に、スパッタターゲットとしてＣｒターゲットを用い、Ａｒ，$Ｎ_2$の混合ガスをスパッタリングガス（ガス流量比Ａｒ：$Ｎ_2$＝８３：１７）とし、ガス圧０．１Ｐａ、ＤＣ電源の電力を１．７ｋＷで、遮光層としてＣｒＮ膜を４ｎｍの膜厚に成膜した。次に、スパッタターゲットとしてＣｒターゲットを用い、Ａｒ，$ＣＯ_2$，$Ｎ_2$，Ｈｅの混合ガスをスパッタリングガス（ガス流量比Ａｒ：$ＣＯ_2$：$Ｎ_2$：Ｈｅ＝２１：３７：１１：３１）とし、ガス圧０．２Ｐａ、ＤＣ電源の電力を１．８ｋＷで、表面反射防止層としてＣｒＯＣＮ膜を１４ｎｍの膜厚に成膜した。この条件で成膜された裏面反射防止層、遮光層および表面反射防止層は、遮光膜全体で低応力であり、また、位相シフト膜も低応力であり、基板の形状変化を最小限に抑制できた。

【００７７】
次いで実施例１と同様、作製されたマスクブランクについて、それぞれ検査装置Ｍ１３５０によって欠陥検査を行い、合格となったマスクブランクの中から５枚を選択し、これをマスクブランクセットとした。

【００７８】
このようにして得られたマスクブランクセットの中から、２枚のマスクブランクを抜き出し、実施例１と同様にＤＲＡＭ　ｈｐ３２ｎｍ世代に該当するＤＰ用フォトマスクセットを作製した。各ＤＰ用フォトマスクについて、マスク検査機で検査したところ、ＤＲＡＭ　ｈｐ３２ｎｍ世代のＤＰ用フォトマスクに求められる条件を満たしていた。さらに、このＤＰ用フォトマスクセットを用いて、露光装置で転写対象物（ウェハ等のレジスト膜

）に対してパターン転写を行ったところ、重ね合わせ精度不足に起因する転写対象物の配線短絡や断線がなく、高い重ね合わせ精度を有していることが検証できた。

【００７９】

　また、同様に製造されたマスクブランクセットの中から、２枚のマスクブランクを抜き出し、実施例１と同様にＤＲＡＭ　ｈｐ３２ｎｍ世代に該当するＤＥ用フォトマスクセットを作製した。各ＤＥ用フォトマスクについて、マスク検査機で検査したところ、ＤＲＡＭ　ｈｐ３２ｎｍ世代のＤＥ用フォトマスクに求められる条件を満たしていた。さらに、このＤＥ用フォトマスクセットを用いて、露光装置で転写対象物（ウェハ等のレジスト膜）に対してパターン転写を行ったところ、重ね合わせ精度不足に起因する転写対象物の配線短絡や断線はなく、高い重ね合わせ精度を有していることが検証できた。

【００８０】

　また、同様に製造されたマスクブランクセットのマスクブランクのそれぞれに、ＤＲＡＭ　ｈｐ４５ｎｍ世代に該当する半導体デバイスの積層構造の各回路パターンを、それぞれ所定の工程によって各マスクブランクの遮光膜に形成してフォトマスクセットを作製した。このフォトマスクセットを用いて、半導体デバイスの各回路パターン形成時において、露光装置でウェハ上のレジスト膜に各フォトマスクを使用して、積層構造を転写したところ、各積層構造の重ね合わせ精度不足に起因する上下層間の配線短絡や断線はなく、高い重ね合わせ精度を有していることが検証できた。

【００８１】

（実施例５）

　実施例２において作製された各マスクブランク用基板セットについて、各ガラス基板上に、実施例４と同一構造の位相シフト膜と、裏面反射防止層、遮光層、および表面反射防止層からなる遮光膜を形成した。次いで実施例１と同様、作製されたマスクブランクについて、それぞれ検査装置Ｍ１３５０によって欠陥検査を行い、合格となったマスクブランクの中から５枚を選択し、これをマスクブランクセットとした。

【００８２】

　このようにして得られたマスクブランクセットの中から、２枚のマスクブランクを抜き出し、実施例２と同様にＤＲＡＭ　ｈｐ３２ｎｍ世代に該当するＤＰ用フォトマスクセットを作製した。各ＤＰ用フォトマスクについて、マスク検査機で検査したところ、ＤＲＡＭ　ｈｐ３２ｎｍ世代のＤＰ用フォトマスクに求められる条件を満たしていた。さらに、このＤＰ用フォトマスクセットを用いて、露光装置で転写対象物（ウェハ等のレジスト膜）に対してパターン転写を行ったところ、重ね合わせ精度不足に起因する転写対象物の配線短絡や断線がなく、高い重ね合わせ精度を有していることが検証できた。

【００８３】

　また、同様に製造されたマスクブランクセットの中から、２枚のマスクブランクを抜き出し、実施例２と同様にＤＲＡＭ　ｈｐ３２ｎｍ世代に該当するＤＥ用フォトマスクセットを作製した。各ＤＥ用フォトマスクについて、マスク検査機で検査したところ、ＤＲＡＭ　ｈｐ３２ｎｍ世代のＤＥ用フォトマスクに求められる条件を満たしていた。さらに、このＤＥ用フォトマスクセットを用いて、露光装置で転写対象物（ウェハ等のレジスト膜）に対してパターン転写を行ったところ、重ね合わせ精度不足に起因する転写対象物の配線短絡や断線はなく、高い重ね合わせ精度を有していることが検証できた。

【００８４】

　また、同様に製造されたマスクブランクセットのマスクブランクのそれぞれに、ＤＲＡＭ　ｈｐ４５ｎｍ世代に該当する半導体デバイスの積層構造の各回路パターンを、それぞれ所定の工程によって各マスクブランクの遮光膜に形成してフォトマスクセットを作製した。このフォトマスクセットを用いて、半導体デバイスの各回路パターン形成時において、露光装置でウェハ上のレジスト膜に各フォトマスクを使用して、積層構造を転写したところ、各積層構造の重ね合わせ精度不足に起因する上下層間の配線短絡や断線はなく、高い重ね合わせ精度を有していることが検証できた。

【００８５】

（実施例６）
実施例３において作製された各マスクブランク用基板セットについて、各ガラス基板上に、実施例４と同一構造の位相シフト膜と、裏面反射防止層、遮光層、および表面反射防止層からなる遮光膜を形成した。次いで実施例１と同様、作製されたマスクブランクについて、それぞれ検査装置Ｍ１３５０によって欠陥検査を行い、合格となったマスクブランクの中から５枚を選択し、これをマスクブランクセットとした。
【００８６】
このようにして得られたマスクブランクセットの中から、２枚のマスクブランクを抜き出し、実施例３と同様にＤＲＡＭ　ｈｐ２２ｎｍ世代に該当するＤＰ用フォトマスクセットを作製した。各ＤＰ用フォトマスクについて、マスク検査機で検査したところ、ＤＲＡＭ　ｈｐ２２ｎｍ世代のＤＰ用フォトマスクに求められる条件を満たしていた。さらに、このＤＰ用フォトマスクセットを用いて、露光装置で転写対象物（ウェハ等のレジスト膜）に対してパターン転写を行ったところ、重ね合わせ精度不足に起因する転写対象物の配線短絡や断線がなく、高い重ね合わせ精度を有していることが検証できた。
【００８７】
また、同様に製造されたマスクブランクセットの中から、２枚のマスクブランクを抜き出し、実施例３と同様にＤＲＡＭ　ｈｐ２２ｎｍ世代に該当するＤＥ用フォトマスクセットを作製した。各ＤＥ用フォトマスクについて、マスク検査機で検査したところ、ＤＲＡＭ　ｈｐ２２ｎｍ世代のＤＥ用フォトマスクに求められる条件を満たしていた。さらに、このＤＥ用フォトマスクセットを用いて、露光装置で転写対象物（ウェハ等のレジスト膜）に対してパターン転写を行ったところ、重ね合わせ精度不足に起因する転写対象物の配線短絡や断線はなく、高い重ね合わせ精度を有していることが検証できた。
【００８８】
また、同様に製造されたマスクブランクセットのマスクブランクのそれぞれに、ＤＲＡＭ　ｈｐ４５ｎｍ世代に該当する半導体デバイスの積層構造の各回路パターンを、それぞれ所定の工程によって各マスクブランクの遮光膜に形成してフォトマスクセットを作製した。このフォトマスクセットを用いて、半導体デバイスの各回路パターン形成時において、露光装置でウェハ上のレジスト膜に各フォトマスクを使用して、積層構造を転写したところ、各積層構造の重ね合わせ精度不足に起因する上下層間の配線短絡や断線はなく、高い重ね合わせ精度を有していることが検証できた。
【００８９】
（実施例７）
実施例１において作製された各マスクブランク用基板セットについて、各ガラス基板上に、遮光膜として、ＭｏＳｉＯＮ膜（裏面反射防止層）、ＭｏＳｉ（遮光層）、ＭｏＳｉＯＮ膜（反射防止層）を形成した。具体的には、Ｍｏ：Ｓｉ＝２１：７９（原子％比）のターゲットを用い、ＡｒとO_2とN_2とＨｅをスパッタリングガス圧０．２Ｐａ（ガス流量比Ａｒ：ＮＯ：N_2：Ｈｅ＝５：４：４９：４２）とし、ＤＣ電源の電力を３．０ｋＷで、モリブデン、シリコン、酸素、窒素からなる膜（ＭｏＳｉＯＮ膜：膜中のＭｏとＳｉの原子％比は約２１：７９）を７ｎｍの膜厚で形成し、次いで、同じターゲットを用い、Ａｒをスパッタリングガス圧０．１Ｐａとし、ＤＣ電源の電力を２．０ｋＷで、モリブデンおよびシリコンからなる膜（ＭｏＳｉ膜：膜中のＭｏとＳｉの原子％比は約２１：７９）を３５ｎｍの膜厚で形成し、次いで、Ｍｏ：Ｓｉ＝４：９６（原子％比）のターゲットを用い、ＡｒとO_2とN_2とＨｅをスパッタリングガス圧０．２Ｐａ（ガス流量比Ａｒ：ＮＯ：N_2：Ｈｅ＝５：４：４９：４２）とし、ＤＣ電源の電力を３．０ｋＷで、モリブデン、シリコン、酸素、窒素からなる膜（ＭｏＳｉＯＮ膜：膜中のＭｏとＳｉの原子％比は約４：９６）を１０ｎｍの膜厚で形成した。遮光性膜１０の合計膜厚は５２ｎｍとした。この条件で成膜された裏面反射防止層、遮光層および表面反射防止層は、遮光膜全体で低応力であり、基板の形状変化を最小限に抑制できた。
【００９０】
次いで実施例１と同様、作製されたマスクブランクについて、それぞれ検査装置Ｍ１３

５０によって欠陥検査を行い、合格となったマスクブランクの中から５枚を選択し、これをマスクブランクセットとした。

【００９１】

このようにして得られたマスクブランクセットの中から、２枚のマスクブランクを抜き出し、実施例１と同様にＤＲＡＭ　ｈｐ３２ｎｍ世代に該当するＤＰ用フォトマスクセットを作製した。各ＤＰ用フォトマスクについて、マスク検査機で検査したところ、ＤＲＡＭ　ｈｐ３２ｎｍ世代のＤＰ用フォトマスクに求められる条件を満たしていた。さらに、このＤＰ用フォトマスクセットを用いて、露光装置で転写対象物（ウェハ等のレジスト膜）に対してパターン転写を行ったところ、重ね合わせ精度不足に起因する転写対象物の配線短絡や断線がなく、高い重ね合わせ精度を有していることが検証できた。

【００９２】

また、同様に製造されたマスクブランクセットの中から、２枚のマスクブランクを抜き出し、実施例１と同様にＤＲＡＭ　ｈｐ３２ｎｍ世代に該当するＤＥ用フォトマスクセットを作製した。各ＤＥ用フォトマスクについて、マスク検査機で検査したところ、ＤＲＡＭ　ｈｐ３２ｎｍ世代のＤＥ用フォトマスクに求められる条件を満たしていた。さらに、このＤＥ用フォトマスクセットを用いて、露光装置で転写対象物（ウェハ等のレジスト膜）に対してパターン転写を行ったところ、重ね合わせ精度不足に起因する転写対象物の配線短絡や断線はなく、高い重ね合わせ精度を有していることが検証できた。

【００９３】

また、同様に製造されたマスクブランクセットのマスクブランクのそれぞれに、ＤＲＡＭ　ｈｐ４５ｎｍ世代に該当する半導体デバイスの積層構造の各回路パターンを、それぞれ所定の工程によって各マスクブランクの遮光膜に形成してフォトマスクセットを作製した。このフォトマスクセットを用いて、半導体デバイスの各回路パターン形成時において、露光装置でウェハ上のレジスト膜に各フォトマスクを使用して、積層構造を転写したところ、各積層構造の重ね合わせ精度不足に起因する上下層間の配線短絡や断線はなく、高い重ね合わせ精度を有していることが検証できた。

【００９４】

（実施例８）

実施例２において作製された各マスクブランク用基板セットについて、各ガラス基板上に、実施例７と同一構造の裏面反射防止層、遮光層、および表面反射防止層からなる遮光膜を形成した。次いで実施例１と同様、作製されたマスクブランクについて、それぞれ検査装置Ｍ１３５０によって欠陥検査を行い、合格となったマスクブランクの中から５枚を選択し、これをマスクブランクセットとした。

【００９５】

このようにして得られたマスクブランクセットの中から、２枚のマスクブランクを抜き出し、実施例２と同様にＤＲＡＭ　ｈｐ３２ｎｍ世代に該当するＤＰ用フォトマスクセットを作製した。各ＤＰ用フォトマスクについて、マスク検査機で検査したところ、ＤＲＡＭ　ｈｐ３２ｎｍ世代のＤＰ用フォトマスクに求められる条件を満たしていた。さらに、このＤＰ用フォトマスクセットを用いて、露光装置で転写対象物（ウェハ等のレジスト膜）に対してパターン転写を行ったところ、重ね合わせ精度不足に起因する転写対象物の配線短絡や断線がなく、高い重ね合わせ精度を有していることが検証できた。

【００９６】

また、同様に製造されたマスクブランクセットの中から、２枚のマスクブランクを抜き出し、実施例２と同様にＤＲＡＭ　ｈｐ３２ｎｍ世代に該当するＤＥ用フォトマスクセットを作製した。各ＤＥ用フォトマスクについて、マスク検査機で検査したところ、ＤＲＡＭ　ｈｐ３２ｎｍ世代のＤＥ用フォトマスクに求められる条件を満たしていた。さらに、このＤＥ用フォトマスクセットを用いて、露光装置で転写対象物（ウェハ等のレジスト膜）に対してパターン転写を行ったところ、重ね合わせ精度不足に起因する転写対象物の配線短絡や断線はなく、高い重ね合わせ精度を有していることが検証できた。

【００９７】

また、同様に製造されたマスクブランクセットのマスクブランクのそれぞれに、ＤＲＡＭ　ｈｐ４５ｎｍ世代に該当する半導体デバイスの積層構造の各回路パターンを、それぞれ所定の工程によって各マスクブランクの遮光膜に形成してフォトマスクセットを作製した。このフォトマスクセットを用いて、半導体デバイスの各回路パターン形成時において、露光装置でウェハ上のレジスト膜に各フォトマスクを使用して、積層構造を転写したところ、各積層構造の重ね合わせ精度不足に起因する上下層間の配線短絡や断線はなく、高い重ね合わせ精度を有していることが検証できた。

【００９８】

（実施例９）

実施例３において作製された各マスクブランク用基板セットについて、各ガラス基板上に、実施例７と同一構造の裏面反射防止層、遮光層、および表面反射防止層からなる遮光膜を形成した。次いで実施例１と同様、作製されたマスクブランクについて、それぞれ検査装置Ｍ１３５０によって欠陥検査を行い、合格となったマスクブランクの中から５枚を選択し、これをマスクブランクセットとした。

【００９９】

このようにして得られたマスクブランクセットの中から、２枚のマスクブランクを抜き出し、実施例３と同様にＤＲＡＭ　ｈｐ２２ｎｍ世代に該当するＤＰ用フォトマスクセットを作製した。各ＤＰ用フォトマスクについて、マスク検査機で検査したところ、ＤＲＡＭ　ｈｐ２２ｎｍ世代のＤＰ用フォトマスクに求められる条件を満たしていた。さらに、このＤＰ用フォトマスクセットを用いて、露光装置で転写対象物（ウェハ等のレジスト膜）に対してパターン転写を行ったところ、重ね合わせ精度不足に起因する転写対象物の配線短絡や断線がなく、高い重ね合わせ精度を有していることが検証できた。

【０１００】

また、同様に製造されたマスクブランクセットの中から、２枚のマスクブランクを抜き出し、実施例３と同様にＤＲＡＭ　ｈｐ２２ｎｍ世代に該当するＤＥ用フォトマスクセットを作製した。各ＤＥ用フォトマスクについて、マスク検査機で検査したところ、ＤＲＡＭ　ｈｐ２２ｎｍ世代のＤＥ用フォトマスクに求められる条件を満たしていた。さらに、このＤＥ用フォトマスクセットを用いて、露光装置で転写対象物（ウェハ等のレジスト膜）に対してパターン転写を行ったところ、重ね合わせ精度不足に起因する転写対象物の配線短絡や断線はなく、高い重ね合わせ精度を有していることが検証できた。

【０１０１】

また、同様に製造されたマスクブランクセットのマスクブランクのそれぞれに、ＤＲＡＭ　ｈｐ４５ｎｍ世代に該当する半導体デバイスの積層構造の各回路パターンを、それぞれ所定の工程によって各マスクブランクの遮光膜に形成してフォトマスクセットを作製した。このフォトマスクセットを用いて、半導体デバイスの各回路パターン形成時において、露光装置でウェハ上のレジスト膜に各フォトマスクを使用して、積層構造を転写したところ、各積層構造の重ね合わせ精度不足に起因する上下層間の配線短絡や断線はなく、高い重ね合わせ精度を有していることが検証できた。

【０１０２】

（実施例１０）

実施例２において、超精密研磨工程および超音波洗浄まで行ったガラス基板に対し、その主表面にＭＲＦ（Ｍａｇｎｅｔｏ　Ｒｈｅｏｌｏｇｉｃａｌ　Ｆｉｎｉｓｈｉｎｇ）加工法による局所加工を行った。最初に、このガラス基板の主表面の平坦度を、波長変調レーザーを用いた波長シフト干渉計で測定した（測定領域：基板中心と同心の１４２ｍｍ角内の領域）。次に、その実測値を基に、まず、基板主表面の１４２ｍｍ角内の領域で平坦度が０．３μｍ以下の範囲になっているかを検証する。平坦度が０．３μｍを超えている場合には、最も低い箇所から見て、０．３μｍを超える高さの領域を局所加工が必要な領域として特定し、必要加工量を算出する。次に、基板主表面の実測値を基に、基板主表面の１３２ｍｍ角内の領域に対して、基準基板の基準曲面に対してフィッティングを行う。この場合では、１３２ｍｍ角内の領域の基板主表面に対して、基準曲面が所定の許容され

る最大のフィッティング差（４０ｎｍ）よりも上方の高さに位置しないようにフィッティングさせる。そして、フィッティングさせた基準曲面に対し、基板主表面が所定の許容される最大のフィッティング差（４０ｎｍ）よりも上方に位置する箇所を局所加工が必要な領域として特定し、必要加工量を算出する。この段階で、局所加工の必要がないと判断された基板については、本発明のマスクブランク用基板として使用可能な合格品となる。

【０１０３】

次に、局所加工が必要とされ、その領域が特定されたガラス基板に対し、ＭＲＦ加工法による局所加工を行う。ＭＲＦ加工法とは、磁性流体中に含有させた研磨砥粒を、磁場援用により、基板と接触させ、接触部分の滞留時間を制御することにより、局所的に研磨加工を行う方法である。この研磨加工では、凸部位の凸度が大きいほど、研磨砥粒による接触部分の滞留時間を長くする。また、凸部位の凸度が小さいほど、研磨砥粒による接触部分の滞留時間を短くして制御する。

【０１０４】

図１３は、ＭＲＦ加工法による加工状態を説明する概略図であり、（ａ）は正面方向断面図を、（ｂ）は側面方向断面図を示している。同図において、ＭＲＦ加工法によれば、鉄（図示せず）を含む磁性流体４１中に含有させた研磨砥粒（図示せず）を、磁場援用により、被加工物であるマスクブランクス用基板１に高速で接触させるとともに、接触部分の滞留時間を制御することにより、局所的に研磨加工している。すなわち、回転自在に支持された円盤状の電磁石６に、磁性流体４１と研磨スラリー４２の混合液（磁性研磨スラリー４）を投入して、その先端を局所加工の研磨スポット５とし、除去すべき凸部分１３を研磨スポット５に接触させている。このようにすると、円盤上の磁場に沿って磁性研磨スラリー４が、基板１側に研磨スラリー４２が多く分布し、電磁石３側に磁性流体４１が多く分布する、ほぼ二層状態をなして流れる。この状態の一部分を局所的に研磨加工する研磨スポット５とし、基板１の表面と接触させることにより、凸部分１３を局所的に研磨し数十ｎｍの平坦度に制御する。

【０１０５】

このＭＲＦ加工法は、従来の研磨方法と異なり、常に研磨スポット５が流動しているため、加工工具の磨耗や形状変化による加工精度の劣化がなく、さらに、基板１を高荷重で押圧する必要がないので、表面変位層における潜傷やキズが少ないといったメリットがある。また、ＭＲＦ加工法は、研磨スポット５を接触させながら基板１を移動させる際、所定領域ごとに設定された加工取り代（必要加工量）に応じて基板１の移動速度を制御することにより、容易に除去量を調節することができる。

【０１０６】

磁性流体４１に混合する研磨スラリー４２は、微細な研磨粒子を液体に分散させたものが用いられる。研磨粒子は、例えば、炭化珪素、酸化アルミニウム、ダイヤモンド、酸化セリウム、酸化ジルコニウム、酸化マンガン、コロイダルシリカなどであり、被加工物の材質や加工表面粗さなどに応じて適宜選択される。これらの研磨粒子は、水、酸性溶液、アルカリ性溶液などの液体中に分散されて研磨スラリー４２となり、磁性流体４１に混合される。

【０１０７】

マスクブランク用基板１の主表面と、仮想基準主表面とのフィッティングを行った結果、ＭＲＦ加工法による局所研磨加工が必要と判断された箇所について、算出された必要加工量だけ局所研磨加工を行った。次に、局所研磨加工を行った主表面は表面荒れが発生しているので、短時間だけ両面研磨装置を用いて両面研磨を行った。両面研磨は以下の研磨条件で行った。なお、加工圧力、上下定盤の各回転数、研磨時間等の研磨条件は、適宜調整して行った。

研磨液：コロイダルシリカ（平均粒径７０ｎｍ）
＋アルカリ水溶液（ＮａＯＨ、ｐＨ１１）

研磨パッド：超軟質ポリシャ（スウェードタイプ）

【０１０８】

その結果、得られたガラス基板の形状は、転写パターンを形成する薄膜を設ける主表面の形状が中央で相対的に高く、周縁部で相対的に低くなるような凸形状であった。さらに、仮想基準主表面とフィッティングしたときの差が４０ｎｍ以下のもの、すなわち本発明のマスクブランク用基板として使用可能な合格品は、１００枚中１００枚であり、極めて高い歩留まりで製造することができた。

【０１０９】

また、得られたガラス基板に対し、実施例２、実施例５、実施例８と同様の手順でマスクブランク用基板セット、マスクブランクセット、フォトマスクセットを得て、検証を行ったが、各実施例でそれぞれ検証結果と同様の結果となり、高い歩留まりでかつ、各実施例と同様の効果が得られることが確認できた。

【０１１０】

（実施例１１）

実施例3において、超精密研磨工程および超音波洗浄まで行ったガラス基板に対し、実施例１０と同様に、その主表面にＭＲＦ（Ｍａｇｎｅｔｏ Ｒｈｅｏｌｏｇｉｃａｌ Ｆｉｎｉｓｈｉｎｇ）加工法による局所加工を行った。ここでは、基板主表面の１４２ｍｍ角内の領域で平坦度が０．３μｍ以下の範囲となるようにするのはもちろん、１３２ｍｍ角内の領域で平坦度が０．２μｍ以下の範囲になるように局所加工を行った。その結果、得られたガラス基板の形状は、転写パターンを形成する薄膜を設ける主表面の形状が中央で相対的に高く、周縁部で相対的に低くなるような凸形状であった。さらに、仮想基準主表面とフィッティングしたときの差が４０ｎｍ以下のもの、すなわち本発明のマスクブランク用基板として使用可能な合格品は、１００枚中１００枚であり、極めて高い歩留まりで製造することができた。

【０１１１】

また、得られたガラス基板に対し、実施例３、実施例６、実施例９と同様の手順でマスクブランク用基板セット、マスクブランクセット、フォトマスクセットを得て、検証を行ったが、各実施例でそれぞれ検証結果と同様の結果となり、高い歩留まりでかつ、各実施例と同様の効果が得られることが確認できた。

【０１１２】

このように、本発明の基板セットは、露光装置のマスクステージにチャックされるフォトマスクを作製するためのマスクブランクで使用される基板を複数枚セットとしたマスクブランク用基板セットであって、複数枚セットで用いられる基板は、転写パターンを形成する薄膜を設ける側の主表面の形状が中央で相対的に高く、周縁部で相対的に低くなるような凸形状であり、前記主表面の中央部を含む１４２ｍｍ角の領域における平坦度が０．３μｍ以下であり、基準基板の基準主表面に対してフィッティングを行ったときの差が４０ｎｍ以下である。これにより、本発明の基板セットを用い、半導体デバイスの回路パターンの積層構造を形成する際の各層のフォトリソグラフィ工程で使用される複数枚のフォトマスクのセットを作製した場合、あるいは、ＤＰ／ＤＥ技術に用いる２枚以上のフォトマスクのセットを作製した場合、各フォトマスクで露光装置にチャックしたときに生じる基板変形がほぼ同様の傾向を示し、基板上のパターンの位置ずれもほぼ同様の傾向を示すため、各フォトマスクの転写パターン同士の重ね合わせ精度を大幅に向上することができる。

【０１１３】

本発明は上記実施の形態に限定されず、適宜変更して実施することができる。例えば、上記実施の形態における材料、サイズ、処理手順などは一例であり、本発明の効果を発揮する範囲内において種々変更して実施することが可能である。その他、本発明の目的の範囲を逸脱しない限りにおいて適宜変更して実施することが可能である。

【符号の説明】

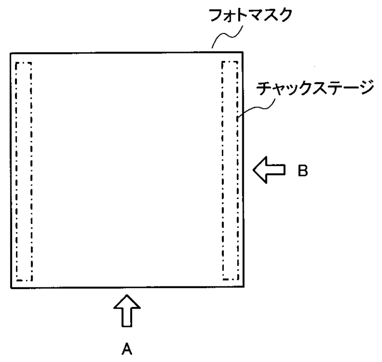
【０１１４】

１　マスクブランク用基板

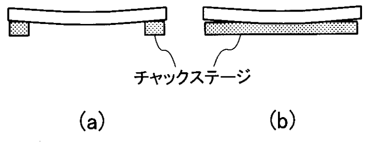
２　主表面

3　基準主表面
4　磁性研磨スラリー
5　研磨スポット
6　電磁石
１３　凸部分
４１　磁性流体
４２　研磨スラリー

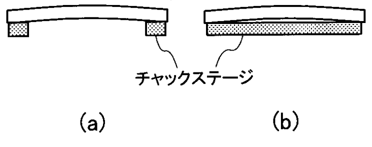
【図１】



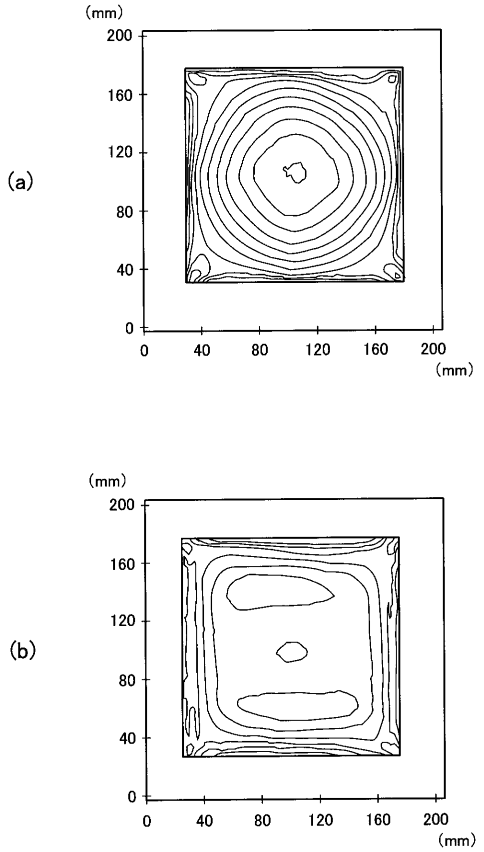
【図２】



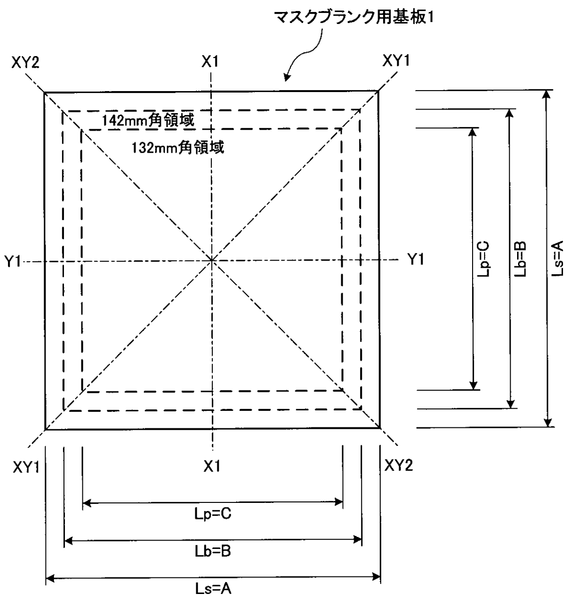
【図３】



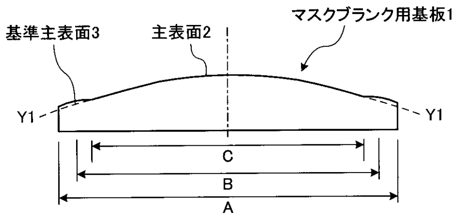
【図４】



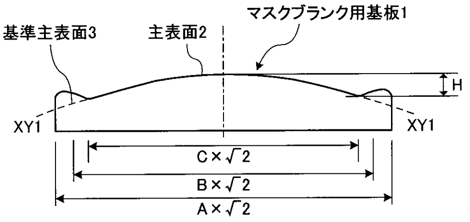
【図５（ａ）】



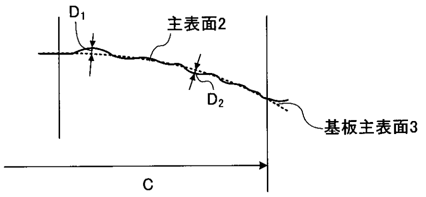
【図５（ｂ）】



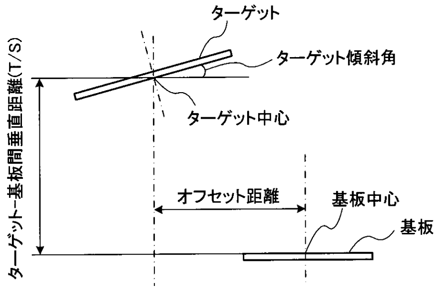
【図５（ｃ）】



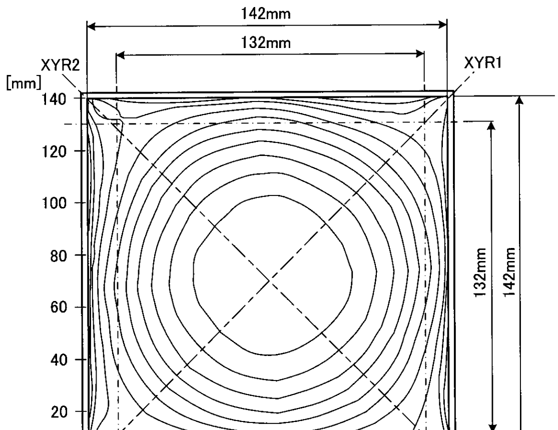
【図６】



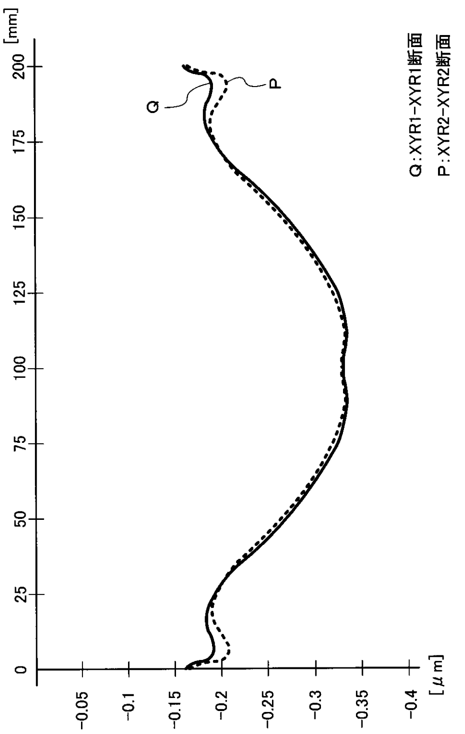
【図７】



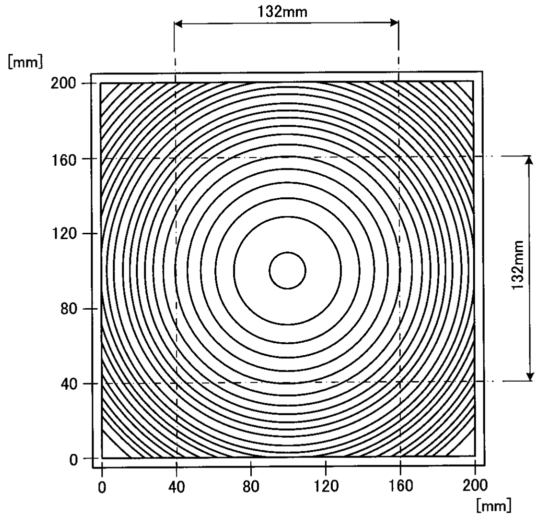
【図８】



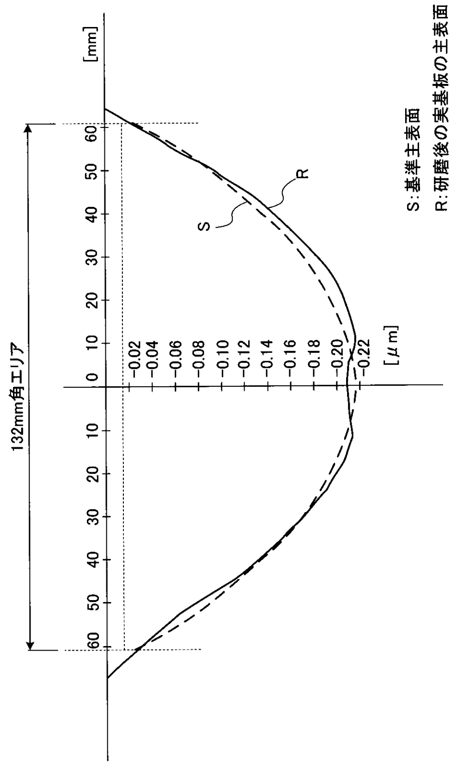
【図９】



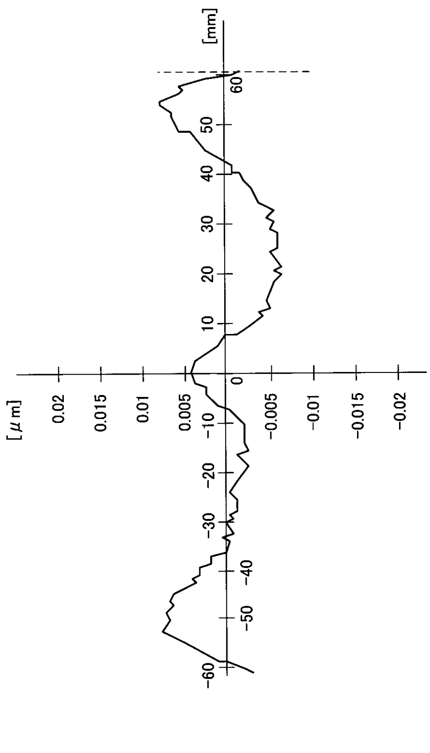
【図１０】



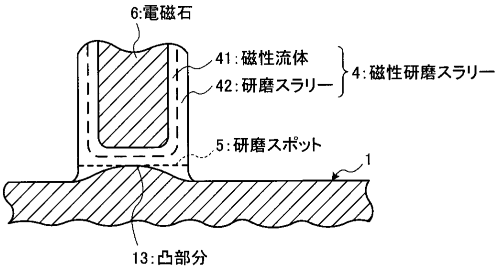
【図１１】



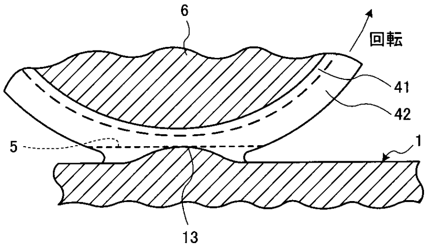
【図１２】



【図１３】


6:電磁石
41:磁性流体
42:研磨スラリー
4:磁性研磨スラリー
5:研磨スポット
1
13:凸部分

(a)


6
回転
41
42
5
1
13

(b)

フロントページの続き

(72)発明者　田辺　勝
東京都新宿区中落合２丁目７番５号　ＨＯＹＡ株式会社内

Ｆターム(参考) 2H095 BC26